# Санкт-Петербургский политехнический университет Петра Великого Институт компьютерных наук и технологий Кафедра компьютерных систем и программных технологий

#### Лабораторная №14

Предмет: Проектирование реконфигурируемых гибридных вычислительных систем

Тема: Указатели

Задание 1

Студенты:

Соболь В.

Темнова А.С.

<u>Группа: 13541/3</u>

Преподаватель:

Антонов А.П.

# Содержание

1.	Задание	3
2.	Исходный код	3
3.	Скрипт	5
4.	Решение 1а         4.1. Моделирование	66
5.	Вывол	9

#### 1. Задание

- 1. Создать проект lab14 1
- 2. Микросхема: ха7а12tcsg325-1q
- 3. В папке source имеется описание функции с преобразованием malloc для синтеза. Ознакомьтесь с текстом.
- 4. Ознакомиться с тестом
- 5. Осуществить моделирование (с выводом результатов в консоль)
- 6. Исследование:
- 7. Solution 1a
  - задать: clock period 10; clock uncertainty 0.1
  - установить реализацию ПО УМОЛЧАНИЮ
  - осуществить синтез для:
    - привести в отчете:
      - \* performance estimates=>summary (timing, latency)
      - \* utilization estimates=>summary
      - \* performance Profile
      - \* Resource profile
      - \* scheduler viewer (выполнить Zoom to Fit)
        - · На скриншоте показать Latency
        - · На скриншоте показать Initiation Interval
      - \* resource viewer (выполнить Zoom to Fit)
        - · На скриншоте показать Latency
        - · На скриншоте показать Initiation Interval
  - Выполнить cosimulation и привести временную диаграмму
- 8. Сделать выводы и пояснить, что было сделано в коде.

# 2. Исходный код

Ниже приведен исходный код устройства и теста.

```
1 #include "malloc removed.h"
2 #include < stdlib . h>
3
  dout_t malloc_removed(din_t din[N], dsel_t width) {
4
5
6 #ifdef NO SYNTH
     long long *out_accum = malloc (sizeof(long long));
7
     int* array_local = malloc (64 * sizeof(int));
8
9
10
     long long out accum;
     long long *out accum = & out accum;
11
     int _array_local[64];
int* array_local = &_array_local[0];
12
13
14 #endif
     \mathbf{int} \quad i \ , j \ ;
15
16
     LOOP SHIFT: for (i=0;i< N-1;i++) {
17
18
       if (i<width)</pre>
19
          *(array_local+i)=din[i];
20
       else
21
          *(array local+i)=din[i]>>2;
22
     }
23
24
     *out accum = 0;
25
     LOOP_ACCUM: for (j=0; j< N-1; j++) {
26
          *out_accum += *(array_local+j);
27
28
29
     return *out accum;
30 }
```

Рис. 2.1. Исходный код устройства

```
1 #ifndef MALLOC REMOVED H
2 #define MALLOC REMOVED H
3
4 #include < stdio . h>
5 #define N 32
6
  typedef int din_t;
7
  typedef long long dout_t;
8
  typedef int dsel_t;
9
10
11 dout_t malloc_removed(din_t din[N], dsel_t width);
12
13 #endif
```

Рис. 2.2. Заголовочный файл

```
1 #include "malloc removed.h"
2
3
  int main () {
     din_t A[N];
4
5
     dout t accum;
6
7
     int i, retval=0;
8
     FILE
9
10
     for(i=0; i<N;++i) {
11
       A[i] = i + 200;
12
13
     // Save the results to a file
     fp=fopen("result.dat", "w");
14
15
16
     // Call the function
     for(i=0; i<N;++i) {
17
18
       accum = malloc\_removed(A, i);
       fprintf(fp, "%lld_\n", (long long)accum);
19
20
21
     fclose (fp);
22
23
     // Compare the results file with the golden results
     retval = system("diff_—brief_—w_result.dat_result.golden.dat");
24
25
     if (retval != 0) 
       printf("Test_failed__!!!\n");
26
27
       retval=1;
     } else {
28
29
       printf("Test_passed_!\n");
30
31
32
     // Return 0 if the test passed
33
     return retval;
34
```

Рис. 2.3. Исходный код теста

# 3. Скрипт

Ниже приводится скрипт, для автоматизации выполнения лабораторной работы.

```
open project -reset lab14 1
2
3 add_files malloc_removed.c -cflags "-Wno-cpp"
4 add_files -tb malloc_removed_test.c
  add files -tb result.golden.dat
  set top malloc removed
8
  open_solution -reset solution_1a
10 set part \{xa7a12tcsg325-1q\}
11 create clock -period 10ns
  set clock uncertainty 0.1
12
13
14 csim_design
15 csynth_design
16 cosim design -trace level all
```

Рис. 3.1. Скрипт

#### 4. Решение 1а

#### 4.1. Моделирование

Ниже приведены результаты моделирования.

Рис. 4.1. Результаты моделирования

По результатам моделирования видно, что устройство работает корректно.

#### 4.2. Синтез

По оценке производительности видно, что устройство соответствует заданным критериям.

#### **Performance Estimates**

# □ Timing (ns)

# □ Summary

Clock	lock Target Estima		Uncertainty
ap_clk	10.00	6.514	0.10

# □ Latency (clock cycles)

#### **□** Summary

Latency		Inte		
min	max	min	max	Туре
126	126	126	126	none

Рис. 4.2. Performance estimates

#### **Utilization Estimates**

#### Summary

Name	BRAM_	18K	DSP48	βE	FF	LUT
DSP	-		-		-	-
Expression	-		-		0	114
FIFO	-		-		-	-
Instance	-		-		-	-
Memory		1	-		0	0
Multiplexer	-		-		-	96
Register	-		-		68	-
Total		1		0	68	210
Available		40	4	10	16000	8000
Utilization (%)		2		0	~0	2

Рис. 4.3. Utilization estimates

Performance Profile 🛭 🗏 Resource Profile							
	Pipelined	Latency	Iteration Latency	Initiation Interval	Trip count		
▼ ■ malloc_removed	-	126	-	127	-		
<ul><li>LOOP_SHIFT</li></ul>	no	62	2	-	31		
O LOOP_ACCUM	no	62	2	-	31		

Рис. 4.4. Performance profile

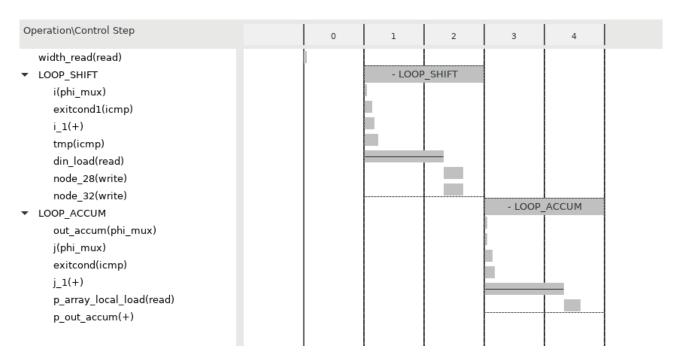


Рис. 4.5. Scheduler viewer

	Resource\Control Step	C0	C1	C2	C3	C4
1	⊡I/O Ports					
2	width	read				
3	din(p0)		read			
4	ap_return				ret	
5	⊡Memory Ports					
6	din(p0)		re	ad		
7	p_array_local(p0)			write	re	ad
8	⊡Expressions					
9	i_phi_fu_94		phi_mux			
10	i_1_fu_134		+			
11	exitcondl_fu_128		icmp			
12	tmp_fu_140		icmp			
13	j_phi_fu_117				phi_mux	
14	out_accum_phi_fu_105				phi_mux	
15	j_1_fu_171				+	
16	exitcond_fu_165				icmp	
17	p_out_accum_fu_190					+

Рис. 4.6. Resource viewer

Как видно из диаграммы, функция верхнего уровня состоит из 2 циклов: цикл сдвига данных и цикл суммирования данных в аккумулятор. Цикл сдвига состоит из команды чтения, которая требует больше всего времени работы цикла, и сложения данных с аккумулятором. В итоге получаем 2 такта на 1 цикл \* количество циклов 31 и получаем значение Latency = 62 такта. Аналогично для цикла сдвига, дольше всего длится операция чтения данных, а далее 2 операции записи. В данном случае длительность одного

цикла также 2 такта на 1 цикл \* количество циклов, в итоге получаем значение Latency = 62 Итоговое значение Latency = 62+62+1 для инициализации цикла SHIFT +1 для инициализации цикла ACCUM = 126 Данные будут доступны на выходе через 1 такт Initiation Interval = Latency +1=127

# 5. Вывод

В рамках данной работы был показан способ обойти невозможность выделения памяти на аппаратном уровне, путем создания массива данных фиксированного размера, достаточного для сохранения всех данных.