Санкт-Петербургский политехнический университет Петра Великого
Институт компьютерных наук и технологии
Высшая школа интеллектуальных систем и суперкомпьютерных технологий

ОТЧЕТ ПО ЛАБОРАТОРНОЙ РАБОТЕ Lab4_Z5

Дисциплина: Проектирование реконфигурируемых гибридных вычислительных систем

Тема: Введение в Pipeline of Perfomance Dataflow

Выполнил студент гр. 01502 С.С. Гаспарян

Руководитель, доцент Антонов А.П.

«8» ноября 2021

Санкт-Петербург
2021

1. Задание

Текст задания находится в файле «Задание lab4_z5.docx»

2. Исходный код фукнции

Исходный код синтезируемых функции foo_b и foo_m представлен на рисунке 1.

```
5  void foo_b(int data_in[N], int data_out[N], int scale[2], char sel) {
6
7      int temp1[N], temp2[N];
8      if (sel==0) {
9      Loop1: for(int i = 0; i < N; i++) {
10             temp1[i] = data_in[i] * scale[0];
11             temp2[i] = data_in[i] * scale[1];
12         }
13     }
14     else {
15     Loop2: for(int j = 0; j < N; j++) {
16             temp1[j] = data_in[j] * scale[1];
17             temp2[j] = data_in[j] * scale[0];
18         }
19     }
20     Loop3: for(int k = 0; k < N; k++) {
21         data_out[k] = temp1[k] / temp2[k];
22     }
23 }
24
25 void foo_m(int data_in[N], int data_out[N], int scale[2], char sel)
26 {
27     int temp1[N], temp2[N];
28     int tmp1 = scale[0], tmp2 = scale[1];
29     Loop1: for(int i = 0; i < N; i++) {
30         int tmp_data = data_in[i];
31         if (sel==0) {
32             temp1[i] = tmp_data * tmp1;
33             temp2[i] = tmp_data * tmp2;
34         }
35         else {
36             temp1[i] = tmp_data * tmp2;
37             temp2[i] = tmp_data * tmp1;
38         }
39     }
40
41
42     Loop2: for(int k = 0; k < N; k++) {
43         data_out[k] = temp1[k] / temp2[k];
44     }
45 }
```

Рис. 1 Исходный код функции foo_b и foo_m

Функции принимает три аргумента массива типа int — вычисляет для

входного массива произведение на элементы второго массива и записывает результаты в выходной массив.

3. Исходный код теста

Исходный код теста проверки функции foo_b и foo_m приведен на рисунке 2. Тест обеспечивает проверку корректной работы функции.

```
28 int main()
29 {
30     int pass=0;
31
32     // Call the function for 3 transactions
33     int scale[2];
34     int data_in[N];
35     int data_out[N];
36
37     for (int i = 0; i < 3; ++i){
38         for(int j = 0; j < N; j++){
39             data_in[j] = rand() % (N - 1) + 1;
40         }
41         for(int k = 0; k < 2; ++k){
42             scale[k] = rand() % (N >> 1) + 1;
43         }
44
45         foo_b(data_in, data_out, scale, 0);
46         pass = cmp_arr(data_in, data_out, scale, 0);
47         if (pass == 0) {
48             fprintf(stderr, "----------Fail!-----------\n");
49             return 1;
50         }
51
52         foo_b(data_in, data_out, scale, 1);
53         pass = cmp_arr(data_in, data_out, scale, 1);
54         if (pass == 0) {
55             fprintf(stderr, "----------Fail!-----------\n");
56             return 1;
```

Рис. 2 Исходный код lab4_z5_test.c тестирования функции

4. Командный файл

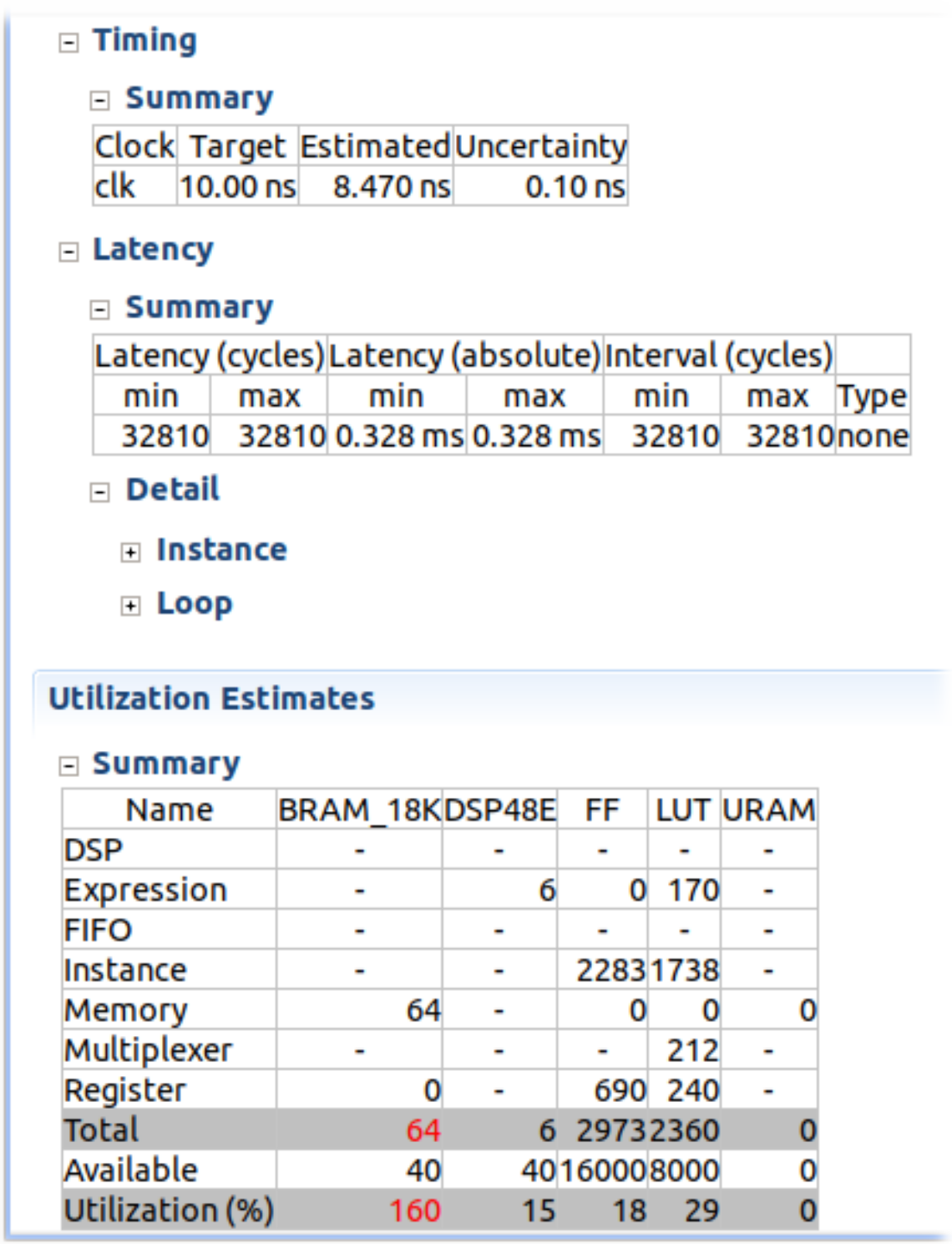
На рисунке 3 представлен текст команд для автоматизированного создания следующего варианта аппаратной реализаций: sol1 задается clock period 10. clock uncertainty 0.1

```
############################################
#                   Lab                    #
############################################
open_project -reset lab4_z5b_prj
set_top foo_b
add_files ./source/lab4_z5.c
add_files -tb ./source/lab4_z5_test.c

open_solution -reset sol1
create_clock -period 10 -name clk
set_clock_uncertainty 0.1
set_part {xa7a12tcsg325-1Q}
source ./directives_foob.tcl

csim_design
csynth_design
cosim_design -trace_level all
############################################
#                 Solutions                #
############################################


exit
```

Рис. 3 Текст команд для создания решений

5. Результаты синтезирования функции

На рисунке 4 представлен perfomance и utilization estimates для данного решения. Как видно из результатов время Latency составляет 277900.7 нс.



Timing

Summary

Clock	Target	Estimated	Uncertainty
clk	10.00 ns	8.470 ns	0.10 ns

Latency

Summary

Latency (cycles)		Latency (absolute)		Interval (cycles)		
min	max	min	max	min	max	Type
32810	32810	0.328 ms	0.328 ms	32810	32810	none

Detail

Instance

Loop

Utilization Estimates

Summary

Name	BRAM_18K	DSP48E	FF	LUT	URAM
DSP	-	-	-	-	-
Expression	-	6	0	170	-
FIFO	-	-	-	-	-
Instance	-	-	2283	1738	-
Memory	64	-	0	0	0
Multiplexer	-	-	-	212	-
Register	0	-	690	240	-
Total	64	6	2973	2360	0
Available	40	40	16000	8000	0
Utilization (%)	160	15	18	29	0

Рис. 4 Результат синтезирования функции

Далее на рисунке 5 представлен schedule viewer с указанным на нем Latency и II(Initiation Interval).

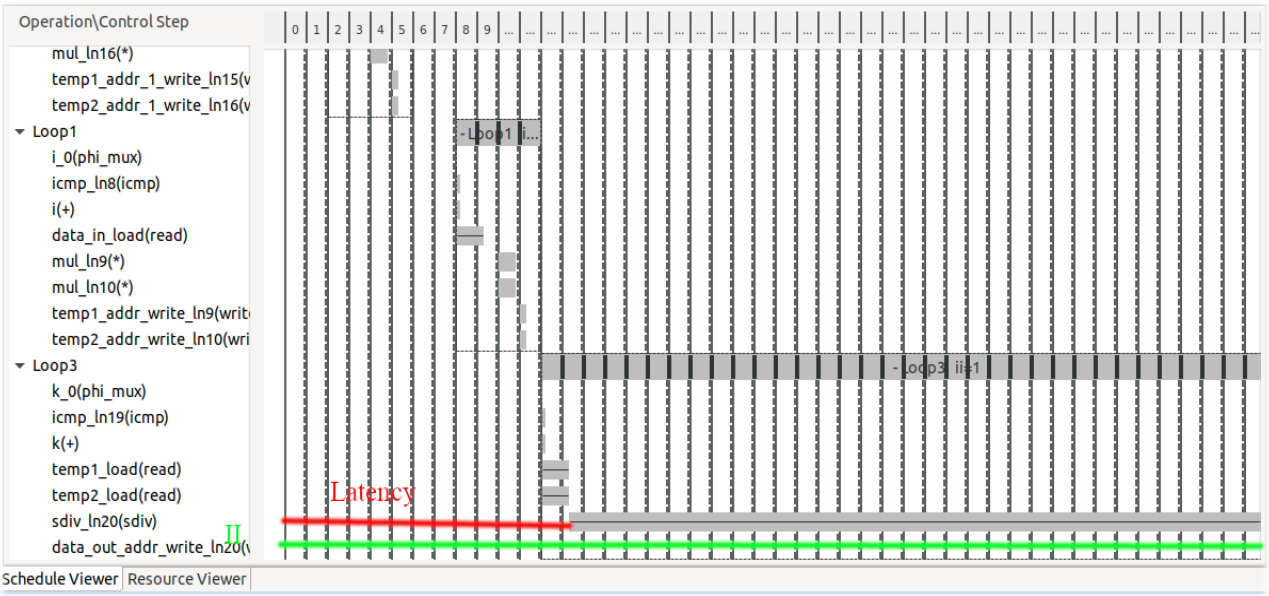


Рис. 5 Schedule viewer для функции foo_b

6. Добавление dataflow конвейеризации для решения

6.1 Dataflow с FIFO memory buffer

На рисунке 6 представлен результат синтезирования функции foo_m для FIFO memory buffers в виде perfomance и utilization estimates соответственно. Как видно из результатов время Latency составляет 161769.46 нс.

Timing

Summary

Clock	Target	Estimated	Uncertainty
clk	10.00 ns	9.867 ns	0.10 ns

Latency

Summary

Latency (cycles)		Latency (absolute)		Interval (cycles)		
min	max	min	max	min	max	Type
16395	16395	0.164 ms	0.164 ms	16389	16389	dataflow

Detail

Instance

Loop

Utilization Estimates

Summary

Name	BRAM_18K	DSP48E	FF	LUT	URAM
DSP	-	-	-	-	-
Expression	-	-	0	32	-
FIFO	0	-	35	294	-
Instance	0	9	571	673	-
Memory	-	-	-	-	-
Multiplexer	-	-	-	36	-
Register	-	-	6	-	-
Total	0	9	612	1035	0
Available	40	40	160000	8000	0
Utilization (%)	0	22	3	12	0

Detail

Рис. 6 Результат синтезирования функции после pipeline dataflow

Далее на рисунке 7 и 8 представлены schedule и resource viewer соотвственно.

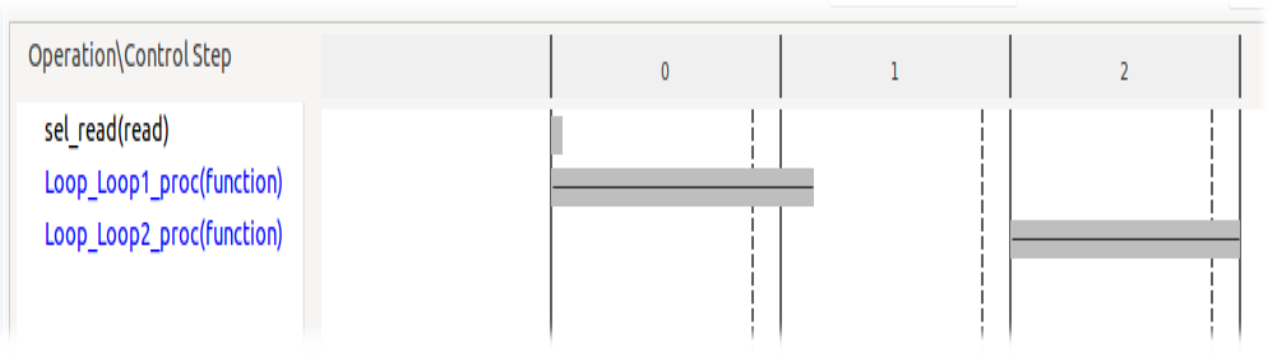


Рис. 7 Schedule viewer для функции foo_m

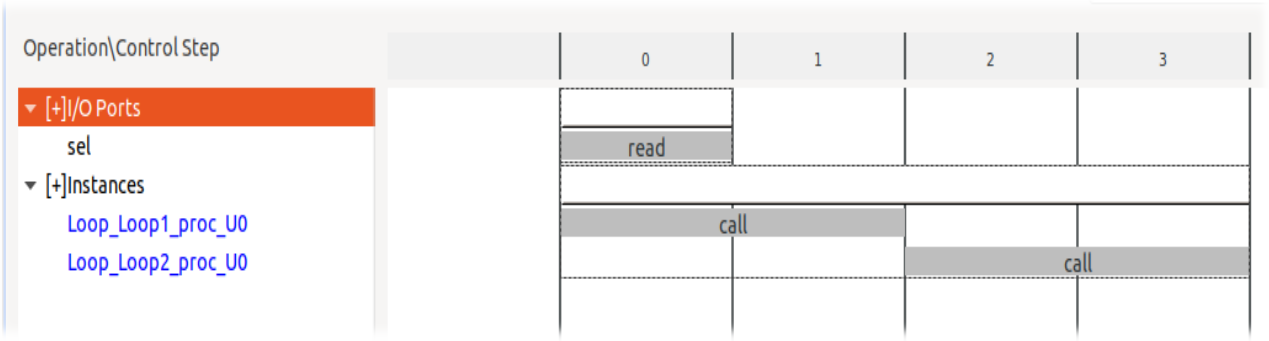


Рис. 8 Resource viewer для функции foo_m

На рисунке 9 представлен dataflow viewer для решения FIFO memory buffer для решения с foo_m.

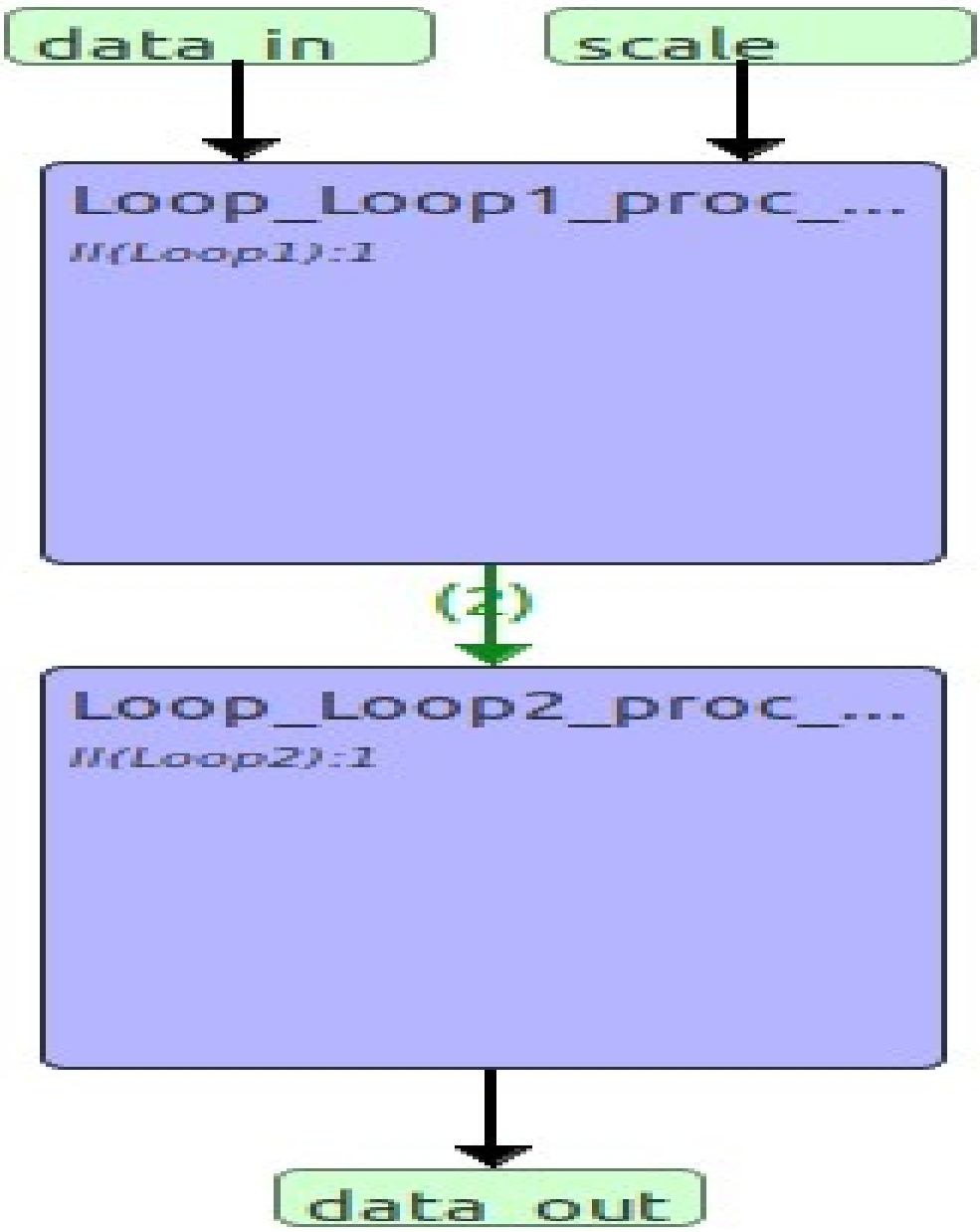


Рис. 9 Dataflow viewer FIFO для функции foo_m

На рисунке 10 представлена временная диаграмма для этого решения с несколькими тактами работы функции после выполнения C/RTL cosimulation.

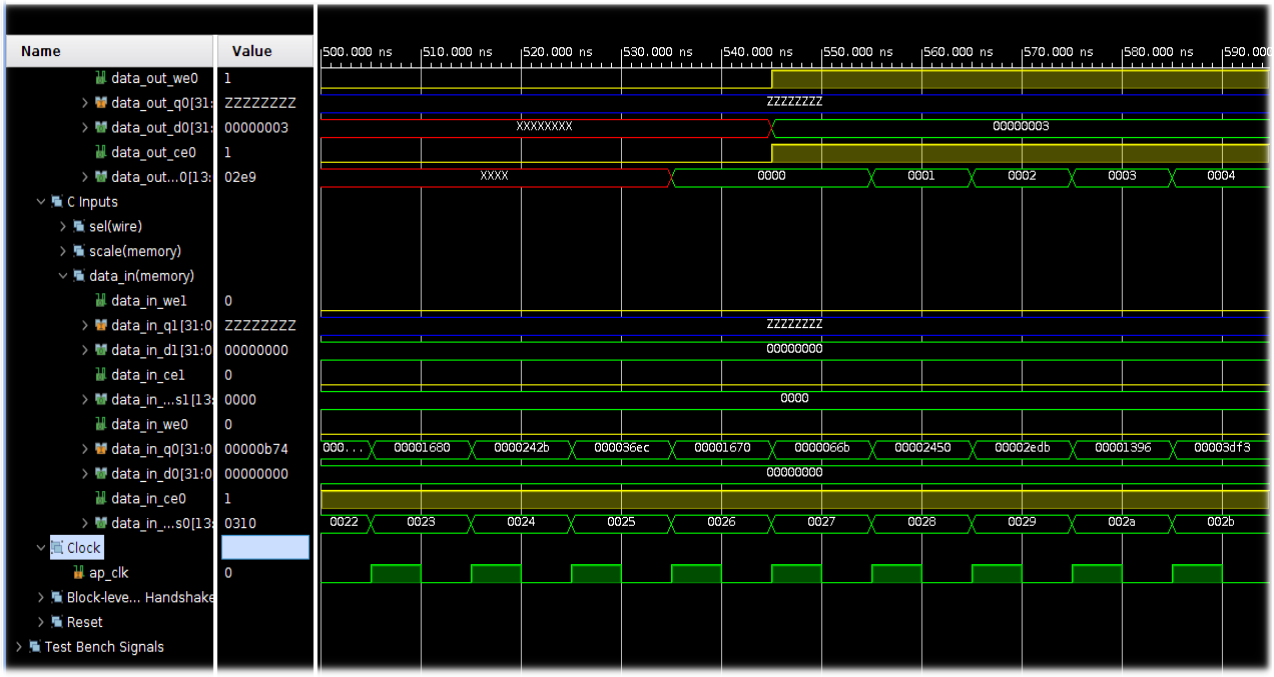
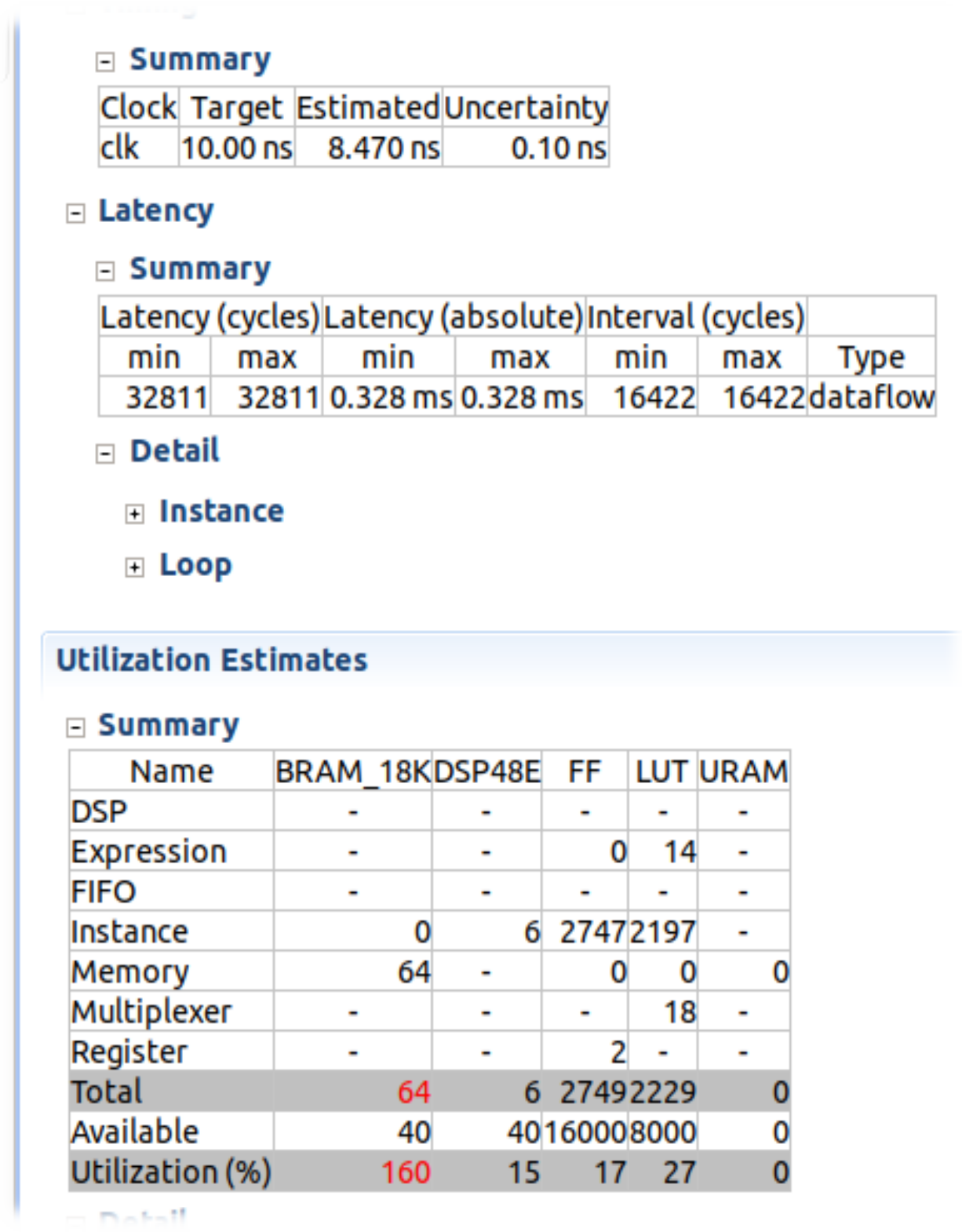


Рис. 10 Временная диаграмма для функции foo_m

6.2 Dataflow с ping-pong memory buffer

На рисунке 11 представлен результат синтезирования функции foo_m для ping-pong memory buffers в виде perfomance и utilization estimates соответственно.Как видно из результатов время Latency составляет 277909.17 нс.



Summary

Clock	Target	Estimated	Uncertainty
clk	10.00 ns	8.470 ns	0.10 ns

Latency

Summary

Latency (cycles)		Latency (absolute)		Interval (cycles)		
min	max	min	max	min	max	Type
32811	32811	0.328 ms	0.328 ms	16422	16422	dataflow

Detail

Instance

Loop

Utilization Estimates

Summary

Name	BRAM_18K	DSP48E	FF	LUT	URAM
DSP	-	-	-	-	-
Expression	-	-	0	14	-
FIFO	-	-	-	-	-
Instance	0	6	2747	2197	-
Memory	64	-	0	0	0
Multiplexer	-	-	-	18	-
Register	-	-	2	-	-
Total	64	6	2749	2229	0
Available	40	40	160000	8000	0
Utilization (%)	160	15	17	27	0

Рис. 11 Результат синтезирования функции после pipeline dataflow

Как видно из рисунка для ping-pong memory buffer результат стал хуже по времени и по аппаратным ресурсам в сравнений с другим решением.

Далее на рисунке 12 и 13 представлены schedule и resource viewer соотвственно.

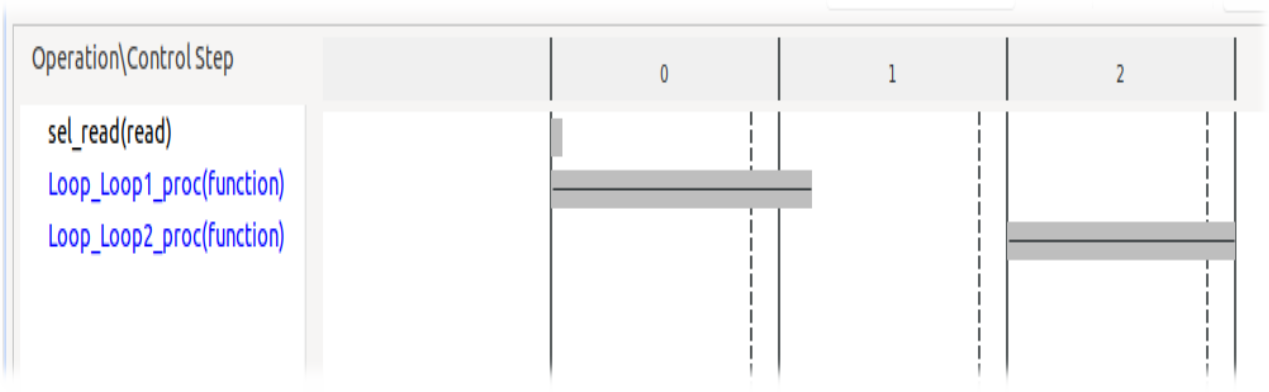


Рис. 12 Schedule viewer для функции foo_m

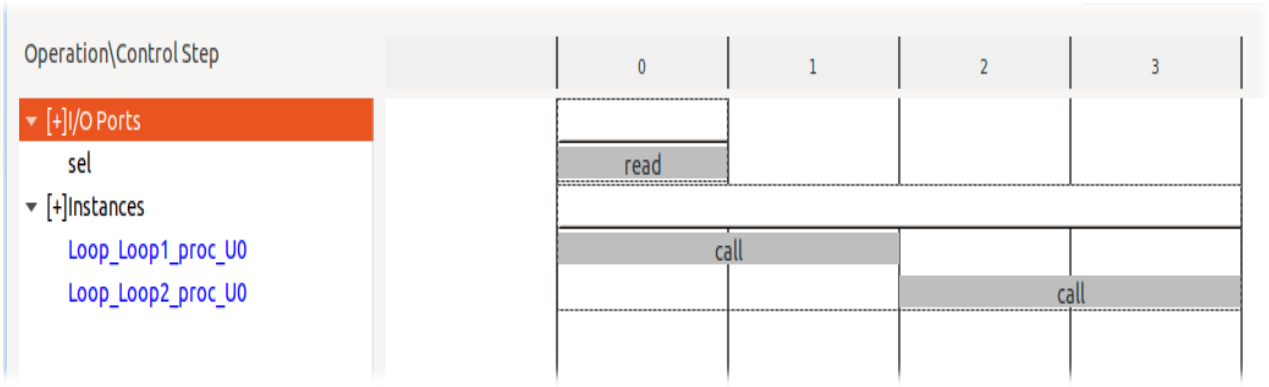


Рис. 13 Resource viewer для функции foo_m

На рисунке 14 представлен dataflow viewer для решения ping-pong memory buffer для функции foo_m.

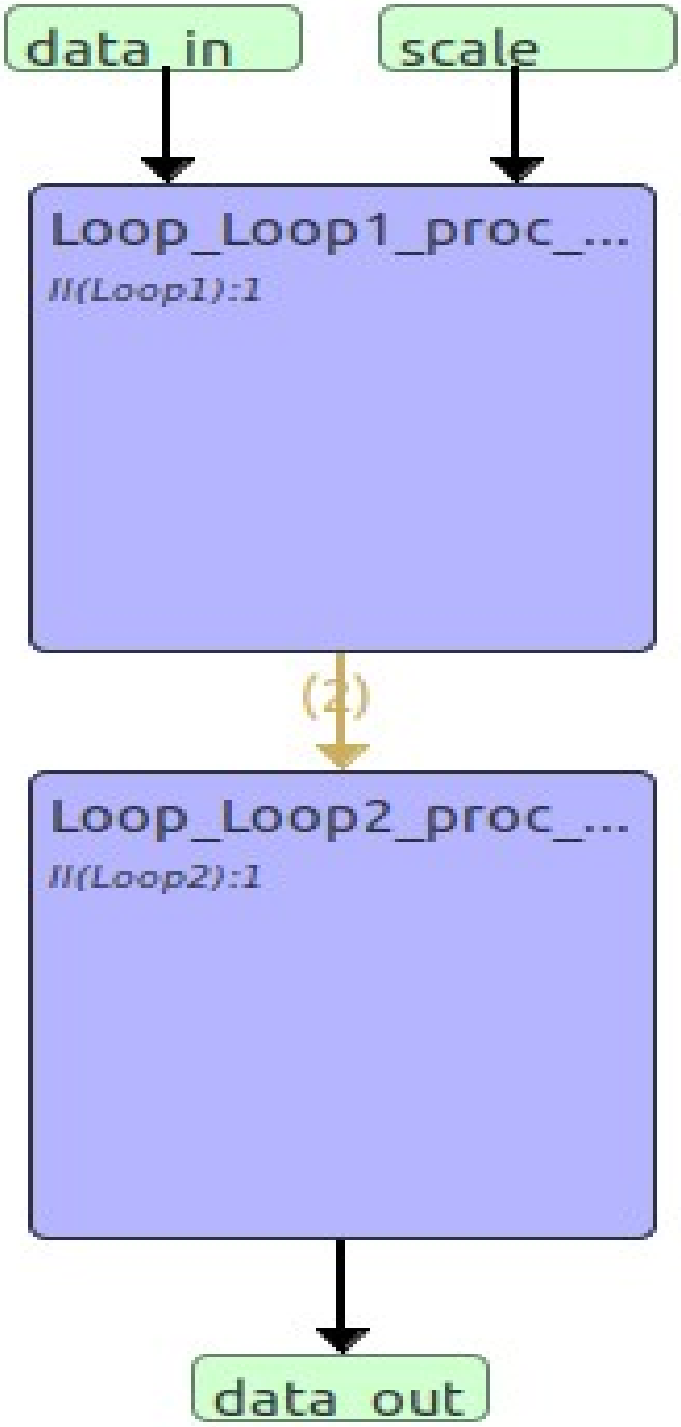


Рис. 14 Dataflow viewer ping-pong для функции foo_m

7. Исходный код модифицированного теста

Исходный код модифицированного теста для проверки функции foo_m представлен на рисунке 15. Тест обеспечивает проверку производительности функции на ПК. На рисунке 16 представлены результаты запуска функции на ПК. Как видно из рисунка среднее время выполнения функции после 32 итерации равно 276941.78 нс, что почти такой же результат показало решение полученное при синтезировании функции для ping-pong memory buffer и почти в 2 раза медленнее для FIFO memory buffer решения.

Таблица 1

CPU	Intel Core i5-6200U 2.3 GHz
Core	2
Threads	4
RAM	8 Gb

```
41    for (int i = 0; i < 32; ++i){
42        for(int j = 0; j < N; j++){
43            data_in[j] = rand() % (N - 1) + 1;
44        }
45        for(int k = 0; k < 2; ++k){
46            scale[k] = rand() % (N >> 2) + 1;
47        }
48
49
50        if(clock_gettime(CLOCK_REALTIME, &t0) != 0) {
51            perror("Error in calling clock_gettime\n");
52            exit(EXIT_FAILURE);
53        }
54        foo_m(data_in, data_out, scale, 0);
55        if(clock_gettime(CLOCK_REALTIME, &t1) != 0) {
56            perror("Error in calling clock_gettime\n");
57            exit(EXIT_FAILURE);
58        }
59        pass = cmp_arr(data_in, data_out, scale, 0);
60
61        double diff_time = (((double)(t1.tv_sec - t0.tv_sec))*1000000000.0) + (double)(t1.tv_nsec - t0.tv_nsec);
62        acc_time += diff_time;
63        if(clock_gettime(CLOCK_REALTIME, &t0) != 0) {
64            perror("Error in calling clock_gettime\n");
65            exit(EXIT_FAILURE);
66        }
67        foo_m(data_in, data_out, scale, 1);
68        if(clock_gettime(CLOCK_REALTIME, &t1) != 0) {
69            perror("Error in calling clock_gettime\n");
70            exit(EXIT_FAILURE);
71        }
72        diff_time = (((double)(t1.tv_sec - t0.tv_sec))*1000000000.0) + (double)(t1.tv_nsec - t0.tv_nsec);
73        acc_time += diff_time;
74
75        double temp_avg_time = acc_time / (i + 1); // take average time
76        printf("Elapsed time: %.4lf nanoseconds\n", temp_avg_time);
77
78        pass = cmp_arr(data_in, data_out, scale, 1);
79        if (pass == 0) {
80            fprintf(stderr, "----------Fail!-----------\n");
81            return 1;
82        }
```

Рис. 15 Исходный код тестирования функции для исполнения на ПК

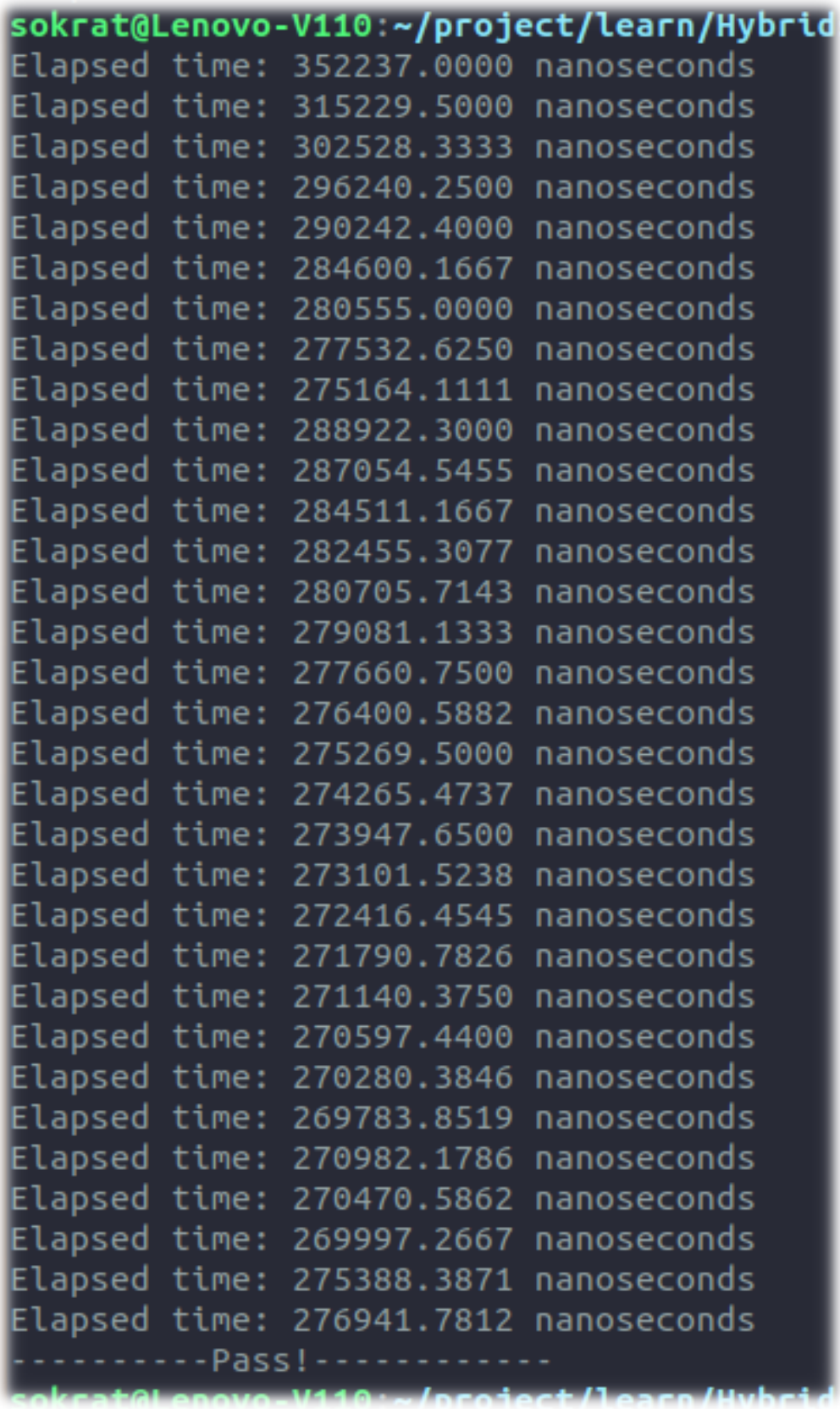


Рис. 16 Временные показатели для модифицированного теста для foo_m

Вывод

В данной работе была изучена возможность добавления pipeline dataflow директивы для синтезируемой функции. Был произведен сравнительный анализ между решением без добавлением и с добавлением pipeline dataflow. Также было произведено сравнение временных показателей между решением полученным Vivado HLS и тестированием решения на ПК. Как видно из результатов решением полученное на ПК медленнее, чем решением после синтезирования в Vivado HLS для FIFO memory buffer и такое же, как у решения с ping-pong memory buffer.