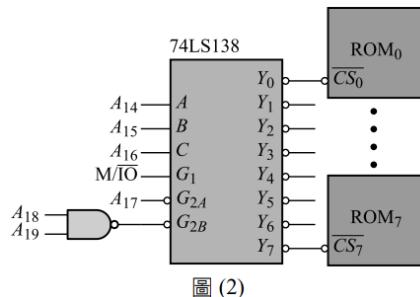


市立新北高工 111 學年度第 2 學期 第二次段考 試題								班別		座號		電腦卡作答
科 目	微處理機	命題教師	吳家偉	審題教師	陳偉峰	年級	二	科別	資訊科	姓名		否

一、單選題，30 題，75 分（請將答案書寫在試卷第四頁的答案欄內）

1. 【 】如圖(2)所示，下列 ROM 解碼的範圍，何者包含 0D57FFH 的位址？（Y0 ~ Y7 分別接到 ROM 0 ~ ROM 7）



- (A) ROM 1 (B) ROM 5 (C) ROM 6 (D) ROM 6 及 ROM 7

2. 【 】承上題，若不慎將 A14 與 A16 互相接反（A16 接至 A 的接腳，A14 接至 C 的接腳），則下列有關接反前與接反後的敘述，何者正確？

- (A) 接反前 ROM 0 的解碼位址，變為接反後 ROM 1 的解碼位址
 (B) 接反前 ROM 2 的解碼位址，變為接反後 ROM 6 的解碼位址
 (C) 接反前與接反後，ROM 1 的解碼位址都一樣
 (D) 接反前與接反後，ROM 5 的解碼位址都一樣

3. 【 】AGP 基本的工作頻率為 66.67MHz，資料傳輸率為 266.67MB/Sec，則 AGP 4X 規格的資料傳輸率為_____ MB/Sec

- (A) 266.67 (B) 533.34 (C) 1066.67 (D) 3133.36

4. 【 】電腦的哪一個部分負責從主記憶體讀取並解釋指令？

- (A) 控制單元 (B) 主記憶體 (C) 輸出 / 入單元 (D) 算術邏輯單元

5. 【 】41256 是 256k bit 記憶體，其資料線與位址線有幾條？

- (A) 8 條資料線，10 條位址線 (B) 1 條資料線，18 條位址線
 (C) 1 條資料線，12 條位址線 (D) 1 條資料線，9 條位址線。

6. 【 】目前大多數的 BIOS、隨身碟、記憶卡與固態硬碟（SSD）等都使用

- (A) Flash 記憶體 (B) Mask ROM (C) SRAM (D) PROM

7. 【 】常用的 EPROM IC 2732 為一只 4096×8bits 的唯讀記憶體，它具有幾條 資料線與位址線？

- (A) 8 條資料線、8 條位址線 (B) 8 條資料線、12 條位址線
 (C) 12 條資料線、12 條位址線 (D) 16 條資料線、8 條位址線。

8. 【 】有關微處理機的敘述何者錯誤？

- (A) 8 位元的 CPU 每次可以處理 1byte 位元組的資料
 (B) 微處理機的位元數越大，執行速度愈快
 (C) 以 16 位元的微處理機處理 128 位元的資料，需處理 6 次
 (D) 因電腦等級界線愈來愈模糊，微處理機可稱為中央處理單元（CPU）。

9. 【 】有關記憶體的敘述，下列何者錯誤？

- (A) ROM 中的資料不因斷電而消失 (B) DRAM 存取資料的速度比 SRAM 快
 (C) 磁碟可當作輔助的記憶體 (D) EPROM 可重覆燒錄多次使用。

10. 【 】某記憶體映對 I/O (Memory Mapped I/O) 的微處理機系統，有 15 條位址線，8 條資料線，此系統需 2K Bytes 的 I/O 空間，則可以規劃的最大 記憶空間為 (A) 10k Bytes (B) 20k Bytes (C) 30k Bytes (D) 32k Bytes

市立新北高工 111 學年度第 2 學期 第二次段考 試題								班別		座號		電腦卡作答
科 目	微處理機	命題教師	吳家偉	審題教師	陳偉峰	年級	二	科別	資訊科	姓名		否

11. 【 】有一顆介面晶片 8255 之電路如圖 (6) 所示，A0~A7 為 CPU I/O 的位址匯流排，則這顆 8255 介面，所佔 I/O 空間為 (A) 00H ~ 03H (B) 0CH ~ 0FH (C) FCH ~ FFH (D) F0H ~ F3H

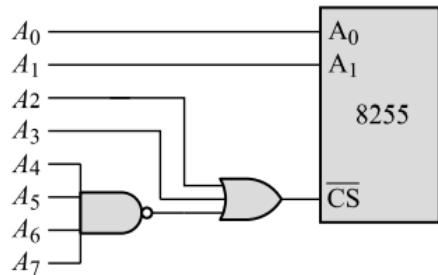


圖 (6)

12. 【 】如圖 (7) 所示電路，利用固定位址解碼，則此介面裝置解碼位址應為何？

(A) 3FAH (B) 17FH (C) FE2H (D) 5F3H

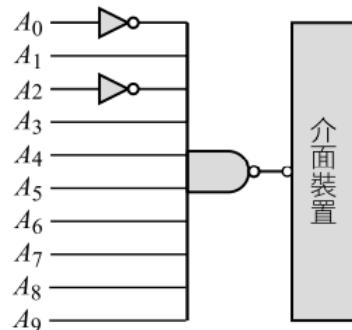


圖 (7)

13. 【 】下列何種元件不適合做位址解碼器？(A) 74374 (B) 74138 (C) PLD (D) FPGA

14. 【 】一部 32 位元電腦和 64 位元的電腦通常是以何者為依據？

(A) 控制匯流排之位元數 (B) 資料匯流排之位元數 (C) 程式匯流排之位元數 (D) 位址匯流排之位元數。

15. 【 】下列敘述中，何者不是記憶體映對 (Memory Mapped)I/O 的特點？

(A) 獨立的 I/O 地址，不佔記憶體的空間 (B) 沒有輸入、輸出指令
(C) Memory 和 I/O 同等對待 (D) 所有 Memory 的指令皆可以用來做 I/O 的工作

16. 【 】如圖 (1) 所示，若微處理機有 16 條位址線，則此 SRAM 之位址範圍設計於何處？

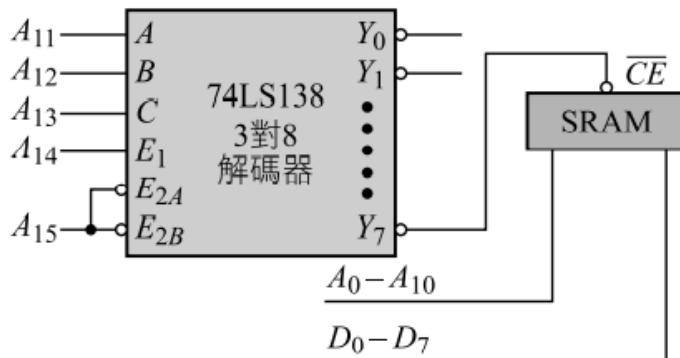


圖 (1)

(A) $4000_{16} \sim 47FF_{16}$ (B) $4800_{16} \sim 4FFF_{16}$ (C) $7000_{16} \sim 77FF_{16}$ (D) $7800_{16} \sim 7FFF_{16}$

17. 【 】承上題，此 SRAM 的容量為何？(A) 2K Bytes (B) 4K Bytes (C) 8K Bytes (D) 16K Bytes

市立新北高工 111 學年度第 2 學期 第二次段考 試題								班別		座號		電腦卡作答
科 目	微處理機	命題教師	吳家偉	審題教師	陳偉峰	年級	二	科別	資訊科	姓名		否

18. 【 】在 80x86 系統中，使用如圖 2 所示之邏輯電路作為定址解碼，則 ROM 的位址解碼範圍為何？

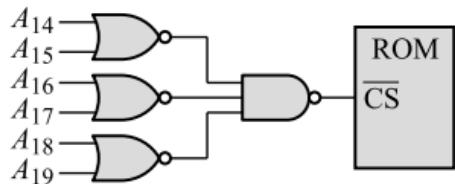


圖 (2)

- (A) 00000H ~ 03FFFH (B) 04000H ~ 07FFFH (C) 08000H ~ 0BFFFH (D) 0C000H ~ 0FFFFH

19. 【 】一般 8 位元的微電腦系統是以 16 位元來表示位址 (Address)，則該微電腦系統有____個位址空間

- (A) 255 (B) 65535 (C) 65536 (D) 1048576

20. 【 】TTL 數位 IC 的編號若為 74LS244N，表示其功能為下列何者？

- (A) 8 個 3 態的匯流排緩衝器 (Octal 3-State Bus Buffer)
 (B) 8 個 3 態的匯流排收發器 (Octal 3-State Bus Transceivers)
 (C) 8 個 D 型正反器 (Octal D-FF)
 (D) 4 個 RS 型正反器 (Quad RS-FF)。

21. 【 】若 80x86 之記憶器位置暫存器 (memory address register) 是 20 位元，記憶器緩衝暫存器 (memory buffer register) 是 16 位元，試問該微處理機可存取的記憶器空間有多大？

- (A) 1 M 位元組 (B) 2 M 位元組 (C) 4 M 位元組 (D) 8 M 位元組

22. 【 】下列有關 80x86 微處理機架構的敘述，何者錯誤？

- (A) 控制單元負責 CPU 內部各單元間動作的聯繫 (B) 記憶單元可存放資料
 (C) 輸出入單元屬於 CPU (D) 算術邏輯單元可實現各類算術及邏輯功能。

23. 【 】當電源消失後，下列何種元件中的資料依然存在？(A) Flash Memory (B) SRAM (C) SDRAM (D) DRAM

24. 【 】記憶體位址範圍 D0000H ~ EFFFFH，共有多少 K (K = 1024) 個位址？

- (A) 32K (B) 64K (C) 128K (D) 256K

25. 【 】下列有關隨機存取記憶體 (RAM) 之敘述何者錯誤？

- (A) 關閉電源則 RAM 內之資料即消失 (B) DRAM 由正反器所構成
 (C) SRAM 比 DRAM 成本高 (D) DRAM 必須週期性更新。

26. 【 】下列何者用於記錄 CPU 工作進行時的各種狀態？

- (A) 程式記數器 (B) 狀態 (旗標) 暫存器 (C) 堆疊器 (D) 累加器。

27. 【 】利用 256 K * 4 記憶體元件完成 64 M * 8 之記憶體模組，共需多少個記憶體元件？

- (A) 512 (B) 256 (C) 128 (D) 1024

28. 【 】下列何者不是串列傳輸規格？(A) IEEE1394 (B) USB (C) RS-232 (D) PCI。

29. 【 】積體電路 (IC) 編號 6264，是一條 8Kx8 bits 的靜態隨機存取記憶體 (SRAM)，則其具有：

- (A) 10 條位址線、4 條資料線 (B) 12 條位址線、8 條資料線
 (C) 13 條位址線、8 條資料線 (D) 14 條位址線、4 條資料線。

30. 【 】採用一 3 對 8 之 74LS138 解碼器擴充記憶體容量，CPU 位址線 A0 ~ A15 中的 A10、A11、A12 分別接至解碼器的 A、B、C 輸入。若指定 Y7 = 0，其餘 Y0 ~ Y6 為 1，則下列何者為可能的指定記憶體位址？

- (A) 1CCCH (B) 1888H (C) 0FFFH (D) 0444H

市立新北高工 111 學年度第 2 學期 第二次段考 試題									班別		座號		電腦卡作答
科 目	微處理機	命題教師	吳家偉	審題教師	陳偉峰	年級	二	科別	資訊科	姓名			否

二、配合題，10 題，25 分 (請找出正確的答案，將代號書寫在試卷第四頁的答案欄內)

1. 以匯流排角度區分，計算機組成結構可概分為 31 與 32。

2. 主記憶體大都使用半導體技術製造，可分為 33 與 34。

3. RAM 可分為 35 與 36。

4. 常見的 I/O 埠位規劃位址方式為 37 與 38 兩種。

5. CPU 與 I/O 的速度協調常使用橋接方式進行隔離處理，負責連接高速裝置的稱為 39、

反之連接較慢速裝置的稱為 40。

- | | | | |
|----------------|-----------------|---------------|-----------------|
| (A) 哈佛結構 | (B) 耶魯結構 | (C) 范紐曼結構 | (D) 隔離式 I/O |
| (E) 記憶體映對式 I/O | (F) I/O 映對式 I/O | (G) 唯讀記憶體 ROM | (H) 隨機存取記憶體 RAM |
| (I) 快取記憶體 | (J) CRAM | (K) DRAM | (L) PRAM |
| (M) SRAM | (N) 南橋電路 | (O) 東橋電路 | (P) 北橋電路 |

答案欄

一、選擇題，75分									
1	2	3	4	5	6	7	8	9	10
11	12	13	14	15	16	17	18	19	20
21	22	23	24	25	26	27	28	29	30
二、配合題，25分									
31	32	33	34	35	36	37	38	39	40

(請檢查是否有寫座號、姓名，繳卷時請將兩張試卷對折，姓名朝外。)