

新北市立新北高工 105 學年度第學期補考試題						班別		座號		電腦卡作答
科 目	數位電子學	命題教師	陳文良	年級	二	科別	資訊科	姓名		是

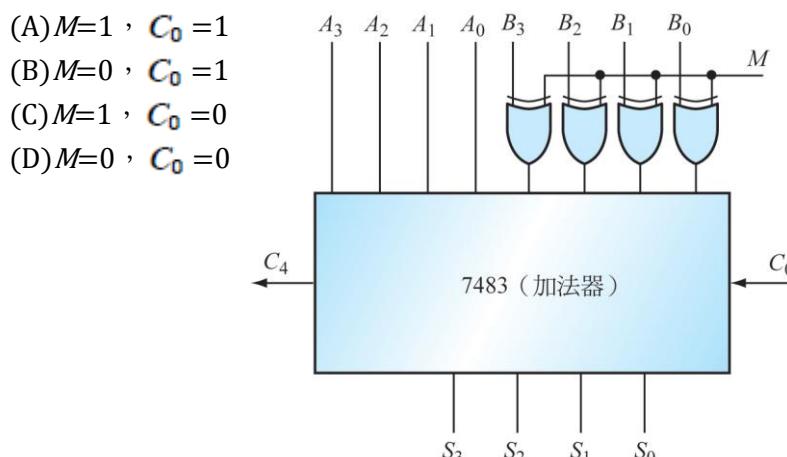
※單選 25 題，每題 4 分，滿分 100

1. 設計邏輯電路時，假設輸入變數之反相與非反相值皆已提供，則下列敘述何者錯誤？  
 (A) 使用 NAND-NAND 製作邏輯電路時，於卡諾圖中是取 1 的方格產生積項之和  
 (B) 使用 OR-AND 製作邏輯電路時，於卡諾圖中是取 0 的方格產生積項之和  
 (C) 使用 AND-OR 製作邏輯電路時，於卡諾圖中是取 1 的方格產生積項之和  
 (D) 使用 NOR-NOR 製作邏輯電路時，於卡諾圖中是取 0 的方格產生和項之積

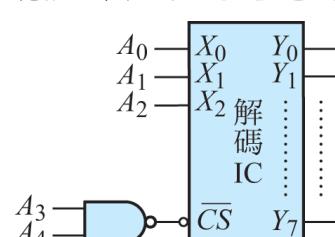
2. 一半加器(HA)其和的布林式，不能以下列何者表示？  
 (A)  $S = \overline{A}B + A\overline{B}$   
 (B)  $S = (A+B)(\overline{A}\overline{B})$   
 (C)  $S = \overline{(A+B)(\overline{A}+\overline{B})}$   
 (D)  $S = (A+B) + (\overline{A}+\overline{B})$

3. 一般全減法器有三個輸入( $A$ 表示被減數、 $B$ 表示減數、 $W_{i-1}$ 表示前一位元的借位)及二個輸出( $D$ 表示差、 $W_i$ 表示借位)。請問下列哪一組輸入與輸出的關係是錯誤的？  
 (A) 輸入： $A=0$ 、 $B=0$ 、 $W_{i-1}=1$ ，輸出： $D=1$ 、 $W_i=1$   
 (B) 輸入： $A=0$ 、 $B=1$ 、 $W_{i-1}=0$ ，輸出： $D=1$ 、 $W_i=1$   
 (C) 輸入： $A=0$ 、 $B=1$ 、 $W_{i-1}=1$ ，輸出： $D=0$ 、 $W_i=0$   
 (D) 輸入： $A=1$ 、 $B=1$ 、 $W_{i-1}=1$ ，輸出： $D=1$ 、 $W_i=1$

4. 如圖所示為利用一個 7483(4 位元全加器)及四個互斥或閘，實現一個四位元加減法器之電路，若此加減法器欲執行『加法』，則  $M$  及  $C_0$  的輸入須為何？



5. 如圖所示為利用解碼 IC 來定址記憶體空間，求  $A_4A_3A_2A_1A_0$  的定址範圍？  
 (A) 10H~18H  
 (B) 18H~1FH  
 (C) 00H~10H  
 (D) 00H~08H

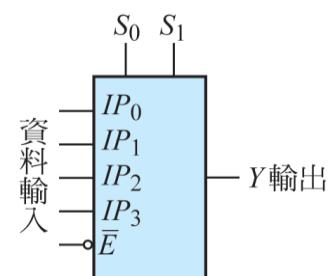


6. 使用 8 對 1 多工器製作  $F(A, B, C, D) = \sum(0, 1, 2, 4, 5, 7, 11, 14)$  邏輯電路，當選擇線  $S_2S_1S_0=110$  時， $I_6$  的值會出現在輸出端  $Y$ ；當  $S_2S_1S_0=011$  時， $I_3$  的值會出現在輸出端  $Y$ ；若  $A$  連接至  $S_2$ ， $B$  連接至  $S_1$ ， $C$  連接至  $S_0$ ，則輸入線  $I_6$  的值應為下列何者？

- (A) 0  
 (B) 1  
 (C)  $\overline{D}$   
 (D) D

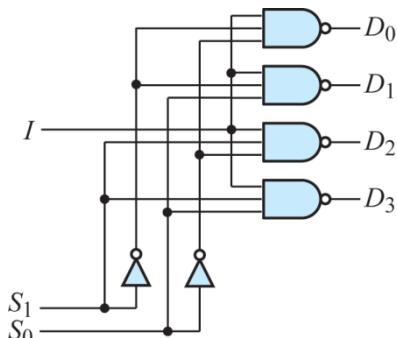
7. 如圖所示之電路，為一多工器，圖中當  $E=0$ 、 $S_0=0$ 、 $S_1=1$  時，輸出  $Y$  應為？

- (A)  $Y = IP_0$   
 (B)  $Y = IP_1$   
 (C)  $Y = IP_2$   
 (D)  $Y = IP_3$



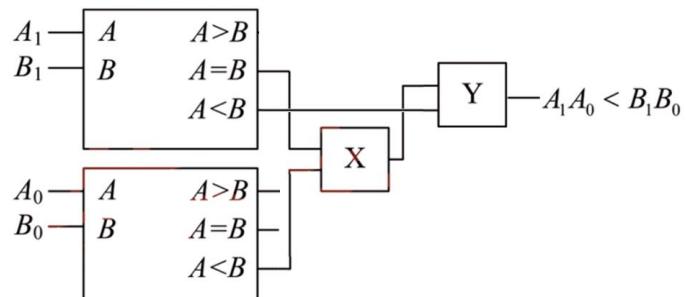
8. 如圖所示電路，下列何者錯誤？

- (A)  $S_0=0$  與  $S_1=0$  時， $D_0 = \overline{I}$   
 (B)  $S_1=0$  與  $S_0=1$  時， $D_1 = \overline{I}$   
 (C)  $S_1=1$  與  $S_0=1$  時， $D_2 = \overline{I}$   
 (D) 該電路是多工器(Multiplexer)



9. 使用兩個 1 位元比較器及數個基本邏輯閘，實作一個 2 位元比較器來判斷是否  $A_1A_0 < B_1B_0$ ，其設計如圖 所示。請問 X 與 Y 處應使用何種基本邏輯閘？

- (A) X 為 AND，Y 為 AND    (B) X 為 AND，Y 為 OR  
 (C) X 為 OR，Y 為 AND    (D) X 為 OR，Y 為 OR



10. 若有一共陽極的七段顯示器，如將其 a、b、c、d、g 五根接腳分別連接阻值正確之限流電阻至低電位，且其共陽極接腳連接至高電位，則此七段顯示器所顯示的數字為下列何者？

- (A) 3  
 (B) 4  
 (C) 6  
 (D) 7

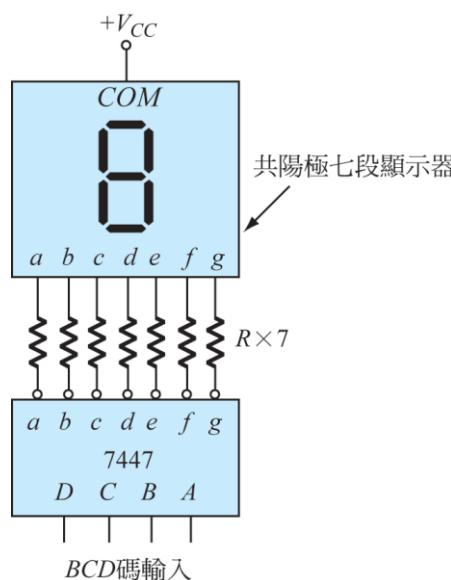
新北市立新北高工 105 學年度第學期補考試題						班別		座號		電腦卡作答
科 目	數位電子學	命題教師	陳文良	年級	二	科別	資訊科	姓名		

11. 有關 PAL, PLA, SPLD, CPLD 及 FPGA 中, 下列敘述何者錯誤?  
 (A)PAL 與 PLA 均可稱為一種簡單型 PLD(SPLD : Simple PLD)  
 (B)CPLD 由多個獨立的邏輯區塊(logic block)組合  
 (C)SPLD 可在電路上隨時規劃  
 (D)FPGA 具有最高邏輯閘容量

12. LED 共陽極七字節顯示器(7-Segment Display)常使用哪一顆 IC  
來推動?  
 (A)7448 (B)7447 (C)74138 (D) 74139

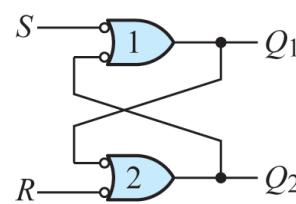
13. 如圖所示為解碼與顯示器的實驗, 由於某生粗心, 致使原應顯示  $0 \rightarrow 1 \rightarrow 2 \rightarrow 3 \rightarrow 4 \rightarrow 5 \rightarrow 6 \rightarrow 7 \rightarrow 8$  的數字, 變成顯示  
 $0 \rightarrow 4 \rightarrow 2 \rightarrow 6 \rightarrow 1 \rightarrow 5 \rightarrow 3 \rightarrow 7 \rightarrow 8$  的數字, 則該生可能誤接哪兩條輸入線?

- (A)B、A  
 (B)B、C  
 (C)C、A  
 (D)D、C



14. 如圖所示電路, 輸出( $Q_1, Q_2$ )原先狀態為(1, 0), 且  $R, S$  輸入均等於 1, 如果  $S$  輸入斷裂, 則輸出( $Q_1, Q_2$ )為何?

- (A)不變  
 (B)01  
 (C)11  
 (D)00

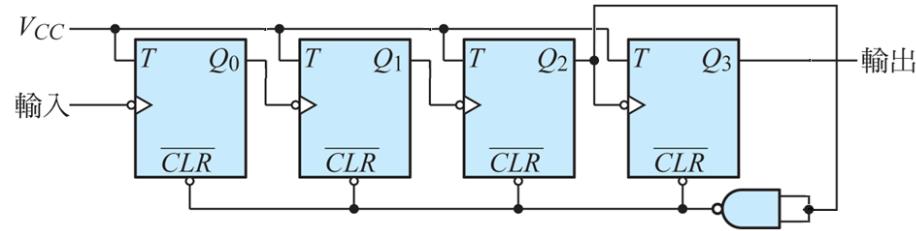


15. 假設一 JK 正反器在  $t_0$  週期之  $Q$  值為 1, 在  $t_1 \sim t_4$  週期之輸入訊號  $JK$  分別為  $11 \rightarrow 01 \rightarrow 10 \rightarrow 00$ , 則  $Q$  在  $t_1 \sim t_4$  週期之輸出變化情形為?

- (A)0→0→1→1  
 (B)1→0→1→0  
 (C)0→1→1→0  
 (D)1→1→0→0

16. 四個 D 型正反器接成一右移暫存器, 最左邊正反器的輸入為高位準, 在全部重置歸零後, 第一個時脈邊緣到達所存之字為?  
 (A)0001 (B)1111 (C)1000 (D)0111

17. 如圖所示, 輸入脈波頻率為 120kHz, 則輸出之頻率為?  
 (A)40kHz (B)30kHz (C)15kHz (D)7.5kHz

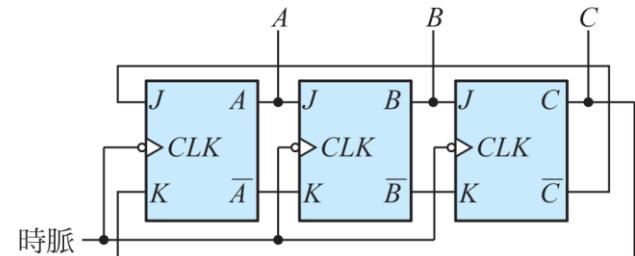


18. 利用兩個 SN 7490 計數器來製作十進位  $00 \rightarrow 99$  循環計數電路時, 將 100Hz 方波連接至表示個位數之 SN7490 計數器的脈波輸入 InputA 接腳, 則下列表示十位數之 SN7490 計數器的脈波輸入 InputA 接腳應如何連接方為正確? (SN7490 之 BCD 計數輸出為  $Q_D Q_C Q_B, Q_D$  為 MSB,  $Q_A$  為 LSB)

- (A)連接至表示個位數之 SN7490 計數器的輸出 MSB  $Q_D$  接腳  
 (B)連接至表示個位數之 SN7490 計數器的輸出 LSB  $Q_A$  接腳  
 (C)連接至表示十位數之 SN7490 計數器的輸出 MSB  $Q_D$  接腳  
 (D)連接至表示十位數之 SN7490 計數器的輸出 LSB  $Q_A$  接腳

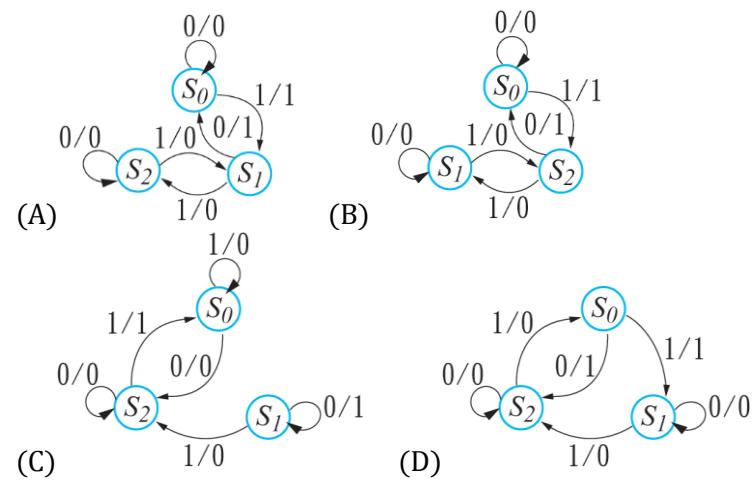
19. 如圖所示係一計數器, 依正常時脈輸入, 並將每個不同的輸出狀態依序編碼的話, 它可當?

- (A)4 模  
 (B)5 模  
 (C)6 模  
 (D)7 模  
的計數器



20. 如表所示的狀態表, 其相對應的狀態圖為下列何者?

現 態	次態與輸出	
	$I = 0$	$I = 1$
$S_0$	$S_0, 0$	$S_1, 1$
$S_1$	$S_0, 1$	$S_2, 0$
$S_2$	$S_2, 0$	$S_1, 0$



21. 承上題, 該電路最少需要多少個狀態?

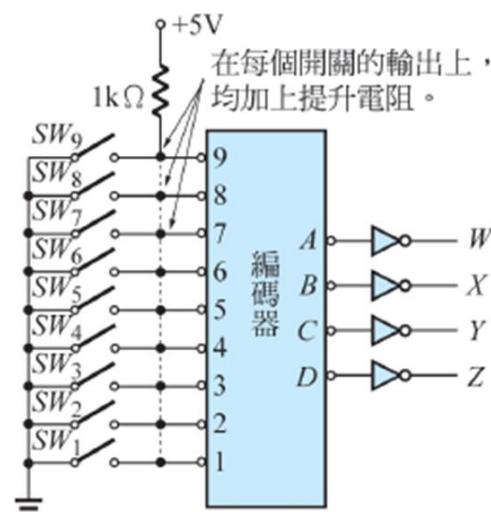
- (A)3 (B)4 (C)5 (D)以上皆非

新北市立新北高工 105 學年度第學期補考試題								班別		座號		電腦卡作答
科 目	數位電子學	命題教師	陳文良	年級	二	科別	資訊科	姓名				是

22. 如圖所示，當  $SW_5$  及  $SW_8$  同時接上(ON)的話其  $ZYXW$  的輸出值為？

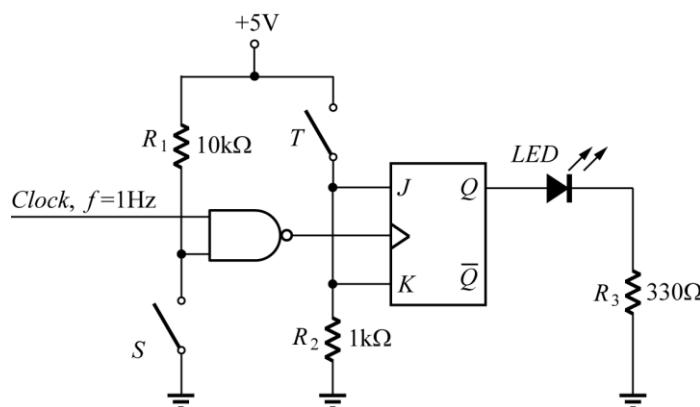
- (A)0000 (B)0101 (C)1010 (D)1000

輸入									輸出			
1	2	3	4	5	6	7	8	9	D	C	B	A
H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	X	L	L	H	L
X	X	X	X	X	X	X	X	X	L	H	L	H
X	X	X	X	X	X	L	H	H	H	L	L	L
X	X	X	X	X	L	H	H	H	H	L	L	H
X	X	X	X	L	H	H	H	H	H	L	H	L
X	X	X	L	H	H	H	H	H	H	L	H	H
X	X	L	H	H	H	H	H	H	H	H	L	L
X	L	H	H	H	H	H	H	H	H	H	L	H
L	H	H	H	H	H	H	H	H	H	H	H	L



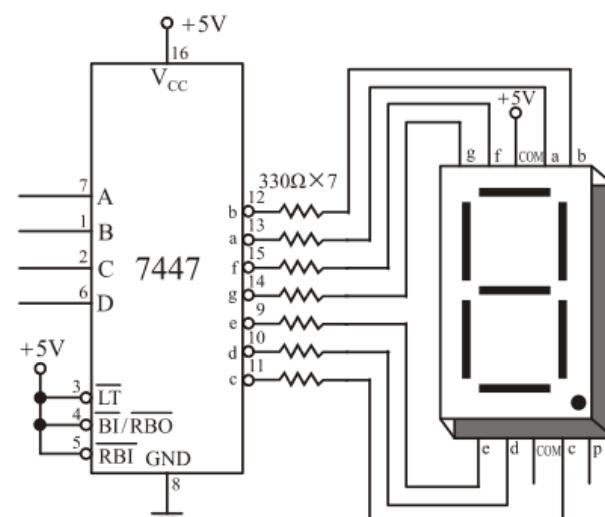
23. 如圖所示電路，其中 ON 代表開關閉合，OFF 代表開關開路，若要讓 LED 產生明滅閃爍之顯示，則開關  $S$  及  $T$  之設定為何？

- (A) $S$ 為ON、 $T$ 為ON (B) $S$ 為OFF、 $T$ 為ON (C) $S$ 為ON、 $T$ 為OF (D) $S$ 為OFF、 $T$ 為OFF



24. 如圖使用 TTL IC 7447 配合共陽極七段顯示器電路，若輸入端 DCBA 連續輸入 0000,0001,0010...1000,1001，但輸出只有顯示 1,3,5,7,9，則可能發生故障的地方為下列何者？

- (A) 7447 的  $\overline{RBI}$  腳接地  
(B) 共陽極七段顯示器的 COM 腳接地  
(C) 共陽極七段顯示器的 e 腳空接  
(D) 7447 的輸入 A 空接



25. 如圖所示之計數器，若起始值  $Q_4Q_3Q_2Q_1Q_0=00000$ ，則經過幾次的時脈觸發會回到此起始值？

- (A) 4  
(B) 6  
(C) 8  
(D) 10

