

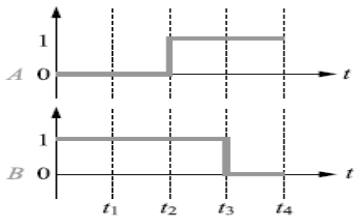
市立新北高工 114 學年度 第 1 學期 第一次段考 試題										班級		座號		答案卡 作答
科 目	數位邏輯 設計	命題 教師	吳裕明	審題 教師	許棟材	年 級	一	科 別	電機	姓名				是

務必清楚填寫 班級、座號、姓名，並將「答案」填寫於「答案卡」 (不清、未填 一格扣 2 分)

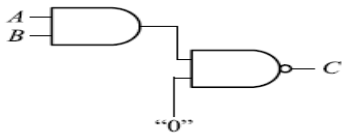
一、單選題（每題 3 分，共 75 分）：

- 1.布林代數式中的常數項與變數項，其值可能是(A) 1 或 2
(B) 0 或 1 (C) 整數 (D) 實數
- 2.布林代數的基本運算有_____等三種
(A) 邏輯加法、邏輯減法與邏輯乘法運算 (B) 邏輯加法、
邏輯減法與邏輯除法運算 (C) 邏輯乘法、邏輯加法與補數
運算 (D) 邏輯加法、邏輯乘法與邏輯除法運算
- 3.化簡布林代數式 $A + \overline{A}B + \overline{A}BC + \overline{A}BCD =$ (A) 1 (B) 0 (C)
B (D) A
- 4.在布林代數的基本定理中， $A + BC = (A + B)(A + C)$ 稱為 (A)
交換律 (B) 結合律 (C) 分配律 (D) 吸收定理
- 5.化簡布林代數式 $(A + BC)(\overline{B} + \overline{C}) =$ (A) $A(\overline{B} + \overline{C})$ (B) $A +$
 BC (C) $\overline{B} + \overline{C}$ (D) $A + B + C$
- 6.下列有關於二進位表示法之敘述，何者正確？(A) 基底是 2
(B) $1010.1_{(2)} = 1010.1_{(10)}$ (C) 最左邊的數字稱為最低有效位
元 (LSB) (D) 最右邊的數字稱為最高有效位元 (MSB)
- 7.下列敘述，何者錯誤？(A) 類比信號在傳送的過程中，很容
易受到雜訊的干擾而導致信號失真 (B) 汽車的油門是屬於
類比系統 (C) 類比數位轉換器可以將數位信號轉換成類比
信號 (D) 數位類比轉換器簡稱為 DAC
- 8.某一週期性正向脈波，其頻率為 100 Hz，脈波寬度（高電位
時間）為 5 ms，則下列敘述何者正確？【103 年統測】
(A) 此脈波的工作週期為 5% (B) 此脈波的週期為 100 ms
(C) 此脈波為方波 (D) 此脈波的上升時間為 10 ms
- 9.某一 CMOS IC 的電源電壓 V_{DD} 為 15V， V_{SS} 為 0V，其所能容
忍的雜訊邊限為 (A) 0.4V (B) 2.4V (C) 4.5V (D) 5V
- 10.下列邏輯族中，何者消耗功率最低？ (A) TTL (B) CMOS
(C) ECL (D) DTL
- 11.下列敘述，何者錯誤？ (A) PROM 的 OR 閘陣列僅能規劃
一次 (B) PAL 的 AND 閘陣列可以規劃且僅能規劃一次 (C)
PEEL 是使用快取記憶體 (cache memory) 消除資料，且可重
複規劃 1000 次 (D) GAL 是使用 EEPROM 消除資料，且可
重複規劃 100 次
- 12.由脈波振幅的 10% 處上升到 90% 處所需的時間稱為
(A) 儲存時間 (B) 下降時間 (t_f) (C) 上升時間 (t_r) (D)
延遲時間
- 13.下列何種電路可以將類比信號轉換成數位信號？
(A) 類比數位轉換器 (ADC) (B) 數位類比轉換器 (DAC)
(C) 線性放大器 (D) 濾波器
- 14.74LS00 是一個內含 4 個 NAND 閘的數位 IC，若其
 $I_{CC} = 2.4\text{mA}$ ，則該 IC 的消耗功率 (P_D) 應為？
(A) 12mW (B) 24mW (C) 36mW (D) 48mW
- 15.下列那一種數位 IC 是屬於雙極性邏輯？ (A) TTL (B) IIL
(C) ECL (D) CMOS
- 16.在基本邏輯閘中，下列何種閘為「所有輸入端皆為 1，輸出
端才為 1」？
(A) AND gate (B) OR gate (C) NAND gate (D) NOR gate
- 17.有一 ABCD 四邏輯閘線路如圖所示，各個輸入邏輯狀態及
量測所得的邏輯狀態分別標示於圖中，請問哪一個邏輯閘的
功能不正確？【101 年統測】 (A) A (B) B (C) C (D) D
-
- 18.當兩輸入 AND 閘的輸出端 F 為 0 時，其輸入端所有可能的
狀態共有幾種？ (A) 1 (B) 3 (C) 5 (D) 7
- 19.在基本邏輯中，下列何種閘為「只要有一個輸入端為 0，輸
出端即為 1」？ (A) AND gate (B) OR gate (C) NAND gate
(D) NOR gate
- 20.如圖所示之符號是何種邏輯閘？  (A) XOR gate
(B) NOR gate (C) NAND gate (D) XNOR gate
- 21.將兩輸入 XOR 閘的其中一支輸入接腳接在低電位時，此閘
相當於 (A) OR gate (B) AND gate (C) NOT gate (D) 緩
衝器 (Buffer) gate
- 22.當三輸入 OR 閘的輸出端 F 為 0 時，其輸入端所有可能的
狀態共有_____種 (A) 1 (B) 3 (C) 5 (D) 7
- 23.在基本邏輯中，下列何種閘為「所有輸入端皆為 1，輸出端
才為 0」？ (A) AND (B) OR (C) NAND (D) NOR gate
- 24.如圖所示之輸入端波形及邏輯閘，僅考慮 4 個時序，當輸
入端 A 點為 0011 時，B 點為 1110 時，則輸出端 C 點之
時序為（註：1 代表高電位，0 代表低電位） (A) 0010 (B)
1101 (C) 0000 (D) 1111

市立新北高工 114 學年度 第 1 學期 第一次段考 試題										班級		座號		答案卡 作答
科 目	數位邏輯 設計	命題 教師	吳裕明	審題 教師	許棟材	年 級	一	科 別	電機	姓名				是



(a) 輸入端波形



(b) 邏輯閘

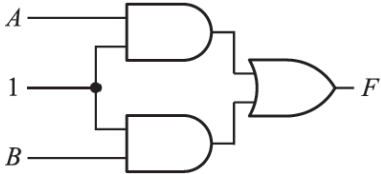
25.在基本邏輯中，下列何種閘為「所有輸入端皆為 1，輸出端才為 1」？

- (A) (B) (C) (D)

二、問答題（每題 5 分，共 25 分）：

1. 化簡布林代數式 $F(A,B,C)=\overline{A}B\overline{C}+AB\overline{C}+A\overline{B}\overline{C}+A\overline{B}C$

4. 如圖所示之邏輯電路，其輸出端 F 的布林代數式為何？



2. 化簡布林代數式 $F(A,B)=(A+\overline{B})(\overline{A}+B)$

3. 若某一 TTL IC 的電流參數為 $I_{OH}=400\mu\text{A}$ 、 $I_{OL}=8\text{mA}$ 、 $I_{IH}=40\mu\text{A}$ 、 $I_{IL}=1.6\text{mA}$ ，則其推動同類型 IC 之扇出數為多少？

5. 兩輸入 AND 閘的輸入端波形如圖所示，其輸出端 F 的波形為何？

