

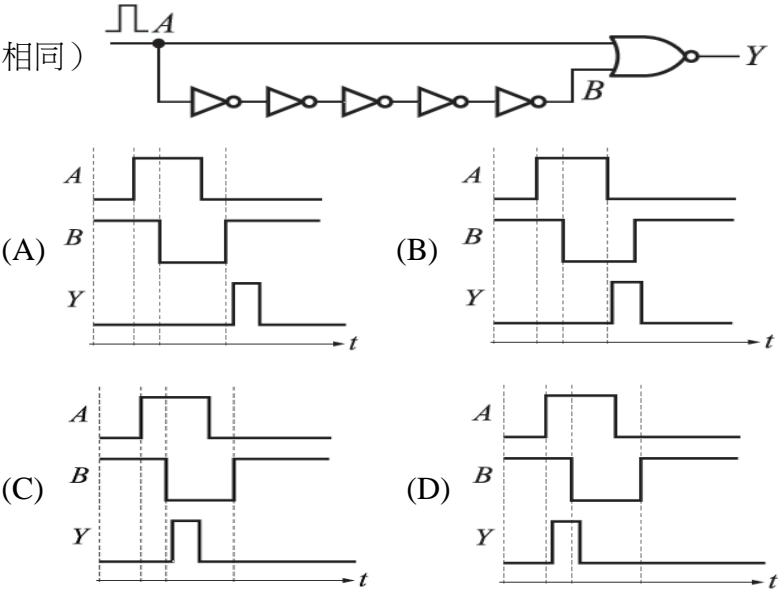
市立新北高工 113 學年度 第 2 學期 第一次段考 試題								班級		座號		成績		答案卡	是
科 目	數位邏輯 設計	命題教師 審題教師	吳裕明 古紹楷	年級	一	科別	電機	姓名							<input checked="" type="checkbox"/>

***請務必清楚填寫 班級、座號、姓名於「答案卡」及「題目卷」上,並將單選題的答案填寫於「答案卡」上

*** (不清、未填 一格扣 2 分)

一、單選題（每題 4 分，共 60 分）：

1.如圖所示為一個邊緣取出電路，下列何者為該電路中連接點 A、B 及 Y 之正確波形？（所選用邏輯閘之延遲時間均相同）



2.有關負緣觸發之 JK 正反器，下列描述何者正確？

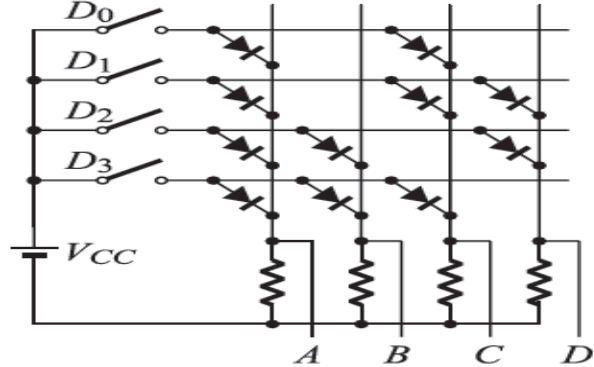
(A) 當 $J = K = 0$ 且時序脈波下降時，使輸出變為原來的補數

(B) 當 $J = K = 0$ 且時序脈波上升時，使輸出變為原來的補數

(C) 當 $J = K = 1$ 且時序脈波下降時，使輸出變為原來的補數

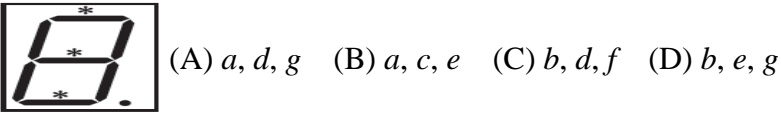
(D) 當 $J = K = 1$ 且時序脈波上升時，使輸出變為原來的補數

3.如圖所示為一個 4 對 4 線的二極體矩陣編碼器，其輸出分別為 A、B、C、D，且 D_0, D_1, D_2, D_3 導通時為邏輯 1，其等效之布林代數下列何者正確？

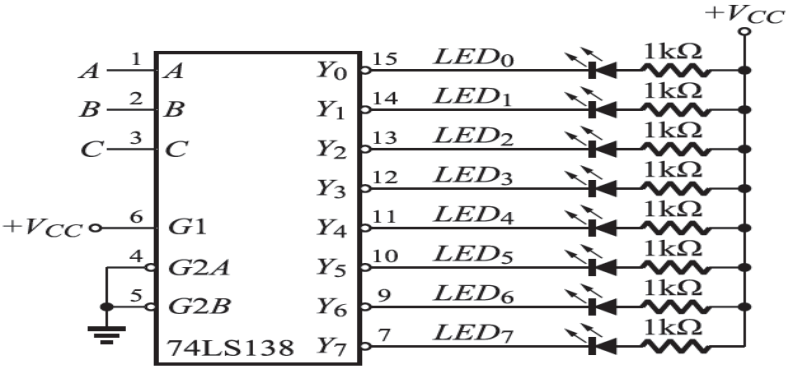


(A) $A = D_0 + D_1 + D_2 + D_3$ (B) $B = D_2 D_3$ (C) $C = D_2$ (D) $D = D_1 D_3$

4.一般 LED 七段顯示器以英文字母 a、b、c、d、e、f、g 表示其七段顯示的位置，則右圖在" * " 記號段位所代表的英文字母為下列哪一組？



5.如圖所示為利用 74 LS138 解碼器所設計的一個邏輯電路，其中，輸入信號為 CBA，C 表示最高位元（MSB），A 則表示最低位元（LSB）；而以輸出信號 $Y_0 Y_1 Y_2 Y_3 Y_4 Y_5 Y_6 Y_7$ 來控制 $LED_0 \dots LED_7$ 之亮滅狀態，則下列敘述何者錯誤？



(A) 74LS138 為 3 對 8 的解碼器 IC (B) 當此解碼器某個接腳輸出為低準位時，所對應的 LED 將為亮的狀態

(C) 當 $CBA = 000$ 時，則輸出端僅 LED_0 為亮的狀態

(D) 當 $CBA = 111$ 時，則輸出端 8 個 LED 均為亮的狀態

6.一個 8 對 3 優先編碼器之真值表如表所示，則下列敘述何者錯誤？

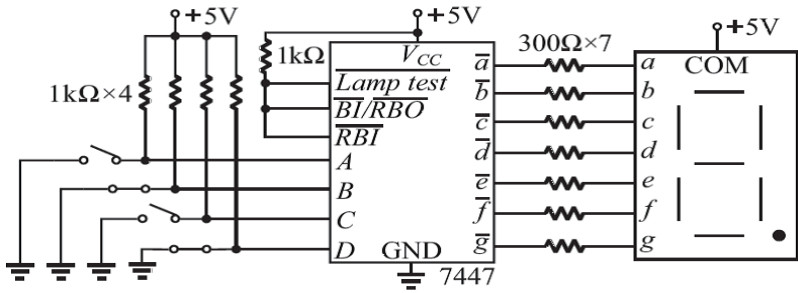
I_7	I_6	I_5	I_4	I_3	I_2	I_1	I_0	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	0	1	×	0	0	1
0	0	0	0	0	1	×	×	0	1	0
0	0	0	0	1	×	×	×	0	1	1
0	0	0	1	×	×	×	×	1	0	0
0	0	1	×	×	×	×	×	1	0	1
0	1	×	×	×	×	×	×	1	1	0
1	×	×	×	×	×	×	×	1	1	1

(A) 輸入 I_7 具有最高優先權 (B) 輸入 I_0 具有最低優先權

(C) $I_7 I_6 I_5 I_4 I_3 I_2 I_1 I_0 = 00101110$ 時輸出 $Y_2 Y_1 Y_0 = 101$ (D) $Y_2 = I_7 + I_5 + I_3 + I_1$

7.如圖所示之 7447IC 組合電路中，七段顯示器顯示的數值為何？ (A) 3 (B) 5 (C) 6 (D) 9

市立新北高工 113 學年度 第 2 學期 第一次段考 試題								班級		座號		成績		答案卡	是
科 目	數位邏輯 設計	命題教師 審題教師	吳裕明 古紹楷	年級	一	科別	電機	姓名							<input checked="" type="checkbox"/>



8.下列有關組合邏輯電路之敘述何者錯誤？

- (A) 解多工器（Demultiplexer）可利用解碼器（Decoder）來實現 (B) 解多工器（Demultiplexer）又稱為資料分配器（Data Distributor） (C) 若編碼器（Encoder）有 m 條輸入線與 n 條輸出線，則該編碼器可稱為 m 對 n 編碼器，其中 $m \geq 2^n$ (D) 多工器（Multiplexer）可由數個輸入線中選擇一組輸入信號傳送至輸出端，又稱為資料選擇器（Data Selector）

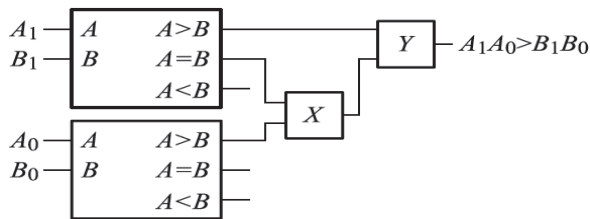
9.關於邏輯電路中所使用的多工器，下列敘述何者正確？

- (A) 2^n 條輸入線，至少要有 n 條選擇線 (B) 1 對 4 表示有 4 個輸入 1 個輸出 (C) 又稱資料分配器 (D) 英文縮寫為 MUS

10.設計一個 1 對 58 的解多工器（Demultiplexer），則該解多工器至少需要幾條選擇線？

- (A) 4 (B) 5 (C) 6 (D) 7

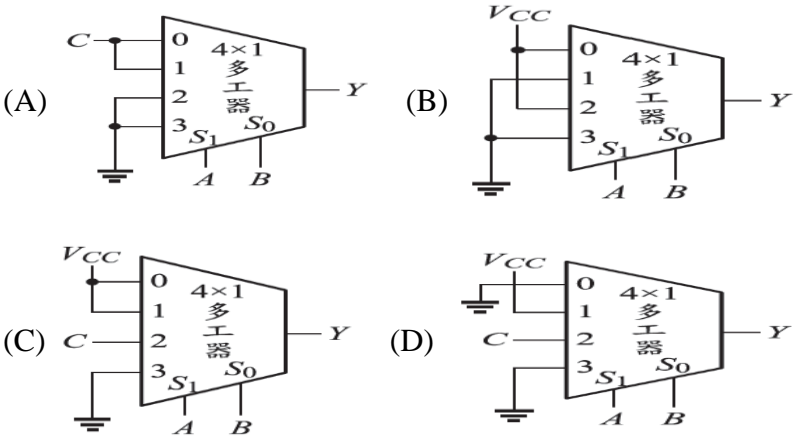
11.使用兩個 1 位元比較器及數個基本邏輯閘，實作一個 2 位元比較器來判斷是否 $A_1A_0 > B_1B_0$ ，其設計如圖所示請問 X 與 Y 處應使用何種基本邏輯閘？



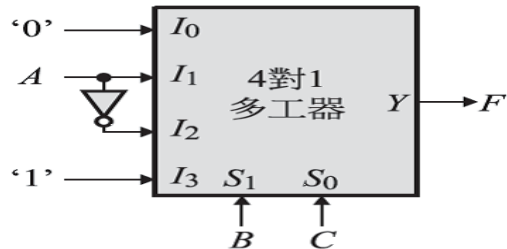
- (A) X 為 AND， Y 為 AND (B) X 為 AND， Y 為 OR (C) X 為 OR， Y 為 AND (D) X 為 OR， Y 為 OR

12.使用 4 對 1 線多工器來實現布林函數

$Y = f(A, B, C) = \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C + \bar{A}BC + ABC$ ，則下列電路的接法何者正確？

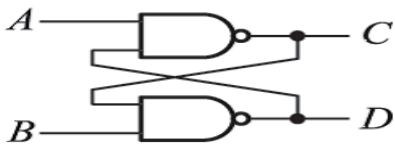


13.如圖所示為利用 4 對 1 多工器所設計的邏輯電路，其中，輸入信號為 ABC ，試求輸出布林函數 F ？



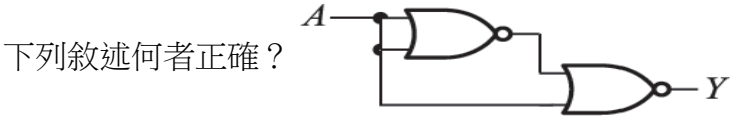
- (A) $F = \bar{A}B + AC$ (B) $F = \bar{A}B + BC$ (C) $F = \bar{A}B + AC + BC$ (D) $F = AB + AC + BC$

14.如圖所示之邏輯電路，若 $A = 1$ 、 $B = 0$ ，當輸出達到穩態時，下列何者正確？



- (A) $C=0$ 、 $D=0$ (B) $C=0$ 、 $D=1$ (C) $C=1$ 、 $D=0$ (D) $C=1$ 、 $D=1$

15.如圖所示，假設圖內兩個邏輯閘的延遲時間皆為 T_d ，請問



- 下列敘述何者正確？ (A) 當 A 輸入一個由高準位轉為低準位的脈波，則 Y 會輸出一個寬度為 T_d 的高準位脈波，而後維持低準位 (B) 當 A 輸入一個由低準位轉為高準位的脈波，則 Y 輸出一個寬度為 T_d 的高準位脈波，而後維持低準位 (C) 當 A 輸入一個由高準位轉為低準位的脈波，則 Y 在延遲 2 個 T_d 時間後，產生一個脈波上升正緣，並維持寬度為 T_d 的高準位脈波，而後維持低準位 (D) 當 A 輸入一個由低準位轉為高準位的脈波，則 Y 在延遲 2 個 T_d 時間後，產生一個脈波上升正緣，並維持寬度為 T_d 的高準位脈波，而後維持低準位

市立新北高工 113 學年度 第 2 學期 第一次段考 試題								班級		座號		成績		答案卡	是
科 目	數位邏輯 設計	命題教師 審題教師	吳裕明 古紹楷	年級	一	科別	電機	姓名							<input checked="" type="checkbox"/>

二、問答題（每題 10 分，共 40 分）：

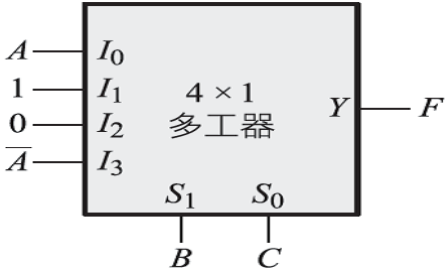
*** （未有相關說明與過程,一律不予給分)

1. 試利用高態動作的三對八解碼器與邏輯閘設計函數

$$F(C,B,A)=\Sigma(0,1,3,6)$$

詳解：

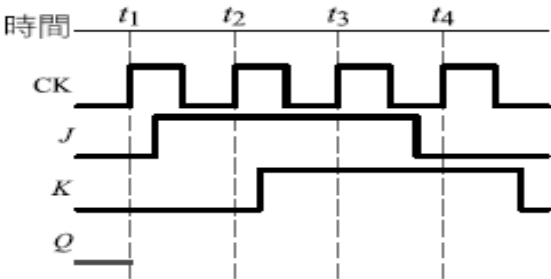
2. 如圖所示電路，寫出多工器輸出端 $F(A,B,C)$ 的布林代數式



詳解：

3. 試繪出由 NOR 閘組成的 RS 閘鎖器，並寫出其真值表
詳解：

4. 假設正緣觸發 JK 正反器的輸入 CK 及 J 、 K 之波形，如圖所示，且輸出原來的狀態 $Q = 0$ ，則輸出 Q 之波形為何？



詳解：