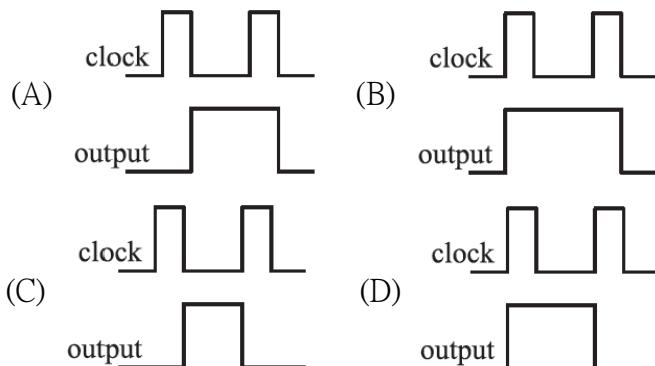
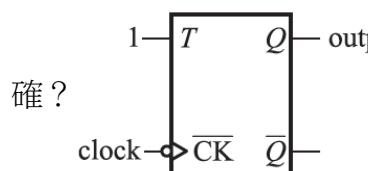


科 目	數位邏輯設計	命題 教師	廖國志	審題 教師	古紹楷	年 級	一	科 別	電機	姓名	要
--------	--------	----------	-----	----------	-----	--------	---	--------	----	----	---

一、單選題：共 27 題(一題 3 分,請填寫於答案卡上)

1. 【 】如圖所示 T 型正反器，在沒有傳輸延遲的情況下，輸入 clock 及輸出 output 之波形關係，下列何者正確？



2. 【 】 D 型正反器當 CK 觸發時，其輸出狀態

- (A) 隨輸入加輸出改變 (B) 隨輸入改變
(C) 隨上一輸出狀態改變 (D) 隨下一輸出改變

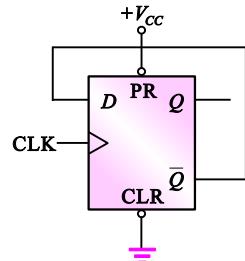
3. 【 】將 RS 正反器之 S 端接反相器後再與 R 端連接，則可成為

- (A) 反相器 (B) JK 正反器
(C) T 型正反器 (D) D 型正反器

4. 【 】 T 型正反器當 CK 觸發且 $T = 0$ ，其輸出下一狀態

- (A) 維持不變 (B) 變更 (C) 1 (D) 0

5. 【 】如圖所示，CLK 輸入為 1kHz 脈波信號，其中 CLR 和 PR 接腳皆為低態動作，請問輸出 Q 的頻率為何？



- (A) 2kHz (B) 1kHz (C) 500Hz (D) 0Hz。

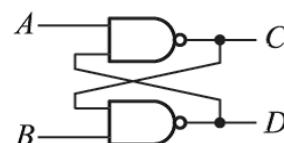
6. 【 】假設一 JK 正反器在 t_0 週期之 Q 值為 1，在 $t_1 \sim t_4$ 週期之輸入訊號 JK 分別為 $11 \rightarrow 01 \rightarrow 10 \rightarrow 00$ ，則 Q 在 $t_1 \sim t_4$ 週期之輸出變化情形為：

- (A) $0 \rightarrow 0 \rightarrow 1 \rightarrow 1$ (B) $1 \rightarrow 0 \rightarrow 1 \rightarrow 0$
(C) $0 \rightarrow 1 \rightarrow 1 \rightarrow 0$ (D) $1 \rightarrow 1 \rightarrow 0 \rightarrow 0$ 。

7. 【 】在 RS 正反器中，若輸入 $R = 0$ ， $S = 0$ ，則 CK 觸發後輸出端 Q 為

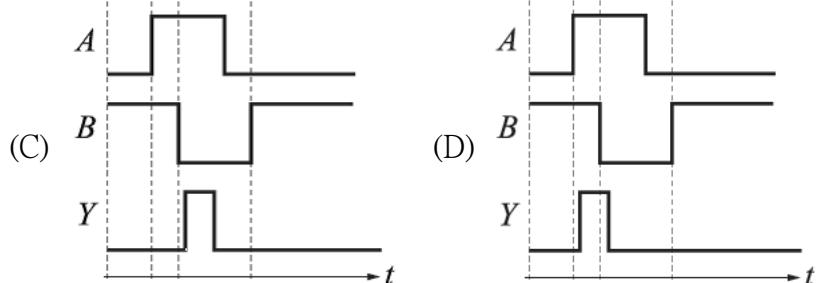
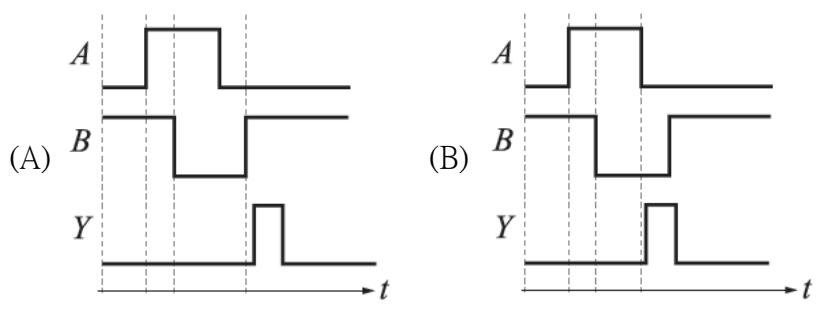
- (A) 維持不變 (B) 0 與 1 之間來回擺盪
(C) 0 (D) 1

8. 【 】如圖所示之邏輯電路，若 $A = 0$ 、 $B = 1$ ，當輸出達到穩態時，下列何者正確？【107 年統測】



- (A) $C=1$ 、 $D=0$ (B) $C=1$ 、 $D=1$
(C) $C=0$ 、 $D=0$ (D) $C=0$ 、 $D=1$

9. 【 】如圖所示為一個邊緣取出電路，下列何者為該電路中連接點 A 、 B 及 Y 之正確波形？（所選用邏輯閘之延遲時間均相同）



10. 【 】 JK 正反器的輸入端 $J = 1$ 、 $K = 1$ ，假設輸出端原來的狀態 $Q = 1$ 、 $\bar{Q} = 0$ ，則 CK 觸發後輸出端 Q 與 \bar{Q} 的下一個狀態為何？

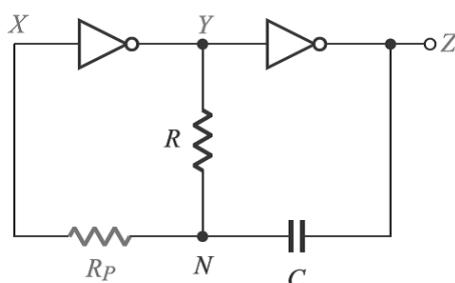
- (A) $Q = 0$ 、 $\bar{Q} = 0$ (B) $Q = 1$ 、 $\bar{Q} = 0$
(C) $Q = 0$ 、 $\bar{Q} = 1$ (D) $Q = 1$ 、 $\bar{Q} = 1$

11. 【 】有關正緣觸發之 JK 正反器，下列描述何者正確？
- (A) 當 $J = K = 0$ 且時序脈波下降時，使輸出變為原來的補數 (B) 當 $J = K = 1$ 且時序脈波下降時，使輸出變為原來的補數
(C) 當 $J = K = 0$ 且時序脈波上升時，使輸出變為原來的補數 (D) 當 $J = K = 1$ 且時序脈波上升時，使輸出變為原來的補數

市立新北高工 111 度第 2 學期第 2 次段考試題								班別		座號		電腦卡作答
科目	數位邏輯設計	命題教師	廖國志	審題教師	古紹楷	年級	一	科別	電機	姓名		要

- 12.【 】預設 (PR) 與清除 (CLR) 為高態動作的 JK 正反器，假設輸出端原來的狀態 $Q=0$ 、 $\bar{Q}=1$ ，若 PR 為 1、 CLR 為 0，則 CK 觸發後輸出端 Q 與 \bar{Q} 下一個狀態為何？
- (A) $Q=1$ 、 $\bar{Q}=1$ (B) $Q=0$ 、 $\bar{Q}=1$
 (C) $Q=0$ 、 $\bar{Q}=0$ (D) $Q=1$ 、 $\bar{Q}=0$

- 13.【 】如圖所示之邏輯閘無穩態多諧振盪器，試問其輸出端 Z 之脈波振盪頻率與



- (A) RC 成反比 (B) RC 成正比
 (C) R_pC 成反比 (D) R_pC 成正比

- 14.【 】續上題，若 $R=637\Omega$ 、 $R_p=100k\Omega$ 、 $C=1\mu F$ ，則輸出端 Z 之脈波振盪頻率約為
- (A) 7.21Hz (B) 0.721kHz
 (C) 0.455kHz (D) 4.55Hz

- 15.【 】預設 (\overline{PR}) 與清除 (\overline{CLR}) 為低態動作的 JK 正反器，假設輸出端原來的狀態 $Q=1$ 、 $\bar{Q}=0$ ，若 $\overline{PR}=1$ 、 $\overline{CLR}=0$ ，則 CK 觸發後輸出端 Q 與 \bar{Q} 下一個狀態為何？
- (A) $Q=0$ 、 $\bar{Q}=0$ (B) $Q=1$ 、 $\bar{Q}=0$
 (C) $Q=0$ 、 $\bar{Q}=1$ (D) $Q=1$ 、 $\bar{Q}=1$

- 16.【 】在 JK 正反器中，若輸入端 $J=1$ ， $K=0$ ，則 CK 觸發後輸出端 Q 為
- (A) 0 (B) 轉態 (C) 維持不變 (D) 1

- 17.【 】設某 D 型正反器的規格如下： $t_p = 50\text{ns}$ ，則該正反器的最高工作頻率 $f_{ck(max)}$ 為
- (A) 5MHz (B) 15MHz (C) 20MHz (D) 33.3MHz
- 18.【 】單一個正反器可以儲存多少位元 (bit) 的資料？
- (A) 2 個 (B) 3 個 (C) 1 個 (D) 0.5 個

- 19.【 】某正反器的真值表裡，若其 CK 欄位中以「 \downarrow 」表示時脈信號，則表示此正反器是採何種觸發方式？
- (A) 低準位觸發 (B) 負緣觸發
 (C) 高準位觸發 (D) 正緣觸發

- 20.【 】下列對於 NE555 IC 組成之無穩態多諧振盪器的敘述，何者正確？【104 年統測】

- (A) NE555 IC 產生時脈的穩定度與石英晶體振盪器所產生時脈的穩定度相同
 (B) NE555IC 的第 6 腳為控制電壓 (Control Voltage)，可接上一個 $0.01\mu F$ 以上的電容，以免 NE555 IC 受到雜訊干擾
 (C) NE555 IC 共有 8 支接腳
 (D) 振盪週期僅與電容大小有關

- 21.【 】 JK 正反器正常動作時，下列有關 CK 觸發後輸出端 Q 的敘述，何者正確？

- (A) $J=1$ 、 $K=0$ ，則 $Q=0$ (B) $J=0$ 、 $K=0$ ，則 Q 維持不變 (C) $J=1$ 、 $K=1$ ，是不允許的狀態 (D) $J=0$ 、 $K=1$ ，則 $Q=1$

- 22.【 】 RS 型正反器的輸出端特徵方程式 $Q_{n+1} =$

- (A) $S + R\bar{Q}_n$ (B) $S + \bar{R}Q_n$
 (C) $\bar{S} + RQ_n$ (D) $\bar{S} + \bar{R}Q_n$

- 23.【 】下列何者為 RS 正反器的激勵表？

現態	次態	激勵信號	
Q_n	Q_{n+1}	S	R
0	0	\times	0
0	1	1	0
1	0	0	1
1	1	0	\times

現態	次態	激勵信號	
Q_n	Q_{n+1}	S	R
0	0	0	0
0	1	1	\times
1	0	\times	1
1	1	1	0

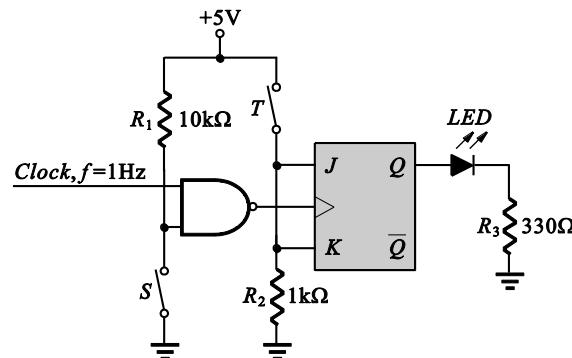
現態	次態	激勵信號	
Q_n	Q_{n+1}	S	R
0	0	0	\times
0	1	1	\times
1	0	\times	1
1	1	\times	0

現態	次態	激勵信號	
Q_n	Q_{n+1}	S	R
0	0	0	\times
0	1	1	0
1	0	0	1
1	1	\times	0

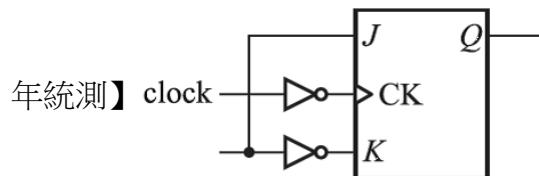
市立新北高工 111 度第 2 學期第 2 次段考試題									班別		座號		電腦卡作答
科目	數位邏輯設計	命題教師	廖國志	審題教師	古紹楷	年級	一	科別	電機	姓名			要

24.【 】如圖所示電路，其中 ON 代表開關閉合，OFF 代表開關開路，若要讓 LED 產生明滅閃爍之顯示，則開關 S 及 T 之設定為何？

- (A) S 為 ON、T 為 ON
- (B) S 為 ON、T 為 OFF
- (C) S 為 OFF、T 為 ON
- (D) S 為 OFF、T 為 OFF。



25.【 】如圖所示之邏輯電路，等效於下列哪一個電路？【107 年統測】



- (A) 正緣觸發 T型正反器
- (B) 負緣觸發 T型正反器
- (C) 負緣觸發 D型正反器
- (D) 正緣觸發 D型正反器

26.【 】下列何者為 T型正反器的激勵表？

現態	次態	激勵信號
Q_n	Q_{n+1}	T
0	0	0
0	1	1
1	0	1
1	1	0

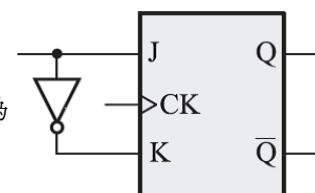
現態	次態	激勵信號
Q_n	Q_{n+1}	T
0	0	0
0	1	1
1	0	0
1	1	1

現態	次態	激勵信號
Q_n	Q_{n+1}	T
0	0	1
0	1	0
1	0	0
1	1	1

現態	次態	激勵信號
Q_n	Q_{n+1}	T
0	0	1
0	1	0
1	0	1
1	1	0

27.【 】如圖所示，將 JK 正反器之 J 端接反相器後再與 K 端

連接，則可成為

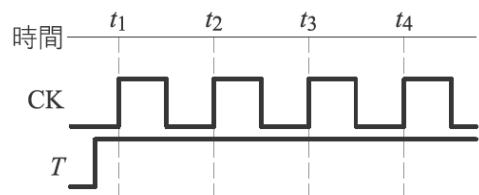


- (A) 反相器
- (B) D 型正反器
- (C) T 型正反器
- (D) RS 正反器

市立新北高工 111 度第 2 學期第 2 次段考試題								班別		座號		電腦卡作答
科目	數位邏輯設計	命題教師	廖國志	審題教師	古紹楷	年級	一	科別	電機	姓名		要

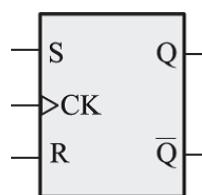
二、問答題（每題 4 分，共 20 分）：

1. 假設正緣觸發 T 型正反器的輸入 $T=1$ ，且輸入 CK 之波形如圖所示，若輸出原來的狀態 $Q=0$ ，則輸出 Q 之波形為何？

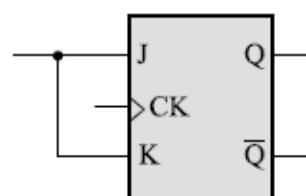


2. 繼上題，若輸入 CK 的頻率為 15kHz ，則輸出 Q 的波形頻率為多少？

3. 試用 RS 正反器，設計出 JK 正反器？



4. 如圖所示電路，試寫出正反器其真值表？



5. 試繪出由 NOR 閘組成的 RS 門鎖器，並寫出其真值表