

06

# 디지털공학개론

■ 디지털 집적 회로

# 06

## 디지털 집적 회로

1.IC의 정의 및 분류

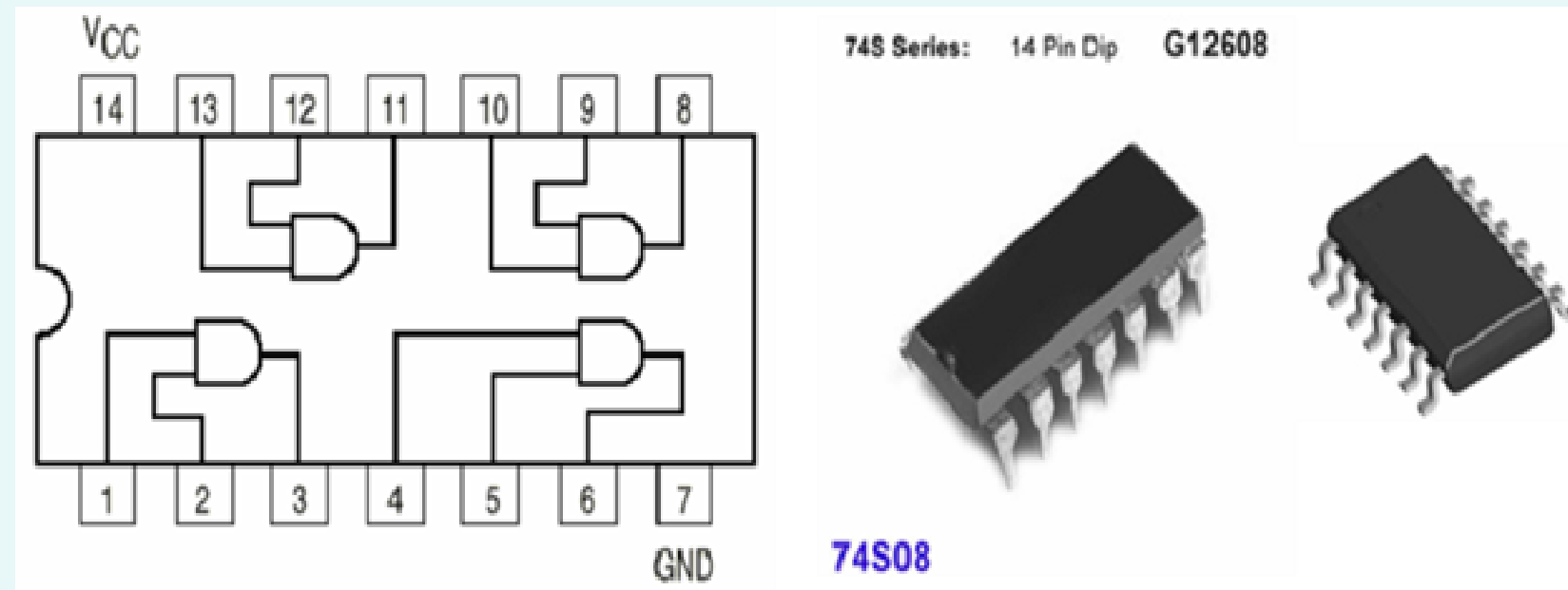
2.IC의 전기적 특징

3.IC의 계열별 특징

## 1. IC(Integrated Circuit)

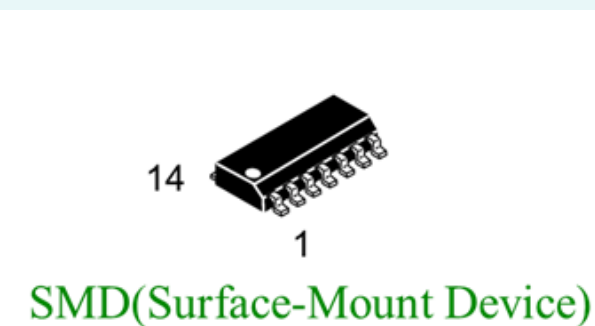
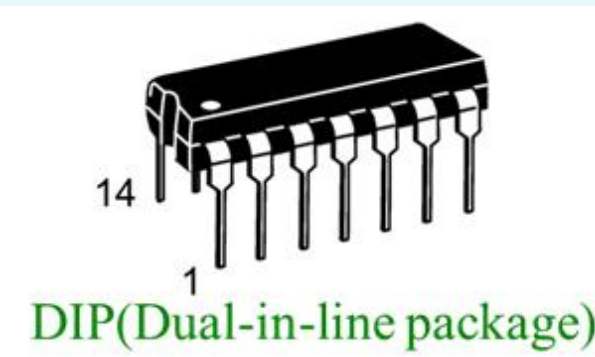
- 디지털 시스템의 기본 소자로는 IC(집적회로)가 주종을 이룸
- IC는 기본 Gate를 집적화 한 것

### 핀 구성도 및 실제 IC 형태



## 2. IC 패키지

- PCB(Printed Circuit Board)에 장착하는 방법에 따라 삽입 장착(through-hole mounted)형과 표면 실장(surface-mounted)형으로 구분
- 삽입 장착형 IC는 PCB 보드의 구멍에 끼우는 핀을 가지고 있어 뒷면의 도체에 납땜으로 연결할 수 있으며, DIP 형태를 갖는다.
- 표면 실장형 IC는 PCB 표면의 금속 처리된 곳에 직접 납땜 처리
- SMD는 DIP 형태의 논리회로의 크기를 70% 가량 줄이고, 무게를 90%만큼 감소. 또 SMD는 PCB의 제조 가격을 크게 하락 시킴



## 2. IC 패키지

- 표준화된 칩의 사용은 급격히 감소
- semi-customized LSI는 프로그램이 가능한 논리소자(Programmable Logic Device, PLD)라고 하는 것으로 프로그램 가능한 스위칭 결선의 선택으로 목적하는 디지털 시스템을 구성
- PLD의 대표적인 것으로 CPLD (Complex Programmable Logic Device)나 FPGA(Field Programmable Gate Array)가 있다.

구 분	사용자측의 자유도	주요제품 및 특징
논리 LSI	Custom LSI	전용설계(대규모 게이트, 높은 성능)
	Semi-custom LSI	Gate Array, PLD(중간 정도의 회로 규모와 성능)
	범용 LSI	마이크로프로세서, 승산기
메모리 LSI	Semi-custom LSI	Mask ROM
	범용 LSI	DRAM, SRAM, PROM 등

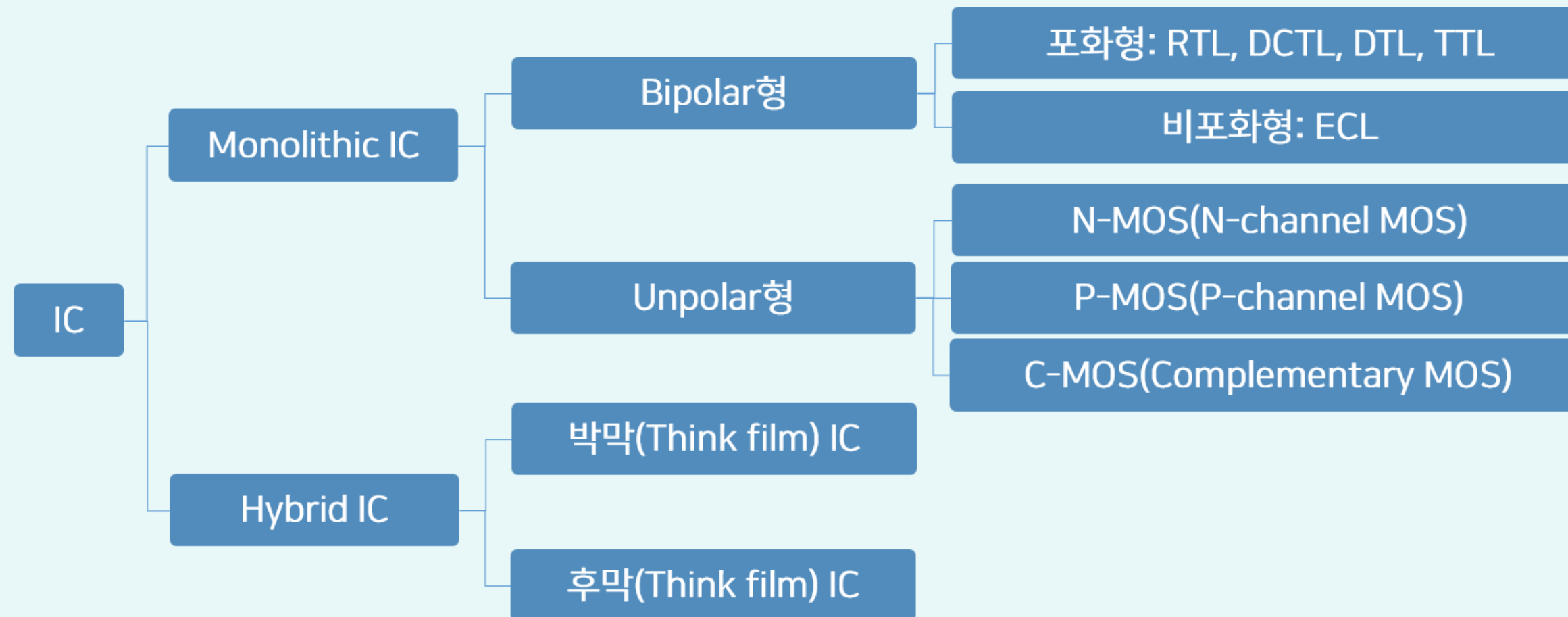
### 3. 집적 회로의 분류

#### (1) 집적도에 따른 구분

- SSI(Small Scale IC) : 100개 이하
- MSI(Medium Scale IC) : 100 ~ 1,000개
- LSI(Large Scale IC) : 1,000 ~ 10,000개
- VLSI(Very Large Scale IC) : 10,000 ~ 1,000,000개
- ULSI(Ultra Large Scale IC) : 1,000,000 개 이상

### 3. 집적 회로의 분류

(2) IC 구성에 따른 구분



## 4. 집적 회로의 특징(장점)

- 디지털 시스템의 소형화 및 경량화
- 생산가격의 저렴화
- 소비전력의 감소
- 동작속도의 고속화
- 디지털 시스템의 신뢰도 향상



# 06

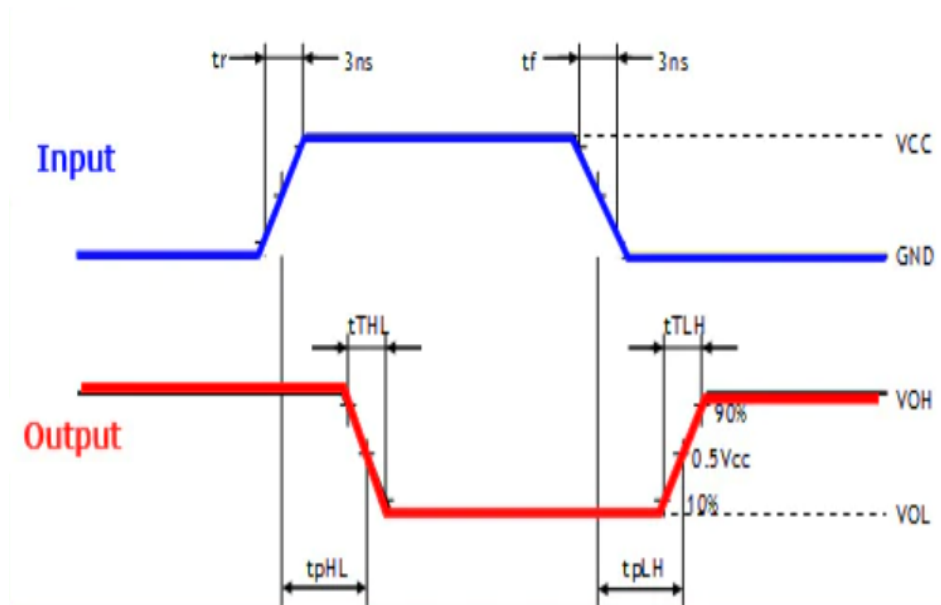
## 디지털 집적 회로

- 1.IC의 정의 및 분류
- 2.IC의 전기적 특징
- 3.IC의 계열별 특징

## 1. 전달 지연 시간(Propagation Delay Time)

- 신호의 변화가 출력 신호의 변화로 나타나는 데 걸리는 시간으로서 일반적으로 평균 전달 지연 시간

### Propagation Delay Time (74VHC04)



Characteristics	Symbol	Note	$V_{CC}$ (V)	$C_L$ (pF)	Min	Typ.	Max	Unit
Propagation delay time	$t_{PLH}, t_{PHL}$		$3.3 \pm 0.3$	15	—	5.0	7.1	ns
				50	—	7.5	10.6	
			$5.0 \pm 0.5$	15	—	3.8	5.5	
				50	—	5.3	7.5	

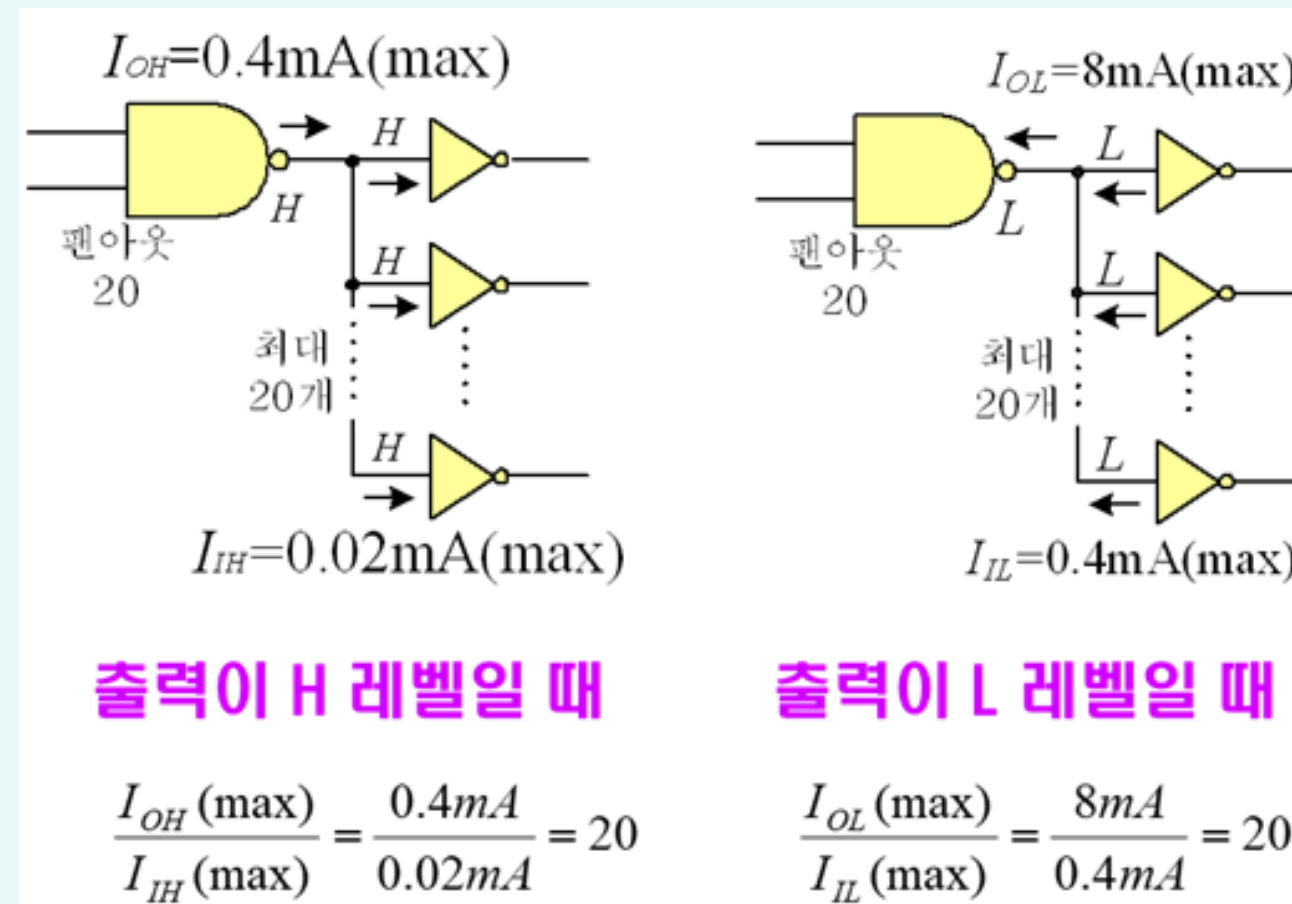
## 2. 팬-인(Fan-In) & 팬-아웃(Fan-Out)

### (1) 팬-인(Fan-In)

- 게이트가 수용할 수 있는 최대 입력의 수,  
하나의 모듈이 제어 받는 상위 모듈의 수

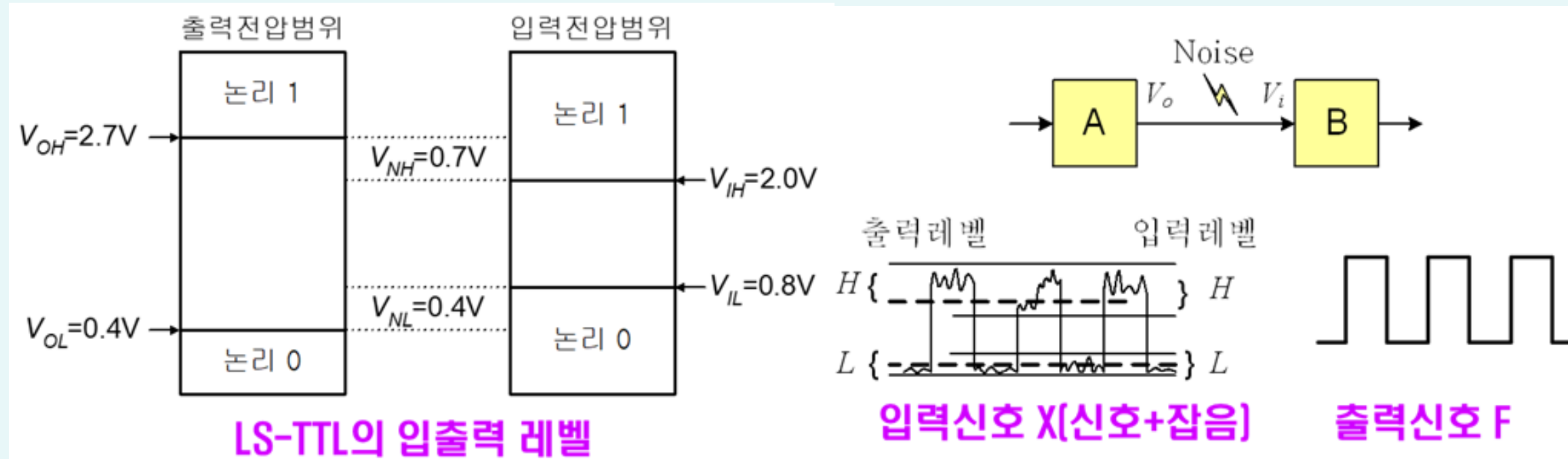
### (2) 팬-아웃(Fan-Out)

- 1개의 회로 또는 Gate 출력 단자에  
접속하여 신호를 추출할 수 있는  
허용 출력 수



### 3. 잡음 여유도

- 최대로 허용된 잡음 마진



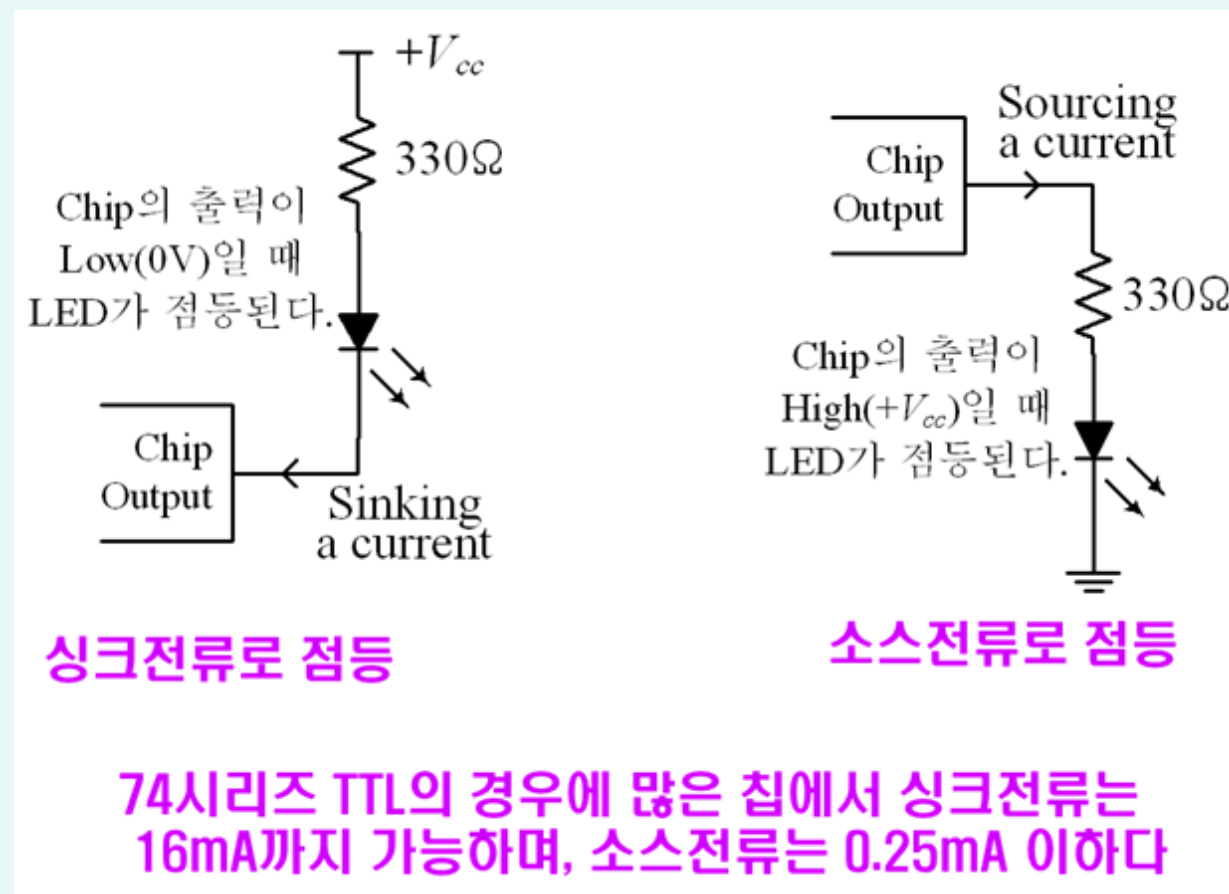
## 4. 정격 소비 전력 (Power Dissipation)

- 게이트가 동작할 때 소모되는 전력

$$P_{cc} = V_{cc} \times I_{cc}$$

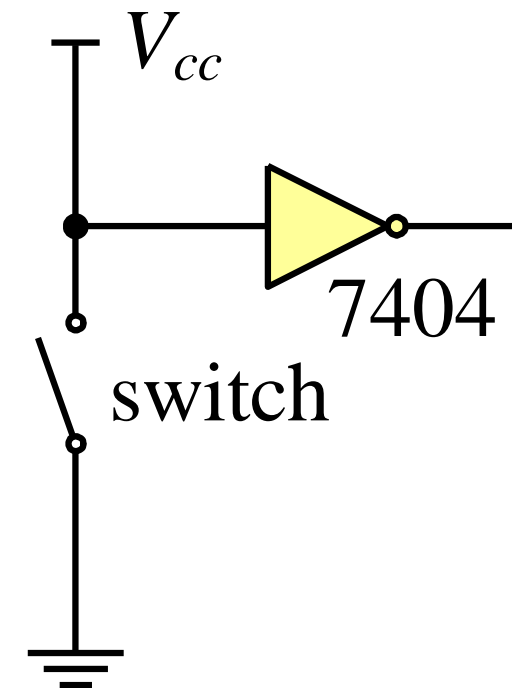
## 5. 싱크전류(sink current)와 소스전류(source current)

- 싱크전류 : 출력 쪽으로 전류가 흘러 들어간다는 의미
- 소스전류 : 출력에서 바깥으로 전류가 흐른다는 의미



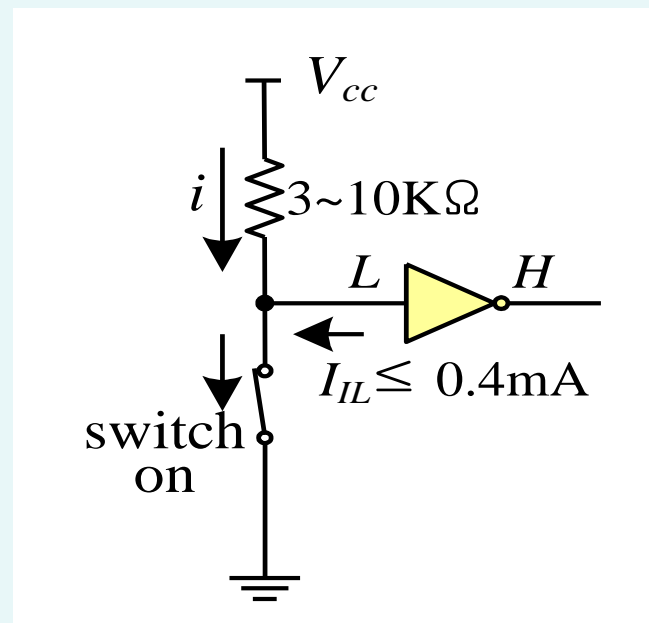
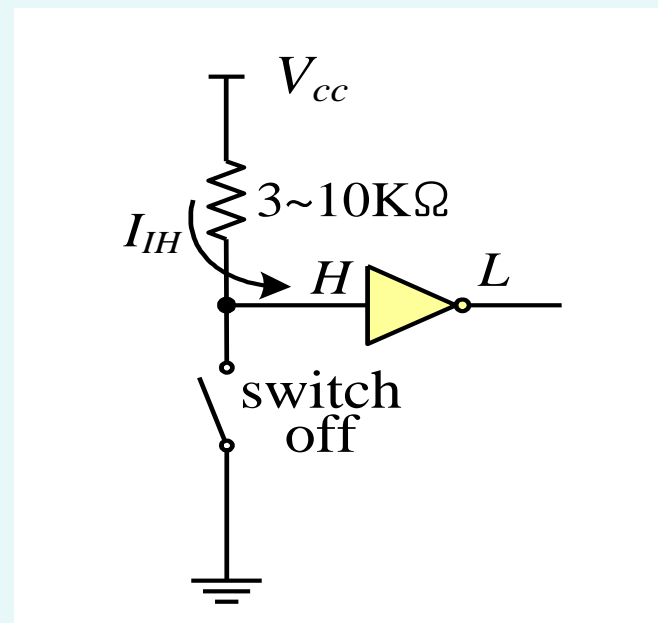
## 6. 풀-업(full-up), 풀-다운(full-down)

- 입력레벨의 불확실성을 제거하여 정확한 신호를 얻기 위하여 사용하는 저항
- 풀-업 저항 : 전원 쪽으로 연결할 때 사용
- 풀-다운 저항 : 접지 쪽으로 연결할 때 사용
- 적절한 풀-업, 풀-다운 저항으로서는 3~10K $\Omega$ 을 사용

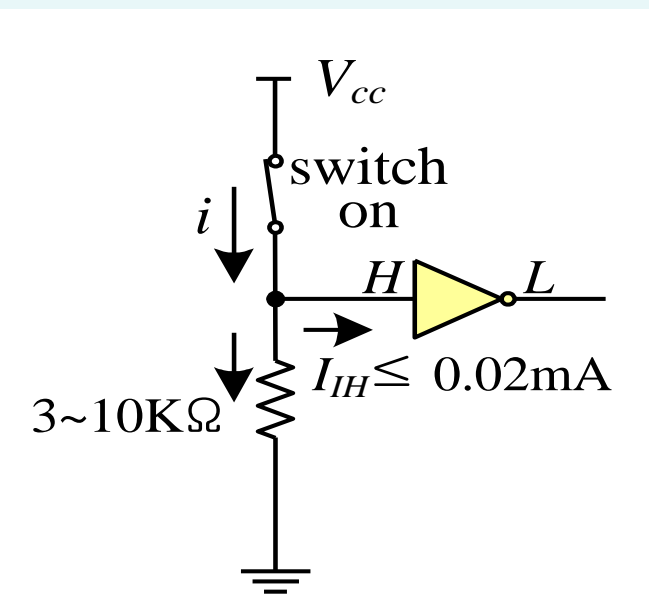
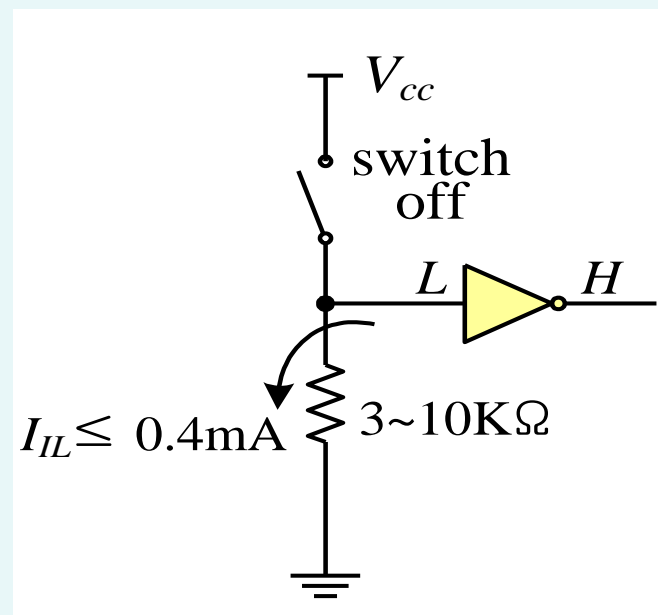


## 6. 풀-업(full-up), 풀-다운(full-down)

- 풀-업 저항



- 풀-다운 저항



# 06

## 디지털 집적 회로

- 1.IC의 정의 및 분류
- 2.IC의 전기적 특징
- 3.IC의 계열별 특징



## 1. 집적 회로 게이트

### (1) RTL(resistor-transistor logic)

- 입력레벨의 트랜지스터-저항 논리는 저항기를 입력부로 구성
- 접합형 트랜지스터(BJT)를 처리부로 사용하는 일종의 디지털 회로
- Transistor를 최소화함
- 트랜지스터가 작동될 때 베이스 저항과 컬렉터 저항으로 전류가 흘러서 전력 낭비가 심함
- 팬-인 제한(잡음 여유가 낮음)

## 1. 집적 회로 게이트

### (2) DTL(Diode-transistor logic)

- 접합형 트랜지스터 (BJT), 다이오드와 저항기로 구성
- 다이오드-트랜지스터 논리는 트랜지스터-트랜지스터 논리의 바로 이전 모델
- RTL의 팬-인 수 제한 개선
- 다중 이미터 트랜지스터 사용으로 집적도 향상

## 1. 집적 회로 게이트

### (3) TTL(transistor-transistor logic)

- 반도체를 이용한 대표적인 디지털 논리 회로 중 하나로 일반적으로 5V 단일전원의 모놀리식 집적 회로로 구성
- DTL의 개량품으로 표준 논리 IC 종류(74 시리즈)에 의해 널리 보급
- 표준 시리즈부터 고속용, 저소비 전력용, 고속 및 저소비 전력용 같은 변종이 퍼져서 초기 마이크로프로세서의 응용의 확대와 동시에 더욱 보급
- BJT 사용으로 인해 소비전력이 크고, 고집적화 및 고속화되지 않아 CMOS 논리 IC 기술의 발달로 논리 회로의 주력 자리를 CMOS에게 양보

## 1. 집적 회로 게이트

### (4) CMOS LOGIC

- TTL 논리 소자에 비해 소비 전력이 적은 논리 회로를 구현할 수 있음
- 부하를 면적을 많이 차지하는 저항이 아닌 MOSFET를 사용하므로 집적도를 향상시킬 수 있음

## 2. IC 계열별 특성

### (1) TTL Family 특성표

	$t_{PHL}$ (max)[ns]	$t_{PLH}$ (max)[ns]	$V_{OH}$ (min)[V]	$V_{OL}$ (max)[V]	$V_{IH}$ (min)[V]	$V_{IL}$ (max)[V]	$I_{OH}$ (max)[mA]	$I_{OL}$ (max)[mA]	$I_{IH}$ (max)[ $\mu$ A]	$I_{IL}$ (max)[mA]
7400	22	15	2.4	0.4	2	0.8	-0.4	16	40	-1.6
74S00	4.5	5	2.7	0.5	2	0.8	-1	20	50	-2
74LS00	15	15	2.7	0.4	2	0.8	-0.4	8	20	-0.4
74ALS00	11	8	3	0.4	2	0.8	-0.4	8	20	-0.1
74F00	5	4.3	2.5	0.5	2	0.8	-1	20	20	-0.6
74HC00	23	23	3.84	0.33	3.15	0.9	-4	4		
74AC00	8	6.5	4.4	0.1	3.15	1.35	-75	75		
74ACT00	9	7	4.4	0.1	2	0.8	-75	75		

- $t_{PHL}$ : L에서 H로 변할 때의 전파지연시간
- $V_{OH}$ : 논리 레벨 H일 때 출력 전압
- $V_{IH}$ : 논리 레벨 H일 때 입력 전압
- $t_{PLH}$ : H에서 L로 변할 때의 전파지연시간
- $V_{OL}$ : 논리 레벨 L일 때 출력 전압
- $V_{IL}$ : 논리 레벨 L일 때 입력 전압
- $I_{OH}, I_{OL}, I_{IH}, I_{IL}$ : 위와 같을 때 전류

## 2. IC 계열별 특성

### (2) CMOS 논리 표준

형태 이름	전원 전압 범위 (V)	지연(ns)	정지시 전류 ( $\mu A$ /Gate)	특징
4000	3-15	30	200	초기의 표준 제품
74HC	2-6	10	23	74시리즈와 핀 배치 호환
74AC	2-5.5	8.5	40	HC를 고속으로 동작하게 함
74LVX	2-3.6	12	20	3.3V 전용
74LCX	2-3.6	6.5	10	3.3V 전용 고속 제품
74VCX	1.8-3.6	2.5	20	2.0V 대응

2. IC 계열별 특성

(3) Digital Logic Gate 특성 비교

	RTL	DTL	TTL	ECL	MOS	CMOS
기본Gate	NOR	NAND	NAND	OR-NOR	NAND	NOR-NAND
팬아웃	5	8	10	25	20	>50
소비전력 [mW]	12	8	10	40	1	-
잡음 여유도	매우 나쁨	나쁨	좋음	나쁨	매우 나쁨	좋은
전파지연 [ns]	12	30	10	2	100	50
클록펄스 구동속도 [MHz]	8	12	100	200	2	50
성능	좋음	매우 좋음	매우 좋음	좋음	나쁨	매우 좋음

06

# 디지털 집적 회로

- 학습정리



## ● 집적도에 따른 IC 구분

- SSI(Small Scale IC) : 100개 이하
- MSI(Medium Scale IC) : 100 ~ 1,000개
- LSI(Large Scale IC) : 1,000 ~ 10,000개
- VLSI(Very Large Scale IC) : 10,000 ~ 1,000,000개
- ULSI(Ultra Large Scale IC) : 1,000,000 개 이상

## ● IC의 전기적 특성

- 전달 지연 시간(Propagation Delay Time)
- 팬-인(Fan-In) / 팬-아웃(Fan-Out)
- 잡음 여유도
- 정격 소비 전력
- 싱크 전류 / 소스 전류

## ● Digital Logic Gate 특성 비교

	RTL	DTL	TTL	ECL	MOS	CMOS
기본Gate	NOR	NAND	NAND	OR-NOR	NAND	NOR-NAND
팬아웃	5	8	10	25	20	>50
소비전력 [mW]	12	8	10	40	1	-
잡음 여유도	매우 나쁨	나쁨	좋음	나쁨	매우 나쁨	좋은
전파지연 [ns]	12	30	10	2	100	50
클록펄스 구동속도 [MHz]	8	12	100	200	2	50
성능	좋음	매우 좋음	매우 좋음	좋음	나쁨	매우 좋음