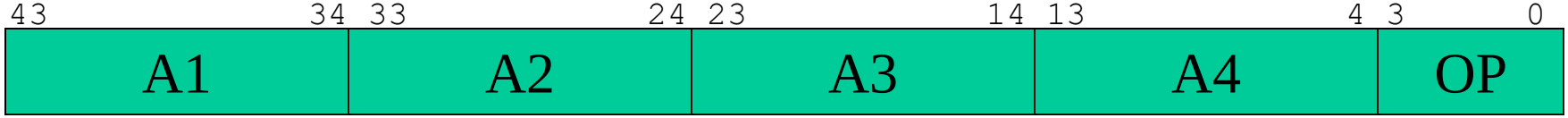
Arquiteturas de 4, 3, 2, 1 e 0 endereços

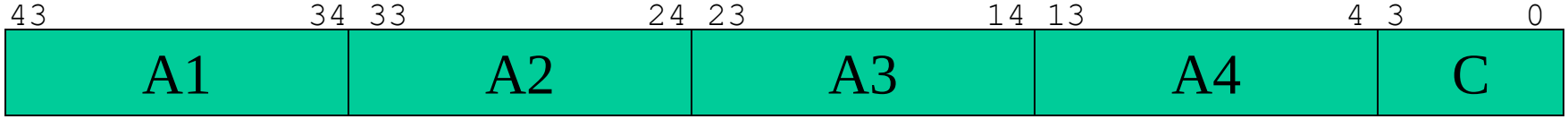
EDVAC
4 endereços - instruções de 44 bits

Instruções aritméticas (A3 ← A1 OP A2; ir para A4)



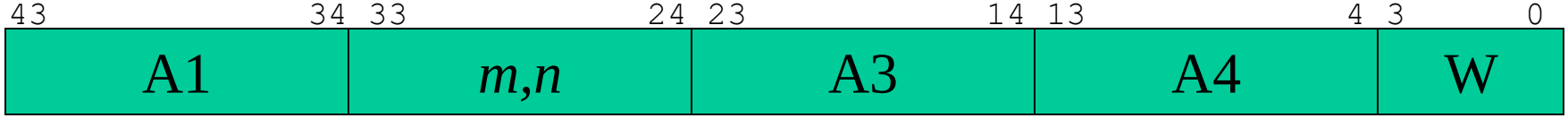
Instruções condicionais

(Se A1 ≥ A2, ir para A3; senão, ir para A4)



Instruções de entrada/saída

(*m*: 1 = saída, 2 = entrada; *n* = número do "periférico")



(transfere de/para palavras A1 .. A3; depois, ir para A4)

EDVAC
principais inconvenientes

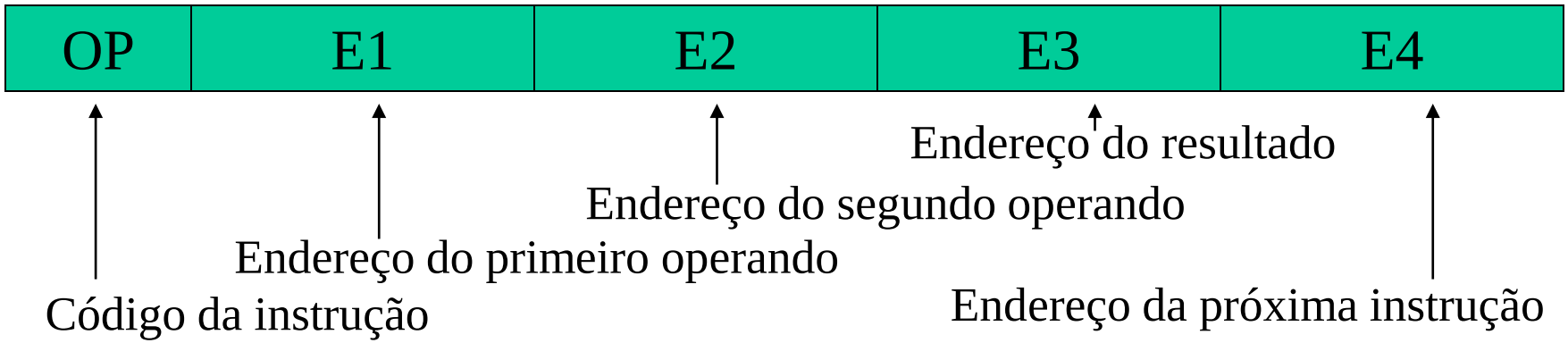
- memória de 1024 palavras de 44 bits
- cada instrução ocupa 44 bits na memória
- requer um acesso à memória para ler uma instrução
- requer vários acessos adicionais à memória para ler / escrever os operandos da instrução

Exemplo: operações aritméticas

Atribuir o valor de uma expressão aritmética a uma variável (posição de memória):

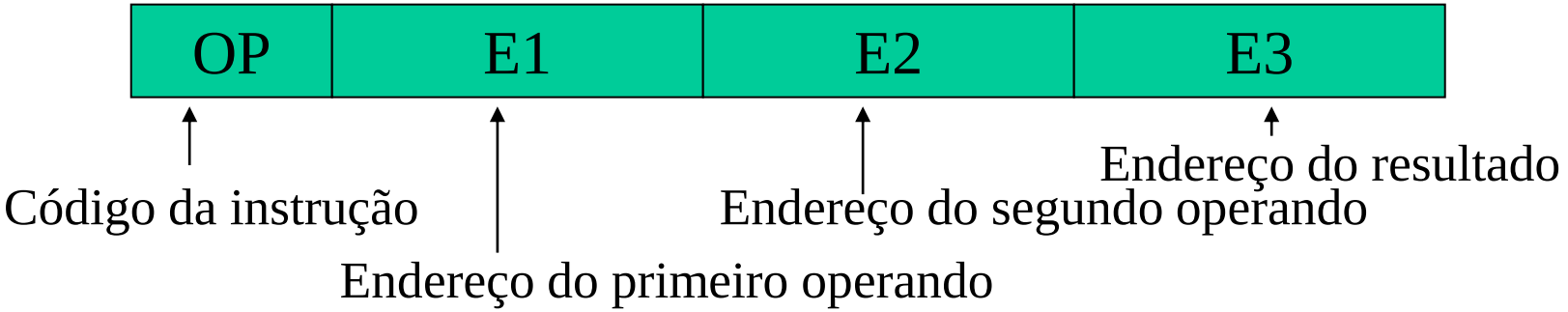
$$A \leftarrow ((B + C)*D + E - F) / (G * H)$$

Arquitetura com 4 endereços



Endereço	Instrução	Comentário
e1	ADD B C A e2	Soma B com C, resultado em A; vai para e2
e2	MUL A D A e3	Multiplica A por D, resultado em A; vai para e3
e3	ADD A E A e4	Soma A com E, resultado em A; vai para e4
e4	SUB A F A e5	Subtrai F de A, resultado em A; vai para e5
e5	DIV A G A e6	Divide A por G, resultado em A; vai para e6
e6	DIV A H A e7	Divide A por H, resultado final em A; vai para e7
e7	HALT	Fim do programa

Arquitetura com 3 endereços



Endereço	Instrução	Comentário
e1	ADD B C A	Soma B com C, resultado em A; incrementa PC
e1+1	MUL A D A	Multiplica A por D, resultado em A; incrementa PC
e1+2	ADD A E A	Soma A com E, resultado em A; incrementa PC
e1+3	SUB A F A	Subtrai F de A, resultado em A; incrementa PC
e1+4	DIV A G A	Divide A por G, resultado em A; incrementa PC
e1+5	DIV A H A	Divide A por H, resultado final em A; incrementa PC
e1+6	HALT	Fim do programa

- requer uso de contador de programa (PC)
- instruções de desvio condicional e incondicional

Arquitetura com 2 endereços

E1 ← (E1 OP E2)

Endereço	Instrução	Comentário
e1	MOV A B	Move B para A
e1+1	ADD A C	Soma A com C, resultado em A
e1+2	MUL A D	Multiplica A por D, resultado em A
e1+3	ADD A E	Soma A com E, resultado em A
e1+4	SUB A F	Subtrai F de A, resultado em A
e1+5	DIV A G	Divide A por G, resultado em A
e1+6	DIV A H	Divide A por H, resultado final em A
e1+7	HALT	Fim do programa

- resultado substitui valor de um dos operandos
- nova necessidade: instruções de movimentação (cópia)

Arquitetura com 1 endereço

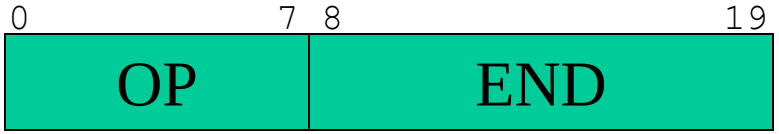
Acum ← (Acum OP E1)

Endereço	Instrução	Comentário
e1	LDA B	Move B para Acumulador
e1+1	ADD C	Soma Acum. com C, resultado no Acumulador
e1+2	MUL D	Multiplica Acum. por D, resultado no Acumulador
e1+3	ADD E	Soma Acum. com E, resultado no Acumulador
e1+4	SUB F	Subtrai F do Acum., resultado no Acumulador
e1+5	DIV G	Divide Acum. por G, resultado no Acumulador
e1+6	DIV H	Divide Acum. por H, resultado no Acumulador
e1+7	STA A	Armazena Acum. no endereço de A
e1+8	HALT	Fim do programa

- requer acumulador na unidade operacional
- requer instruções de LOAD / STORE para mover (copiar) dados na memória

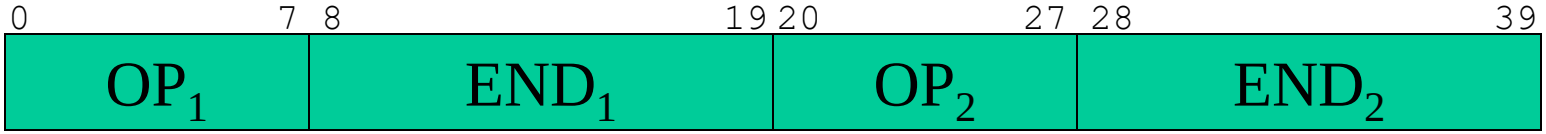
IAS
1 endereço - instruções de 20 bits

Formato de uma instrução



- memória de 4096 (2^{12}) palavras de 40 bits
- duas instruções por palavra de memória

Instruções na memória



IAS
vantagens em relação ao EDVAC

- memória de 4096 palavras de 40 bits
- cada instrução ocupa 20 bits na memória; 2 instruções por palavra
- requer apenas um acesso à memória para ler duas instruções
- requer somente um acesso adicional à memória para ler / escrever o operando da instrução

IAS - desvantagens

- precisa de um registrador contador (PC) para indicar onde está na memória a próxima instrução a ser executada
- requer duas instruções para “mover” (copiar) dados na memória
- requer mais instruções para executar operações que envolvam mais de um operando na memória

IAS - instruções

Tipo de instrução	Operação	Descrição
Transferência de dados	AC ← MQ	Transfere conteúdo do reg. MQ para o acumulador AC
	MQ ← M(X)	Transfere conteúdo da posição X de memória para MQ
	M(X) ← AC	Transfere conteúdo de AC para a posição de memória X
	AC ← M(X)	Transfere M(X) para AC
	AC ← – M(X)	Transfere – M(X) para AC
	AC ← |M(X)|	Transfere valor absoluto de M(X) para AC
	AC ← – |M(X)|	Transfere – |M(X)| para AC
Desvio incondicional	vai para M(X, 0:19)	Busca a próxima instrução da metade esquerda de M(X)
	vai para M(X, 20:39)	Busca a próxima instrução da metade direita de M(X)
Desvio condicional	se AC ≥ 0 então desvia para M(X,0:19)	Se o número em AC não for negativo, busca a próxima instrução na metade esquerda de M(X)
	se AC ≥ 0 então desvia para M(X,20:39)	Se o número em AC não for negativo, busca a próxima instrução na metade direita de M(X)

IAS - instruções

Aritmética	AC ← AC + M(X)	Soma M(X) a AC; resultado em AC
	AC ← AC + |M(X)|	Soma |M(X)| a AC; resultado em AC
	AC ← AC – M(X)	Subtrai M(X) de AC; resultado em AC
	AC ← AC – |M(X)|	Subtraia |M(X)| de AC; resultado em AC
	AC,MQ ← MQ * M(X)	Multiplica M(X) por MQ; colocando os bits mais significativos do resultado em AC e os menos significativos em MQ
	MQ,AC ← AC ÷ M(X)	Divide AC por M(X); colocando o quociente em MQ e o resto em AC
	AC ← AC x 2	Multiplica AC por 2; i.e., desloca AC em um bit à esquerda
	AC ← AC ÷ 2	Divide AC por 2; i.e., desloca AC em um bit à direita
Modificação de endereço	M(X,8:19) ← AC(28:39)	Substitui o campo de endereço à esquerda de M(X) pelos 12 bits mais à direita de AC
	M(X,28:39) ← AC(28:39)	Substitui o campo de endereço à direita de M(X) pelos 12 bits mais à direita de AC

Arquitetura com 0 endereços

OP

Notação (RPN): H G F E D C B + * + – / /

- todas operações são executadas sobre os dados que estão no topo da pilha (uma ou mais palavras, de acordo com a operação, são "retiradas" da pilha) e os resultados são colocados ("inseridos") no topo da pilha
- requer capacidade de acessar pilha de dados (na memória ou em um banco de registradores especialmente para esta função), com registrador que aponta o topo da pilha a cada momento
- requer instruções de PUSH *end* / POP *end* (exceções - possuem 1 endereço) para mover (copiar) dados entre a memória e o topo da pilha
- estas arquiteturas não são implementadas isoladamente (na sua forma abstrata pura)

Arquitetura com 0 endereços

OP

Endereço	Instrução	Comentário
e1	PUSH H	Coloca H no topo (atual) da pilha
e1+1	PUSH G	Coloca G no topo da pilha
e1+2	PUSH F	Coloca F no topo da pilha
e1+3	PUSH E	Coloca E no topo da pilha
e1+4	PUSH D	Coloca D no topo da pilha
e1+5	PUSH C	Coloca C no topo da pilha
e1+6	PUSH B	Coloca B no topo da pilha
e1+7	ADD	Topo da pilha recebe B+C (B e C são retirados da pilha)
e1+8	MUL	Topo recebe (B+C)*D
e1+9	ADD	Topo recebe (B+C)*D + E
e1+10	SUB	Topo recebe (B+C)*D + E - F
e1+11	DIV	Topo recebe ((B+C)*D + E - F)/G
e1+12	DIV	Topo recebe ((B+C)*D + E - F)/G*H
e1+13	POP A	Topo da pilha é armazenado em A
e1+14	HALT	Fim do programa