

CONCEPTION DES STRATÉGIES DE COMMANDE EMBARQUÉES POUR LA RECHARGE SANS FIL D'UN VÉHICULE ÉLECTRIQUE

START

ÉQUIPE ISGE

page 01

ENCADRANT
DAMIAN SAL Y ROSAS

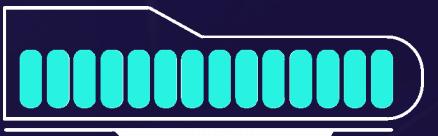
POURQUOI ET OBJECTIFS?

Pourquoi:

- Technologie immature
- Possibilité d'augmenter la vitesse de la charge des véhicules électriques

Objectifs:

- Diminuer le prix des convertisseurs de puissance
- Augmenter la vitesse de la recharge



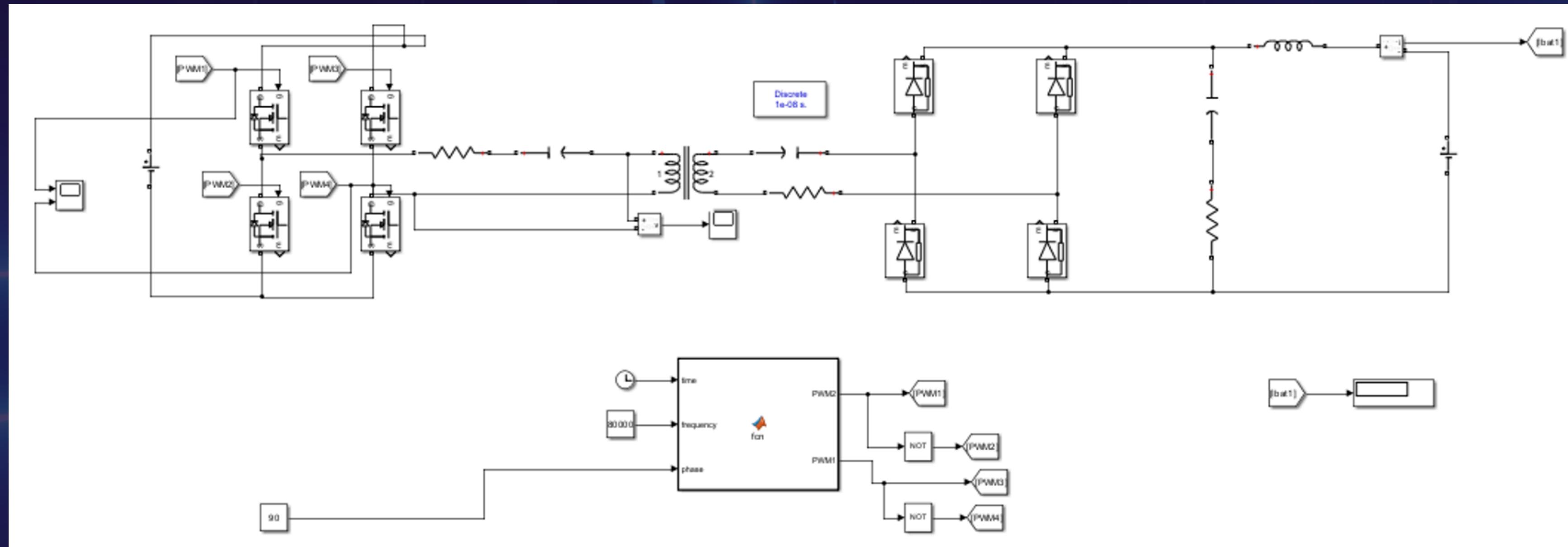
HYPOTHÈSE DE SOLUTIONS

Etude 1 : Pont H primaire + transformateur + redressement passif par diodes.

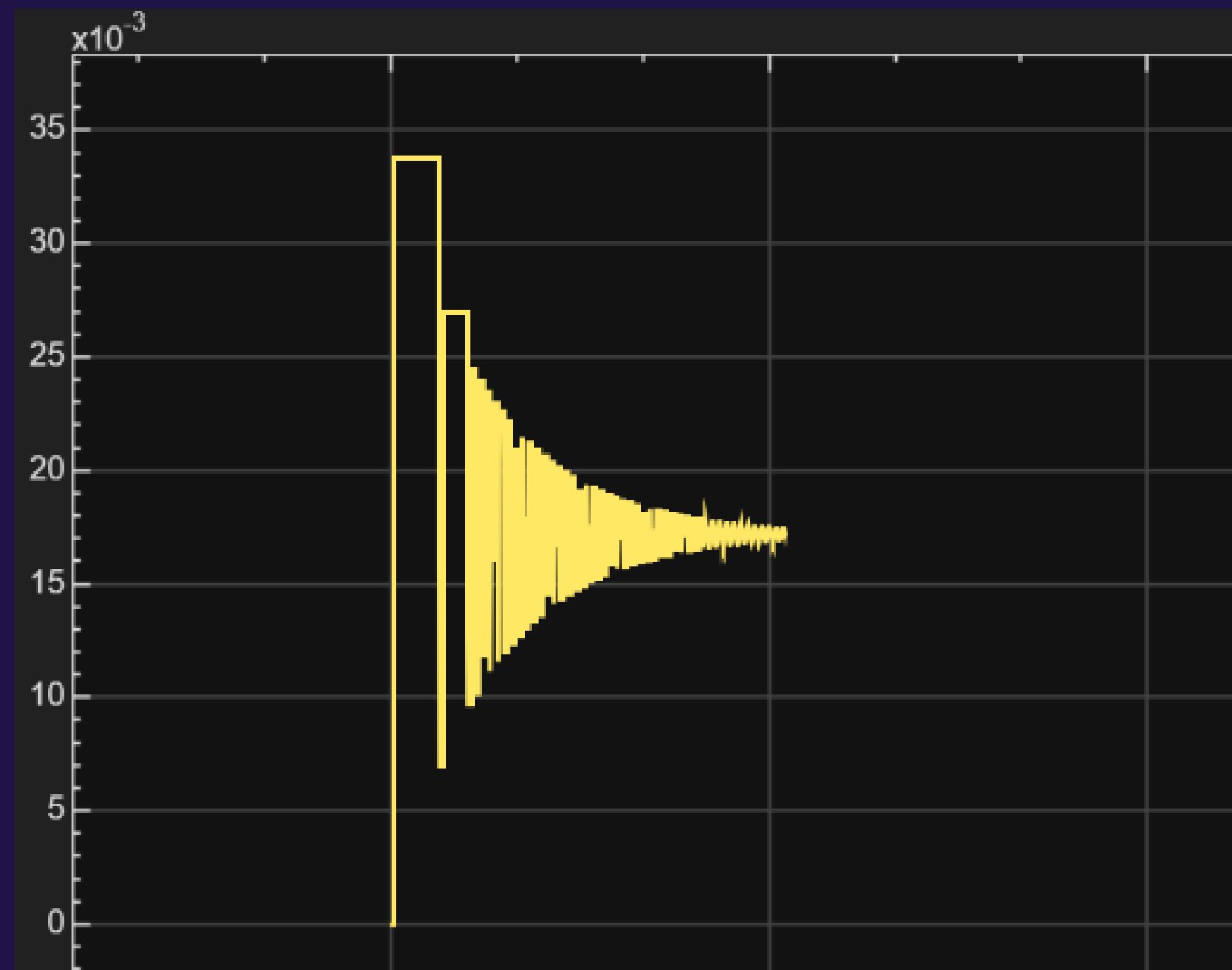
Etude 2 : Pont H primaire + transformateur + redressement actif synchrone (MOSFETs), intégré à un circuit LiFi(pour une synchronisation).



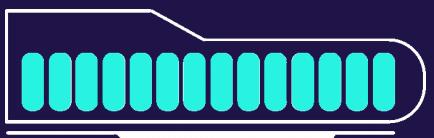
ETUDE 1 : PONT H PRIMAIRE + TRANSFORMATEUR + REDRESSEMENT PASSIF PAR DIODES.



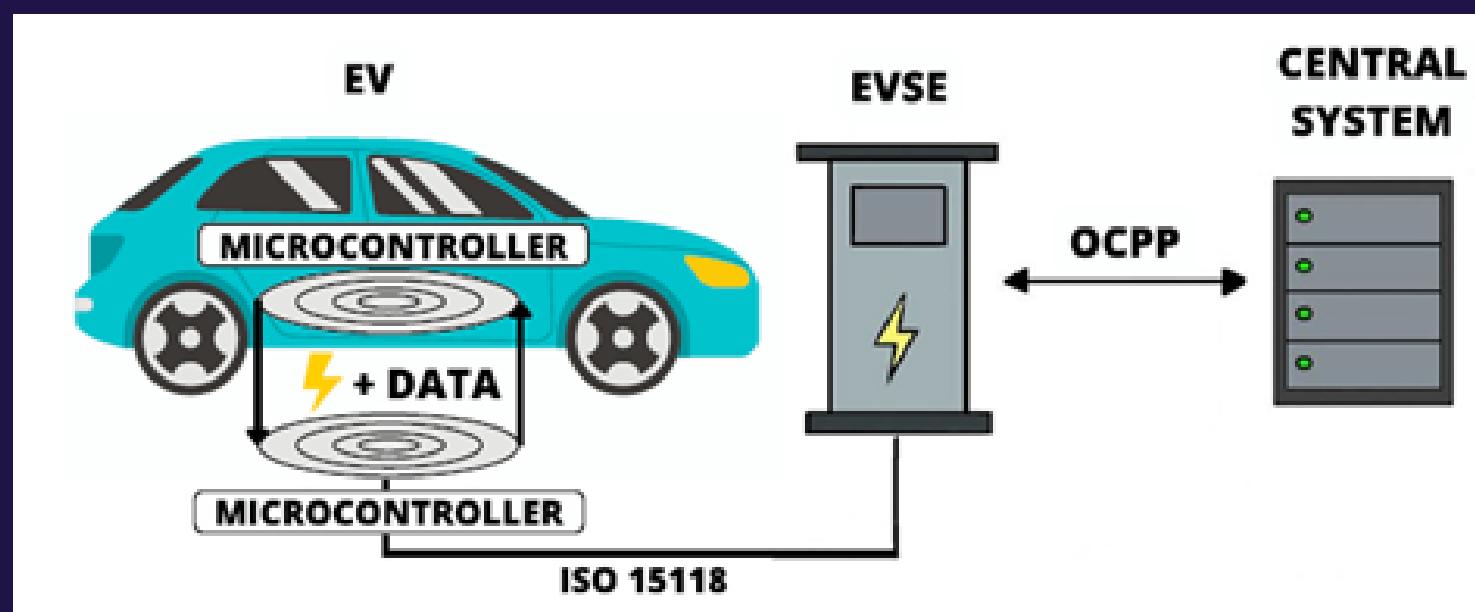
Resultat de la première étude



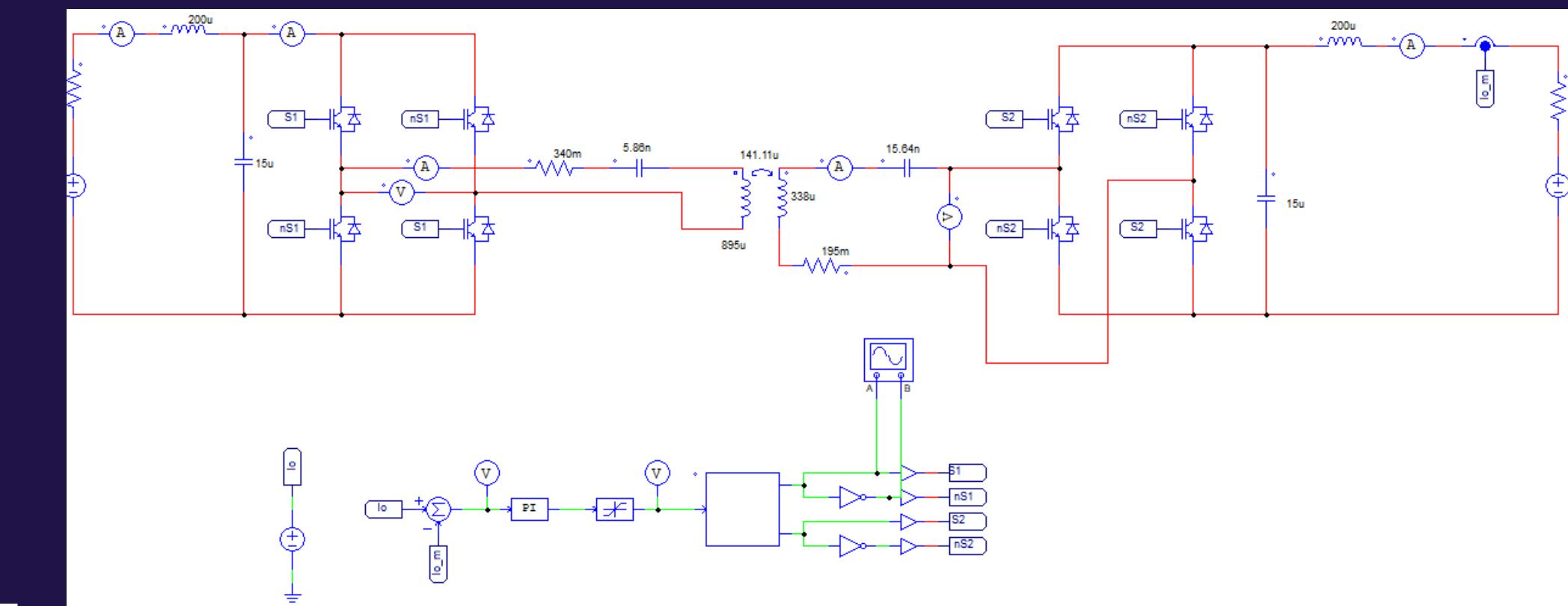
Visualisation du courant IBAT



ETUDE 2 : PONT H PRIMAIRE + TRANSFORMATEUR + REDRESSEMENT ACTIF SYNCHRONE (MOSFETS), INTÉGRÉ À UN CIRCUIT LIFI.

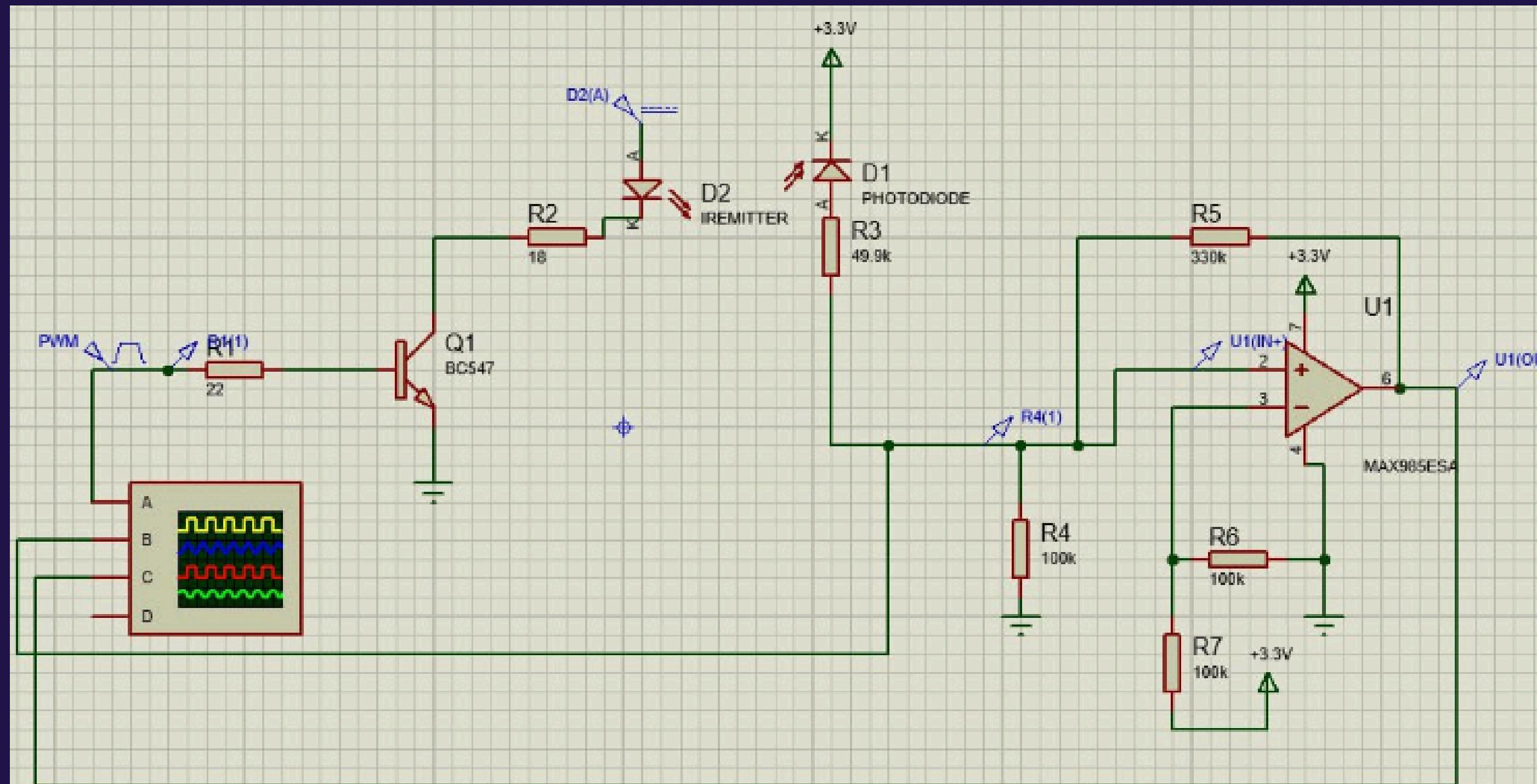


TRANSFÈRE DE PUISSANCE
BIDIRECTIONNEL

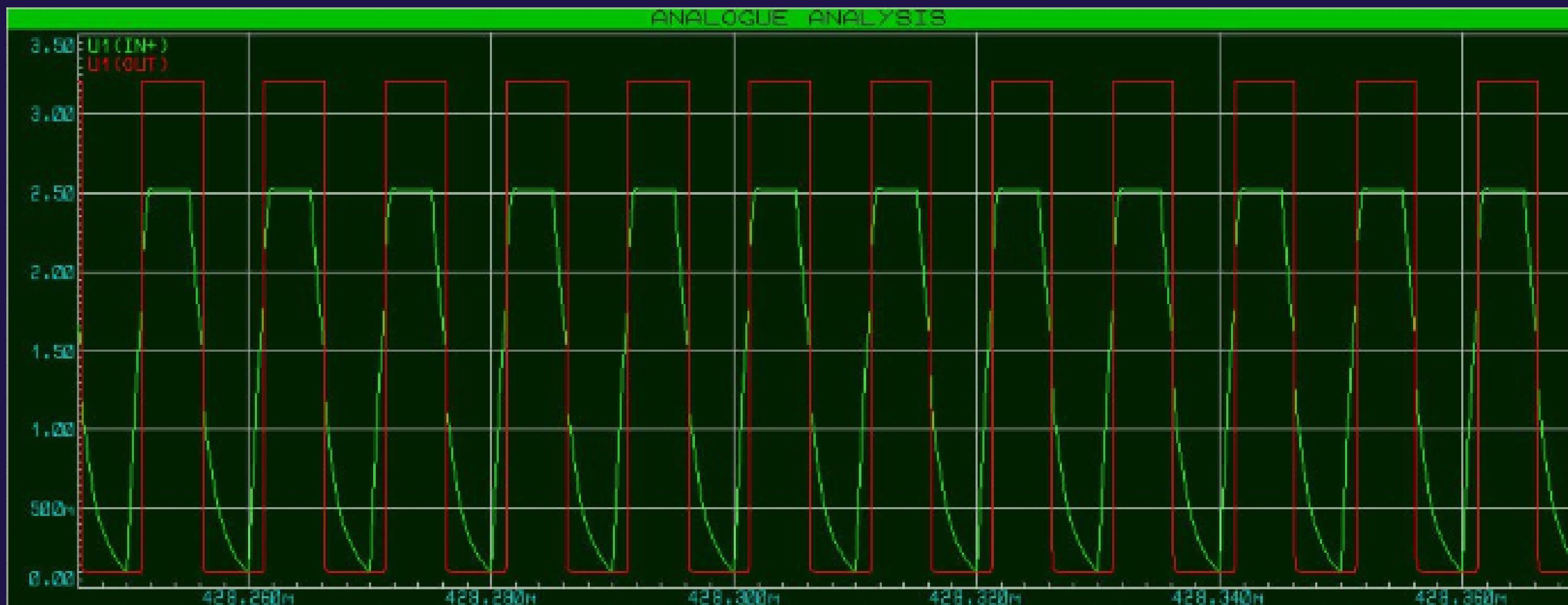


MODÉLISATION DE NOTRE
SYSTÈME

CIRCUIT de synchronisation LIFI

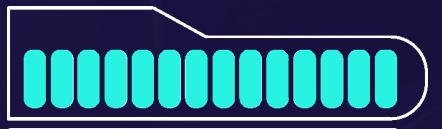
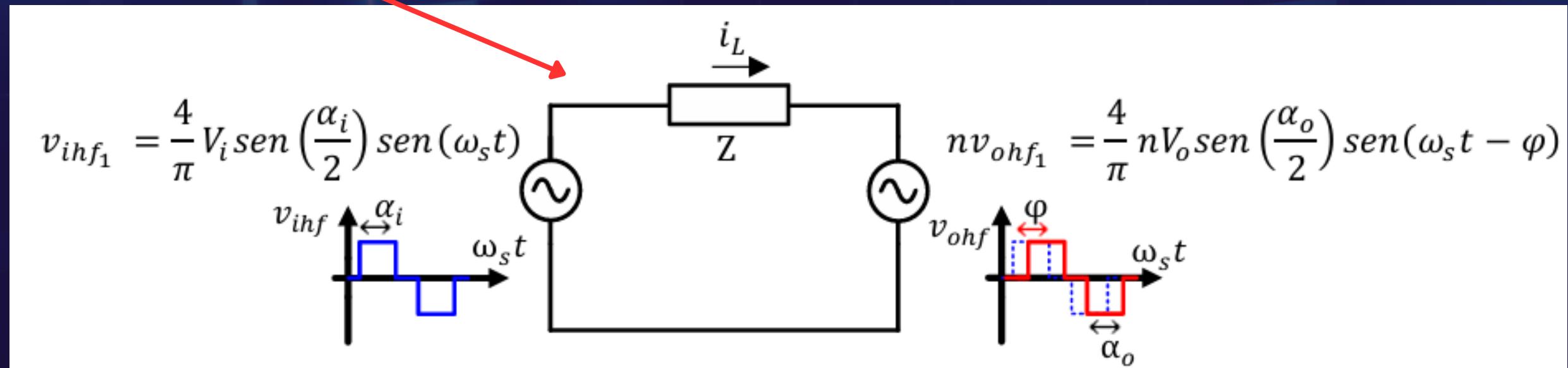
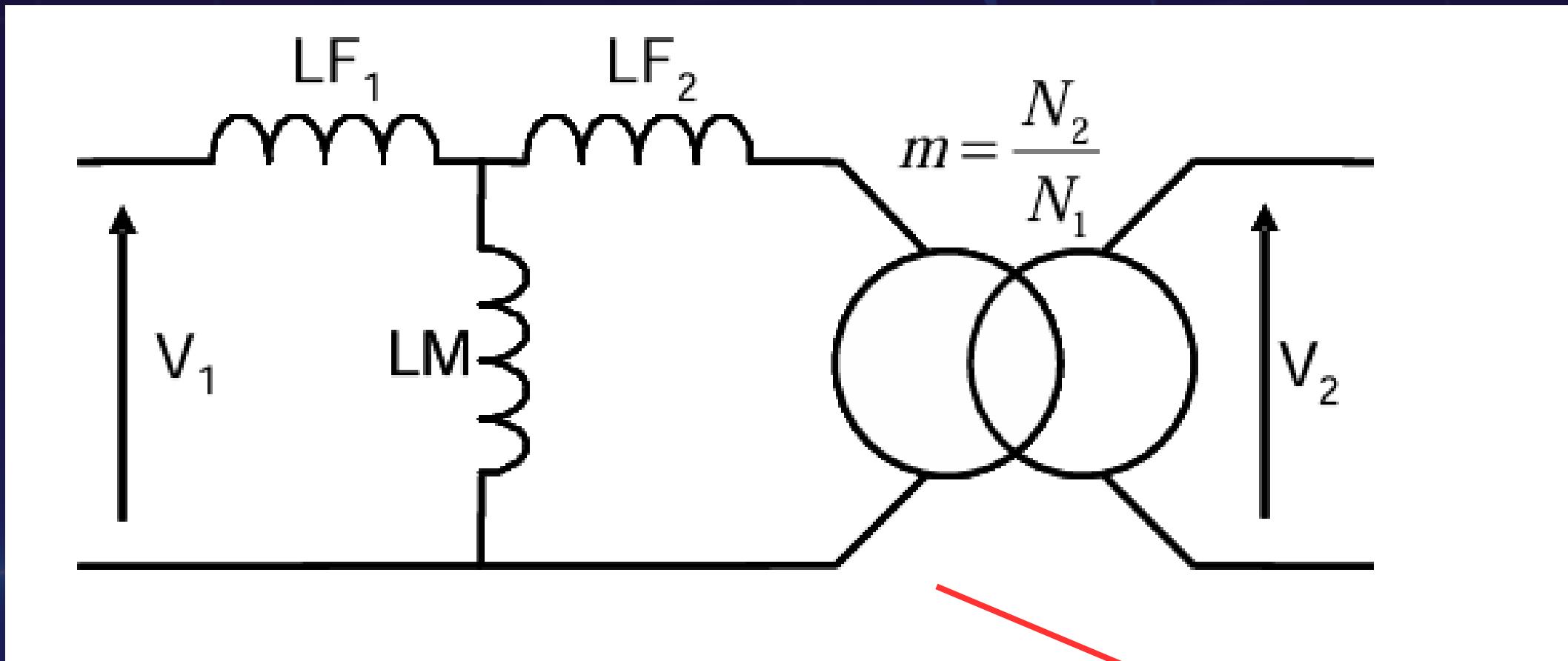


Resultat de la deuxième étude



Visulation de la sortie du circuit LIFI

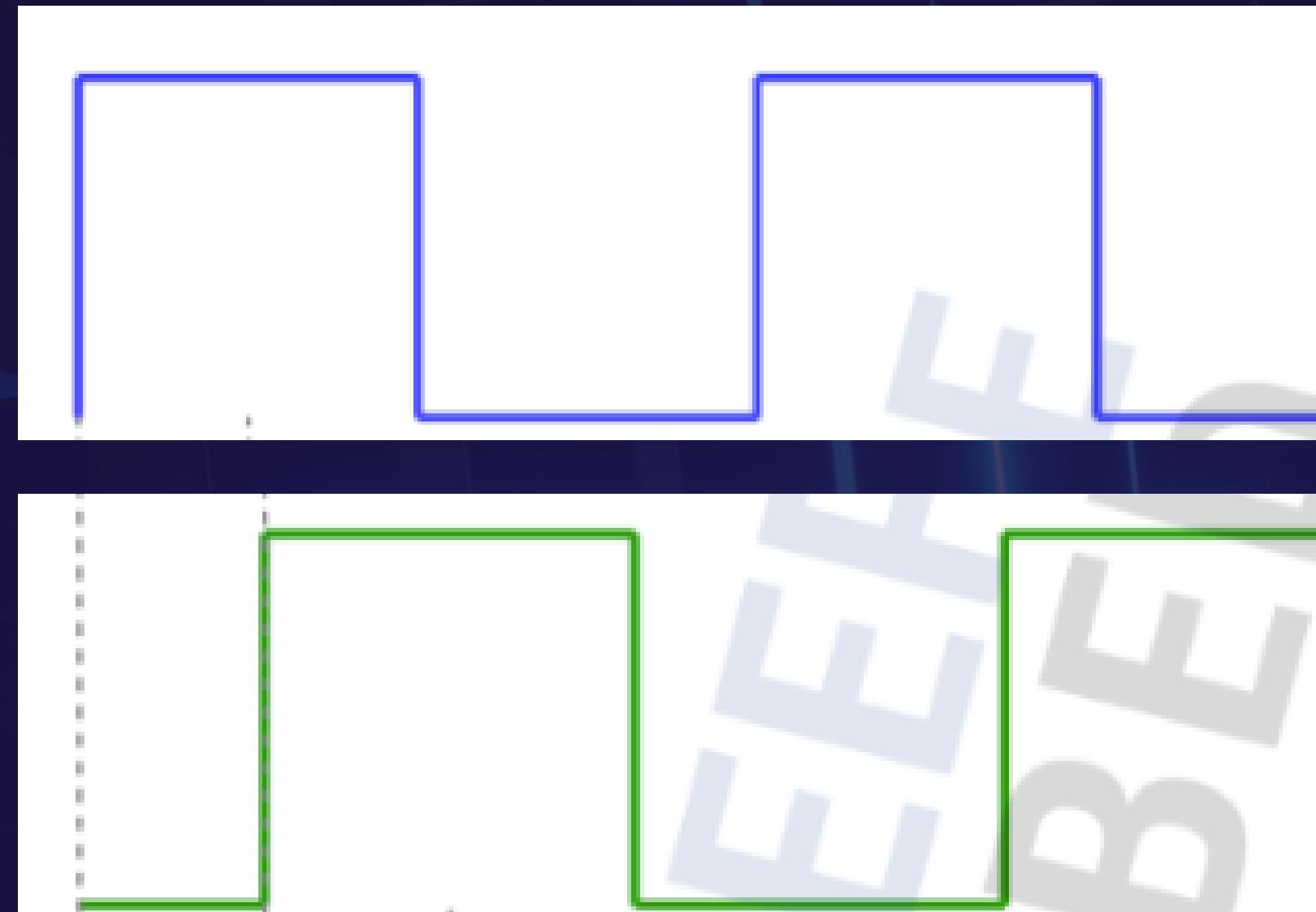
MODÉLISATION D'UN TRANSFORMATEUR A INDUCTANCES MUTUELLES



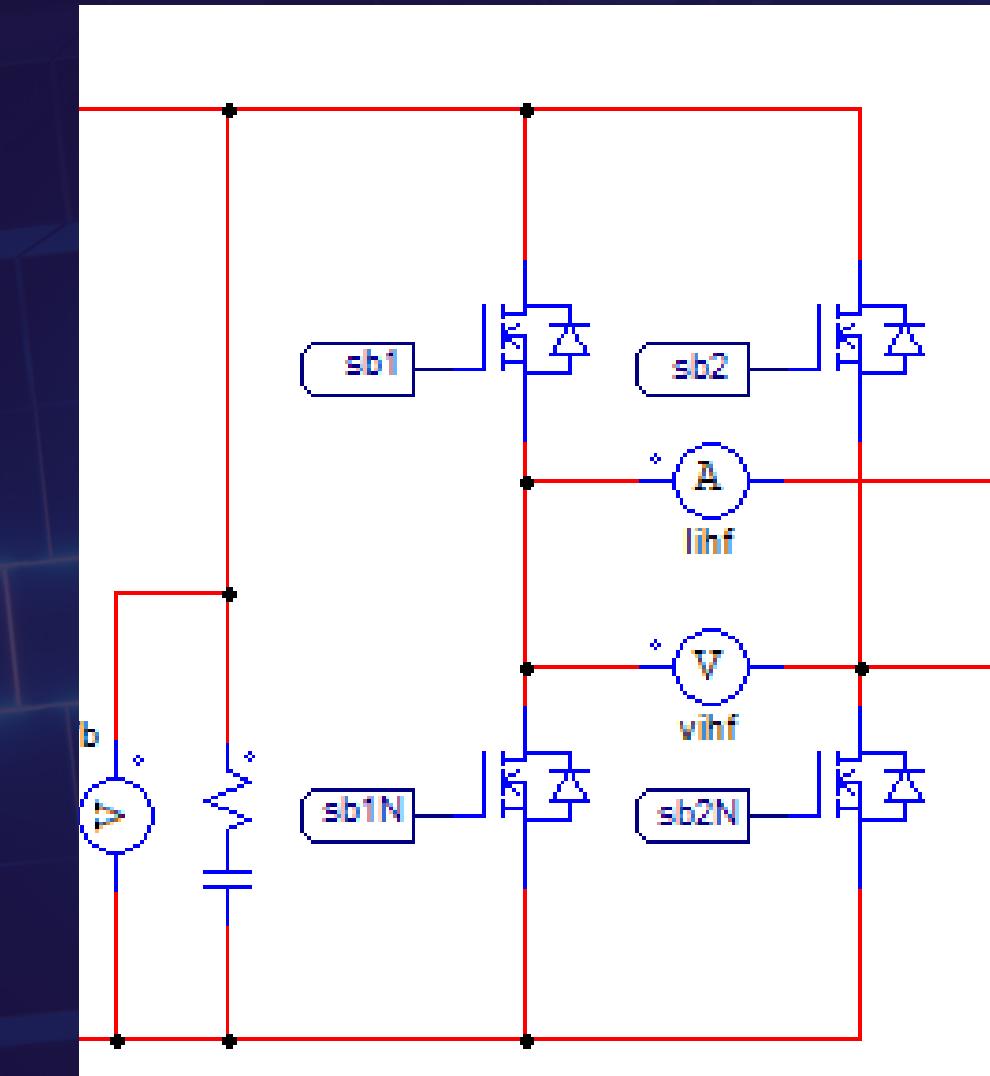
STRATÉGIES DE COMMANDE

PWM1

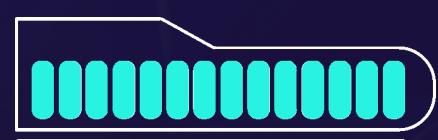
PWM2



SIGNALS PWM DES PONTS
COMPLETS



PONTS COMPLETS

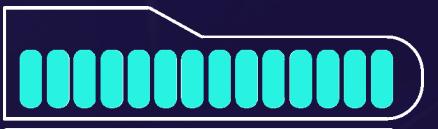


FORMULES UTILES POUR PARAMÉTRER SON SIGNAL PWM

RÉGISTRE DE
COMPARAISON POUR
FIXER L'ANGLE DE
DÉPHASAGE

$$\text{ARR} = \frac{f_{\text{timer}}}{f_{\text{PWM}}} - 1, \quad \text{CCR1} = D\% \times (\text{ARR} + 1), \quad \text{CCR2} = \frac{\phi}{360^\circ} \times (\text{ARR} + 1).$$

PÉRIODE DE COMPTAGE



RÉGISTRE DE
COMPARAISON POUR
FIXER LE RAPPORT
CYCLIQUE

CONFIGURATIONS AVEC DES TIMERS(TIM) DU STM32 (SIGNAL PWM DE 20KHZ AVEC UN DUTY CYCLE DE 50%)

TIM1 Mode and Configuration

Mode	
Clock Source	Internal Clock
Channel1	PWM Generation CH1
Channel2	Output Compare No Output

Configuration

Reset Configuration

● NVIC Settings ● DMA Settings ● GPIO Settings

● Parameter Settings ● User Constants

Configure the below parameters :

Search (Ctrl+F)

- Counter Mode : Up
- Counter Period (AutoReload Regi... : 3599)
- Internal Clock Division (CKD) : No Division
- Repetition Counter (RCR - 8 bits v... : 0
- auto-reload preload : Disable
- Trigger Output (TRGO) Parameters
 - Master/Slave Mode (MSM bit) : Disable (Trigger input effect not delayed)
 - Trigger Event Selection : Output Compare (OC2REF)
- PWM Generation Channel 1
 - Mode : PWM mode 1
 - Pulse (16 bits value) : 1800
 - Output compare preload : Enable
 - Fast Mode : Disable
 - CH Polarity : High
 - CH Idle State : Reset
- Output Compare No Output Channel 2
 - Mode : Active Level on match
 - Pulse (16 bits value) : 1199
 - Output compare preload : Disable

TIM2 Mode and Configuration

Mode	
Slave Mode	Trigger Mode
Trigger Source	ITR0
Clock Source	Internal Clock
Channel1	PWM Generation CH1
Channel2	Output Compare No Output

Configuration

Reset Configuration

● NVIC Settings ● DMA Settings ● GPIO Settings

● Parameter Settings ● User Constants

Configure the below parameters :

Search (Ctrl+F)

- Counter Mode : Up
- Counter Period (AutoReload Regi... : 3599)
- Internal Clock Division (CKD) : No Division
- auto-reload preload : Disable
- Slave Mode Controller : Trigger Mode
- Trigger Output (TRGO) Parameters
 - Master/Slave Mode (MSM bit) : Disable (Trigger input effect not delayed)
 - Trigger Event Selection : Output Compare (OC2REF)
- PWM Generation Channel 1
 - Mode : PWM mode 1
 - Pulse (16 bits value) : 1800
 - Output compare preload : Enable
 - Fast Mode : Disable
 - CH Polarity : High
- Output Compare No Output Channel 2
 - Mode : Active Level on match
 - Pulse (16 bits value) : 1199
 - Output compare preload : Disable

TIM3 Mode and Configuration

Mode	
Slave Mode	Trigger Mode
Trigger Source	ITR1
<input checked="" type="checkbox"/> Internal Clock	
Channel1	PWM Generation CH1
Channel2	Disable

Configuration

Reset Configuration

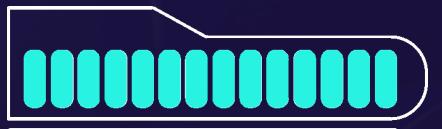
● NVIC Settings ● DMA Settings ● GPIO Settings

● Parameter Settings ● User Constants

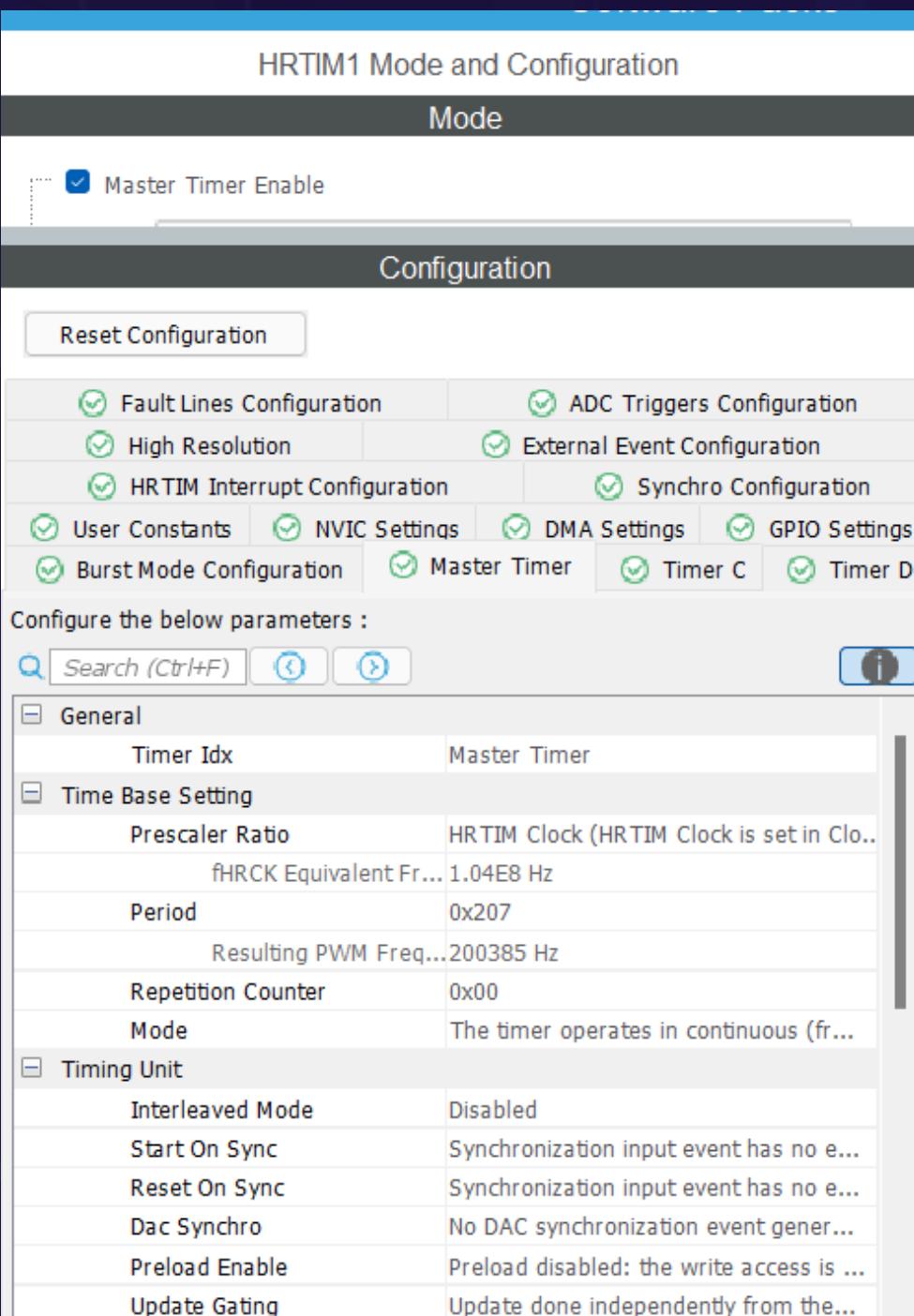
Configure the below parameters :

Search (Ctrl+F)

- Counter Settings
 - Prescaler (PSC - 16 bits value) : 0
 - Counter Mode : Up
 - Counter Period (AutoReload Regi... : 3599)
 - Internal Clock Division (CKD) : No Division
 - auto-reload preload : Disable
 - Slave Mode Controller : Trigger Mode
- Trigger Output (TRGO) Parameters
 - Master/Slave Mode (MSM bit) : Disable (Trigger input effect not delayed)
 - Trigger Event Selection : Reset (UG bit from TIMx_EGR)
- PWM Generation Channel 1
 - Mode : PWM mode 1
 - Pulse (16 bits value) : 1800
 - Output compare preload : Enable
 - Fast Mode : Disable
 - CH Polarity : High



CONFIGURATIONS AVEC DES TIMERS HAUTE RÉSOLUTION(HRTIM)DU STM32 (SIGNAL PWM DE 200KHZ AVEC UN DUTY CYCLE DE 50%)

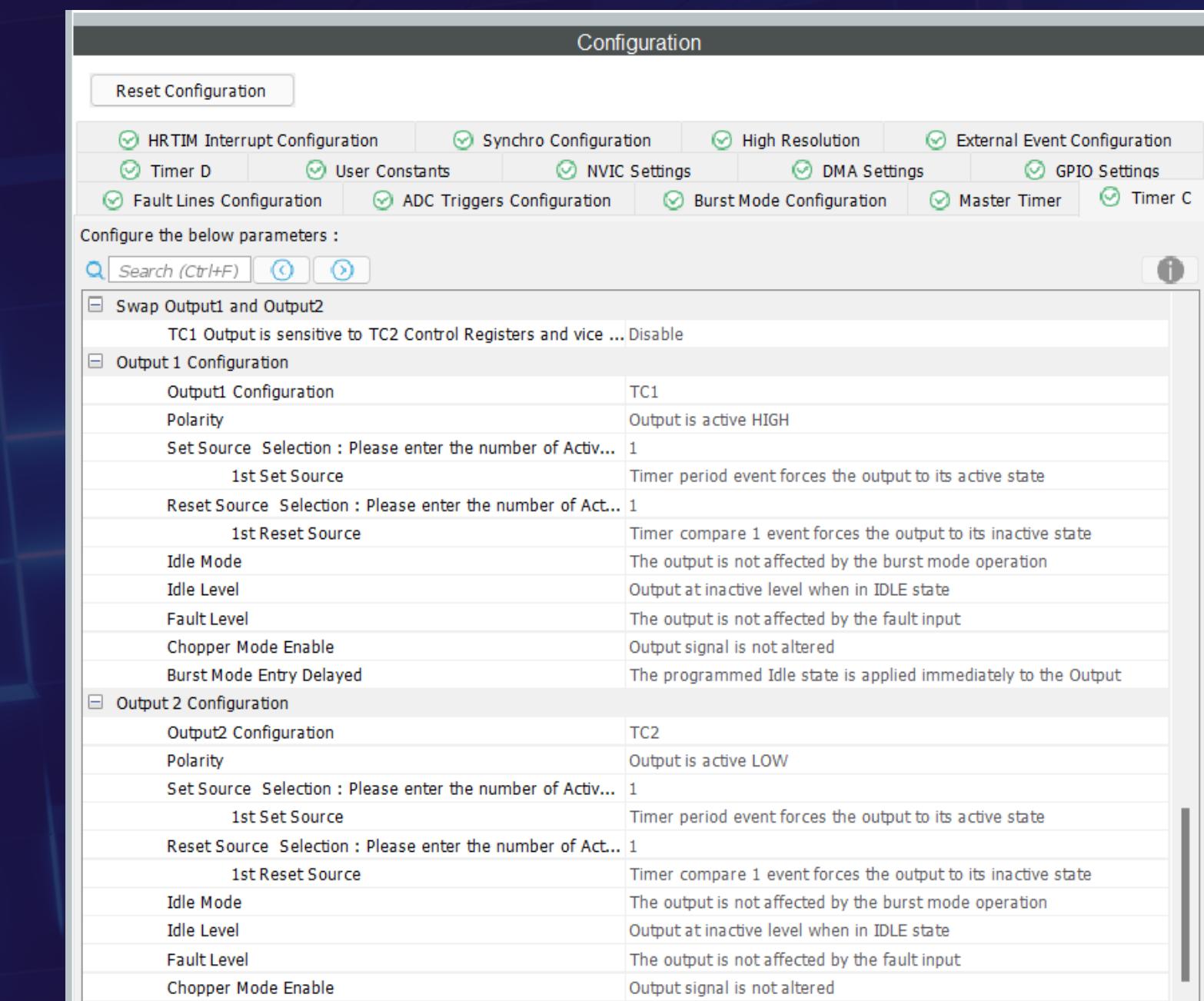
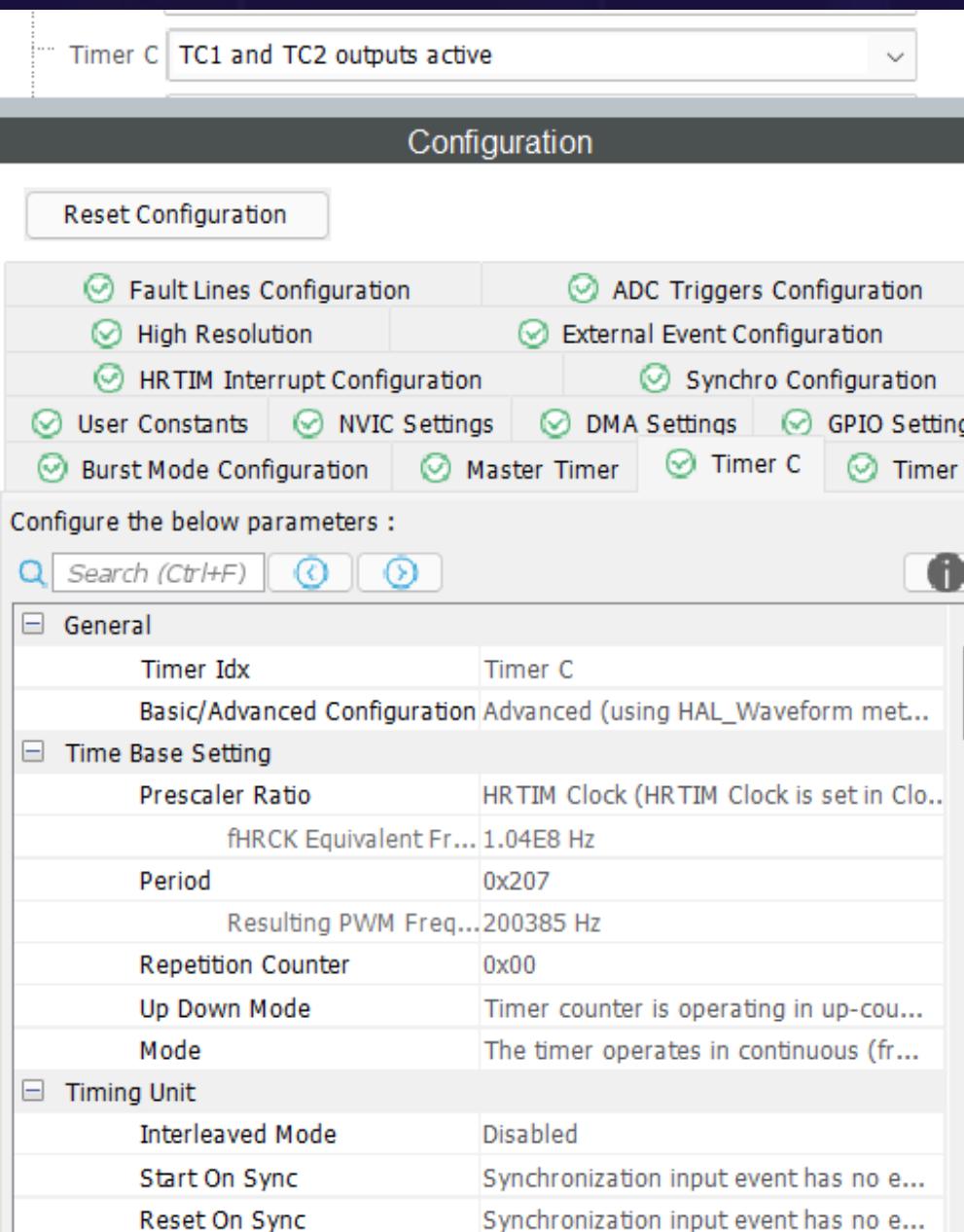


Repetition Update	Update on repetition disabled
Burst Mode	Timer counter clock is maintained an...
Interrupt Requests Sources...	0
Number of Master Timer In...	0
Compare Unit 1	
Compare Unit 1 Configuration	Enable
Compare Value	433
Compare Unit 2	
Compare Unit 2 Configuration	Enable
Compare Value	87
Compare Unit 3	
Compare Unit 3 Configuration	Disable
Compare Unit 4	
Compare Unit 4 Configuration	Disable
Burst DMA Controller	

PARAMETRE DU SIGNAL PWM MAITRE

DÉPHASAGE DE 60° EN AVANCE(300°) ET EN RETARD(60°)

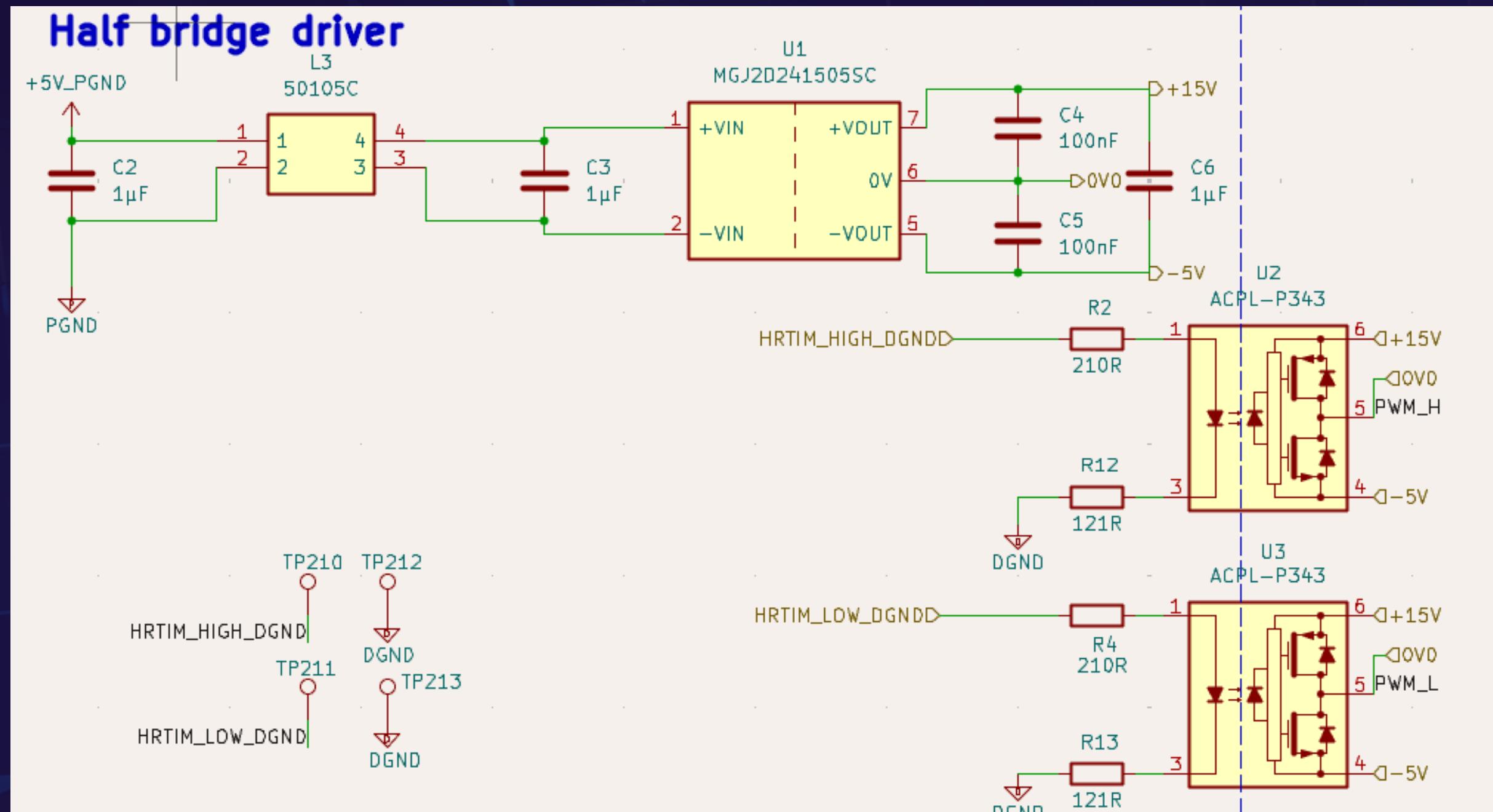
CONFIGURATIONS AVEC DES TIMERS HAUTE RÉSOLUTION(HRTIM)DU STM32 (SIGNAL PWM DE 200KHZ AVEC UN DUTY CYCLE DE 50%)



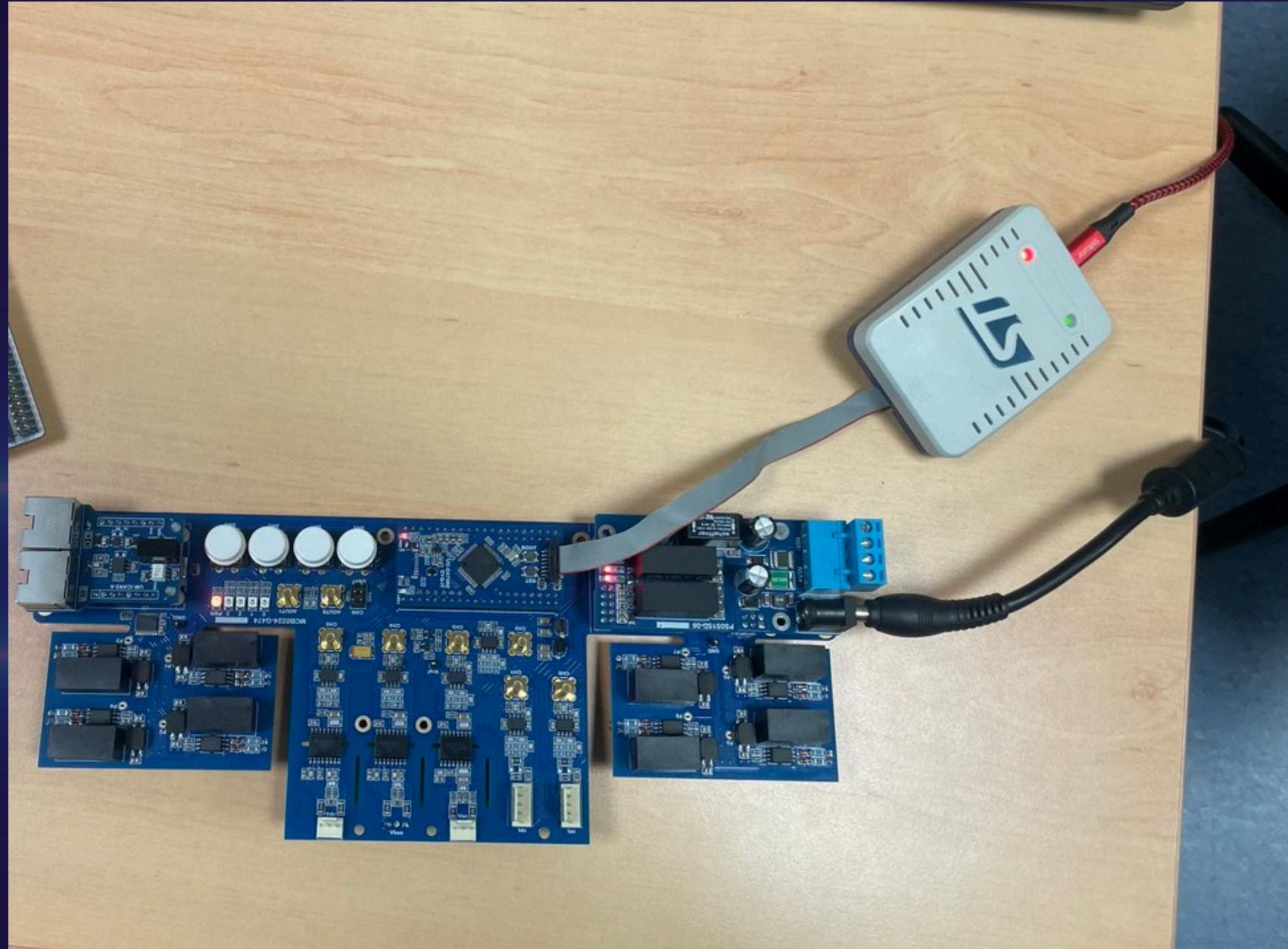
PARAMETRE DU SIGNAL DES ESCLAVES

CONFIGURATIONS DES SORTIES

CIRCUIT DE COMMANDE D'UN BRAS



CARTE DE COMMANDE UTILISÉ



CONCLUSION

MERCIT

