

I. OSOBNÍ A STUDIJNÍ ÚDAJE

Příjmení: **Kučera** Jméno: **Petr** Osobní číslo: **499325**
Fakulta/ústav: **Fakulta elektrotechnická**
Zadávající katedra/ústav: **Katedra měření**
Studijní program: **Otevřená informatika**
Specializace: **Počítačové inženýrství**

II. ÚDAJE K DIPLOMOVÉ PRÁCI

Název diplomové práce:

Návrh a implementace systémů pro platformy v železniční infrastruktuře odolné vůči selhání

Název diplomové práce anglicky:

Design and Implementation of Systems for Railway Fail-Safe Platforms

Pokyny pro vypracování:

1. Natudujte standardy implementace softwaru na platformách zabezpečených selhání pro železniční infrastrukturu. Identifikujte rozdíly mezi požadavky platformy SIL2 (SIL1) a SIL4 (SIL3). Diskutujte o konkrétních mechanismech, vedoucích k naplnění individuálních požadavků.
2. Vyberte příslušný hardware (pro SIL2 a možná vyšší) a navrhnete architekturu, která splňuje požadavky CENELEC pro SIL2. Návrh by měl zahrnovat sekvenci a mechanismy pro detekci a zmírnění náhodných chyb a dalších identifikovaných problémů se softwarem. Navrhované zařízení by se mělo skládat z bezpečnostní části, odpovědné za provádění bezpečných výpočtů, a neefektivní části, odpovědné za monitorování bezpečnostní části a přenosu dat přes Ethernet.
3. Implementujte navrženou architekturu softwaru na vybraném hardwaru.
4. Zdůvodněte implementaci SIL2, analyzujte a diskutujte o možných krocích a rozšířené argumentaci k dosažení vyšší hladiny SIL.

Seznam doporučené literatury:

- CENELEC. EN 50129, Railway applications - Communication, signalling and processing systems - Safety related electronic systems for signalling. November 2018.
- CENELEC. EN 50128, Railway applications - Communication, signalling and processing systems - Software for railway control and protection systems. June 2011.
- CENELEC. EN 50126-1, Railway applications - The Specification and Demonstration of Reliability, Availability, Maintainability and Safety (RAMS) - Part 1: Generic RAMS Process. October 2017.
- B. Evers, "Hazard Modelling for Electronic Systems in Railway Operation and Control," 2008 3rd IET International Conference on System Safety, Birmingham, 2008, pp. 1-5, doi: 10.1049/cp:20080741.
- K. Rástočný, J. Ždánky and J. Hrbček, "The Problems Related to Realization of Safety Function with SIL4 Using PLC," 2020 Cybernetics & Informatics (K&I), Velké Karlovice, Czech Republic, 2020, pp. 1-5, doi: 10.1109/KI48306.2020.9039878.
- T. G. Markovits and G. Rácz, "Safety principles for designing a generic product for railway signalling systems," 2021 Fifth World Conference on Smart Trends in Systems Security and Sustainability (WorldS4), London, United Kingdom, 2021, pp. 134-139, doi: 10.1109/WorldS451998.2021.9514005.
- O. Morgan, "Certified Testing of C Compilers for Embedded Systems," 2007 3rd Institution of Engineering and Technology Conference on Automotive Electronics, Warwick, UK, 2007, pp. 1-5.

- H.Ahangari, F.Atik, Y.I.Özkök, A.Yildirim, S.O.Ata and O.Ozturk, "Analysis of Design Parameters in Safety-Critical Computers," in IEEE Transactions on Emerging Topics in Computing, vol. 8, no.3, pp. 712-723, 1 July-Sept. 2020, doi: 10.1109/TETC.2018.2801463.
- H. Ahangari, Y. 'I. Özkök, A. Yıldırım, F. Say, F. Atik and O. Ozturk, "Analysis of design parameters in SIL-4 safety-critical computer," 2017 Annual Reliability and Maintainability Symposium (RAMS), Orlando, FL, USA, 2017, pp. 1-8, doi: 10.1109/RAM.2017.7889787.