

SISTEMAS OPERATIVOS

Capítulo 1. Conceptos Hardware

Sistema operativo

2

- Aprovecha los recursos del hardware de uno o más procesadores
- Proporciona una serie de servicios a los usuarios del sistema
- Controla la memoria secundaria y los dispositivos de E/S

Elementos básicos

3

- Procesador
- Memoria principal
 - ▣ volátil
 - ▣ también denominada memoria real o memoria primaria
- Módulos de E/S
 - ▣ dispositivos de memoria secundaria
 - ▣ equipos de comunicaciones
 - ▣ terminales
- Bus del sistema
 - ▣ Comunicación entre los procesadores, la memoria principal y los módulos de E/S

Procesador

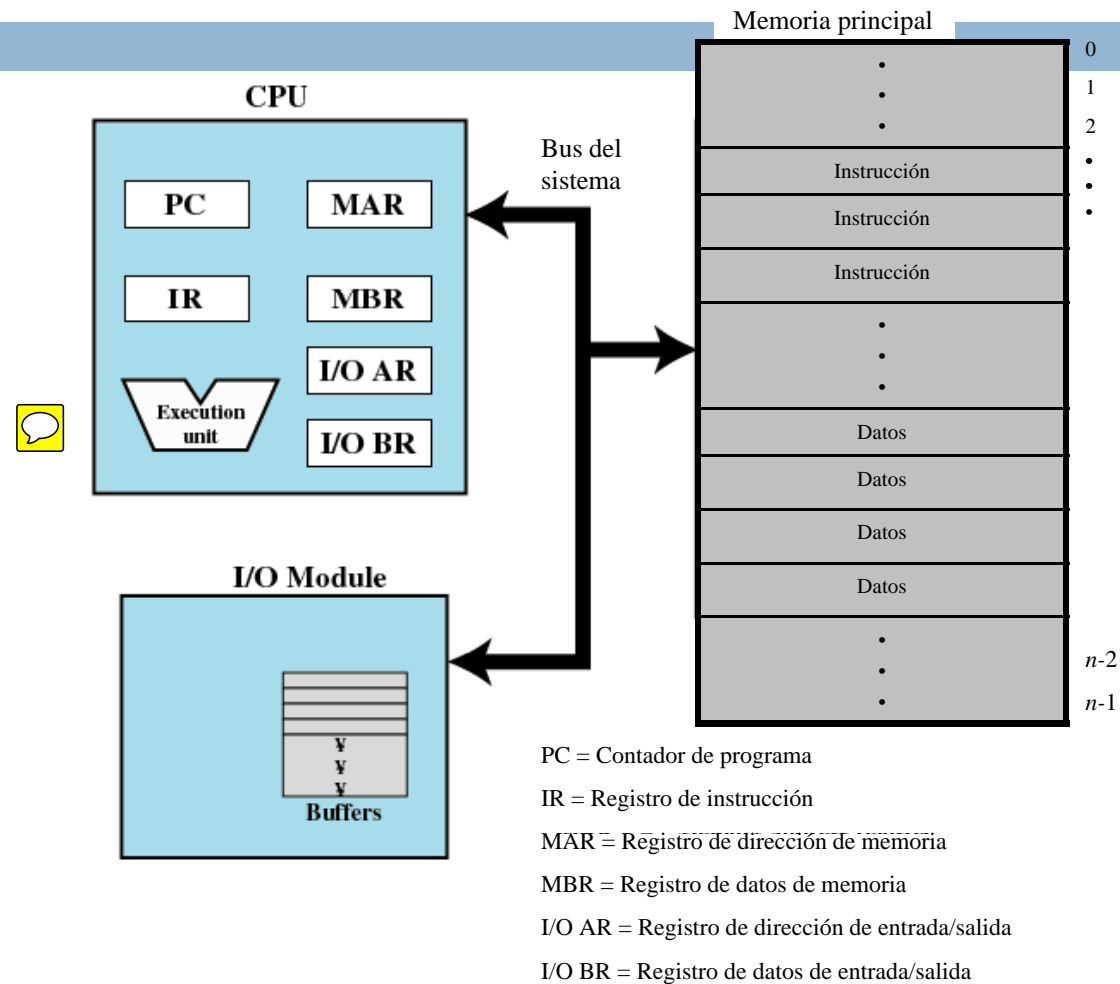
4

□ Dos registros internos

- ▣ Registro de dirección de memoria [RDIM o MAR (*Memory Address Register*)]
 - Especifica la dirección para la próxima lectura o escritura
- ▣ Registro de datos de memoria [RDAM o MBR (*Memory Buffer Register*)]
 - Contiene datos escritos en la memoria o recibe datos leídos de la memoria
- ▣ Registro de dirección de E/S
- ▣ Registro de datos de E/S

Componentes de alto nivel

5



-Componentes de un computador: visión de alto nivel

Registros del procesador

6

- Registros visibles para el usuario
 - ▣ Permiten al programador minimizar las referencias a la memoria principal optimizando el uso de registros
- Registros de control y estado
 - ▣ Usados por el procesador para controlar su operación
 - ▣ Usados por rutinas privilegiadas del sistema operativo para controlar la ejecución de programas

Registros visibles para el usuario

7

- Se puede acceder a él mediante el lenguaje de máquina
- Disponible para todos los programas: programas de aplicación y programas de sistema
- Tipos de registros
 - ▣ de datos
 - ▣ de dirección
 - Índice
 - Puntero de segmento
 - Puntero de pila

Registros visibles para el usuario

8

□ Registros de dirección

▣ Índice

- Implica añadir un índice a un valor de base para obtener una dirección

▣ Puntero de segmento

- Cuando la memoria se divide en segmentos, la referencia de memoria consta de un segmento y un desplazamiento

▣ Puntero de pila

- Apunta a la cima de la pila

Registros de control y estado

9

- Contador de programa (*Program Counter, PC*)
 - ▣ Contiene la dirección de la próxima instrucción
- Registro de instrucción (*Instruction Register, IR*)
 - ▣ Contiene la última instrucción
- Palabra de estado del programa (*Program Status Word, PSW*)
 - ▣ Códigos de condición
 - ▣ Habilitador/inhabilitador de interrupciones
 - ▣ Supervisor/modo usuario

Registros de control y estado

10

- Códigos de condición o indicadores
 - ▣ Bits asignados por el hardware del procesador como resultado de operaciones
 - ▣ Ejemplos
 - Resultado positivo
 - Resultado negativo
 - Cero
 - Desbordamiento

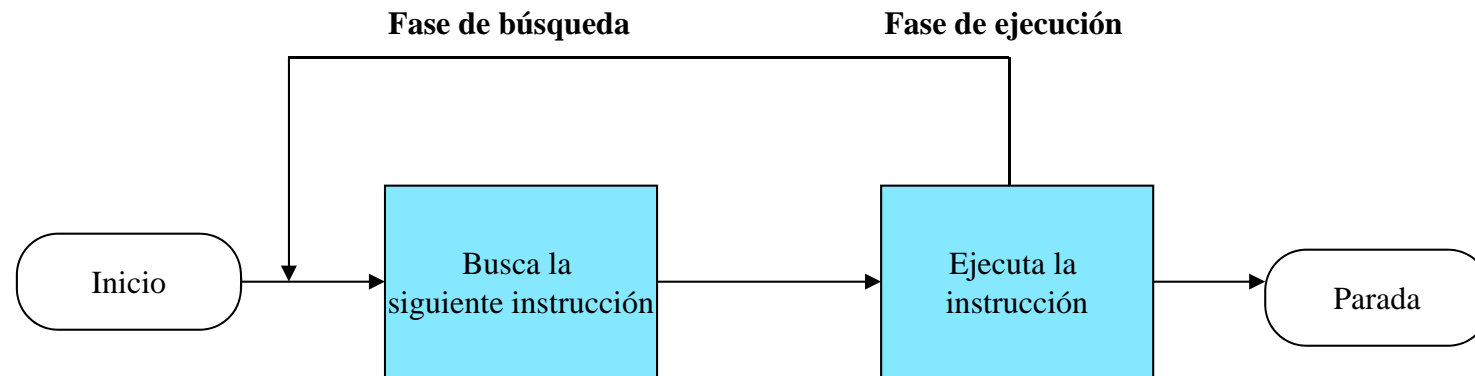
Ejecución de instrucciones

11

- Dos pasos
 - ▣ El procesador lee las instrucciones de la memoria
 - Búsquedas
 - ▣ El procesador ejecuta cada una de las instrucciones

Ciclo de instrucción

12



Ciclo de instrucción básico

Búsqueda y ejecución de una instrucción

13

- El procesador busca la instrucción en la memoria
- El contador de programa (PC) almacena la dirección de la siguiente instrucción que se va a leer
- El contador de programa se incrementa después de cada instrucción

Registro de instrucción

14

- La instrucción leída se carga dentro del registro de instrucción
- Categorías
 - ▣ Procesador-memoria
 - Datos transmitidos entre el procesador y la memoria
 - ▣ Procesador-E/S
 - Datos transmitidos a o desde un dispositivo periférico
 - Procesamiento de datos
 - Operaciones aritméticas o lógicas sobre los datos
 - ▣ Control
 - Alteración de la secuencia de ejecución

Acceso directo a memoria (*Direct Memory Access, DMA*)

15

- Los intercambios de E/S se producen directamente con la memoria
- El procesador concede a un módulo de E/S la autorización para leer o escribir en la memoria
- Libera al procesador de la responsabilidad del intercambio

Interrupciones

16

- Interrupción del secuenciamiento normal del procesador
- La mayoría de los dispositivos de E/S son más lentos que el procesador
 - ▣ El procesador debe parar y esperar al dispositivo

Clases de interrupciones

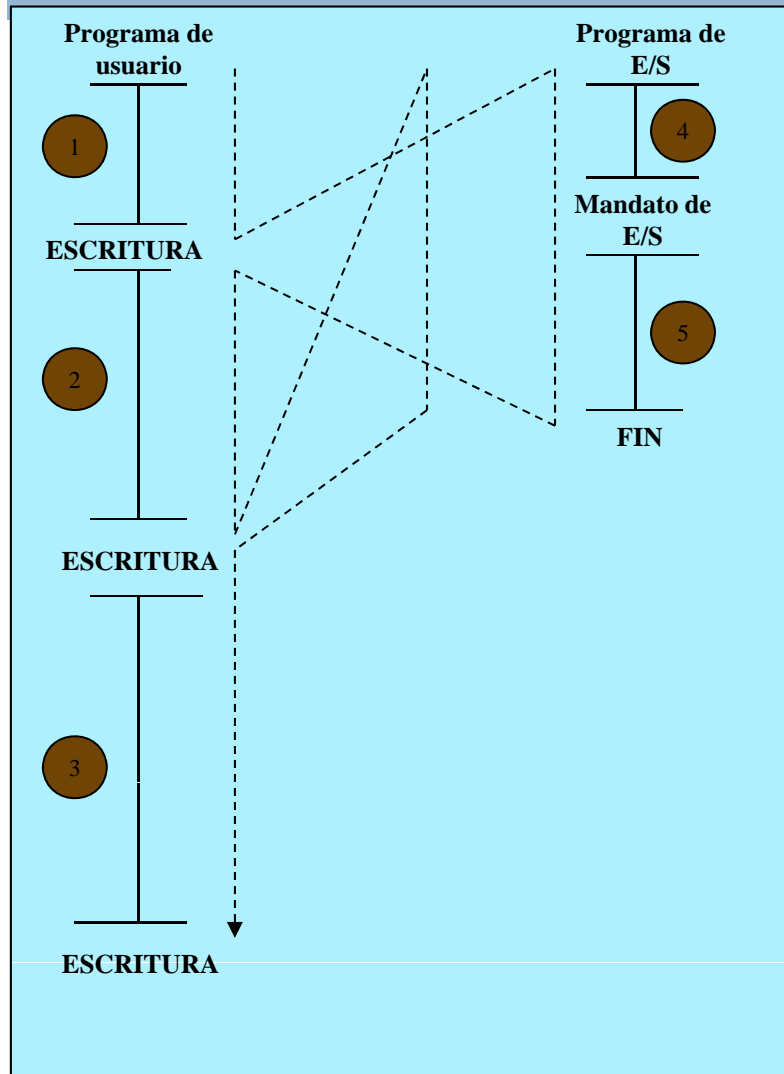
17



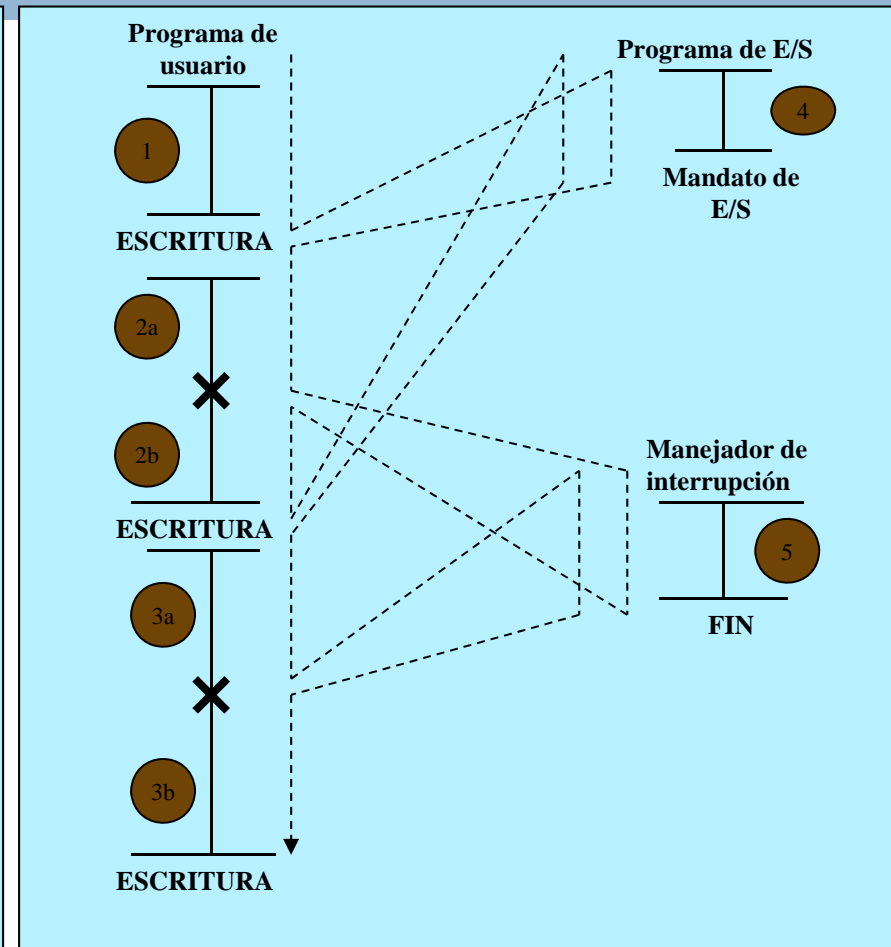
De programa	Generada por alguna condición que se produce como resultado de la ejecución de una instrucción, tales como un desbordamiento aritmético, una división por cero, un intento de ejecutar una instrucción de máquina ilegal y las referencias fuera del espacio de la memoria permitido para un usuario.
Por temporizador	Generada por un temporizador del procesador. Permite al sistema operativo realizar ciertas funciones de forma regular.
De E/S	Generada por un controlador de E/S para señalar la conclusión normal de una operación o para indicar diversas condiciones de error.
Por fallo del hardware	Generada por un fallo, como un fallo en el suministro de energía o un error de paridad en la memoria.

Flujo de programa del control con/sin interrupciones

18



(a) Sin interrupciones



(b) Interrupciones; espera de E/S breve

Manejador de interrupción

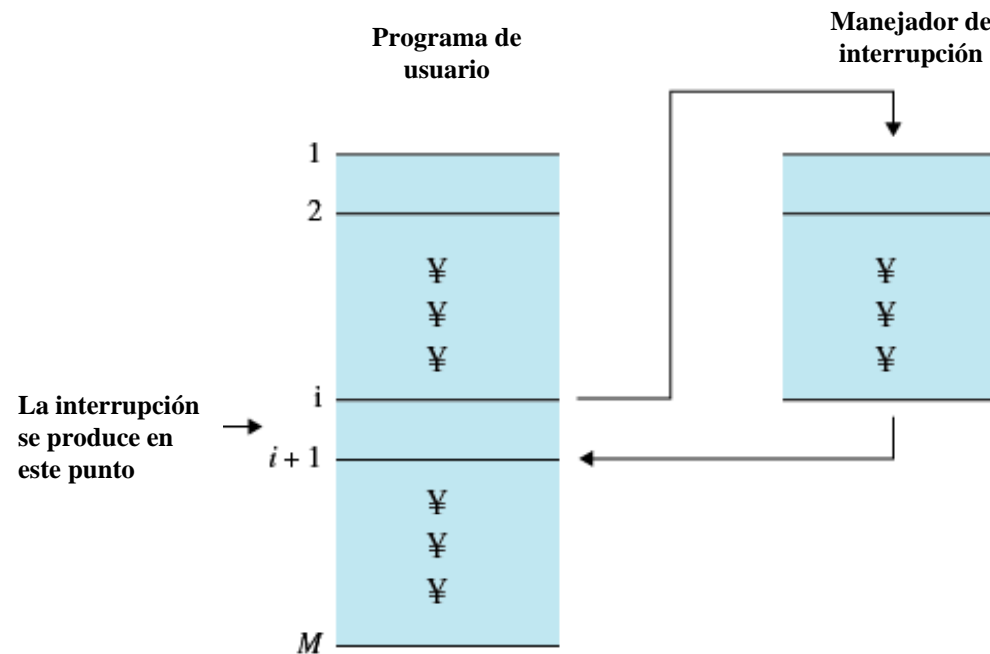
19

- Programa para revisar un dispositivo de E/S determinado
- Generalmente parte del sistema operativo

Interrupciones

20

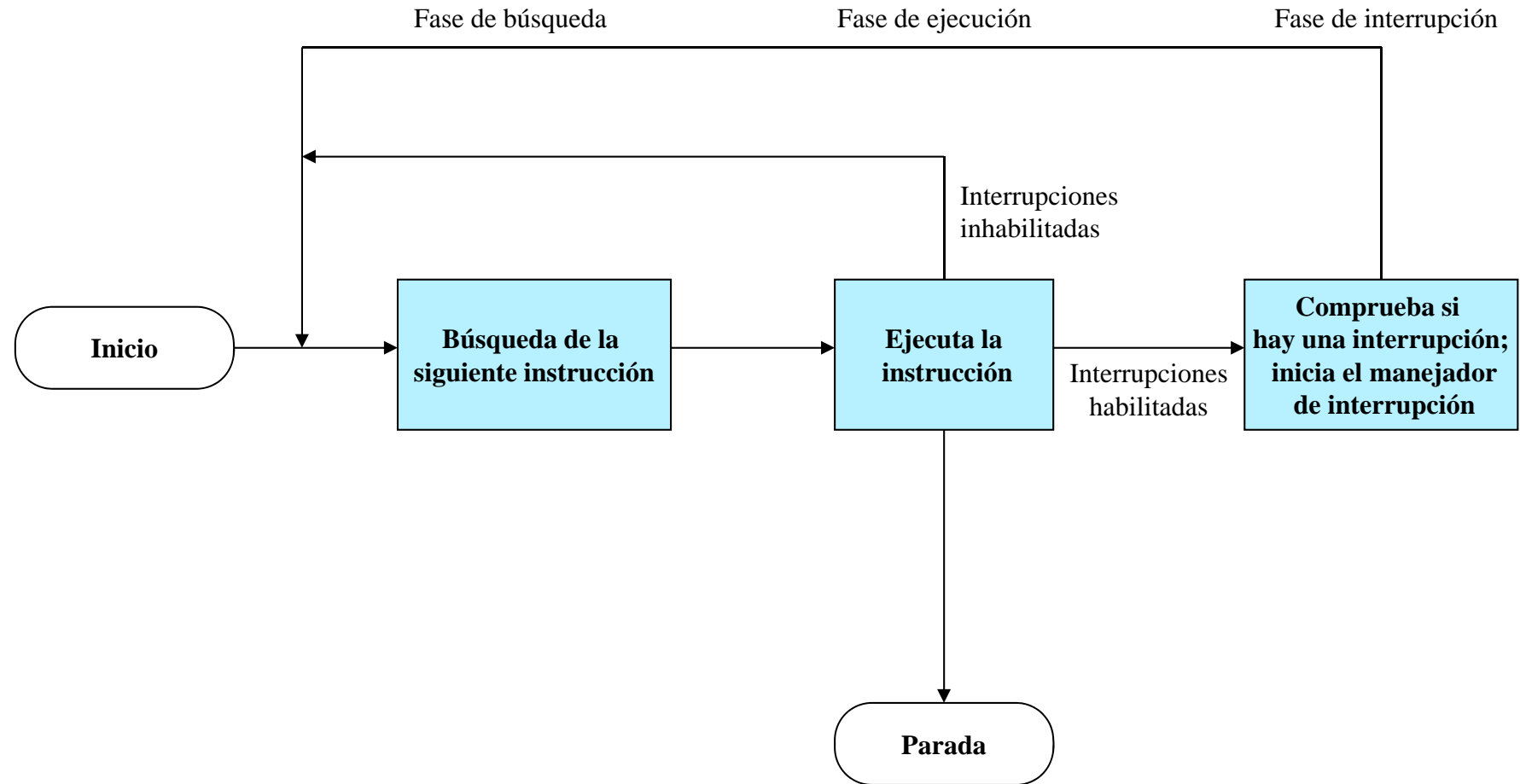
- Suspende la secuencia normal de ejecución



Transferencia de control mediante interrupciones

Ciclo de instrucción

21



Ciclo de instrucción con interrupciones

Ciclo de instrucción

22

- El procesador busca interrupciones
- Si no hay interrupciones, busca la siguiente instrucción para el programa actual
- Si hay una interrupción pendiente, suspende la ejecución del programa actual y ejecuta la rutina del manejador de interrupción

Multiprogramación

23

- El procesador tiene que ejecutar más de un programa
- La secuencia en la que se ejecutan los programas dependerá de su prioridad relativa y de si están esperando una operación de E/S
- Después de que se haya completado la rutina del manejador de interrupción, puede que no se le devuelva inmediatamente el control al programa que se estaba ejecutando en el momento de la interrupción

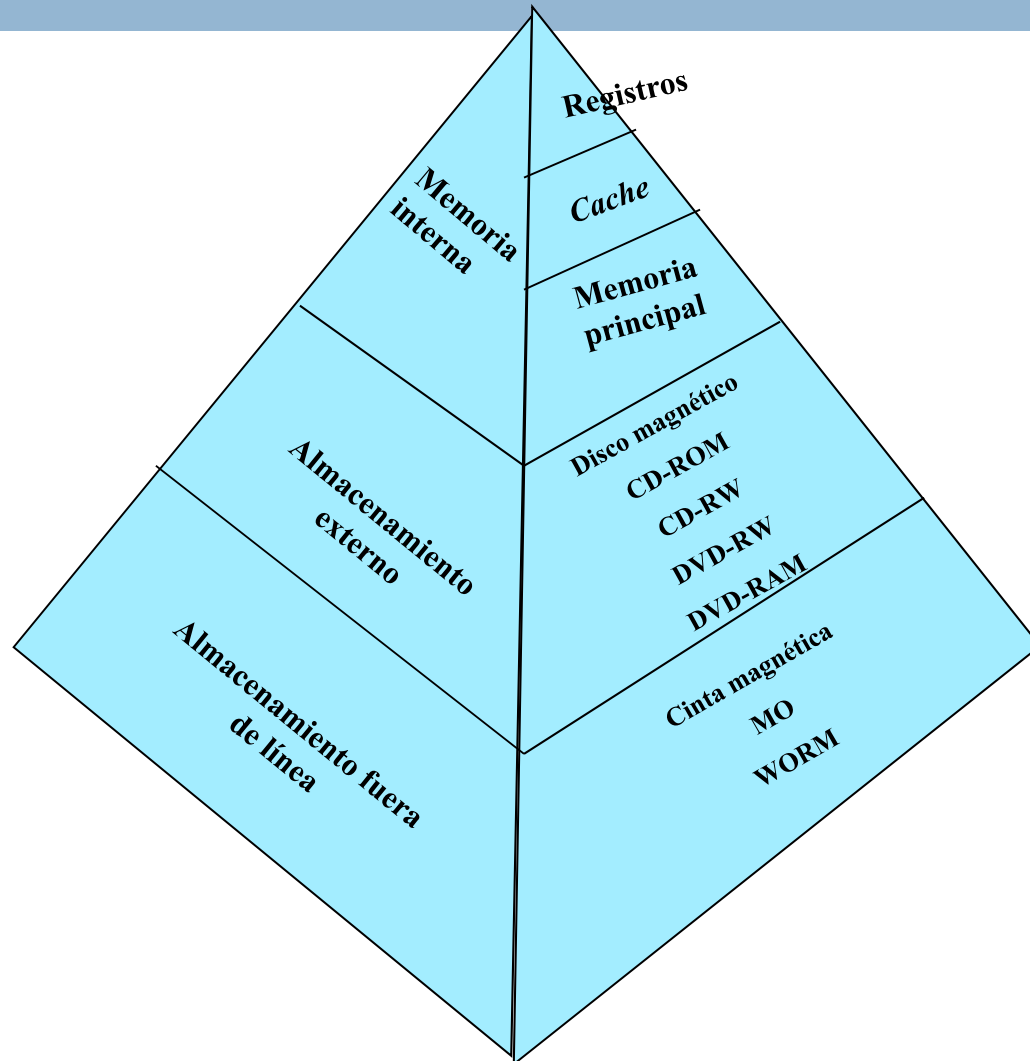
La jerarquía memoria

24

- Cuanto menor tiempo de acceso, mayor coste por bit
- Cuanto mayor capacidad, menor coste por bit
- Cuanto mayor capacidad, menor velocidad de acceso

La jerarquía de memoria

25



Descenso en la jerarquía

26

- Disminución del coste por bit
- Aumento de la capacidad
- Aumento del tiempo de acceso
- Disminución de la frecuencia de acceso a la memoria por parte del procesador
 - ▣ Proximidad de referencias

Memoria secundaria

27

- No volátil
- Memoria auxiliar
- Utilizada para almacenar los ficheros de programas y datos

Memoria cache

28

- Parte de la memoria principal usada como una zona de almacenamiento intermedio para almacenar datos temporalmente en el disco
- La escritura en el disco está agrupada
- Se puede acceder a algunos datos destinados a ser escritos. Los datos se recuperan rápidamente de la *cache* software en vez de lentamente como ocurre cuando se accede al disco

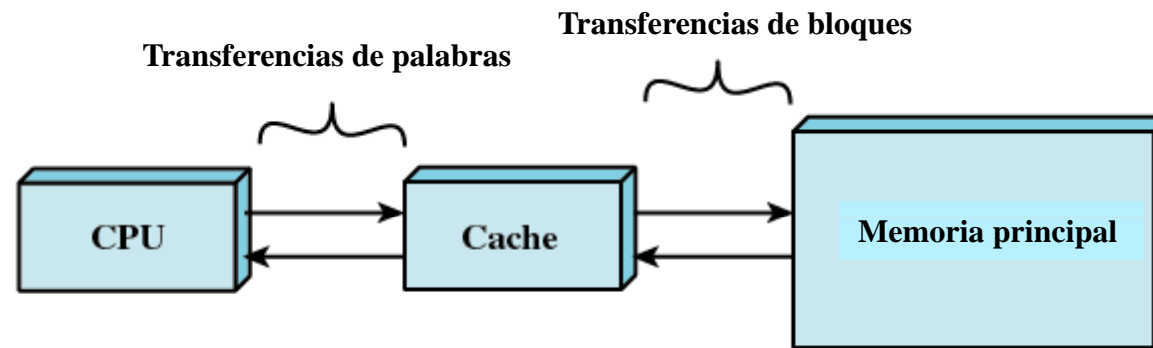
Memoria cache

29

- Invisible para el sistema operativo
- Incrementa la velocidad de la memoria
- La velocidad del procesador es mayor que la velocidad de la memoria
- Se aprovecha del principio de proximidad

Memoria cache

30



Cache y memoria principal

Memoria cache

31

- Contiene una copia de una parte de la memoria principal
- El procesador comprueba primero la cache
- Si no se encuentra en la cache, el bloque de memoria que contiene la información necesaria se introduce dentro de la cache y se le entrega al procesador

Sistema de *cache*/memoria principal

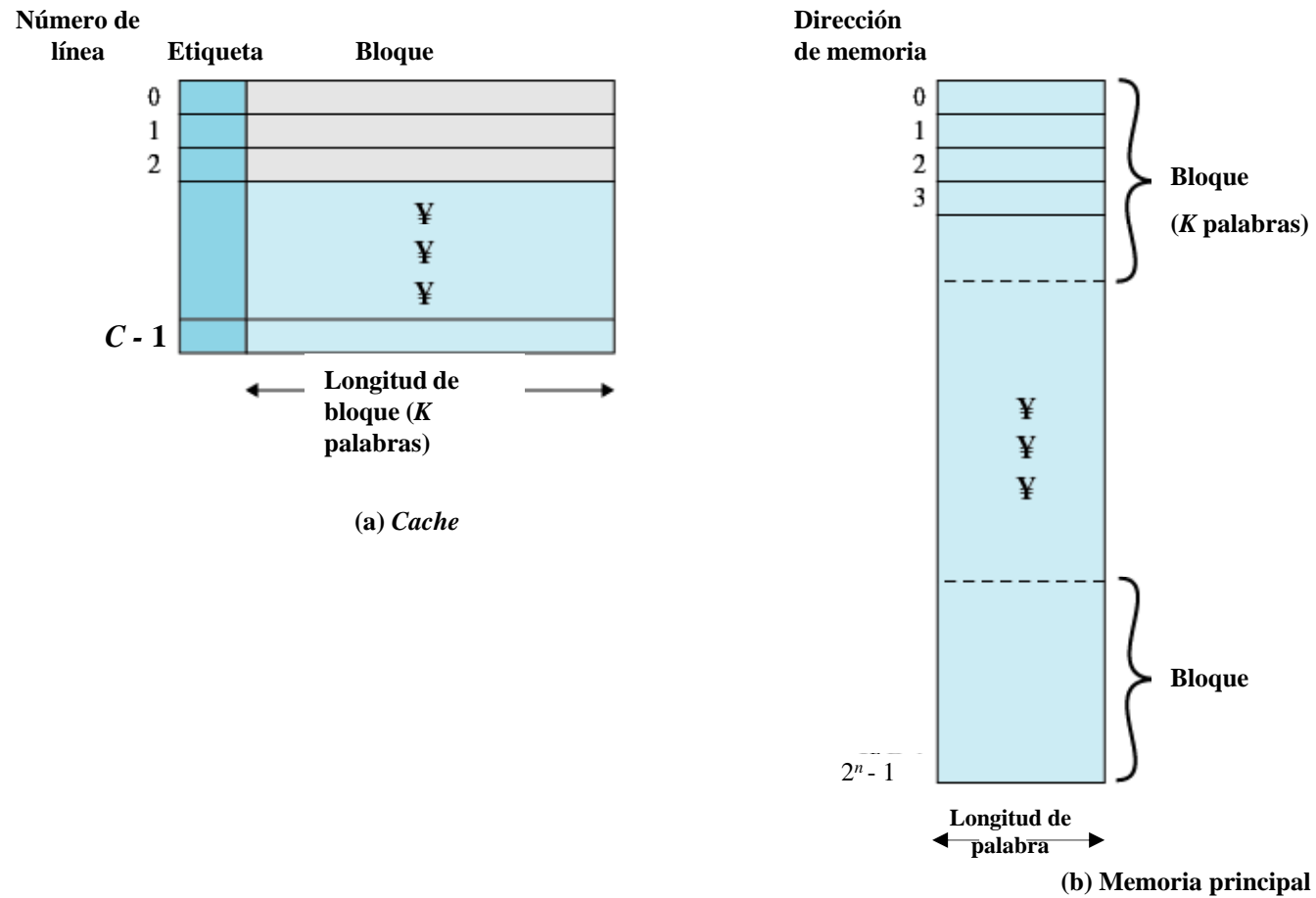
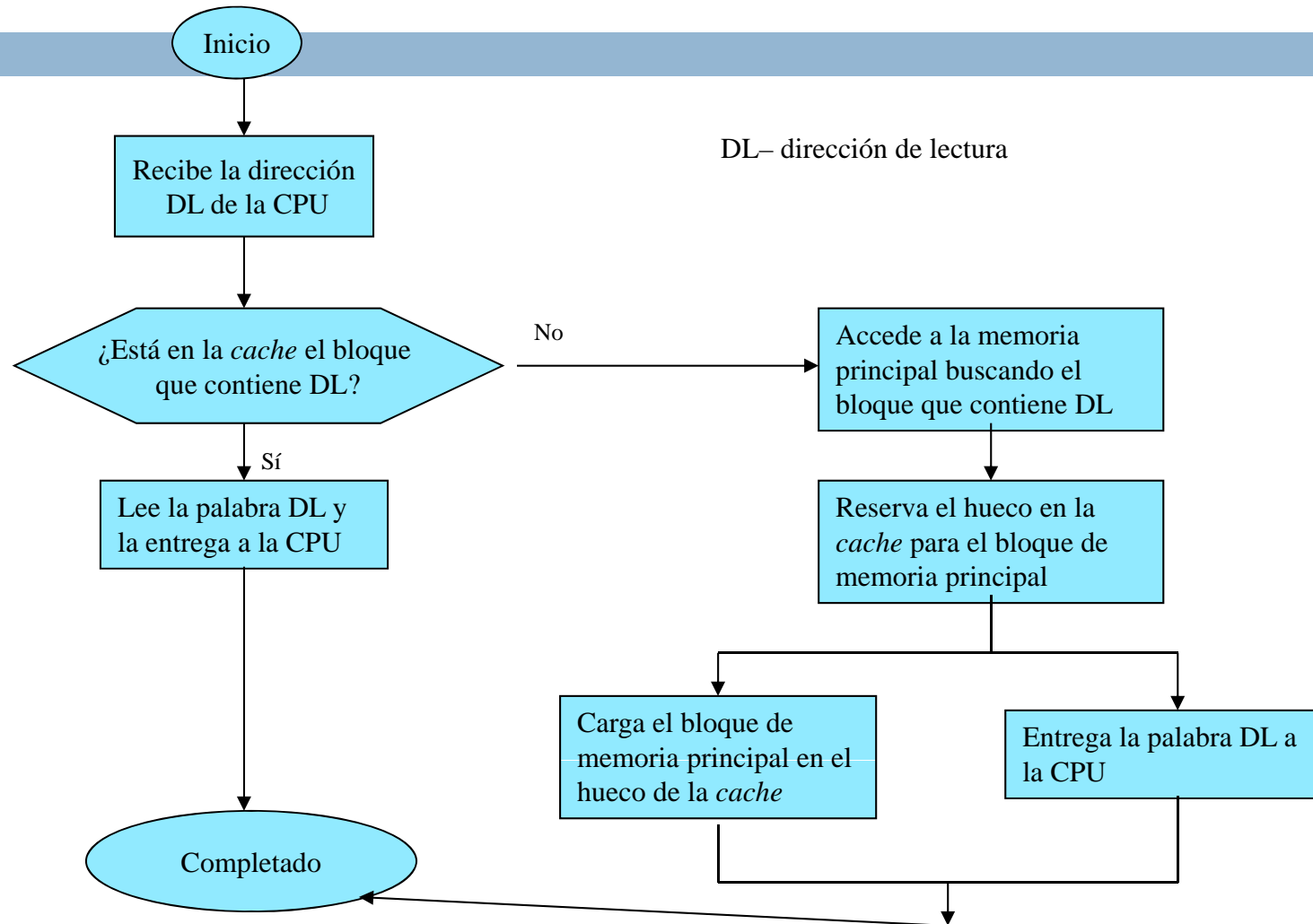


Figura 1.17. Estructura *cache*/memoria principal

Operación de lectura de cache

33



Diseño de la cache

34

- Tamaño de la cache
 - ▣ Pequeñas caches tienen un impacto significativo en el rendimiento
- Tamaño del bloque
 - ▣ La unidad de datos que se intercambia entre la cache y la memoria principal
 - ▣ Cuanto mayor es el tamaño del bloque, aumentará la tasa de aciertos hasta que la probabilidad de volver a usar los datos recientemente leídos se hace menor que la de utilizar nuevamente los datos que se tienen que expulsar de la cache

Diseño de la cache

35

- Función de correspondencia
 - ▣ Determina qué posición de la cache ocupará el bloque
- Algoritmo de remplazo
 - ▣ Determina qué bloque remplazar
 - ▣ Algoritmo del menos recientemente usado (*Least Recently Used*, LRU)

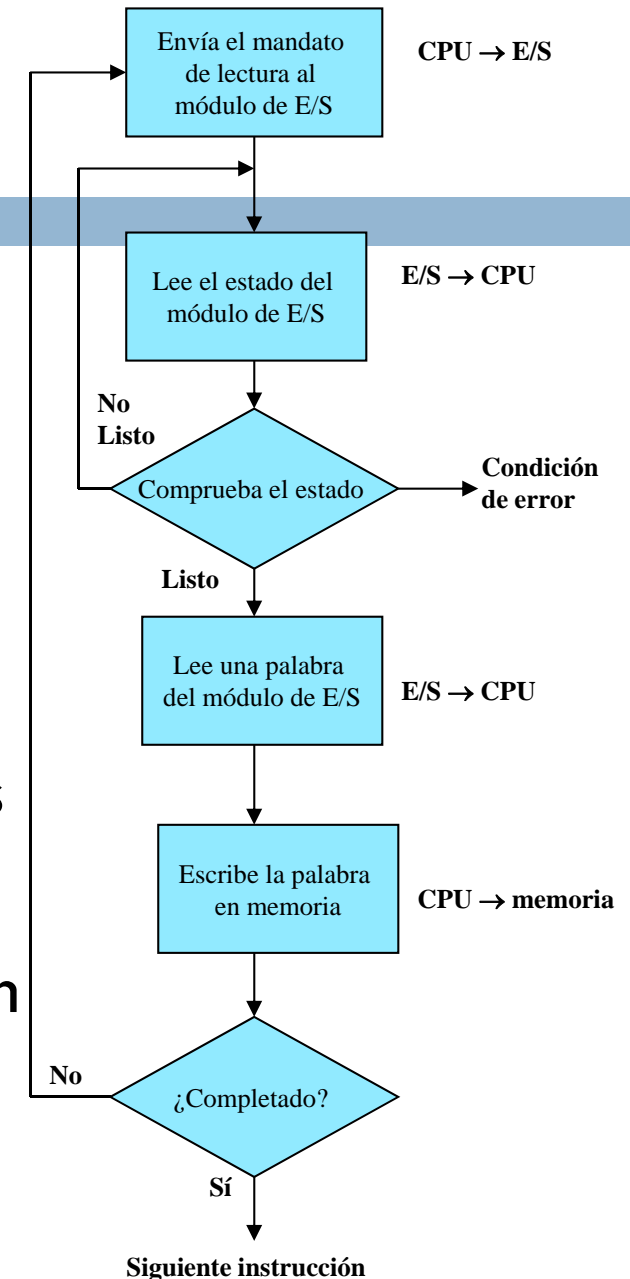
Diseño de la cache

36

- Política de escritura
 - ▣ Cuando tiene lugar la operación de escritura en memoria
 - ▣ Puede ocurrir una vez que se actualiza el bloque
 - ▣ Puede ocurrir sólo cuando el bloque se reemplaza
 - Minimiza las operaciones de escritura en memoria
 - Deja la memoria principal en un estado obsoleto

E/S programada

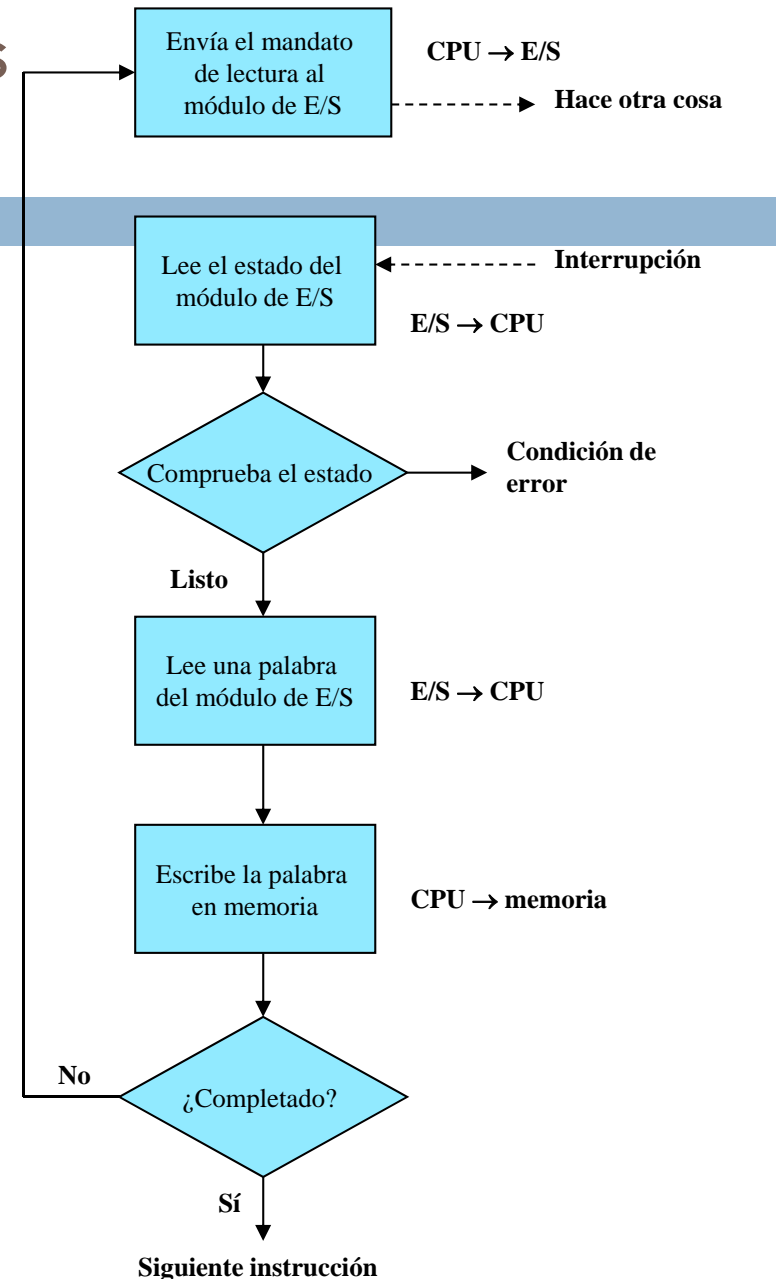
- El módulo de E/S realiza la acción, no el procesador
- Fija los bits correspondientes en el registro de estado de E/S
- No se producen interrupciones
- El procesador comprueba el estado hasta que la operación se ha completado



(a) E/S programada

E/S dirigida de interrupciones

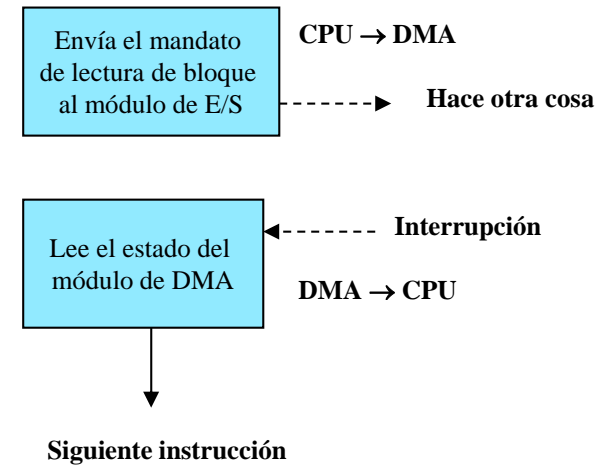
- El procesador se interrumpe cuando el módulo de E/S está listo para intercambiar datos
- El procesador salva el contexto del programa que se está ejecutando y comienza a ejecutar el manejador de interrupciones
- Elimina la espera innecesaria
- Consume mucho tiempo de procesador ya que cada palabra de datos leída o escrita pasa a través del procesador



(b) E/S dirigida por interrupciones

Acceso directo a memoria

- Transfiere un bloque de datos directamente hacia o desde la memoria
- Se envía una interrupción cuando se completa la transferencia
- El procesador continúa con otro trabajo



(c) Acceso directo a memoria