**Kiến thức lý thuyết:**

* **Các kỹ thuật tổ chức Cache:**
* **Ảnh có chứa biểu đồ

  Mô tả được tạo tự độngÁnh xạ trực tiếp (direct mapping):**

Ảnh có chứa văn bản

Mô tả được tạo tự động

* Ảnh có chứa biểu đồ

  Mô tả được tạo tự động**Ánh xạ kết hợp đầy đủ**

Ảnh có chứa văn bản, bàn

Mô tả được tạo tự động

* Ảnh có chứa văn bản, bức thư

  Mô tả được tạo tự độngẢnh có chứa bàn

  Mô tả được tạo tự động**Ảnh có chứa biểu đồ

  Mô tả được tạo tự độngÁnh xạ tập kết hợp/ theo bộ (set)**

Ảnh có chứa biểu đồ

Mô tả được tạo tự động**Bài tập:**

1. Tìm kích thước trường địa chỉ dùng ánh xạ trực tiếp biết rằng kích thước bộ nhớ là 4GB; kích thước cache là 1KB và kích thước của một dòng (line) là 32 byte.

Ảnh có chứa văn bản, bức thư

Mô tả được tạo tự độngLG

1. Cho máy có dung lượng bộ nhớ chính: 64KB, dòng cache 8 Bytes, bộ nhớ cache được gồm 32 dòng (lines) được tổ chức ánh xạ trực tiếp.
2. Xác định số bit các thành phần địa chỉ của ô nhớ.
3. Ảnh có chứa văn bản, bức thư

   Mô tả được tạo tự độngÔ nhớ có địa chỉ 0D20H trong bộ nhớ chính được nạp vào dòng (lines) nào của cache ?

LG

1. *Ảnh có chứa văn bản

   Mô tả được tạo tự động*Giả sử kiến trúc máy tính 32 bit. Tính kích thước dung lượng của bộ nhớ cache có thể chứa 64KB data, và mỗi khối (block) trong bộ nhớ cache chứa 8 word data với phương pháp ánh xạ sau:
2. Ánh xạ trực tiếp
3. Ánh xạ tập kết hợp 4 đường (4 way set-asssociative)
4. So sánh hai phương pháp trên?
5. Giả thiết rằng máy tính có 128KB cache tổ chức theo kiểu ánh xạ liên kết tập hợp 4 way. Cache có tất cả là 1024 Set từ S0 đến S1023. Địa chỉ bộ nhớ chính là 32 bit và đánh địa chỉ cho từng byte.
6. Tính số bit cho các trường địa chỉ khi truy nhập cache ?
7. Xác định byte nhớ có địa chỉ D202023A(H) được ánh xạ vào Set nào của cache ?

Ảnh có chứa văn bản, bức thư

Mô tả được tạo tự độngLG

1. Ảnh có chứa văn bản, bức thư

   Mô tả được tạo tự độngMáy tính dùng 32 bit địa chỉ để đánh địa chỉ cho bộ nhớ theo byte; bus dữ liệu để kết nối với bộ nhớ chính là 32 bit. Hãy cho biết:
2. Số byte nhớ tối đa được đánh địa chỉ? Địa chỉ đầu và địa chỉ cuối dưới dạng Hexa?
3. Hãy cho biết các byte nhớ có địa chỉ sau đây 0FE12C3D(H), 10ABCD06(H) được bố trí ở dòng nhớ (line) nào?

Ảnh có chứa văn bản

Mô tả được tạo tự độngLG

1. Cho máy tính với 64KB bộ nhớ chính được đánh địa chỉ theo byte, bộ nhớ cache gồm 32 lines được tổ chức ánh xạ trực tiếp, kích thước mỗi line là 8 bytes.
2. Xác định số bit của các trường địa chỉ: Tag, Line, Word
3. Chỉ ra mỗi byte nhớ của bộ nhớ chính có địa chỉ cho dưới đây được nạp vào line nào của cache: 0001 0001 0001 1011; 1100 0011 0011 0100; 1101 0000 1101 1101; 1010 1010 1010 1010
4. Giả thiết byte nhớ có địa chỉ 0001 1010 0001 1010 được nạp vào cache, hãy chỉ ra địa chỉ theo dạng nhị phân của những byte nhớ khác được nạp vào trong cùng 1 line.

Ảnh có chứa văn bản

Mô tả được tạo tự độngẢnh có chứa văn bản

Mô tả được tạo tự độngLG

1. Tổng số bit sẽ cần là bao nhiêu cho bộ nhớ cache sử dụng tập kết hợp được thiết lập 4 way kích thước 64KB dữ liệu và 1 dòng cache có kích thước 1 là 1 từ nhớ, giả sử bus địa chỉ 32bit ?

LG

Ảnh có chứa văn bản, Phông chữ, biên lai, màu trắng

Mô tả được tạo tự độngTổng số bit cần thiết cho bộ nhớ cache là = L \* [Way] \* bits/block = 102KB

1. Tính tổng số bit cần thiết cho 1 bộ nhớ cache tổ chức theo ánh xạ trực tiếp kích thước 64KB và 1 dòng cache có kích thước là 8 từ nhớ, giả sử bus địa chỉ 32bit?

Ảnh có chứa văn bản, Phông chữ, màu trắng, biên lai

Mô tả được tạo tự độngLG