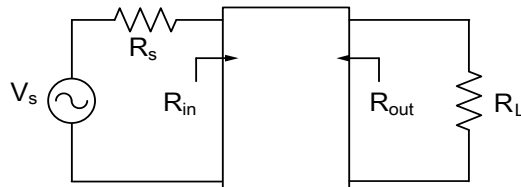
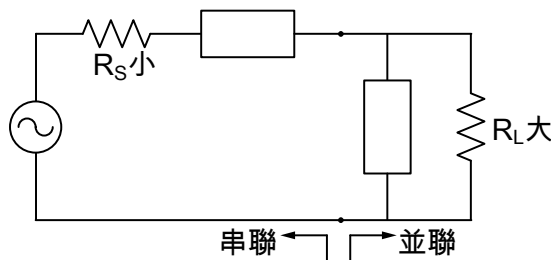


1. 最近低軌衛星在行動通訊應用的討論非常熱門，各位上網去找找參考資料，也可找 IEEE Explore 或報章雜誌，最好能夠有通訊距離、頻率、衛星及地面天線增益等相關的資訊，從 Friis Formula 的觀點加以討論並與同步衛星加以比較。台灣相關的廠商有昇達科、耀登、啟碁及台揚等，各位也可以去公司網站看看產品技術資訊。本習題也不排除各位可以利用 AI 來進行寫作，只是說各位最後要檢查讓文章變得合理。
2. 請上網去尋找有關 SMA 接頭以及 K 接頭的相關尺寸，並計算其特性阻抗。又什麼樣的接頭可以使用到 100G 以上？
3. 有一電源內阻為 $R_s=50\Omega$ ，負載為 $R_L=100\Omega$ 的電路要做最佳功率匹配， $R_s=R_{in}$ ， $R_{out}=R_L$ ，

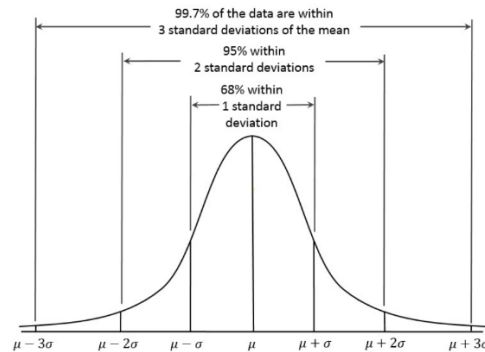


- (a) 請用倒 L 型的兩個電阻自行設計串並聯**寬頻**匹配電路。
- (b) 求匹配電路的 S 參數。
- (c) 所造成的插入損失(Insertion Loss)及反射損失(Return Loss)。
- (d) 若改採用理想變壓器匹配，請求初/次級線圈比及插入損失。
- (e) 以上兩種匹配都是屬於**寬頻匹配**，然而用電阻會有插入損失，用變壓器體積太大，今採用 LC 電抗**窄頻匹配**，並且要直流可傳到負載，請設計 LC 匹配電路，工作頻率在 2GHz。並估計 3dB 頻寬。



- (f) 利用電路軟體求以上三種匹配電路插入損失及 3dB 頻寬，並與(d)比較。請注意一般軟體如 ADS，通常輸入/輸出阻抗都設定在 50 歐姆，但本題負載電阻是 100 歐姆。
- (g) 為了要增加電抗匹配頻寬可採用兩段倒 L 型電抗串接做匹配，串接中間點的電阻可設為負載及電源內阻的幾何平均值(70.7 歐姆)，請求出兩段串接倒 L 型的電抗值，並利用軟體驗證頻寬，注意插入損失是否有變化。

4. 在講義 1-2&3 中有提到頻譜效率(Bit/Symbol)以及對應的訊號/雜訊比(S/N)，並舉例 QPSK 的計算過程及結果(註：一般雜訊邊緣在標準差 σ 三倍的機率達 99.7%如下圖)。請參照同樣的方法驗證其他調變 16QAM、及 64QAM 的 S/N 數據。16QAM、及 64QAM 的星座圖(constellation diagram)自行尋找。



Modulation	Bit/Symbol	Error Margin	Noise Amplitude	Signal Amplitude	S/N (dB)
BPSK	1	1	0.33	1	9.5
QPSK	2	0.71	0.237	1	12.5
16QAM	4	0.23	0.077	0.74	19.7
64QAM	6	0.1	0.033	0.65	25.8

5. 下圖為 12 個蜂包的分佈圖，若僅考慮來自第一線(First Tier)的同頻干擾，請計算訊號雜訊比 dB? 假設訊號的傳播衰減是成四次方反比並且干擾源的距離幾乎相等。

