

Bài 1. HƯỚNG DẪN THIẾT KẾ MẠCH SỐ TRÊN KIT DE2

1.1 Mục tiêu

Mục tiêu của bài này là giúp sinh viên làm quen với việc thực hành trên kit DE2 và học cách kết nối đơn giản những ngõ vào và ngõ ra của linh kiện đến FPGA và thiết kế một mạch điện đơn giản sử dụng những linh kiện trên Kit DE2 là cổng NOT, ngõ vào và ngõ ra của mạch thiết kế.

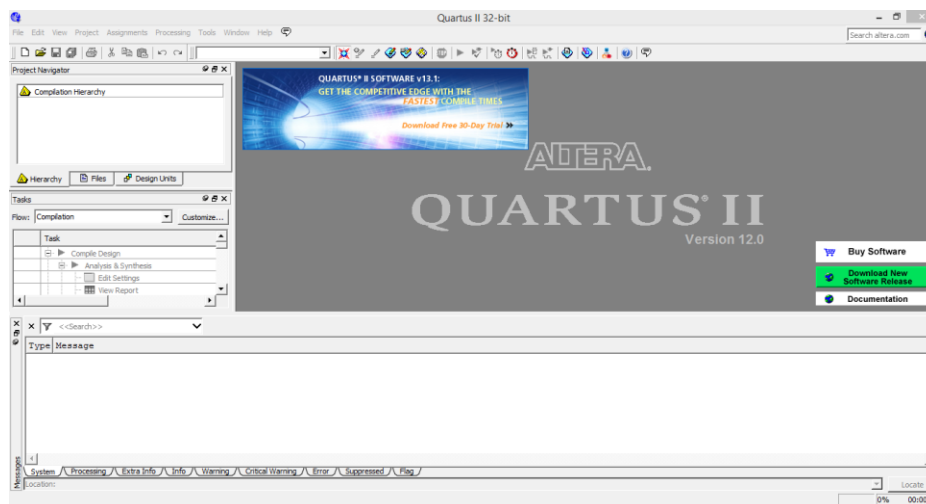
1.2 Nội dung thực hành

Trong Lab này, ta sẽ sử dụng switch SW17-SW0 trên Kit DE2 như là ngõ vào của mạch và sử dụng LED như là ngõ ra của mạch. Mạch sẽ có tác dụng làm đảo tín hiệu từ switch và hiện thị ra LED. Để làm tốt Lab 1, sinh viên cần phải nắm trước ở nhà về cách thiết kế, biên dịch và mô phỏng một mạch điện đơn giản trên Quartus II.

1.3 Hướng dẫn thực hành

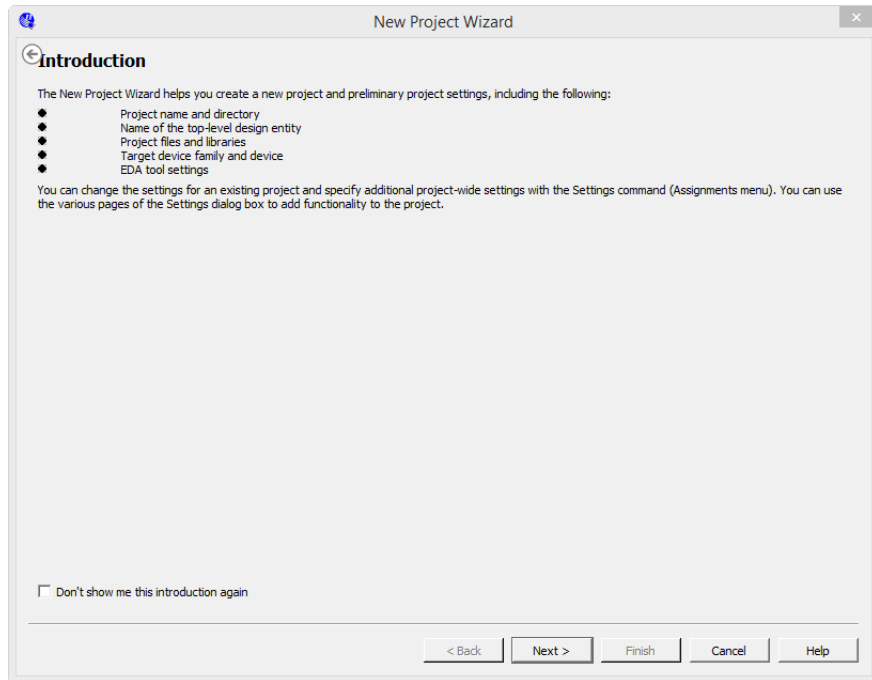
1. Tạo một project trên Quartus II

Bước 1. Trên desktop của hệ điều hành Window vào Start → Programs → Altera → Quartus II 13.0 → Quartus II 13.0 (32-Bit)



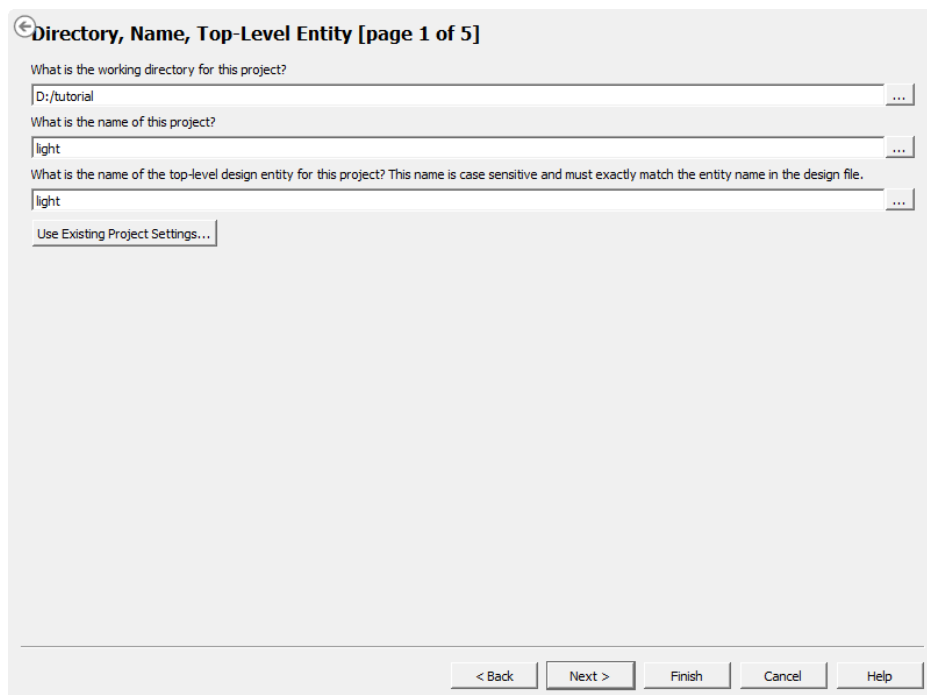
Hình 1-1 Màn hình chính của Quartus

Bước 2. Nhấn menu File trên màn hình chính để tạo một project mới: File → New Project Wizard...



Hình 1-2 Tạo project

- Bước 2.1. Nhấn Next

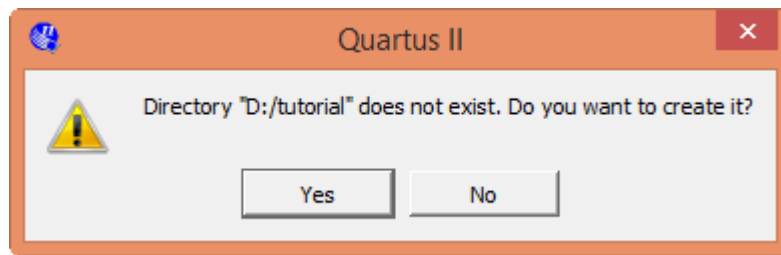


Hình 1-3 Chỉ đường dẫn và tên project

- Bước 2.2. Nhập đường dẫn thư mục của project (có thể tạo trước hoặc nếu chưa tạo sẽ được tự động tạo).
- Bước 2.3. Nhập tên của project.
- Bước 2.4. Nhập top-level của thiết kế cho project (nên cho giống tên của project).
- Bước 2.5. Nhấn Next

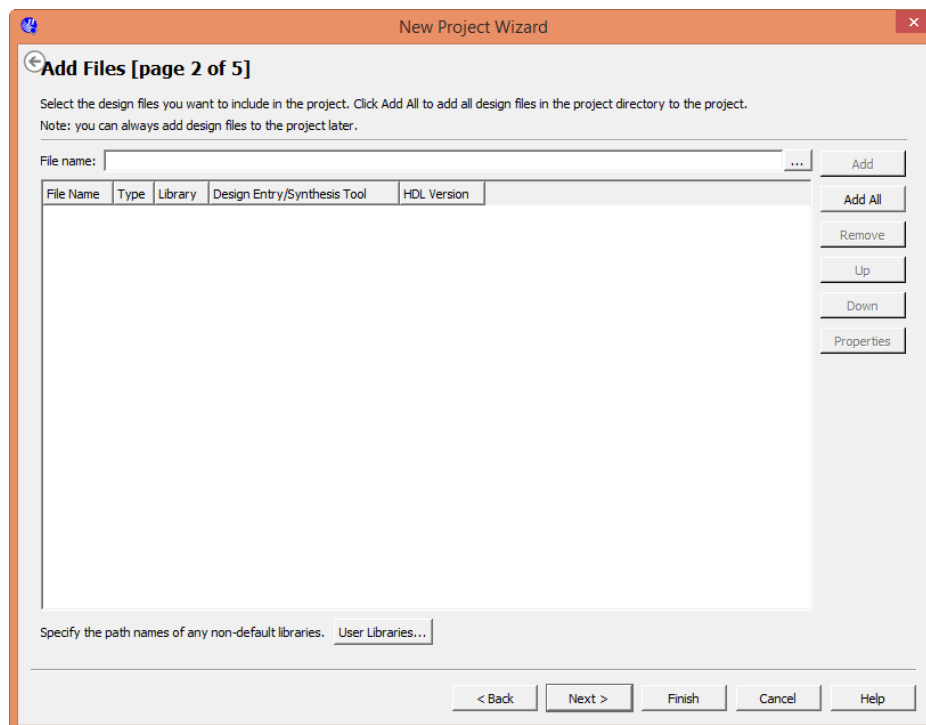
Bài 1. HƯỚNG DẪN THIẾT KẾ MẠCH SỐ TRÊN KIT DE2

- Bước 2.6. Nếu đường dẫn thư mục của project chưa được tạo trước sẽ xuất hiện thông báo như hình 4.4



Hình 1-4 Thông báo khi đường dẫn chưa tồn tại

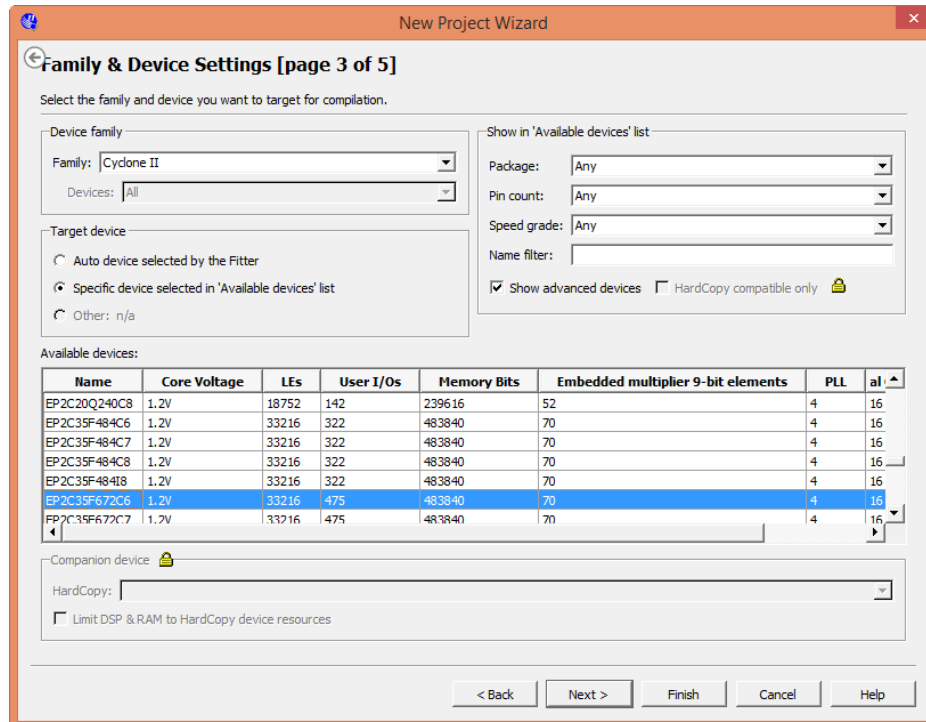
- Bước 2.7. Nhấn Yes



Hình 1-5 Đưa vào (Add) các file sử dụng trong project

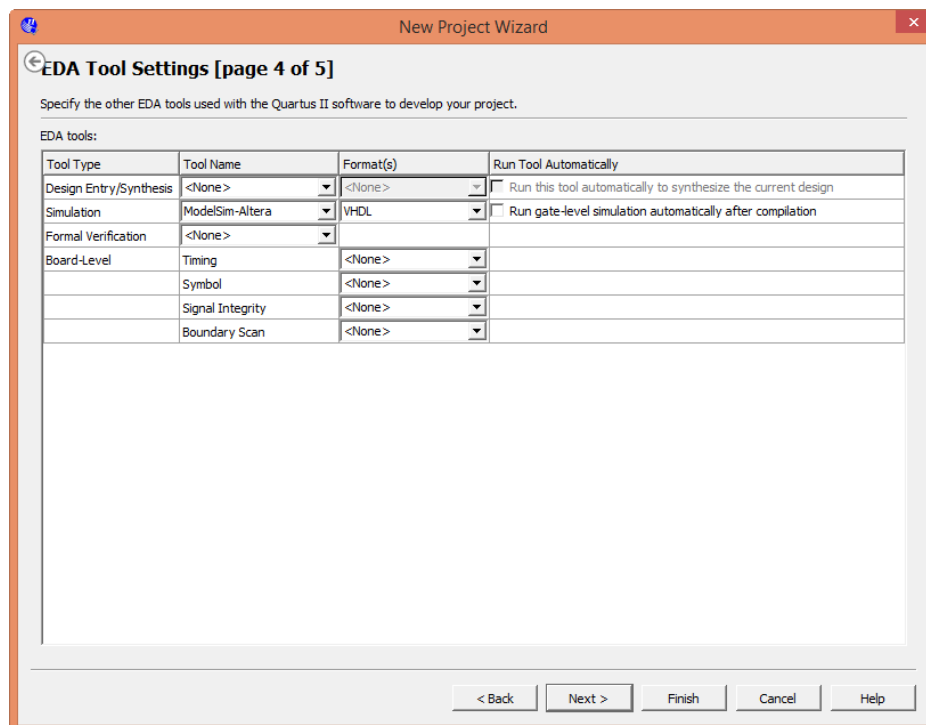
- Bước 2.8. Nhấn Next

Bài 1. HƯỚNG DẪN THIẾT KẾ MẠCH SỐ TRÊN KIT DE2



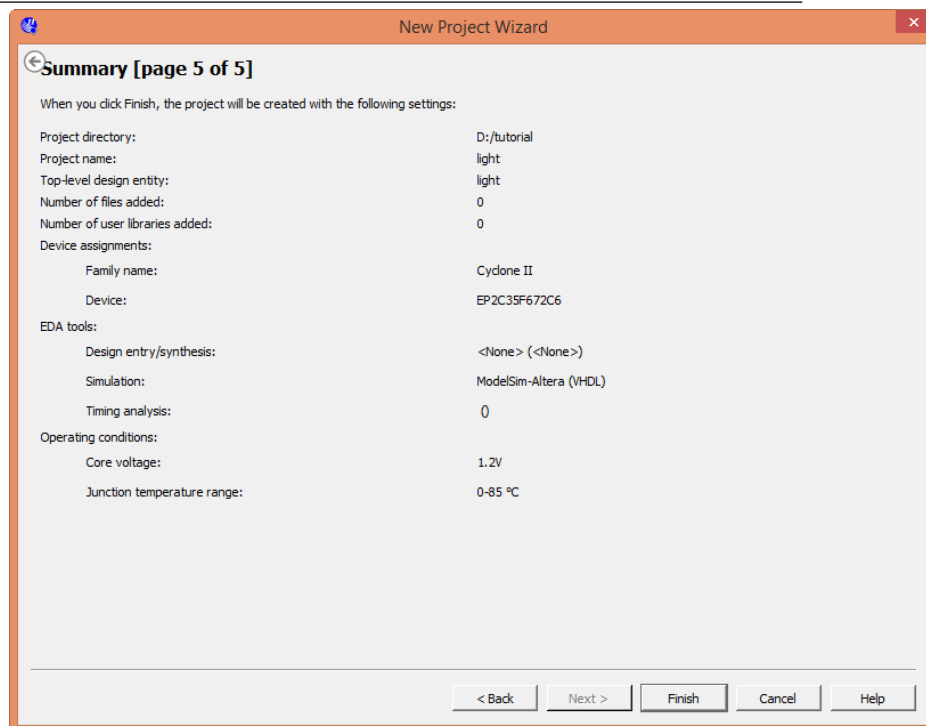
Hình 1-6 Chọn thiết bị FPGA

- Bước 2.9. Chọn Family: Cyclone II
- Bước 2.10. Chọn 'Available devices': EP2C35F672C6 (Họ của Chip FPGA Cyclone II trên Kit DE2).
- Bước 2.11. Nhấn Next



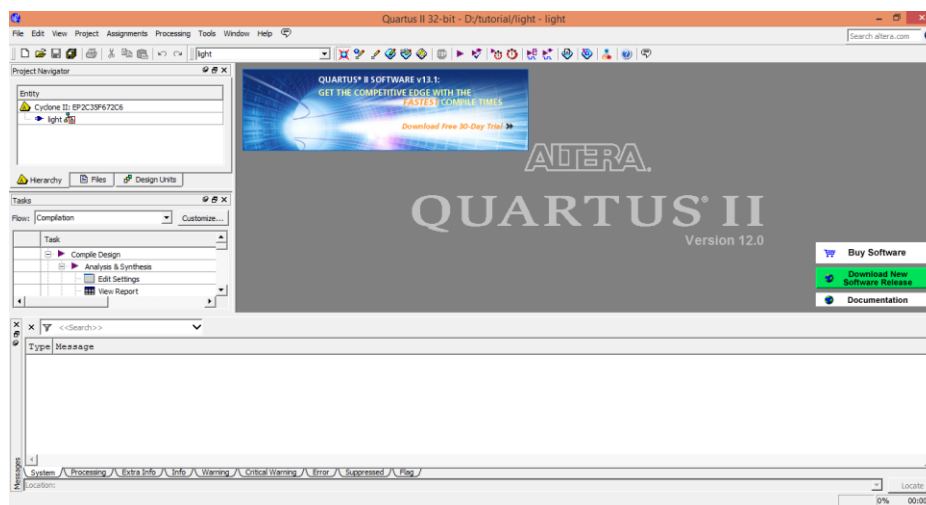
Hình 1-7 Thiết lập EDA tool

- Bước 2.12. Nhấn Next



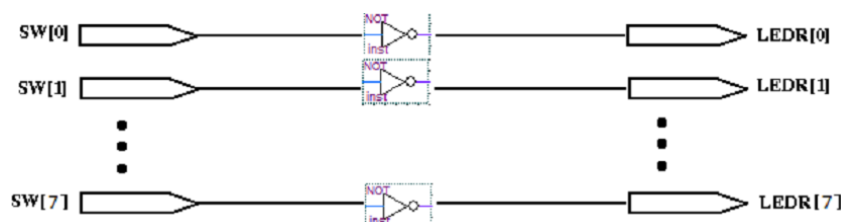
Hình 1-8 Hoàn thành việc tạo project

- Bước 2.13. Nhấn Finish để trở về màn hình chính.



Hình 1-9 Màn hình chính sau khi tạo project hoàn thành

2. Thiết kế một mạch số đơn giản như hình sau dùng Schematic trên Quartus II:

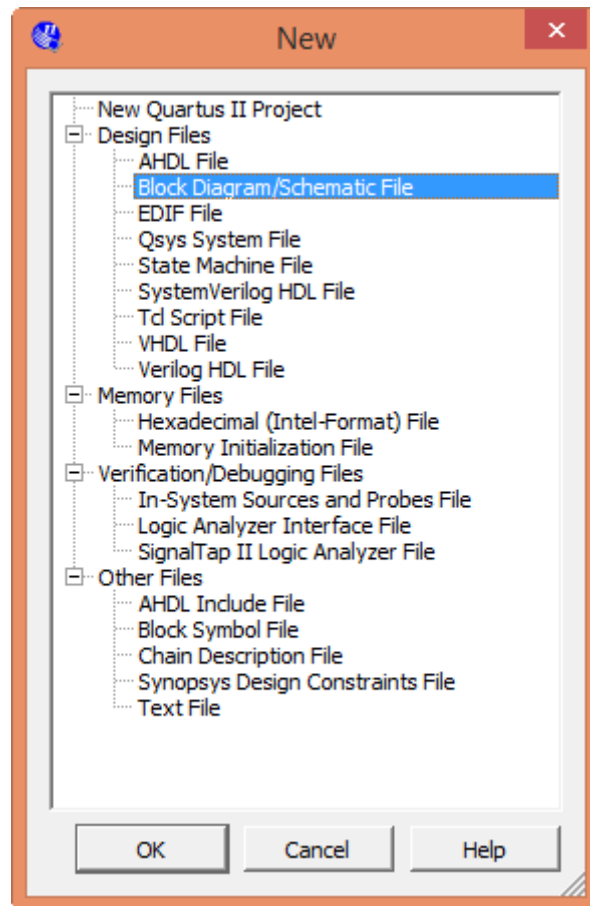


Hình 1-10 Thiết kế một mạch số đơn giản

Bài 1. HƯỚNG DẪN THIẾT KẾ MẠCH SỐ TRÊN KIT DE2

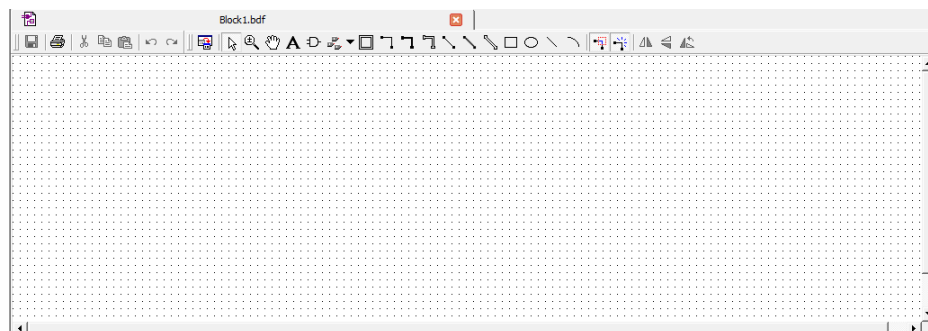
✚ Mở chương trình vẽ sơ đồ mạch (schematic)

Bước 1. Mở menu File → New



Hình 1-11 Chọn công cụ thiết kế

Bước 2. Chọn '*Block Diagram/Schematic File*'



Hình 1-12 Cửa sổ thiết kế mạch số

Bước 3. Lưu file: File → Save as




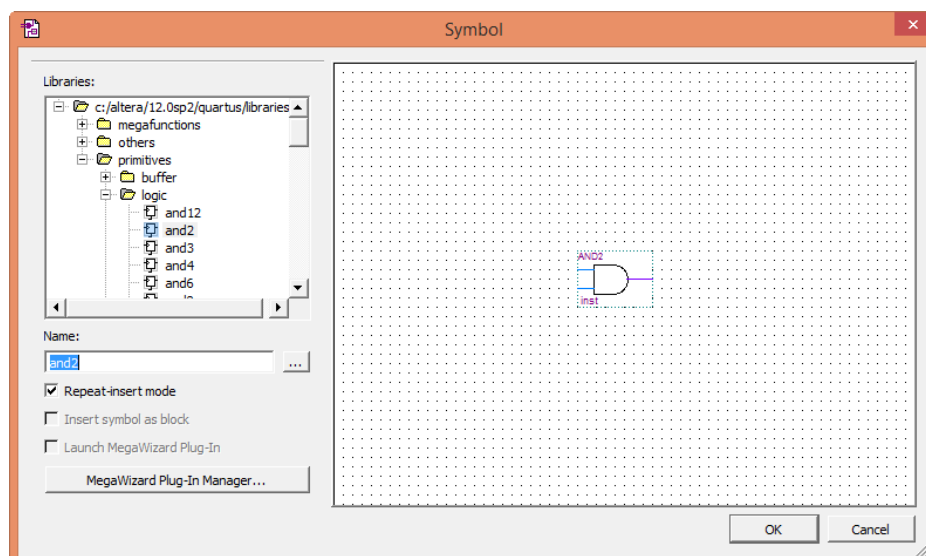
Hình 1-13 Lưu thiết kế

Thiết kế một mạch số đơn giản

Bước 1. Chọn và nhập cổng Logic


Graphic Editor chứa một số linh kiện điện tử cho phép người sử dụng lựa chọn.

Nhấp đúp lên khoảng trống bên trong cửa sổ *Graphic Editor* hoặc nhấp lên biểu tượng  trong thanh công cụ. Một cửa sổ như hình 1.14 xuất hiện



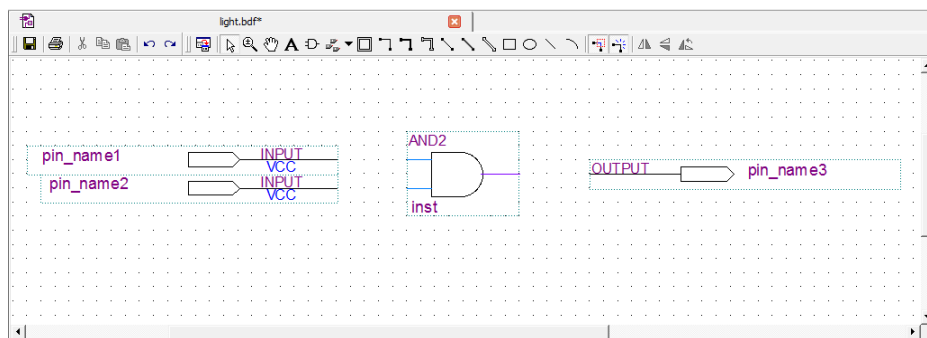
Hình 1-14 Chọn linh kiện

Bài 1. HƯỚNG DẪN THIẾT KẾ MẠCH SỐ TRÊN KIT DE2

Từ cửa sổ này, ta có thể tìm và chọn những linh kiện hay cổng logic mong muốn để nhập vào cửa sổ Graphic Editor (bằng cách sau khi chọn linh kiện thì nhấn nút OK). Ví dụ ta muốn nhập một cổng NOT ngõ vào, ta sẽ tìm và chọn NOT từ Library, sau đó nhấn OK, ta sẽ được một biểu tượng cổng NOT xuất hiện trên cửa sổ Graphic Editor. Sử dụng chuột để di chuyển linh kiện đến vị trí mong muốn bằng cách nhấn chuột lên linh kiện và kéo rồi nhấp chuột để đặt nó xuống vị trí mới. Nếu muốn nhập một cổng NOT lần thứ hai, ta có thể làm như cách trên hoặc có thể copy từ biểu tượng đã có sẵn trên cửa sổ bằng cách nhấp phải chuột, kéo rê chuột để tạo ra một biểu tượng thứ hai. Ta cũng có thể xoay biểu tượng của linh kiện bằng việc sử dụng biểu tượng  trên thanh công cụ.

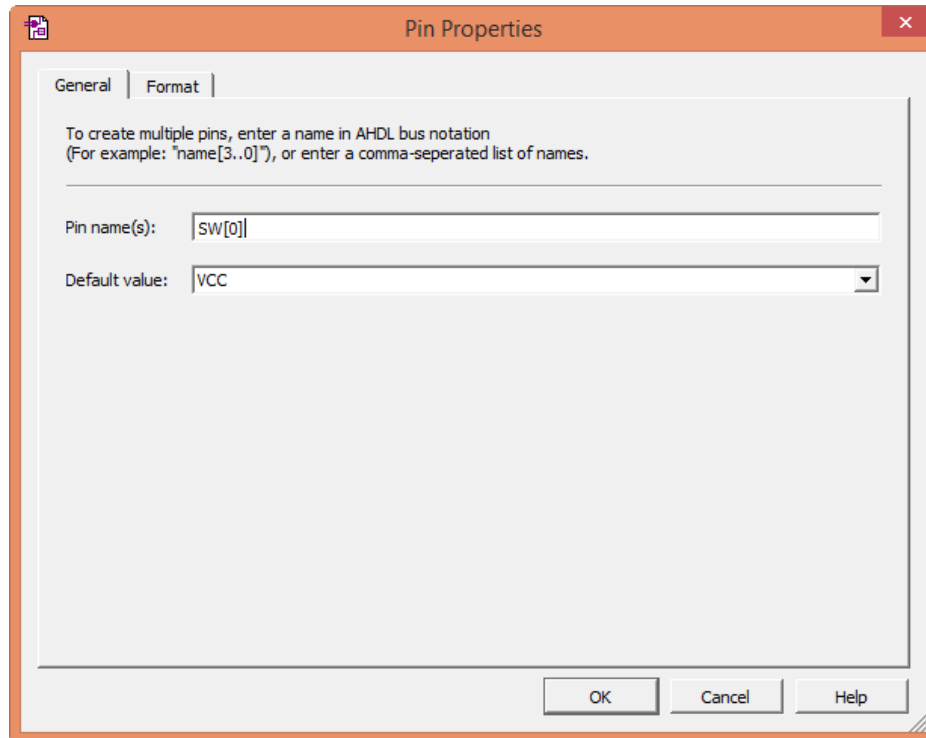
Bước 2. Gán ngõ vào và ngõ ra cho linh kiện:

Sau khi đã nhập linh kiện vào trong cửa sổ Graphic Editor, ta phải gán ngõ vào và ngõ ra cho linh kiện trong mạch số. Qui trình cũng tương tự như tìm và nhập linh kiện, nhưng biểu tượng ngõ vào hay ngõ ra sẽ được tìm thấy trong thư viện *primitives/pin*. Trong hình 1.15, ta sẽ nhìn thấy biểu tượng của ngõ vào và ngõ ra được gán vào chân của linh kiện.



Hình 1-15 Các linh kiện đã được chọn

Sau khi gán ngõ vào và ngõ ra cho linh kiện, ta phải đặt tên cho chúng. Để đặt tên, ta nhấp đúp vào từ *pin_name* của ngõ vào hay ngõ ra. Một hộp thoại như hình sau sẽ xuất hiện




Hình 1-16 Đặt tên chân (pin) cho thiết kế


Nhập tên cho chân linh kiện vào ô *Pin name(s)*, rồi nhấn OK.

Bước 3. Kết nối linh kiện

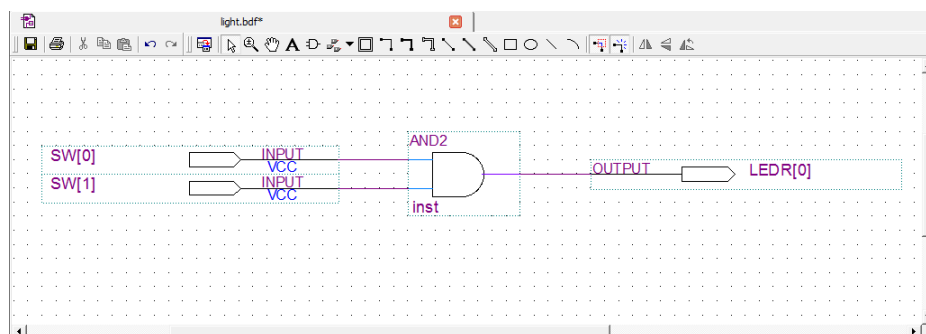
Những linh kiện trong mạch phải được kết nối bằng dây. Nhấn chọn biểu

tượng  trên thanh công cụ để kích hoạt *Orthogonal Node Tool*. Di chuyển con trỏ đến đầu của chân linh kiện, nhấn và giữ chuột trái và kéo cho đến khi đường dây chạm vào chân của linh kiện nào mà mình muốn kết nối tới. Chú ý dấu chấm đen nhỏ thể hiện cho sự kết nối giữa hai đường dây dẫn.

Với qui trình tương tự, ta sẽ kết nối cho toàn bộ mạch số sao cho đúng với chức năng hoạt động mà ta mong muốn. Nếu trong quá trình kết nối dây ta kết nối sai dây dẫn nào đó ta có thể xóa dây dẫn đó đi bằng cách nhấn chọn dây dẫn đó rồi nhấn phím *Delete (Del)* trên bàn phím. Sau khi hoàn thành kết nối dây, ta nhấn biểu

tượng  để kích hoạt chức năng *Select and Smart Drawing Tool*. Bây giờ ta có thể sắp đặt lại vị trí của mạch sao cho dễ nhìn bằng cách chọn linh kiện hoặc dây dẫn và di chuyển chúng đến một vị trí thích hợp hơn.

Hình 4.17 dưới đây là ví dụ hoàn chỉnh:




Hình 1-17 Thiết kế hoàn chỉnh

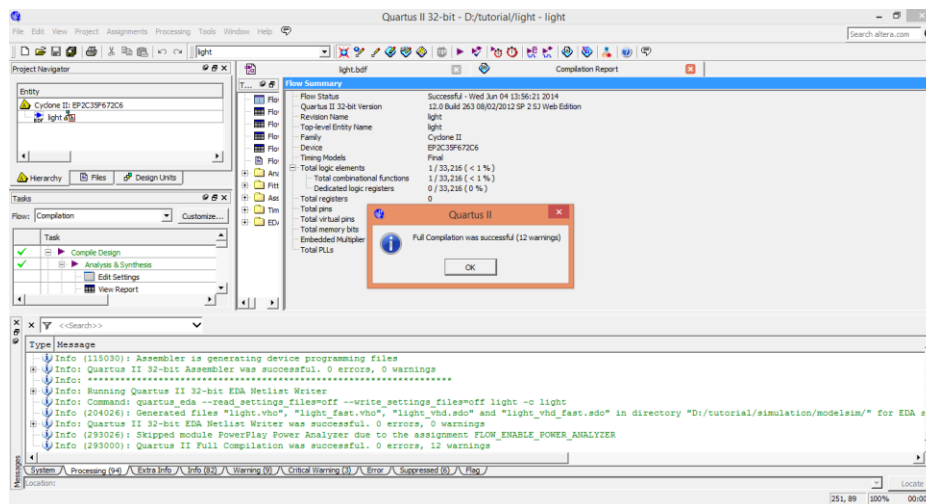
Bài 1. HƯỚNG DẪN THIẾT KẾ MẠCH SỐ TRÊN KIT DE2

Sau khi mạch hoàn chỉnh, file lưu lại mạch sẽ được lưu dưới định dạng .bdf. Ví dụ light.bdf


Trình biên dịch

Với dữ liệu vào là file định dạng .bdf (light.bdf) nhiều công cụ trong phần mềm Quartus II được dùng để phân tích, tổng hợp mạch đã được thiết kế ở phần trên, rồi sau đó sẽ tạo ra một file thực thi dùng để nạp lên FPGA. Những công cụ được sử dụng trong quá trình này được gọi là trình biên dịch. Để thực thi quá trình biên dịch, ta thực hiện các bước sau:

Bước 1. Chọn Processing → Start Compilation hoặc nhấn chọn biểu tượng  trên thanh công cụ. Sau khi quá trình biên dịch được hoàn tất, một bảng báo cáo được tạo ra như hình dưới



Hình 1-18 Cửa sổ trình biên dịch report

Bước 2. Để xem lại quá trình biên dịch, ta chọn : Processing → Compilation Report hoặc nhấn chọn biểu tượng  trên thanh công cụ

Message window

Phần mềm Quartus II sẽ hiển thị thông tin trong suốt quá trình biên dịch trên cửa sổ Message widow. Nếu sơ đồ mạch điện được thiết kế trong phần *Graphic Editor* hoàn toàn đúng thì một thông báo “*The compilation was successful*” được hiển thị. Trong trường hợp quá trình biên dịch xuất hiện lỗi thì có nghĩa đã có lỗi xảy ra trong quá trình thiết kế trên *Graphic Editor*. Mỗi thông báo tương ứng với một lỗi được tìm thấy sẽ xuất hiện trên cửa sổ Message. Nhấp đúp vào thông báo lỗi đó ta sẽ biết rõ hơn về lỗi đã xảy ra trên mạch số. Tương tự, trình biên dịch cũng thông báo một số cảnh báo “*Warning*”. Ngoài ra ta cũng có thể tìm hiểu thêm thông tin về lỗi cũng như cảnh báo bằng cách nhấn chọn vào thông báo đó rồi nhấn phím F1 trên bàn phím.

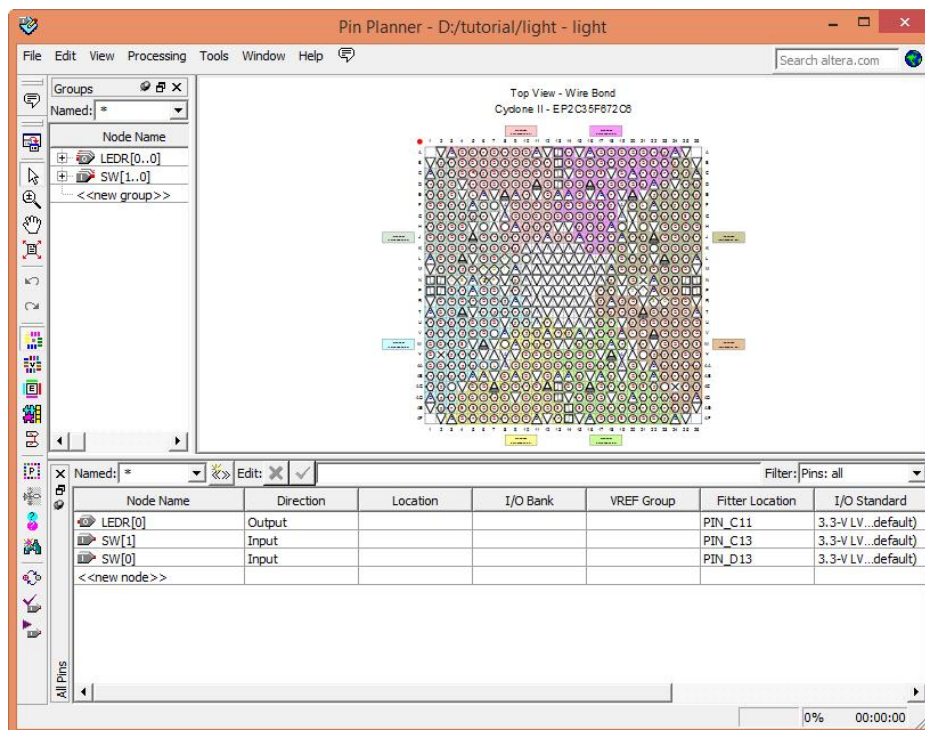
Gán pin

Vì ta chưa thực hiện gán pin trên FPGA cho linh kiện trong mạch số đã thiết kế ở trên nên khi thực hiện biên dịch thì trình biên dịch Quartus II đã gán chân của linh kiện với pin của FPGA một cách ngẫu nhiên. Tuy nhiên, giả sử trong thiết kế cổng XOR đơn giản ở trên, sau khi thiết kế được biên dịch và nạp lên FPGA ta muốn hai ngõ vào SW[0] tới SW[7] được điều khiển bởi hai Switch SW0 tới SW7 còn kết quả ngõ ra LEDR[0] tới LEDR[7] sẽ được thể hiện trên LEDR0 tới LEDR7 (các SW và LED được ghi trên Kit). Mặt khác ta biết Switch SW0 được kết nối cố định với pin N25 của FPGA, tương tự vậy Switch SW1 được kết nối cố định với pin N25 của

Bài 1. HƯỚNG DẪN THIẾT KẾ MẠCH SỐ TRÊN KIT DE2

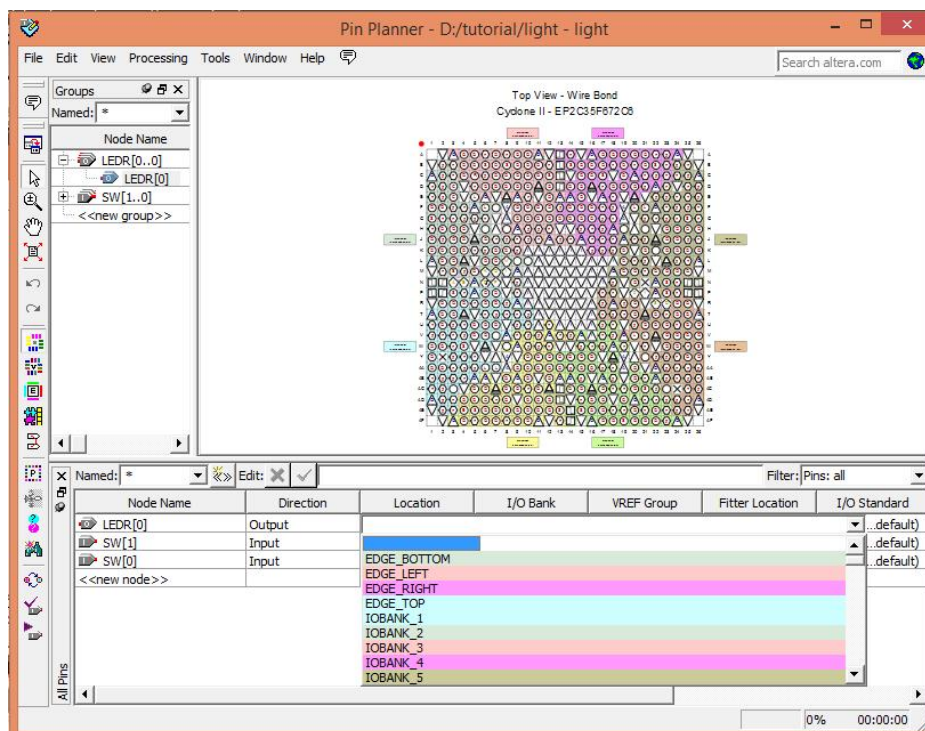
FPGA và tương tự các chân khác trong file pin của Altera. Để thực hiện được điều đó ta phải gán chân linh kiện trên mạch (SW[0] tới SW[7] và LEDR[0] tới LEDR[7]) với pin tương ứng trên FPGA (N25, N26, ...). Để gán pin ta thực hiện các bước sau

Bước 1. Chọn Assignments > Pin Planner, một cửa sổ như hình dưới sẽ xuất hiện



Hình 1-19 Cửa sổ mapped pin giữa thiết kế và FPGA

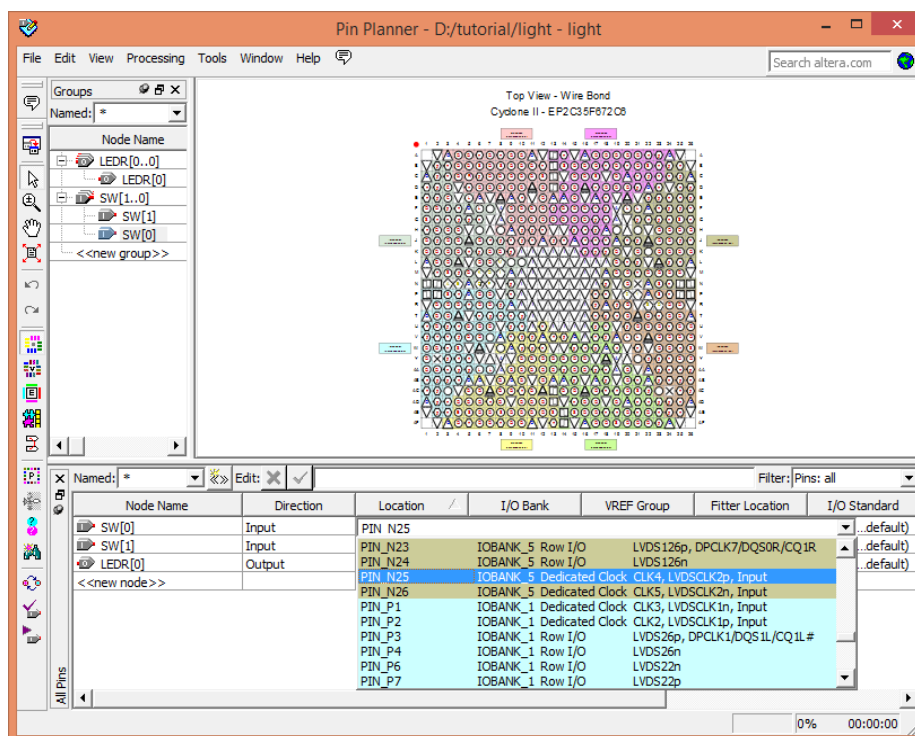
Bước 2. Trong cột Location nhấp đúp chuột vào dòng SW[0] cần gán pin, một cửa sổ như hình dưới xuất hiện



Hình 1-20 Cửa sổ gán pin

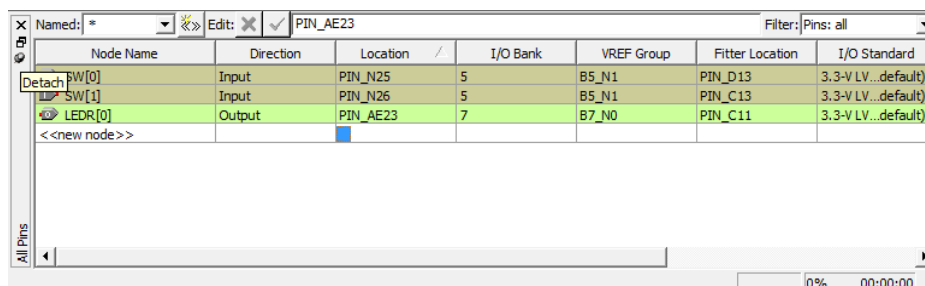
Bài 1. HƯỚNG DẪN THIẾT KẾ MẠCH SỐ TRÊN KIT DE2

Bước 3. Ta nhập chọn PIN_N25.



Hình 1-21 Cửa sổ liệt kê danh sách pin của FPGA

Bước 4. Tương tự, ta gán pin cho chân ngõ vào SW[1] tới pin PIN_N26, và các chân còn lại tới các pin tương ứng. Sau khi gán pin hoàn tất, ta sẽ được như hình dưới



Hình 1-22 Cửa sổ sau gán pin

Bước 5. Lưu lại kết quả gán pin: File → Close, chương trình sẽ tự lưu kết quả gán pin

Bước 6. Ta phải biên dịch lại thiết kế ở trên với kết quả gán pin này (vì như đã trình bày, trong quá trình biên dịch ở trên trình biên dịch Quartus II chỉ gán pin một cách ngẫu nhiên nên sẽ không đúng với yêu cầu thiết kế, do đó pin phải được gán lại cho đúng với yêu cầu rồi phải chạy lại quá trình biên dịch) Lúc này trình biên dịch Quartus II sẽ sử dụng những pin mà ta đã gán cho chân của mạch trong thiết kế để phân tích, tổng hợp và tạo ra một file để thực thi việc nạp xuống cho FPGA.

Ngoài ra, ta cũng có một cách khác để gán pins cho thiết kế (design), đặc biệt là rất hữu ích trong thiết kế có nhiều chân vì ta không thể ngồi gán pin cho từng chân được, sẽ tốn rất nhiều thời gian. Quartus II cung cấp một phương pháp giúp ta gán nhiều pin vào hoặc gỡ nhiều pin ra cùng một lúc bằng một file có định dạng đặc biệt dùng cho mục đích này, là định dạng .CSV. Định dạng (format) của file này như sau

Bài 1. HƯỚNG DẪN THIẾT KẾ MẠCH SỐ TRÊN KIT DE2

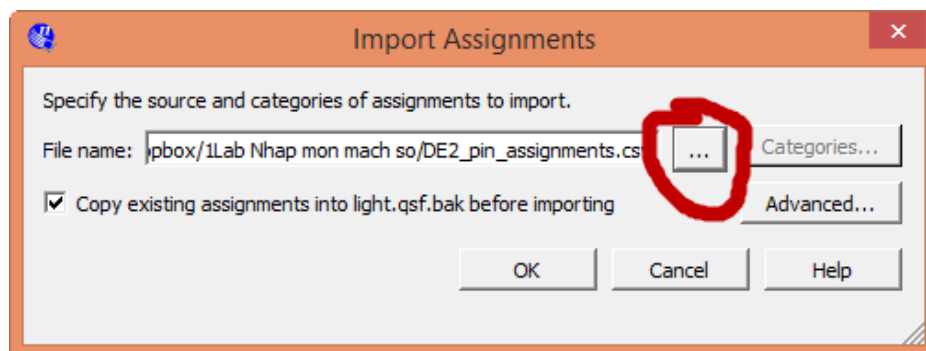
Nếu ta dùng Microsoft Excel, thì ta sẽ có format như sau:

To	Location
SW[0]	PIN_N25
SW[1]	PIN_N26
SW[2]	PIN_P25
SW[3]	PIN_AE14
SW[4]	PIN_AF14
SW[5]	PIN_AD13
SW[6]	PIN_AC13
SW[7]	PIN_C13
SW[8]	PIN_B13
SW[9]	PIN_A13
SW[10]	PIN_N1
SW[11]	PIN_P1
SW[12]	PIN_P2
SW[13]	PIN_T7
SW[14]	PIN_U3

Hình 1-23 Dùng Microsoft Excel để tạo file gán pin

Sau khi tạo file có format như trên, ta sẽ thực hiện việc gán pin như sau

Bước 1. Chọn Assignments → Import Assignments, một hộp thoại như hình dưới xuất hiện



Hình 1-24 Nhập vào (Import) file gán pin

Bước 2. Nhấn vào (click) button “...”, chỉ đường dẫn của file ta vừa tạo ở trên rồi nhấn OK.

Để thuận tiện cho người sử dụng, Altera đã cung cấp một file .CSV có tên *DE2_pin_assignments*, file này liệt kê tất cả các pin của FPGA, có format như sau:

To	Location
SW[0]	PIN_N25
SW[1]	PIN_N26
SW[2]	PIN_P25
SW[3]	PIN_AE14
SW[4]	PIN_AF14
SW[5]	PIN_AD13
SW[6]	PIN_AC13
SW[7]	PIN_C13
SW[8]	PIN_B13
SW[9]	PIN_A13
SW[10]	PIN_N1
SW[11]	PIN_P1
SW[12]	PIN_P2
SW[13]	PIN_T7
SW[14]	PIN_U3

Hình 1-25 File gán pin tạo sẵn bởi Altera

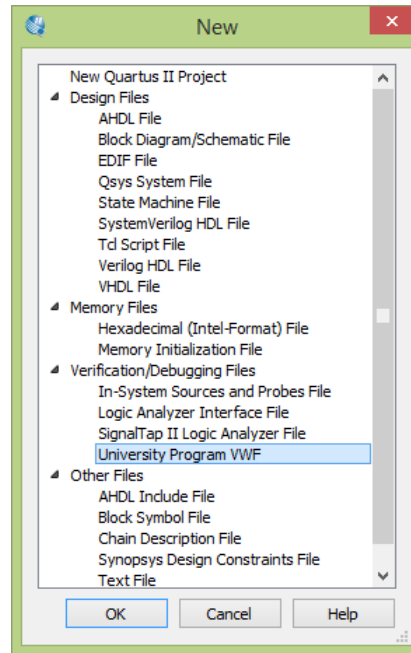
Nếu ta muốn sử dụng file có sẵn này vào việc gán pin cho thiết kế thì một yêu cầu bắt buộc là tên của chân linh kiện phải trùng với tên trong cột **To** của file này. Ví dụ, nếu ta muốn hai chân ngõ vào của cổng XOR được điều khiển bởi hai Switch 0 và Switch 1 trên Kit DE2 thì ta phải đặt tên cho hai chân này lần lượt là SW[0], SW[1] như trong cột **To** của file này. Do đó ta phải tham khảo file này trước khi đặt tên cho chân linh kiện nếu muốn sử dụng file .csv được tạo sẵn này.

Sau khi gán pin xong, ta biên dịch lại.

- Biên dịch lại: *Processing* → *Start Compilation*
- Xem kết quả biên dịch: *Processing* → *Compilation Report*

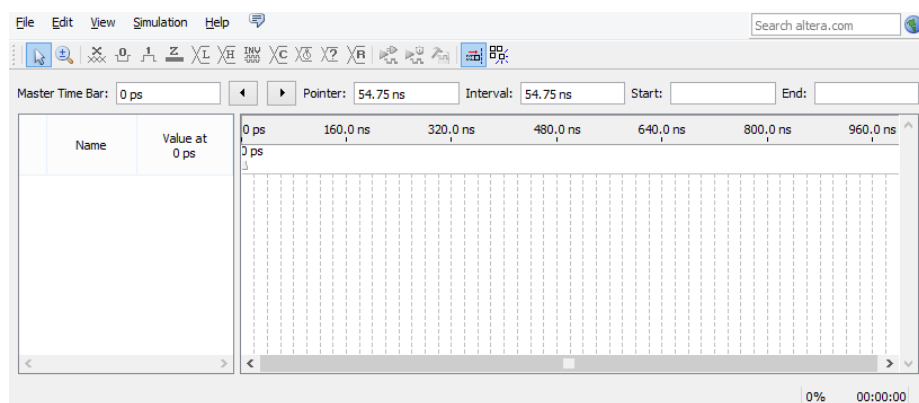
3. Mô phỏng mạch đã thiết kế:

Bước 1. Tạo input waveform: vào menu File → New. Chọn University Program VWF.



Hình 1-26 Tạo waveform

Bước 2. Nhấn OK



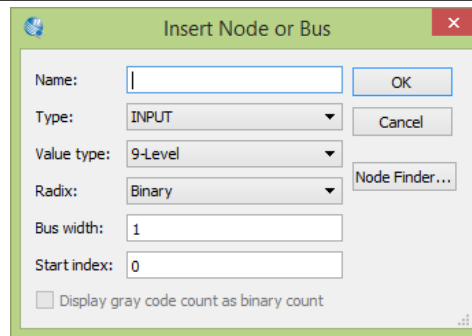
Hình 1-27 Cửa sổ tạo waveform

Bước 3. Chọn thời gian thực hiện mô phỏng: Vào menu Edit → End Time

Bước 4. Nhập thời gian thực hiện mô phỏng. (vd: 1us)

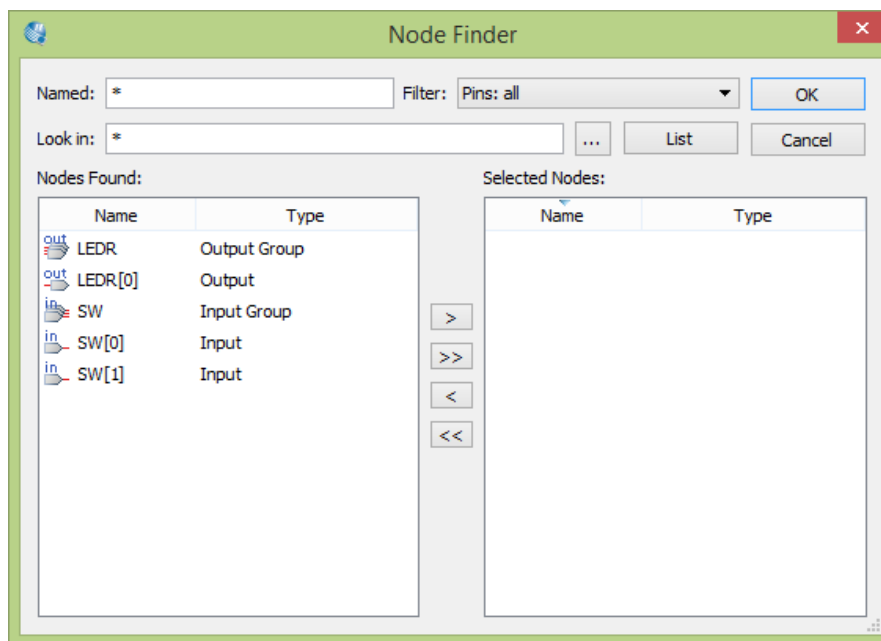
Bước 5. Fit window: Vào menu View → Fit in Window

Bước 6. Tạo waveform cho inputs: Vào menu Edit → Insert Node or Bus



Hình 1-28 Nhập tên cho các tín hiệu của thiết kế

Bước 7. Chọn **Node Finder ...**



Hình 1-29 Dùng chức năng Node Finder

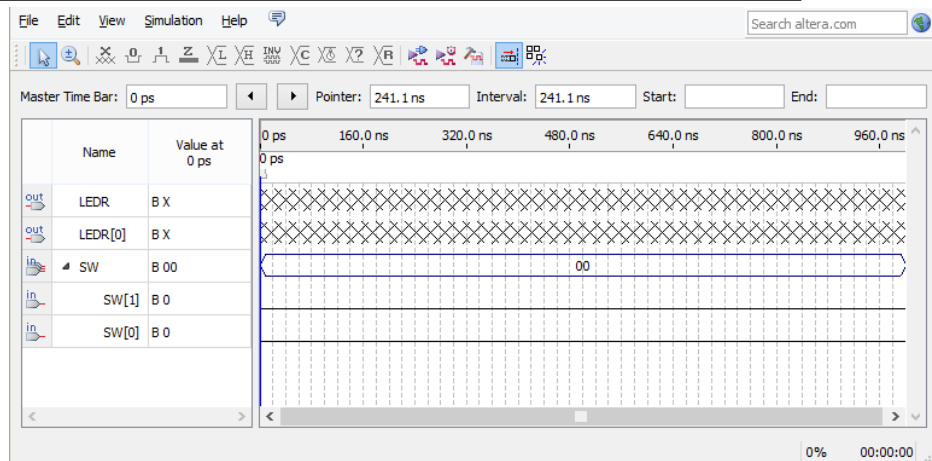
Bước 8. Chọn Filter: “Pins: all”

Bước 9. Nhấn **List**

Bước 10. Chọn tín hiệu (signal) bên “Nodes found”; nhấn “>>” để chuyển sang bên “Selected Nodes”

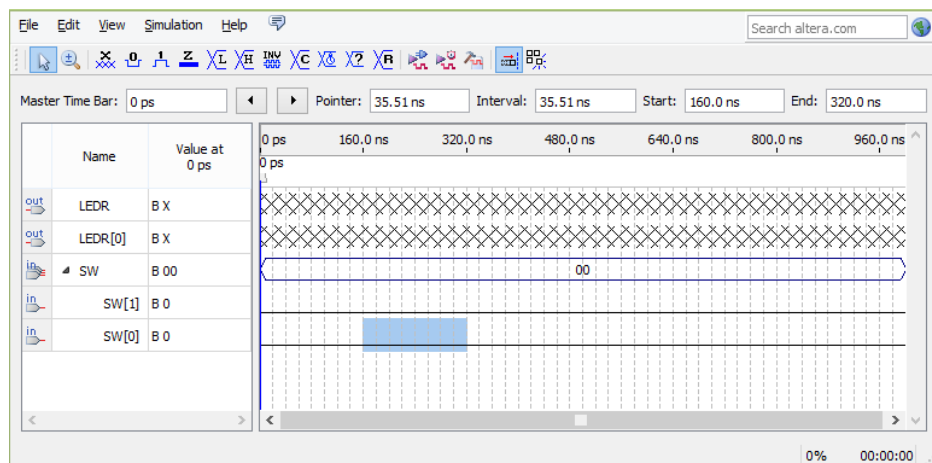
Bước 11. Nhấn OK 2 lần.

Bài 1. HƯỚNG DẪN THIẾT KẾ MẠCH SỐ TRÊN KIT DE2



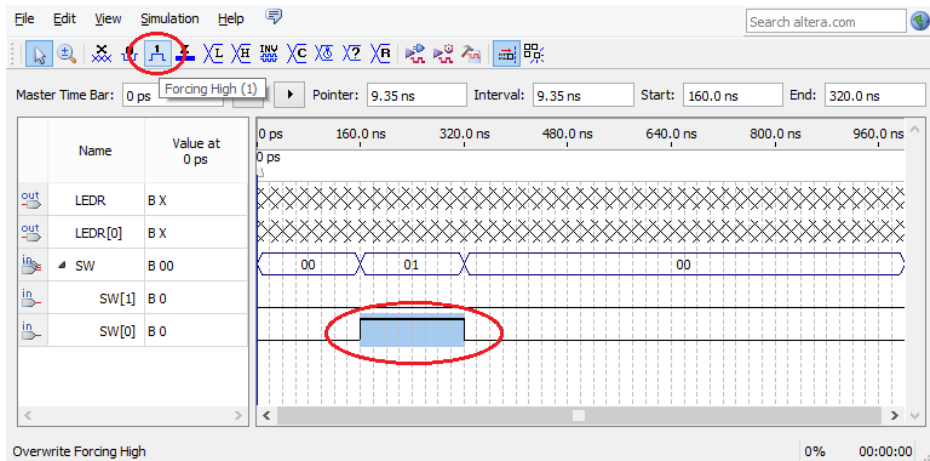
Hình 1-30 Tạo input waveform

- Bước 12. Chọn một nhóm input signal bằng cách nhấp chuột vào signal đó .
- Bước 13. Chọn biểu tượng mũi tên con trỏ
- Bước 14. Di chuyển con trỏ sang màn hình waveform .
- Bước 15. Nhấn và giữ chuột trái và rê chuột trong một khoảng thời gian (giả sử ta muốn trong khoảng thời gian từ 160ns → 320 ns, SW[0] signal có giá trị “1”, thì ta nhấn , giữ và rê chuột trong khoảng thời gian từ 160ns → 320ns).



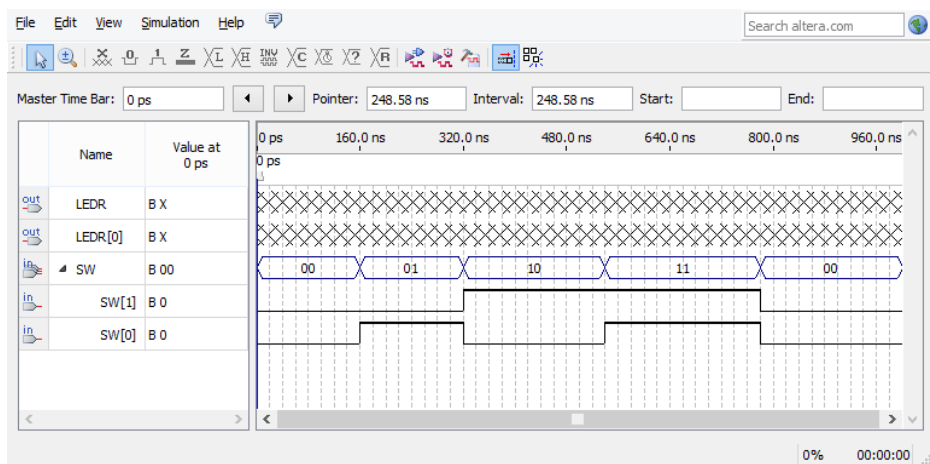
Hình 1-31 Chọn signal trong một khoảng thời gian

Bài 1. HƯỚNG DẪN THIẾT KẾ MẠCH SỐ TRÊN KIT DE2



Hình 1- 32 Tạo mức logic "1"

Bước 16. Nhấn button “1” phía bên trên trái màn hình (như hình 1-32)



Hình 1-33 Waveform đầy đủ cho thiết kế

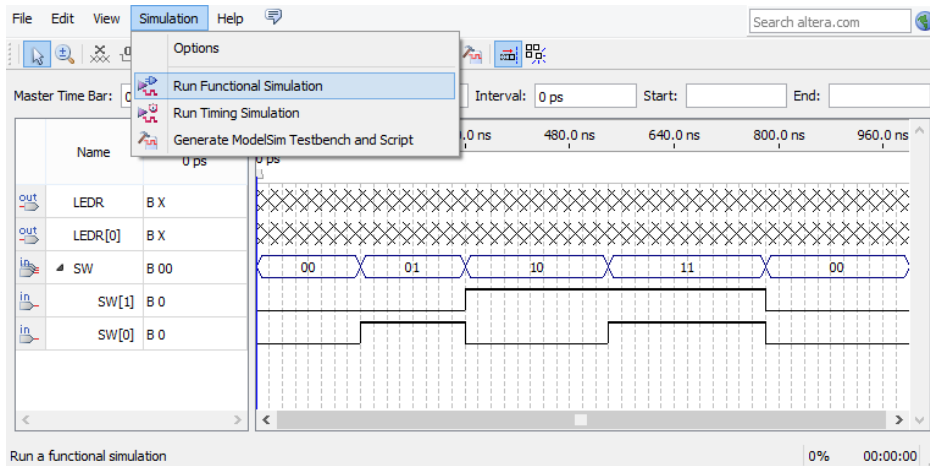
Bước 17. Tương tự cho những tín hiệu inputs khác, không tạo waveform cho outputs (XXX).

Bước 18. Lưu File Waveform: vào menu File → Save As → đặt tên waveform. (vd: wfl)

Bước 19. Chạy mô phỏng với các chế độ Function / Timing

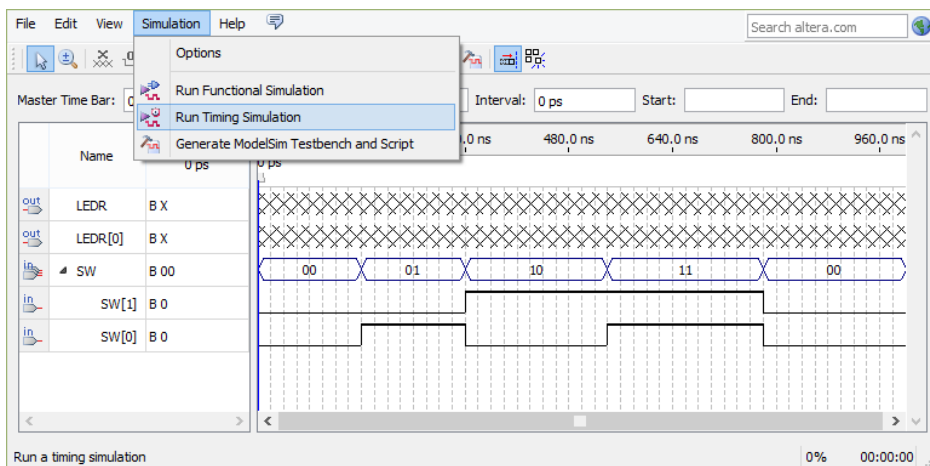
- Chạy mô phỏng với chế độ function bằng cách : Simulation → Run Functional Simulation

Bài 1. HƯỚNG DẪN THIẾT KẾ MẠCH SỐ TRÊN KIT DE2

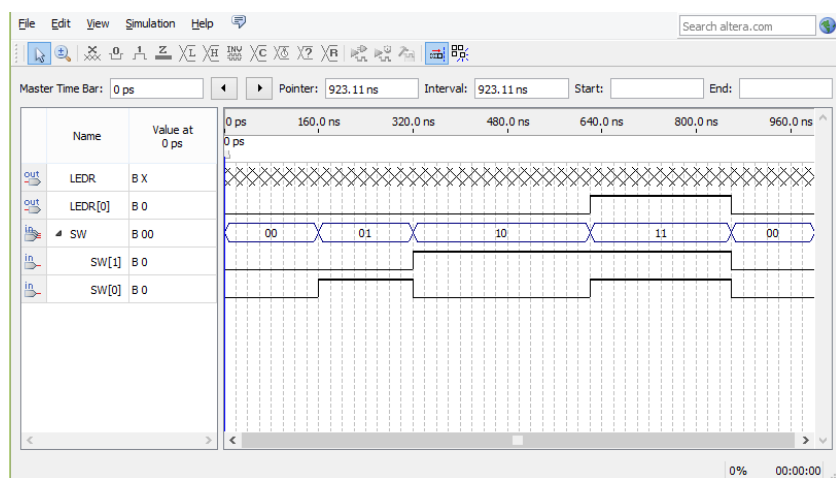


Hình 1-34 Chạy mô phỏng với chế độ Function

- Chạy mô phỏng với chế độ Timing bằng cách : Simulation → Run Timing Simulation



Bước 26. Quan sát waveform của Output và debug nếu có lỗi.



Hình 1-35 Waveform sau khi chạy mô phỏng

4. Nạp mạch đã thiết kế lên FPGA

Bài 1. HƯỚNG DẪN THIẾT KẾ MẠCH SỐ TRÊN KIT DE2

Bước 1. Kết nối Kit DE2 với máy tính qua cổng USB-Blaster (phải cài đặt driver trước).

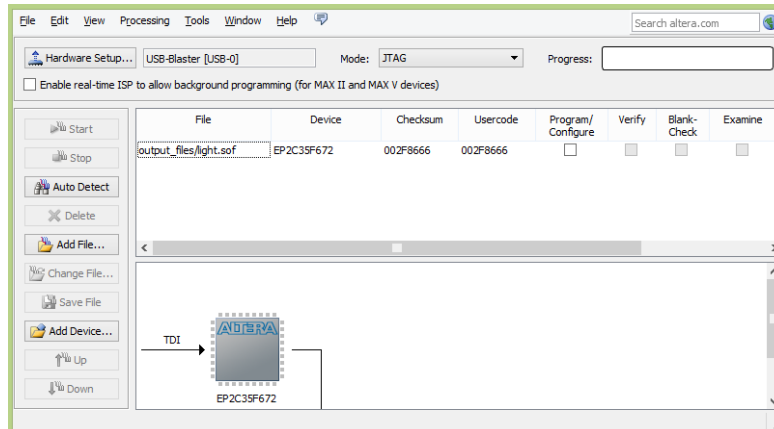
Bước 2. Bật nguồn Kit DE2.

Có 2 mode cho việc nạp: JTAG và Active Serial modes

JTAG mode

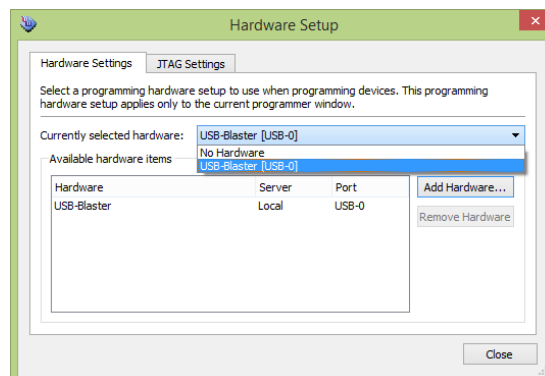
Bước 3. Trên Kit DE2, chuyển Switch RUN/PROG về vị trí RUN

Bước 4. Trên màn hình chính Quantus II, chọn Tools → Programmer



Hình 1-36 Nạp thiết kế lên FPGA

Bước 5. Nhấn Hardware Setup, chọn USB-Blaster[USB-0] (Chú ý: phải cài đặt driver cho USB-Blaster trước).



Hình 1-37 Thiết lập cổng giao tiếp giữa kit DE2 và Computer

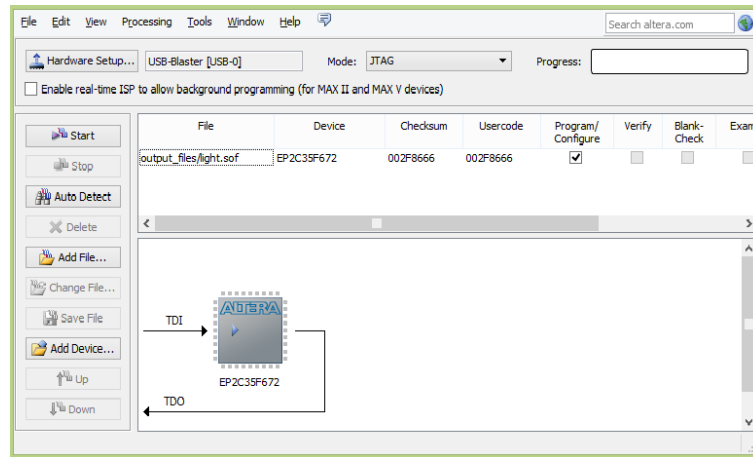
Bước 6. Nhấn Close

Bước 7. Chọn Mode JTAG

Bước 8. Nhấn Add File, chỉ đường dẫn đến File .sof (được tạo ra khi chạy Compilation).

Bước 9. Check box Program/Configure

Bài 1. HƯỚNG DẪN THIẾT KẾ MẠCH SỐ TRÊN KIT DE2



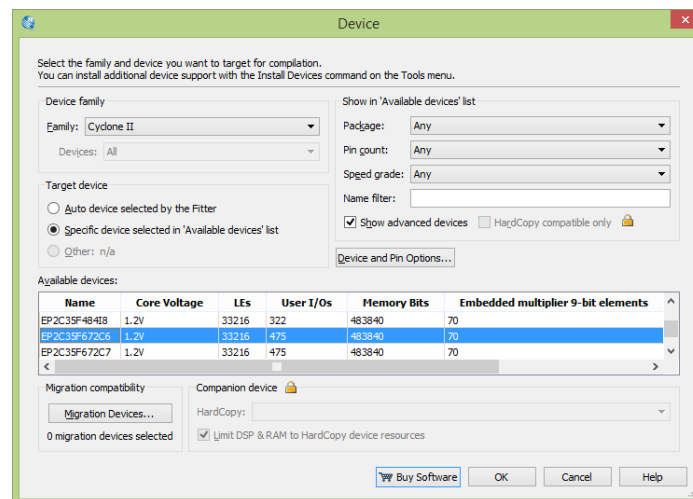
Hình 1-38 Chọn cấu hình nạp thiết kế

Bước 10. Nhấn Start.

Bước 11. Quan sát trên Kit DE2, bật và tắt các Switch SW0 tới SW1 và quan sát LEDR tương ứng.

🔧 Active Serial Mode

Bước 12. Chọn Assignments → Device



Hình 1-39 Thiết kế chế độ nạp lên FPGA bằng AS mode

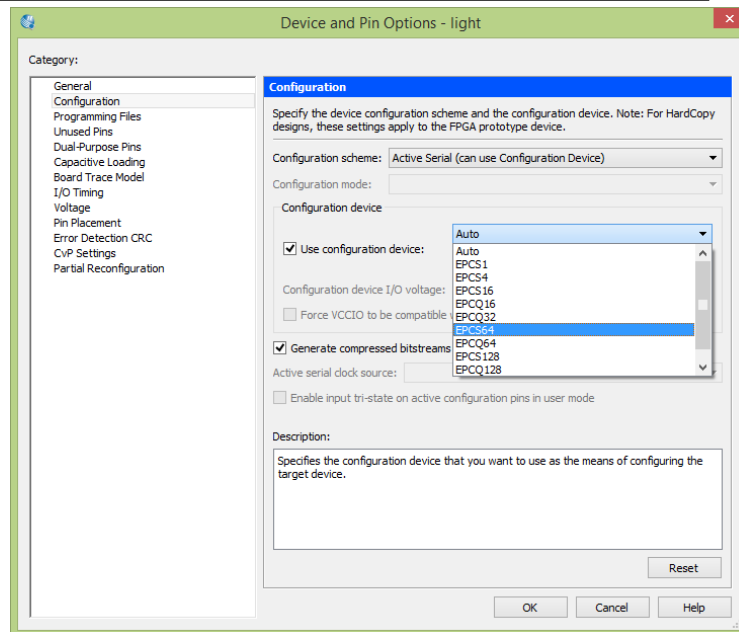
Bước 13. Chọn Family: Cyclone II

Bước 14. Chọn “Available devices”: EP2C35F672C6

Bước 15. Nhấn “Device & Pin Option”

Bước 16. Chọn Tab Configuration

Bài 1. HƯỚNG DẪN THIẾT KẾ MẠCH SỐ TRÊN KIT DE2



Hình 1-40 Chọn loại ROM tương ứng

Bước 17. Chọn Configuration device: EPCS64 (họ EPPROM trên Kit DE2, dùng để lưu chương trình để nạp cho FPGA mỗi khi mở nguồn).

Tương tự JTAG ở những bước kế tiếp:

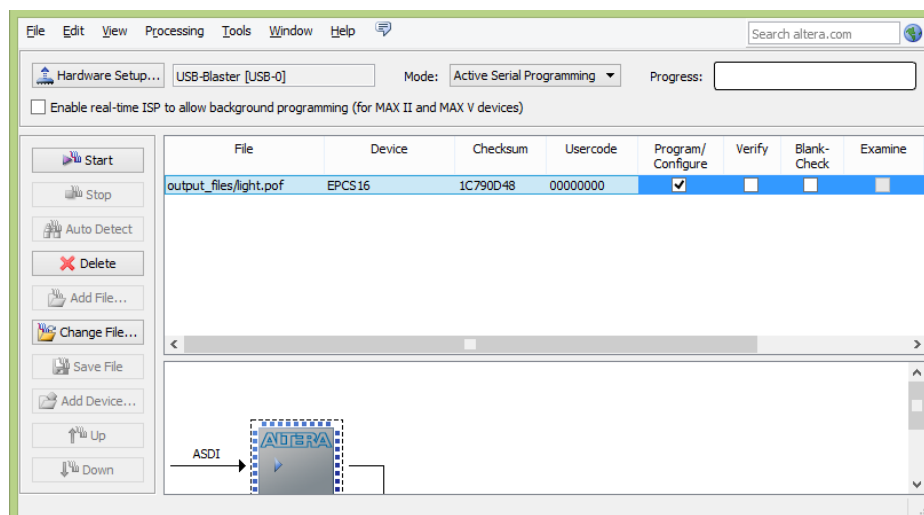
Bước 18. Trên Kit DE2, chuyển Switch RUN/PROG về vị trí PROG

Bước 19. Trên màn hình chính Quartus II, chọn Tools → Programmer

Bước 20. Chọn Hardware Setup: USB-Blaster[USB-0]

Bước 21. Chọn Mode: Active Serial Programming

Bước 22. Nhấn “Add File”, chỉ đường dẫn đến file .pof (File được tạo ra trong quá trình chạy Compilation, mặc định tại thư mục *output_file* trong project).



Hình 1-41 Chọn file thiết kế .pof

Bước 23. Check box Program/Configure.

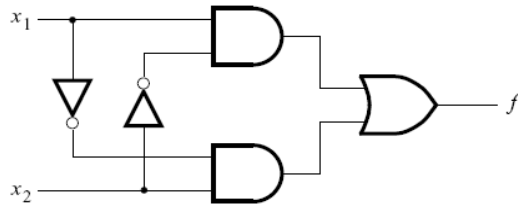
Bước 24. Nhấn Start để programming chương trình cho EPPROM.

Bước 25. Nhấn Phím Restart trên Kit DE2,

Bước 26. Quan sát trên Kit DE2, Switch SW0 tới SW7 và quan sát LED.

1.4 Bài tập ôn tập

1. Hãy thiết kế mạch điện đơn giản theo sơ đồ sau và thực hiện theo các bước như hướng dẫn bên trên.



x_1	x_2	f
0	0	0
0	1	1
1	0	1
1	1	0