

Санкт-Петербургский Национальный Исследовательский Университет  
Информационных Технологий, Механики и Оптики  
ФКТиУ, кафедра Вычислительной техники

(Вариант 4)

Лабораторная работа №1  
по дисциплине  
«Функциональная схемотехника»

Выполнили: Студенты группы Р3210  
Преподаватель: инженер кафедры ВТ

Санкт-Петербург  
2018 г.

## Задание (Вариант 4)

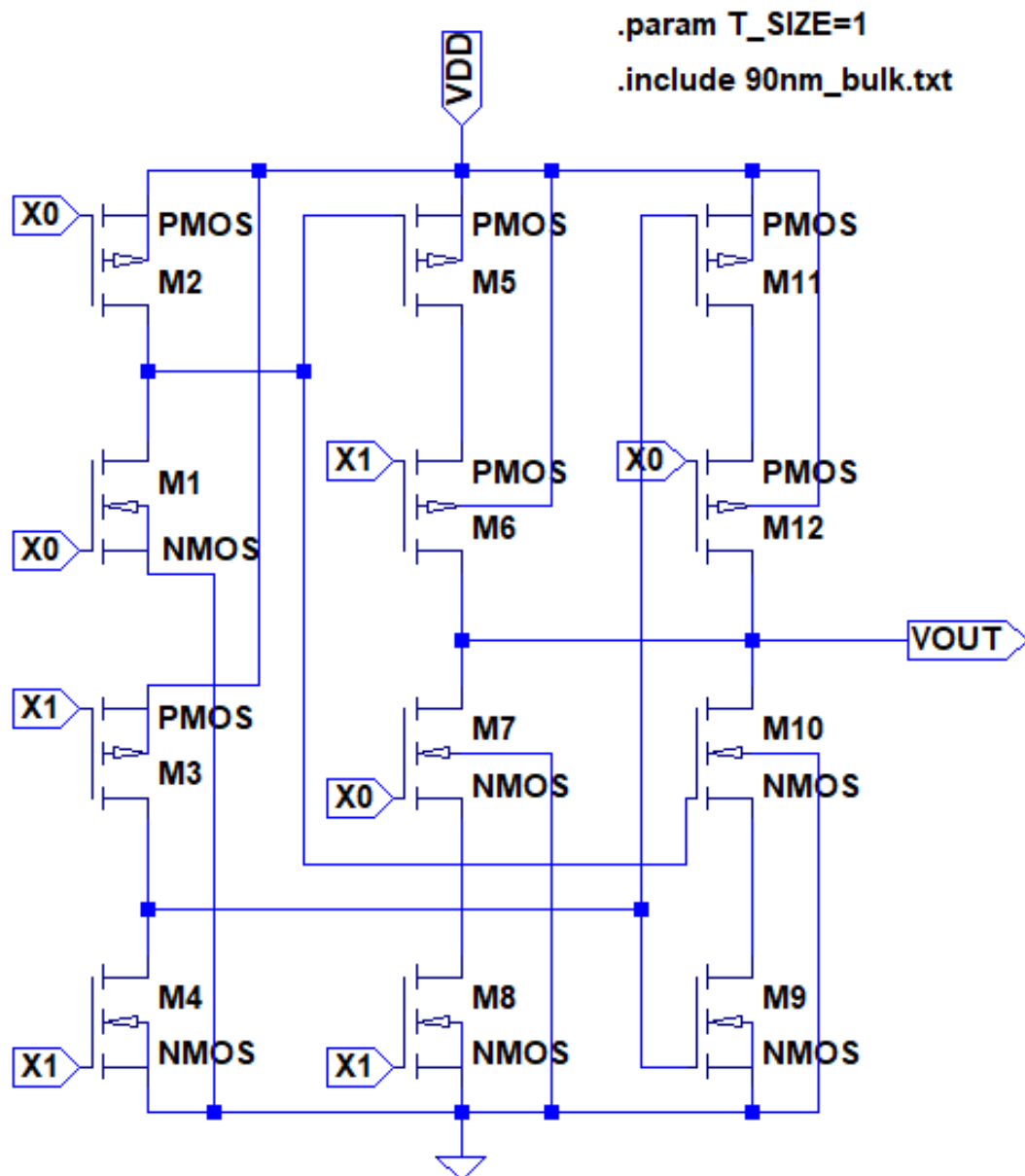
4	XOR	$Y = (X1 \vee X2) \oplus X3$ Логический базис: ИЛИ-НЕ
---	-----	--

### Цель и задачи

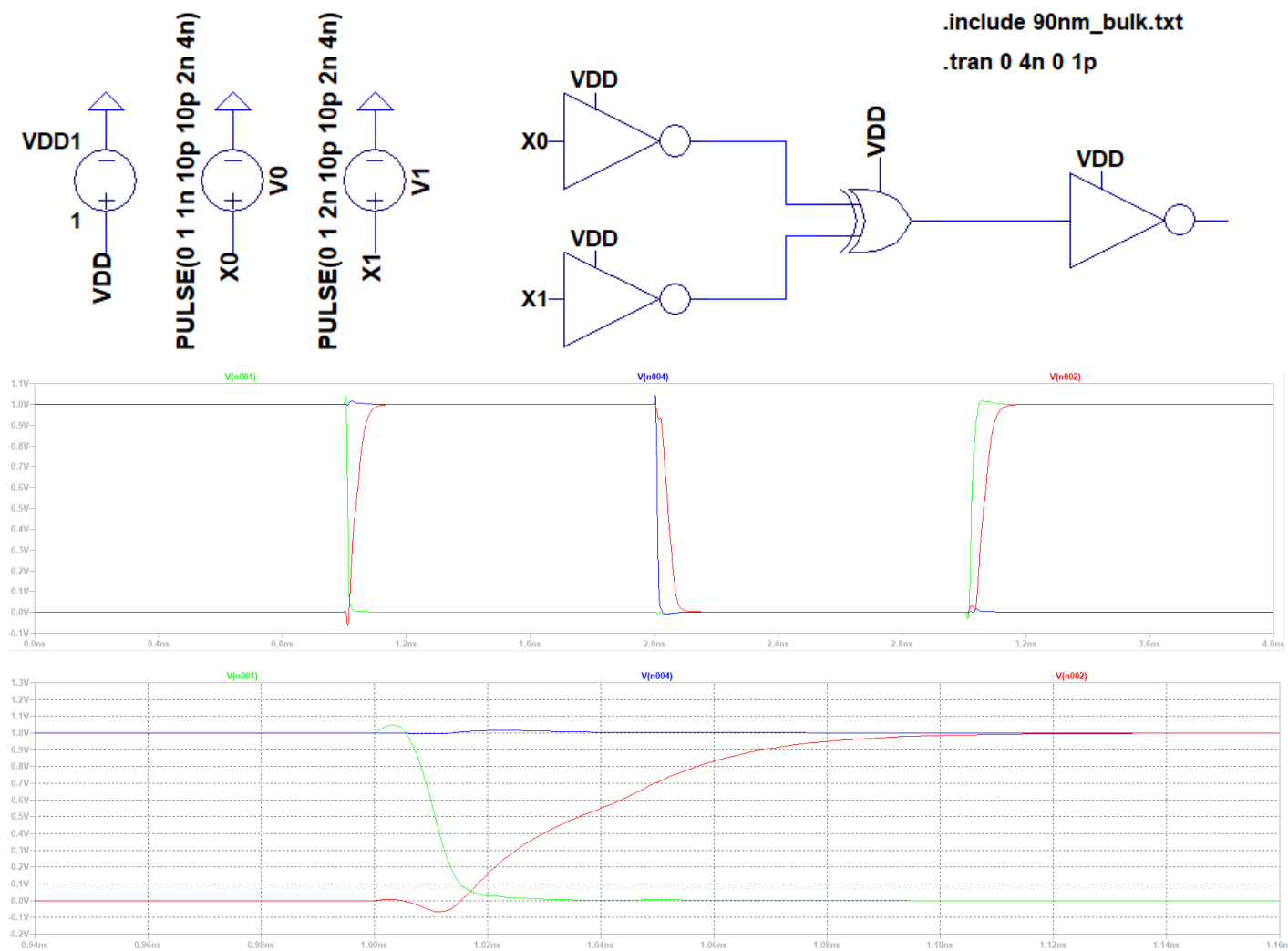
- Получить базовые знания о принципах построения цифровых интегральных схем с использованием технологии КМОП
- Познакомиться с основными параметрами цифровых вентилях

### Выполнение

1. Схема вентиля XOR.

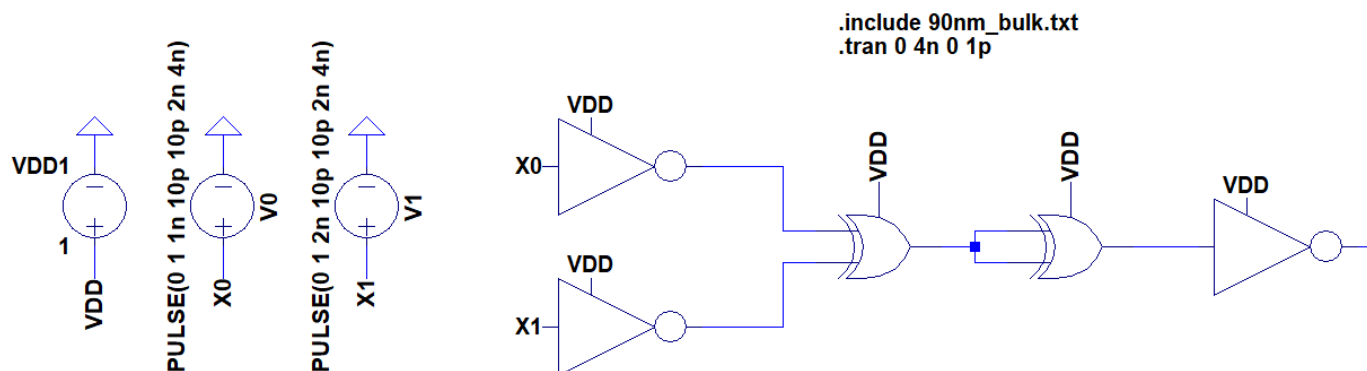


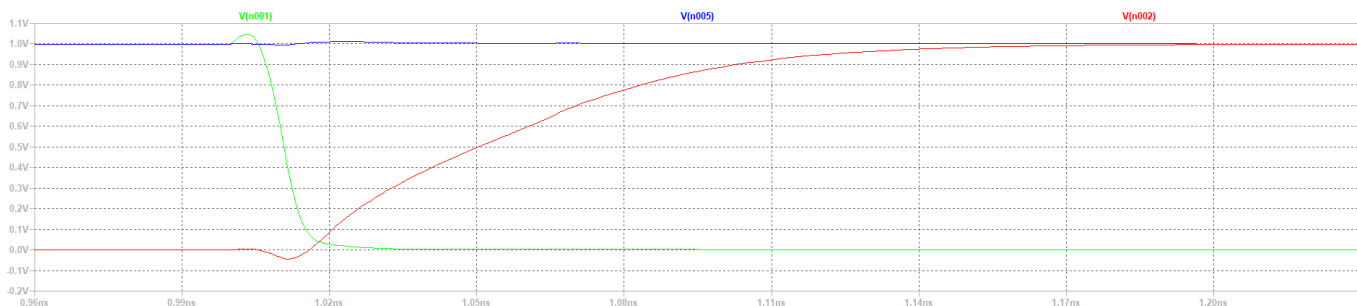
2. Моделирование работы схемы и определение задержки распространения сигнала через тестируемый вентиль.



Задержка 0,03нс (цена деления 0,02нс)

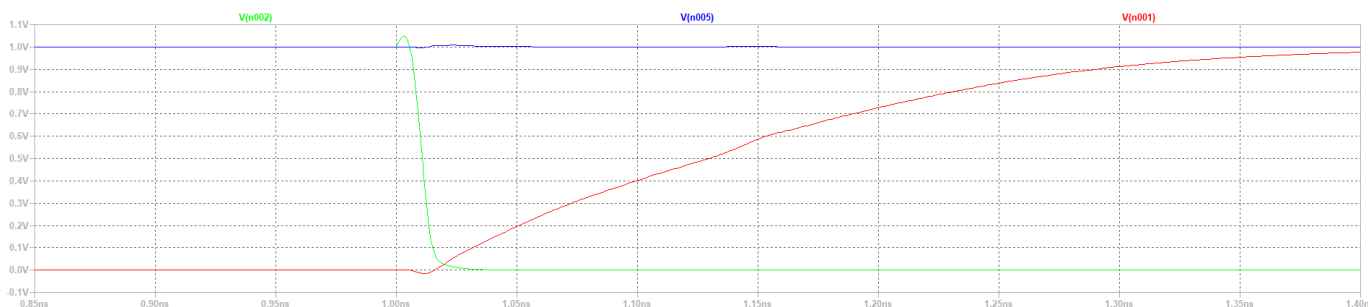
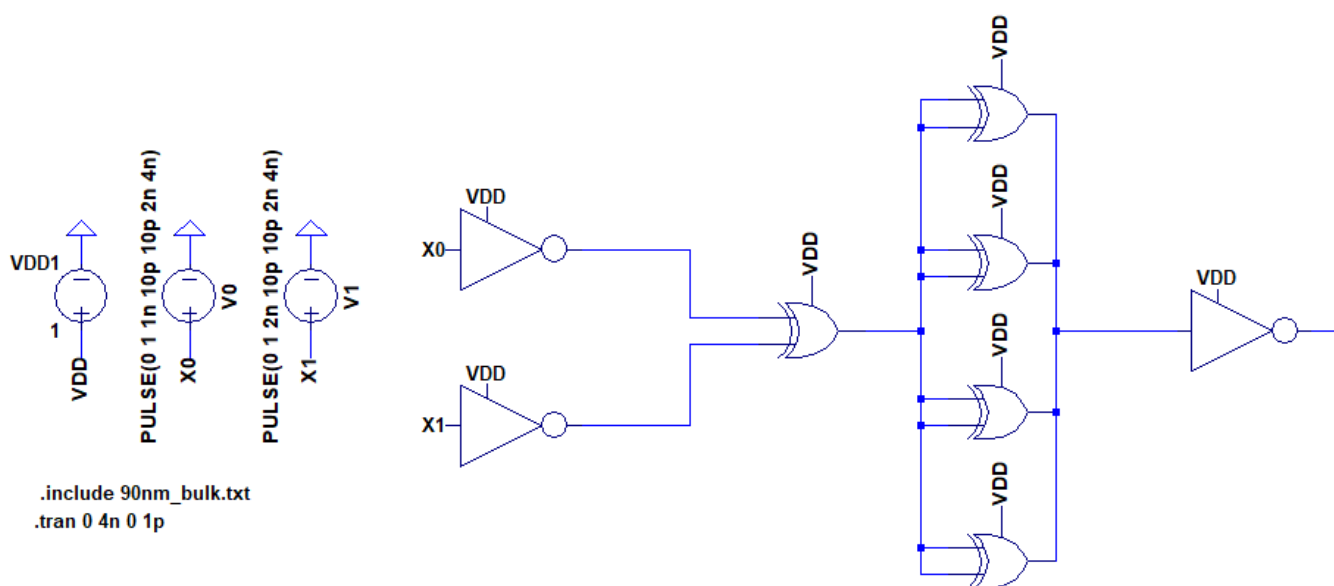
3. Значение задержки распространения сигнала через тестируемый вентиль при последовательном подключении еще одного вентиля.





**Задержка 0,05нс (цена деления 0,03нс)**

4. Значение задержки через тестируемый вентиль при последовательном подключении 4 параллельных вентилей.



**Задержка 0,145нс (цена деления 0,05нс)**

5. Вывод о влиянии нагрузки на временные характеристики работы тестируемого вентилья.

Задержка распространения вызвана временем срабатывания транзисторных ключей. Но она зависит не только от их количества, но и от взаимного соединения. При наличии нескольких логических элементов задержки складываются. Таким образом можно сделать вывод, что наличие дополнительной нагрузки увеличивает задержку

6. Постройте схему, реализующую логическую функцию в заданном логическом базисе, согласно варианту задания.

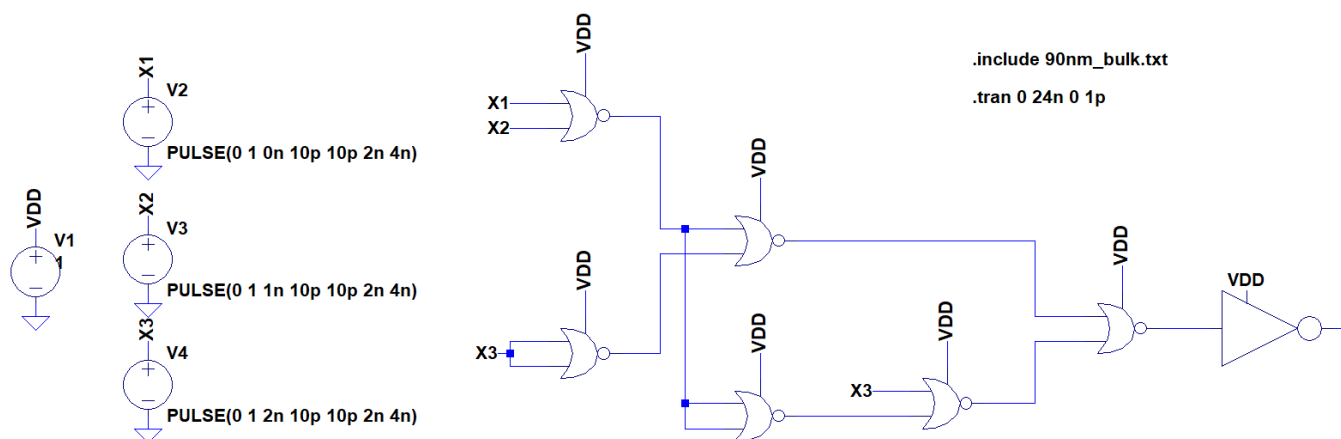


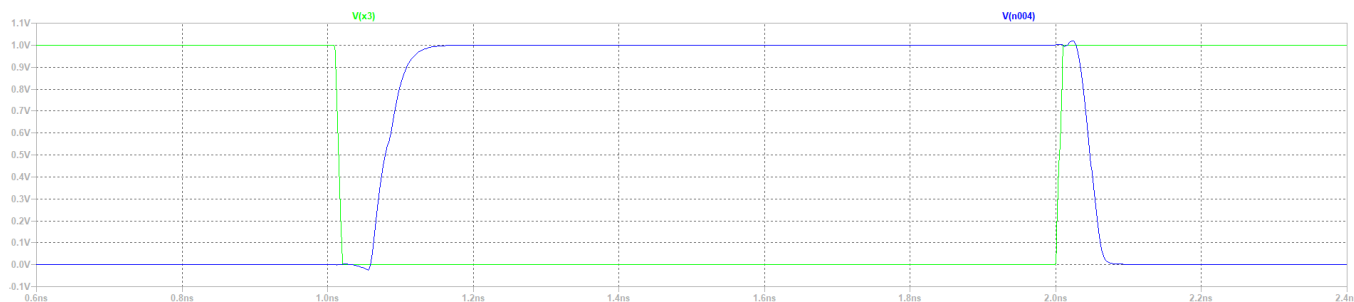
Таблица истинности для функции  $Y = (X1 \vee X2) \oplus X3$

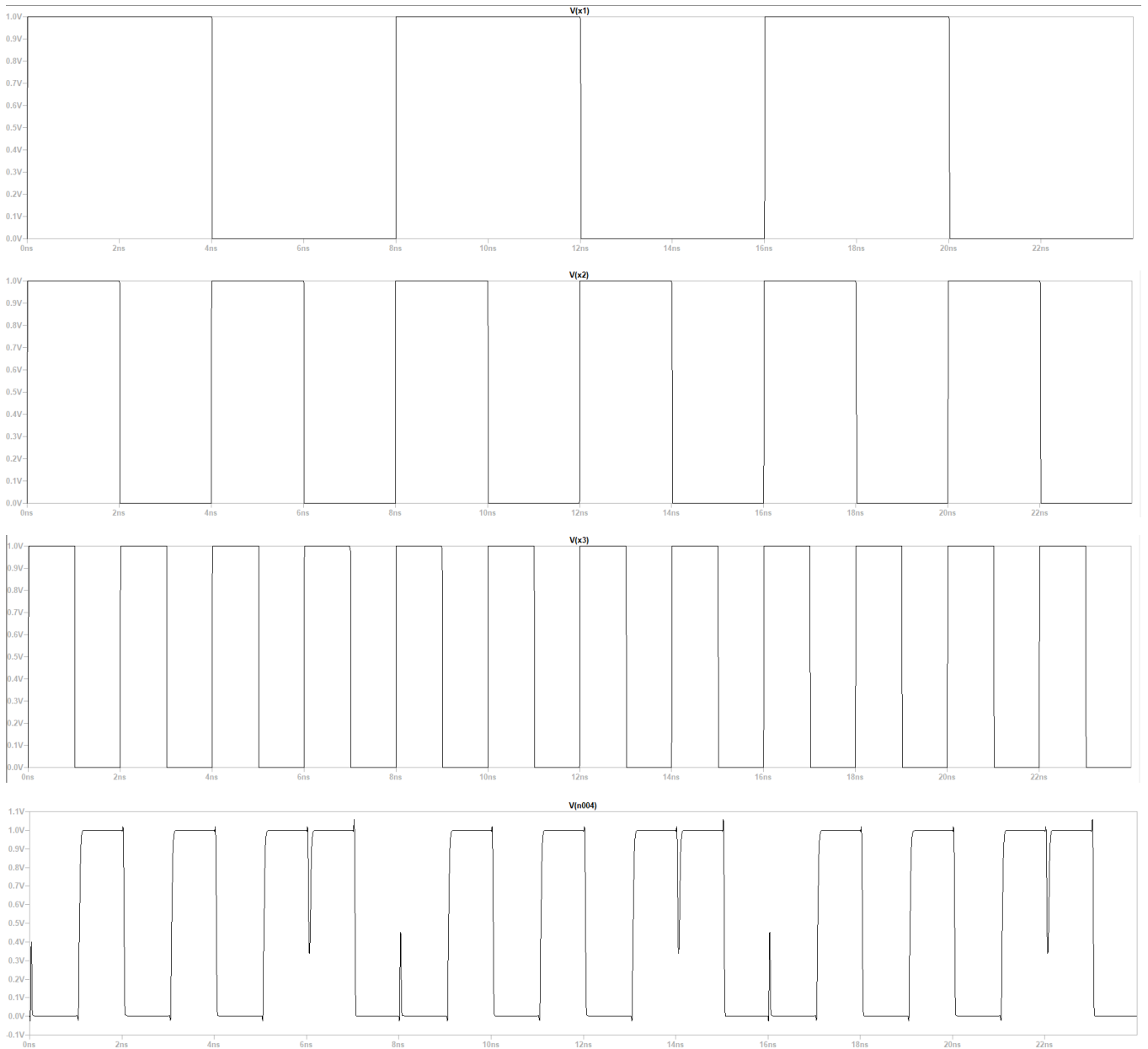
X1	X2	X3	$\Phi$
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

7. Измерьте максимальную и минимальную задержку распространения сигнала через схему от входов к выходу функции.

Максимальная задержка - 0,09нс

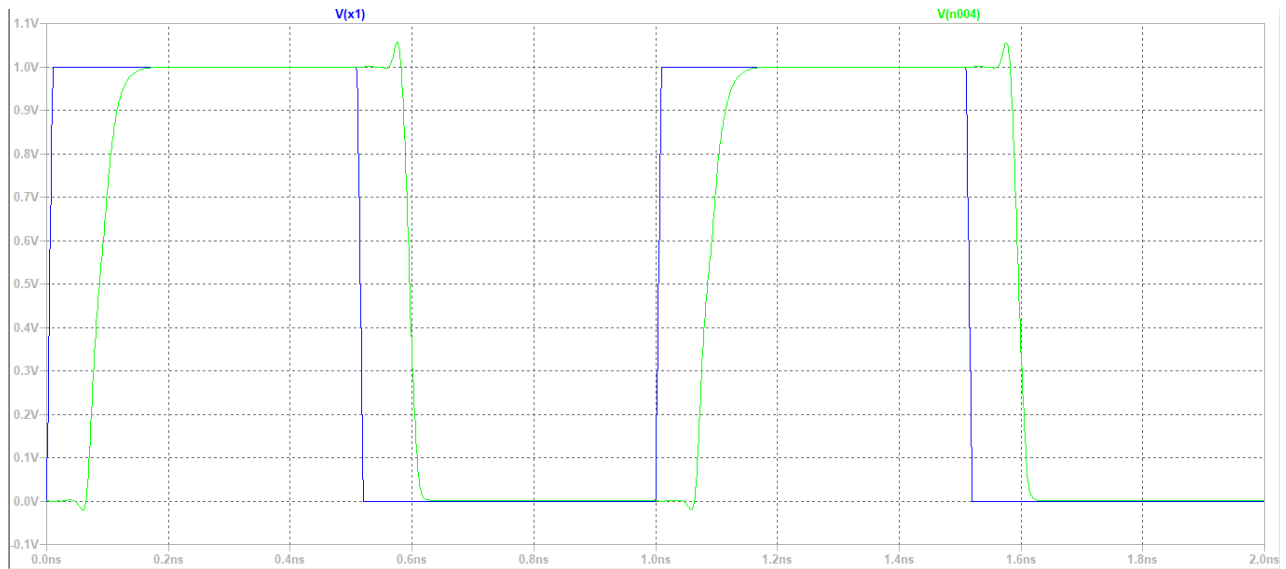
Минимальная задержка - 0,04нс





8. Определите максимальную частоту изменения входных сигналов, при которой построенная схема сохраняет работоспособность.

Анализируя различные частоты, мы определили, что максимально допустимая рабочая частота элемента равна 1ГГц.



(на графике изображены входной сигнал X1, и выходной сигнал)