

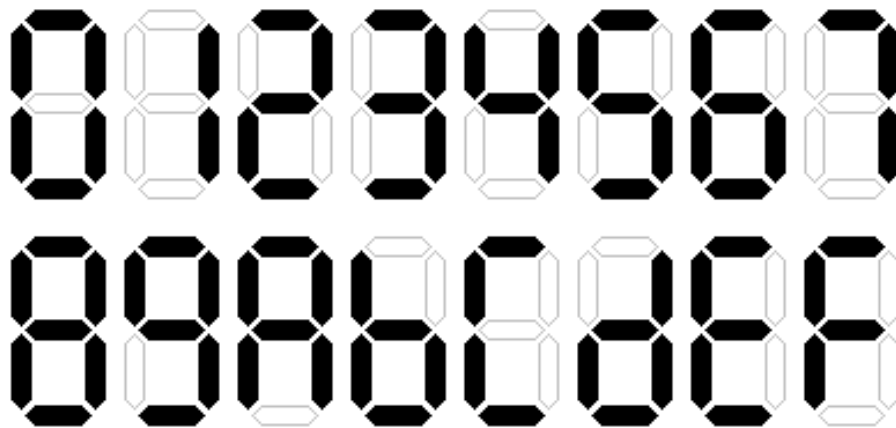
การทดลองที่ 5 BCD 7 Segment & Counter

วัตถุประสงค์

1. เพื่อเข้าใจการทำงานของวงจร BCD to 7-Segment
2. เพื่อให้สามารถออกแบบวงจรนับแบบ Synchronous ได้
3. เพื่อให้นักศึกษาออกแบบวงจร MOD ความถี่ได้
4. เพื่อให้สามารถสร้างวงจรนับที่ออกแบบโดยใช้ JK Flip Flop ได้

การทดลอง

1. ให้นักศึกษาออกแบบวงจร BCD to 7-Segment สำหรับถอดรหัสเลขฐานสองขนาด 4 บิต (SW3 – SW0กำหนด SW3 เป็น MSB) ไปเป็นข้อมูลที่ ใช้ขับสัญญาณให้ตัว 7-Segment โดยกำหนดรูปแบบการแสดงผลบน 7-Segment ดังนี้



2. ให้นักศึกษาออกแบบวงจร MOD ความถี่ และวงจร Counter ขึ้นจาก 0 ไป 7 (0 1 2 3 4 5 6 7 . . .) ผ่าน JK Flip Flop แบบ Asynchronous โดยวงจร Counter จะเปลี่ยนเลขทุกๆ 1 วินาที แล้วทดสอบการทำงานบนบอร์ด FPGA โดยแสดงผลทาง 7-Segment

3. ให้นักศึกษาออกแบบวงจร Counter นับขึ้นจาก 0 ไป 9 โดยไม่เอาตัวเลขที่อยู่ในรหัสนักศึกษา 4 หลักสุดท้าย แบบ Synchronous โดยวงจร Counter จะเปลี่ยนเลขทุกๆ 1 วินาที แล้วทดสอบการทำงานบนบอร์ด FPGA โดยแสดงผลทาง 7-Segment
เช่น รหัสนักศึกษา 6501**1024** จะทำการนับ 3 5 6 7 8 9
 - 3.1 สร้างตารางค่าการนับ (Output, State transition)
 - 3.2 สร้างตารางความจริง (Truth Table) ของทุกๆ อินพุตของฟลิปฟล็อปทุกตัว
 - 3.3 หาสมการอินพุตของฟลิปฟล็อปด้วยวิธีพีชคณิตบูลีนหรือ K-Map
 - 3.4 วาดไดอะแกรมของวงจรบน ISE WebPack โดยใช้ JK Flip Flop มาต่อกัน
 - 3.5 ทดสอบการโดยการ Download ลงบอร์ด FPGA

Handwriting practice lines consisting of 25 horizontal dotted lines.

Handwriting practice lines consisting of 25 horizontal dotted lines.

Logic Diagram (JK Flip Flop)

ใบตรวจการทดลองที่ 5

วัน/เดือน/ปี _____ ☐กลุ่ม 116 ☐กลุ่ม 117 ☐กลุ่ม 153

รหัสนักศึกษา _____ ชื่อ-นามสกุล _____

การตรวจการทดลอง

การทดลองข้อ 2 ลายเซ็นผู้ควบคุมการทดลอง _____

การทดลองข้อ 3 ลายเซ็นผู้ควบคุมการทดลอง _____

หมายเหตุ

1. ไม่รับ ใบตรวจการทดลองที่มีร่องรอยการแก้ไข ขูด ลบ ชีตฆ่า เปลี่ยนแปลงทุกชนิด
2. ให้พิมพ์ใบตรวจการทดลองนี้ในรูปแบบ สี