第1章 绪论

背景: 计算机体系架构的演变和半导体工艺的发展跟不上庞大的算力需求



第2章 乘法器与逻辑综合技术基础



第3章 ASIC近似乘法器

• 考虑数据分布和输入极性

ASIC近似乘法器无法在FPGA上 获得相同比例的硬件性能提升

第4章 FPGA近似乘法器

基于贝叶斯优化





- 面向大电路的基于 MFFC 自适应超图划分的端到端强化学习逻辑优化序列探索框架
- 结合探索框架与得到的近似乘法器库,研究基于不同近似乘法器的DNN硬件加速器



第6章 总结与展望