第二次作业

第一题:设计一个有三输入和一输出的组合电路。

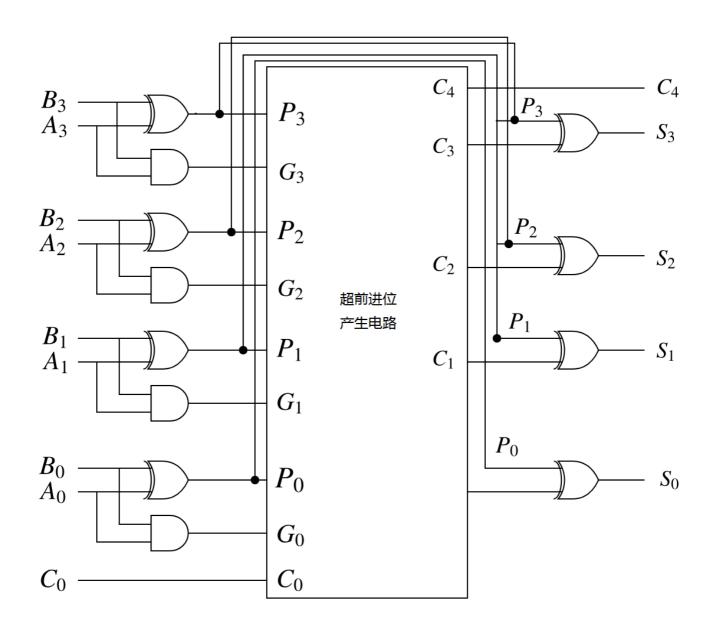
- (a) 当输入的二进制值小于3时,输出为1;否则,输出为0。
- (b) 当输入的二进制值是奇数时,输出为1。

第二题:设计一个组合电路,三个输入为x、y和z,三个输出为A、B和C。当二进制输入为0、1、2或3时,二进制输出比输入大1,当二进制输入为4、5、6或7时,二进制输出比输入小2。

第三题:

- (a)设计一个有两个输入 x 和 y , 两个输出 Diff 和 B_{out} 的半减器。电路实现减法x-y , 这里 Diff 为差值 , B_{out} 是输出借位。
- (b)设计一个有三个输入 x 、y 、 B_{in} 和两个输出 Diff 和 B_{out} 的全减器。电路实现减法 $x-y-B_{in}$,这里 B_{in} 是输入借位 , B_{out} 是输出借位 ,D 为差值。

第四题:假设异或门有10ns的传输时延,与门及或门有50ns的传输时延,那么图中的四位加法器的传输时延为多少?



第五题:用一个译码器和外部逻辑门,设计一个由以下三个布尔函数定义的组合电路:

(a)

$$F1 = \bar{x}y\bar{z} + xz$$

$$F2 = x\bar{y}\bar{z} + \bar{x}y$$

$$F3 = \bar{x}\bar{y}z + xy$$
(b)

$$F1 = (\bar{y} + x)z$$

$$F2 = \bar{y}\bar{z} + \bar{x}y + y\bar{z}$$

$$F3 = (x + y)z$$

第六题:用两个8选1数据选择器和一个2选1数据选择器实现一个16选1数据选择器,用元件框图表示。

第七题:用两个4选1数据选择器实现一个全加器。