

Universidade Federal de Minas Gerais
Escola de Engenharia – Departamento de Engenharia Eletrônica
Disciplina: Laboratório de Sistemas Digitais
Guia de aula: 09 (complemento usado em laboratório)
Assuntos: <ul style="list-style-type: none"> Operadores em VHDL (concatenação de linhas de barramento, exibição de sinais internos para simulação, etc.)

Objetivos: <ul style="list-style-type: none"> Saber identificar o apropriado uso dos operadores em VHDL Identificar os diferentes tipos de operadores.
Espera-se que ao final do Estudo Dirigido o aluno saiba responder às seguintes questões: <ol style="list-style-type: none"> Quais são os operadores lógicos em VHDL? Quais são os operadores de relação em VHDL? Quais são os operadores <i>shift</i> em VHDL? Quais são os operadores <i>adding</i> em VHDL? Quais são os operadores <i>sign</i> em VHDL? Quais são os operadores <i>multiplying</i> em VHDL? Que outro tipo de operadores existe, fora dos citados acima? Como usar os operadores em VHDL? Existem regras de precedência entre operadores em VHDL?
Atividades práticas em sala de aula: <ol style="list-style-type: none"> Utilizando como base o conhecimento adquirido, descreva um circuito em VHDL que reproduza a seguinte função $f(x) = r * x * \text{not}(x)$, sendo $r=2$, para qualquer valor de x e assuma no máximo 4 bits de representação. Escreva um arquivo testbench para testar a sua descrição vhd sintetizada. Simule o sistema e apresente o que você desenvolveu ao professor da disciplina