Universidade Federal de Minas Gerais

Escola de Engenharia – Departamento de Engenharia Eletrônica

Disciplina: Laboratório de Sistemas Digitais

Guia de aula: 10

## Assuntos:

Simulação Funcional e Testbenches. Arquivos em lote (batch files) em TCL (Tool Command Language).

## Objetivos:

- Saber elaborar simulações funcionais básicas mediante o uso de testbenches descritos em VHDL.
- Realizar simulações funcionais mediante a automatização dos processos usando scripts em TCL.

Espera-se que ao final do Estudo Dirigido o aluno saiba responder às seguintes questões:

- 1) O que é uma simulação funcional?
- 2) O que é um testbench e para que serve?
- 3) Qual linguagem é utilizada para a descrição do testbech?
- 4) Quais são as partes que conformam o testbench?
- 5) Como inserir estímulos mediante o uso de arquivos externos na simulação funcional?
- 6) Como realizar uma verificação funcional da unidade em teste (UUT Unit Under Test ou DUT Design Under Test ) dentro do testbench?
- 7) O que é TCL e quais são seus comandos?
- 8) Como usar um script em TCL no ModelSim para executar uma simulação funcional da unidade em teste?
- 9) Como gerar arquivos de saída externos com informações relevantes da simulação funcional da unidade em teste?

Parte das referências a serem estudadas:

[8]

[9] pág. 241 a 271

[10] Documento todo

[11] Documento todo

[12] pág. 69 a 74.

[14] Slides "Testbench.pdf" e "Assert.pdf"

Lista de referências:

[8] Sabih H. Gerez. VHDL for Simulation and Synthesis. University of Twente. 2016

Disponível em:

http://wwwhome.ewi.utwente.nl/~gerezsh/sendfile/sendfile.php/vhdl-sim-syn-soc.pdf?sendfile=vhdl-sim-syn-soc.pdf

[9] Voleni A. Pedroni. Circuit Design and Simulation with VHDL. The MIT Press. 2010. Referência opcional (no free).

[10] <a href="https://www.intel.com/content/www/us/en/programmable/support/support-resources/design-examples/design-software/tcl.html">https://www.intel.com/content/www/us/en/programmable/support/support-resources/design-examples/design-software/tcl.html</a>

[11] <a href="https://www.intel.com/content/www/us/en/programmable/support/support-resources/design-examples/design-software/tcl/tcl-modelsim.html">https://www.intel.com/content/www/us/en/programmable/support/support-resources/design-examples/design-software/tcl/tcl-modelsim.html</a>

[12]https://www.cc.gatech.edu/~hadi/teaching/cs3220/doc/modelsim/modelsimTutorial.pdf

[14] Slides "Testbench.pdf" e "Assert.pdf" na pasta LSD\_10