

## Guia 6

Aluno: Pierre Victor da Silva Sousa

Matrícula: 2018019710

### 1. Qual a diferença entre concorrência e paralelismo?

No paralelismo, temos todos os processos no processador, sendo executados literalmente ao mesmo tempo.

Na concorrência, temos os processos sendo executados no mesmo espaço de tempo, porém não no mesmo instante. O processador não é capaz de executar todas tarefas ao mesmo instante, para isso, hora ele realiza uma, hora outra.

### 2. Por que as construções concorrentes em VHDL não são chamadas de paralelas?

Paralelismo implica concorrência, mas o contrário não é verdadeiro, pois é possível ter concorrência sem paralelismo, é só pensar no caso de uso de uma única thread gerenciando milhares de tarefas, pausando e resumindo-as, esse é um modelo de concorrência sem paralelismo.

### 3. Quando as construções concorrentes em VHDL podem apresentar comportamento paralelo?

Ocorrem nas atribuições de sinais, em que são realizadas apenas uma instrução que é executada ao mesmo tempo com outras instruções de atribuição e processos.

### 4. Qual a diferença entre se atribuir o valor a um sinal dentro de um Process ou fora dele?

Ao atribuir um sinal dentro de um Process, a construção no ponto de vista da simulação se torna sequencial. Atribuindo o valor ao um sinal fora, o processo não será necessariamente sequencial.

### 5. Qual a função da lista de sensibilidades de um processo?

A lista de sensibilidade (sensitivity list) após o comando process é uma lista composta por um ou mais sinais utilizados no processo. Um evento em qualquer destes sinais causará uma reavaliação do processo durante a execução do código.

### 6. Quais as regras para se definir o que deve ser incluído na lista de sensibilidade de um Processo?

Para ser incluso na lista de sensibilidade deve ser um sinal ou entrada assíncrono(a), que não irá sofrer modificações no Process.

### 7. Como se define atribuições sequenciais dentro de um Process?

Atribuições sequenciais são feitas a partir da criação de um signal dentro do Process, assim uma ligação (um fio) é criado. É necessário também que o código necessite do valor desse signal para dar sequência ao processo.

8. Se o modelo VHDL será sintetizado em um hardware que permite paralelismo, por que precisamos de construções sequenciais? Paralelo não é mais rápido?

Usamos construções sequenciais para modelar flip-flops e registradores. Os comandos sequenciais de VHDL descrevem comportamento em termos de sequências de eventos e sua execução depende de ordem em que aparecem no código implementado.

Comandos sequenciais são 'executados' em tempo zero numa simulação, e só podem ser usados em processos. Comandos sequenciais podem, também, ser usados para descrever lógica combinacional.