

Universidade Federal de Minas Gerais
Escola de Engenharia – Departamento de Engenharia Eletrônica
Disciplina: Laboratório de Sistemas Digitais
Guia de aula: 07
Assuntos: <ul style="list-style-type: none"> <li>• Máquinas de Estados Finitos.</li> <li>• <i>One-hot encoding</i></li> <li>• Múltiplos process ou um único process?</li> </ul>

Objetivos: <ul style="list-style-type: none"> <li>• Entender como modelar máquinas de estados finitos em VHDL.</li> <li>• Apresentar modelos de codificação de máquinas de estados finitos usando um único processo e múltiplos processos.</li> <li>• Entender a diferença entre as máquinas de Mealy e de Moore.</li> <li>• Entender as vantagens e desvantagens da codificação <i>one-hot</i>.</li> <li>• Consolidar conceitos de concorrência entre processos.</li> <li>• Entender os tipos <i>Enumerated</i> em VHDL.</li> </ul>
--

<p>Espera-se que ao final do Estudo Dirigido o aluno saiba responder às seguintes questões:</p> <ol style="list-style-type: none"> <li>1) O que são e para que servem as máquinas de estados finitos?</li> <li>2) Quais as diferenças entre Máquinas de Mealy e Máquinas de Moore?</li> <li>3) Como modelar máquinas de estados finitos em VHDL: <ol style="list-style-type: none"> <li>a. usando um único process?</li> <li>b. usando múltiplos processes?</li> </ol> </li> <li>4) O que é one-hot encoding?</li> <li>5) Como modelar os estados de uma Máquina de Estados Finitos em VHDL usando <i>one-hot encoding</i>?</li> </ol>
--

<p>Parte das referências a serem estudadas:</p> <p>[1] pág. 89 a 106.</p> <p>[5] pág. 127 a 142. Pág. 485 a 493.</p> <p>[17]</p>
--

<p>Lista de referências:</p> <p>[1] B. Mealy, F. Tappero. Free Range VHDL. <b>Free Range Factory</b>. 2012. The electronic version of this book can be downloaded free of charge from: <a href="http://www.freerangefactory.org">http://www.freerangefactory.org</a></p> <p>[5] Frank Vahid. <b>Sistemas Digitais: Projeto, Otimizações e HDLs</b>. Bookman. 2008. Disponível no Google Books em: <a href="https://books.google.com.br/books?id=8xT9sD0kpfUC&amp;lpg=PR2&amp;dq=Frank%20vahid&amp;hl=pt-BR&amp;pg=PR3#v=onepage&amp;q=Frank%20vahid&amp;f=false">https://books.google.com.br/books?id=8xT9sD0kpfUC&amp;lpg=PR2&amp;dq=Frank%20vahid&amp;hl=pt-BR&amp;pg=PR3#v=onepage&amp;q=Frank%20vahid&amp;f=false</a></p> <p>[17] Mário Côrtes. <b>VHDL: máquina de estados (FSM)</b> (Slides). 2011. Disponível em: <a href="http://www.ic.unicamp.br/~cortes/mc602/slides/VHDL/VHDL_6_MC_FSM_v2.pdf">http://www.ic.unicamp.br/~cortes/mc602/slides/VHDL/VHDL_6_MC_FSM_v2.pdf</a>. Acesso em 24/09/2018.</p>
---