

Universidade Federal de Minas Gerais
Escola de Engenharia – Departamento de Engenharia Eletrônica
Disciplina: Laboratório de Sistemas Digitais
Guia de aula: 08 (complemento usado em laboratório)
Assuntos: <ul style="list-style-type: none"> Modelos de Representação de um Sistema top-level em VHDL: Comportamental, Fluxo de dados e Estrutural.

Objetivos: <ul style="list-style-type: none"> Saber explicar quando, como e o porquê usar os modelos de representação de um sistema. Identificar os diferentes modelos de representação de um sistema. Analisar as implicações da implementação de cada modelo de representação.
Espera-se que ao final do Estudo Dirigido o aluno saiba responder às seguintes questões: <ol style="list-style-type: none"> Como descrever uma arquitetura em VHDL? Quais são as diferenças entre os modelos de representação de sistemas: Comportamental, Fluxo de dados, Estrutural? Quais as vantagens/desvantagens dos modelos para representação de sistemas top-level. Quais são as declarações concorrentes que envolvem cada modelo? Qual é o modelo de representação de sistemas mais usado?
Atividades práticas em sala de aula: <ol style="list-style-type: none"> Utilizando como base o arquivo “FlipFlopD.vhd” disponível, descreva em VHDL um Flip-Flop D usando um modelo de representação de sistemas em fluxo de dados. Escreva um arquivo testbench para testar a sua descrição vhd sintetizada. Volte ao Quartus II e acesse o Menu <i>Tools</i> → <i>Netlist Viewers</i> → <i>RTL Viewer</i>. Observe se o diagrama mostrado é coerente com o que você esperava. Acesse o Menu <i>Tools</i> → <i>Netlist Viewers</i> → <i>Technology Map Viewer (Post- Mapping)</i>. Clique duas vezes sobre as “caixas” para observar sua implementação interna. Analise como estas caixas se relacionam com os elementos lógicos do DLP. Utilizando como base o arquivo “fulladder.vhd” disponível, descreva em VHDL um fulladder usando um modelo de representação de sistemas comportamental. Escreva um arquivo testbench para testar a sua descrição vhd sintetizada. Repita as atividades 2 e 3. Utilize o circuito descrito acima (fulladder.vhd) para construir um somador completo de 4 bits utilizando um modelo de representação estrutural. Escreva um arquivo testbench para testar a sua descrição vhd sintetizada. Repita as atividades 2 e 3. Simule os sistemas e apresente os resultados que você desenvolveu ao professor da disciplina.