

ADI模拟技术训练营——系列讲座1



# 放大器初步

西安交通大学 杨建国，2012年春季

# 目录

- 第一部分：放大器的分类简介
- 第二部分：使用放大器的一般性规则
- 第三部分：选择放大器入门
- 第四部分：使用网络资源
- 第五部分：数据记录和报告撰写
- 第六部分：实验和注意事项

# 一：放大器分类简介

## 什么是放大器？

- 电学中能够实现信号、功率放大的器件，称为放大器，英文为amplifier。
- 目前所有放大器的基础放大器件是电子管和晶体管，本讲座仅涉及晶体管。
- 以放大器为核心，能够实现放大功能的电路，称为放大电路。

# 放大器的分类

- 从简到繁，可将放大器分为三个级别：
  - 晶体管：双极型，单极型(JFET,MOSFET)
  - 集成运算放大器：标准运放，全差分运放
  - 集成功能放大器：差动放大器，仪表放大器，程控增益放大器，压控放大器以及其它特殊功能放大器等。

# 第一类—晶体管放大器

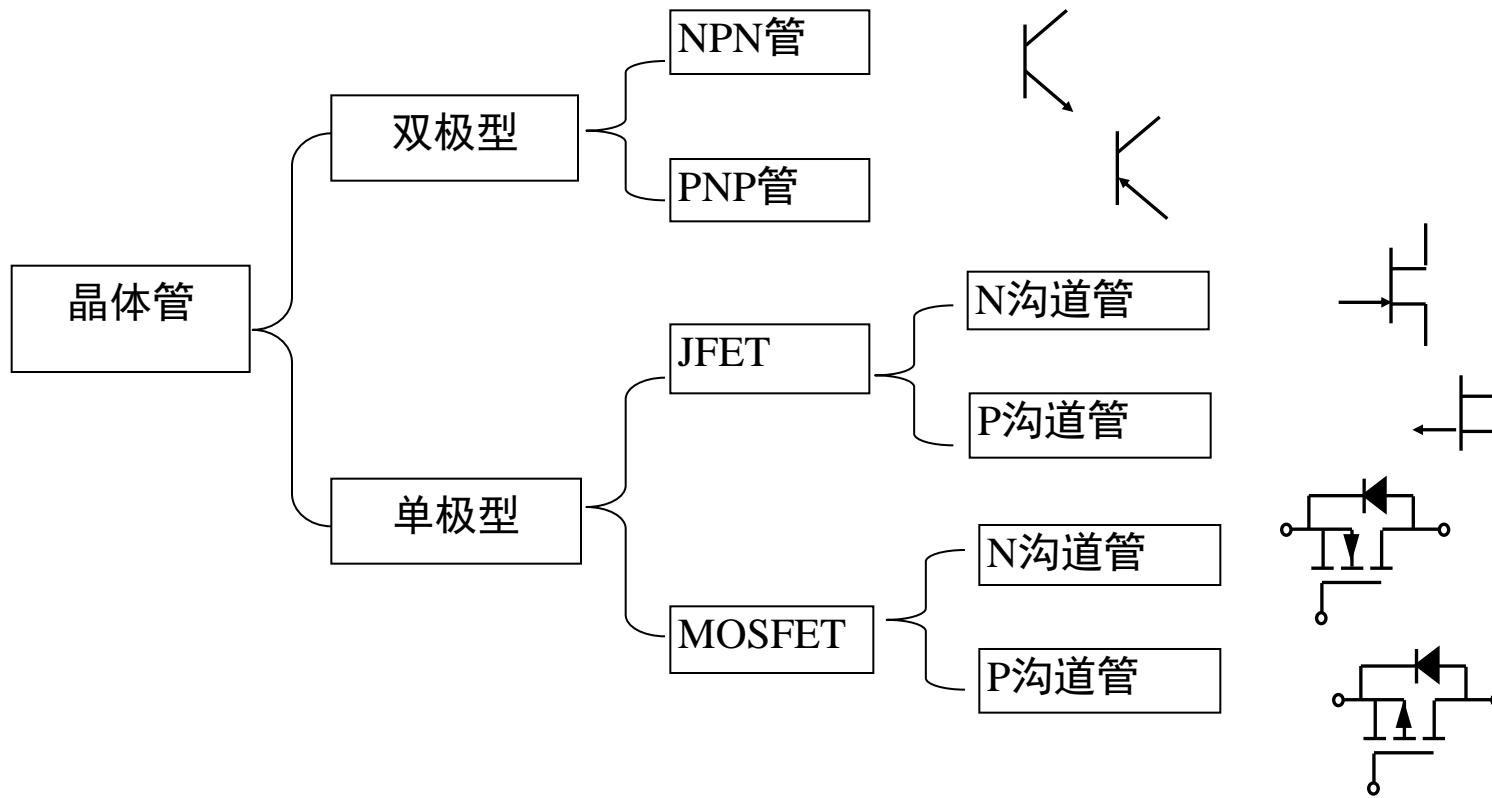
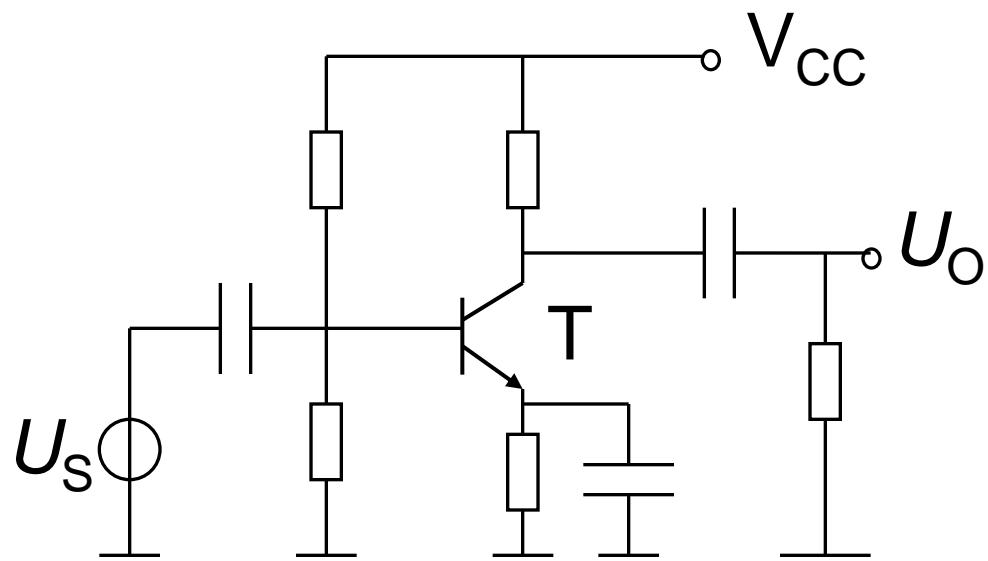


图2-1晶体管放大器分类

# 晶体管放大器举例



# 第二类—运算放大器

- 集成为一个芯片的，由晶体管组成的直接耦合型，开环多级放大电路。
- 开环增益很大，不能直接作为放大器，需要外部反馈网络配合。
- 最常见：差分输入、单端输出的标准运放。
- 另一种：差分输入、差分输出的全差分运放。

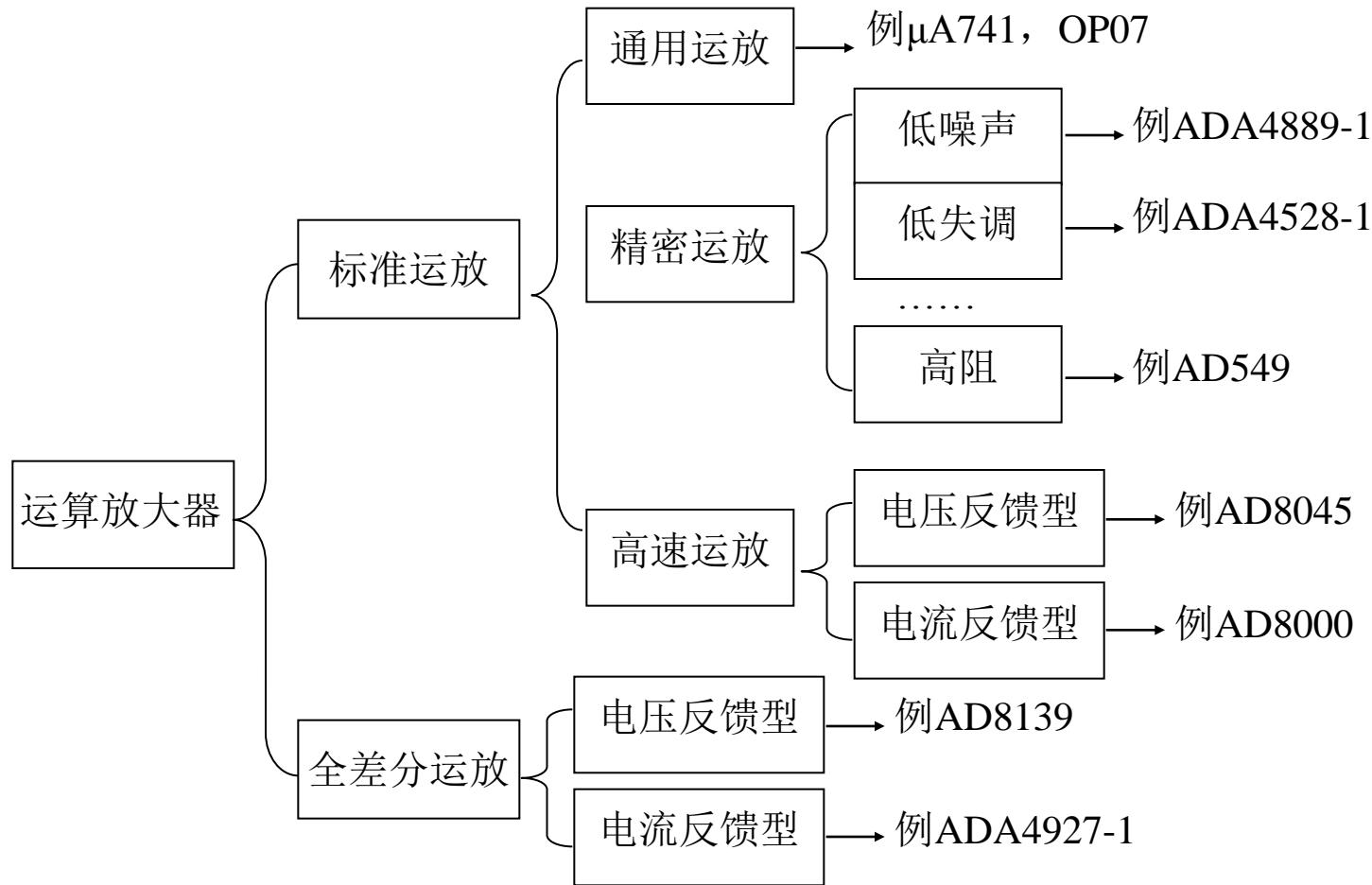
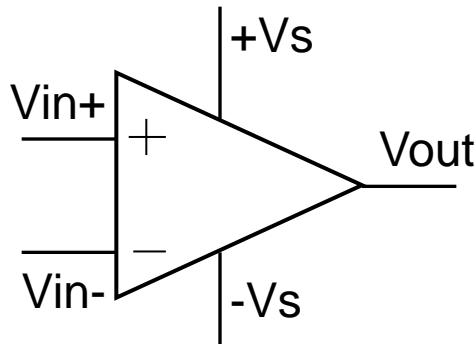


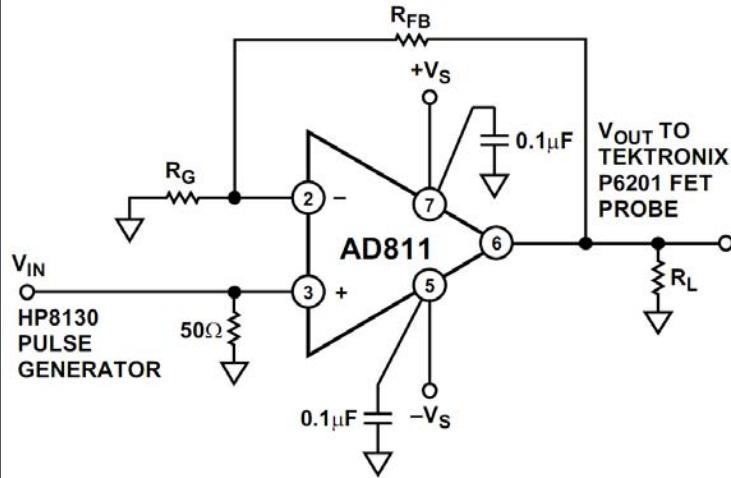
图2-2集成运算放大器分类

# 标准运放

结构



典型电路



# 全差分运放

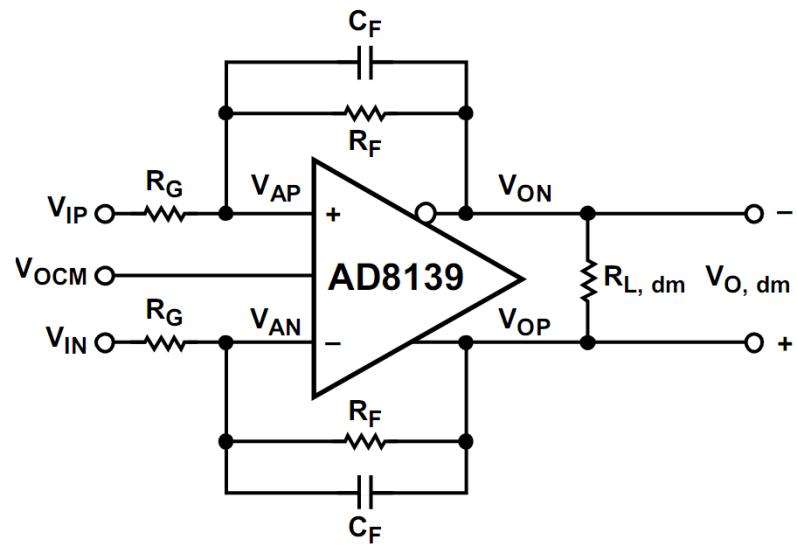
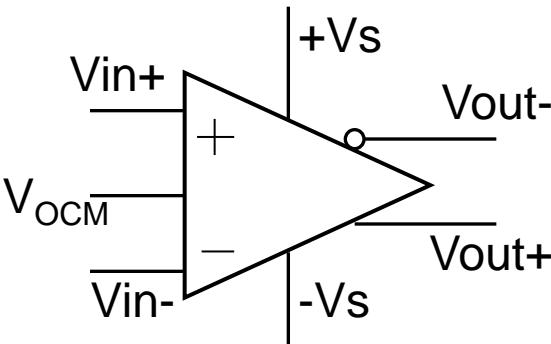


Figure 59. Typical Connection

# 全差分运放的输入输出关系

输入脚:  $V_{in+}$  和  $V_{in-}$ , 控制“输出共模量”的输入

输出脚:  $V_{out+}$  和  $V_{out-}$

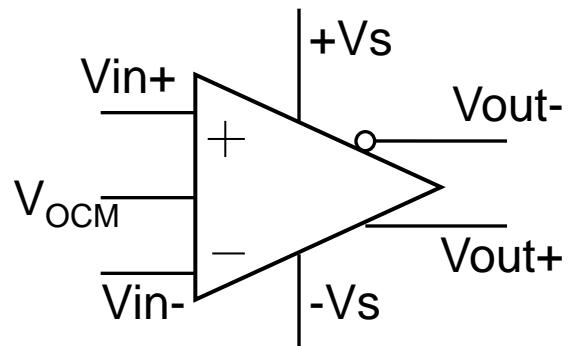
重要关系如下

$$V_{out+} - V_{out-} = A_O (V_{in+} - V_{in-})$$

深度负反馈下虚短  $V_{in+} = V_{in-}$  成立。

$$\frac{V_{out+} + V_{out-}}{2} = V_{OCM}$$

虚断也成立。



# 全差分运放最常见电路分析

$$\frac{V_{IP} - X}{R_G} = \frac{X - V_{ON}}{R_F}$$

$$\frac{V_{IN} - X}{R_G} = \frac{X - V_{OP}}{R_F}$$

$$\frac{V_{OP} + V_{ON}}{2} = V_{OCM}$$

$$\frac{V_{OP} - V_{ON}}{R_F} = \frac{V_{IP} - V_{IN}}{R_G}$$

$$V_{OP} = V_{OCM} + 0.5 \frac{R_F}{R_G} (V_{IP} - V_{IN})$$

$$V_{ON} = V_{OCM} - 0.5 \frac{R_F}{R_G} (V_{IP} - V_{IN})$$

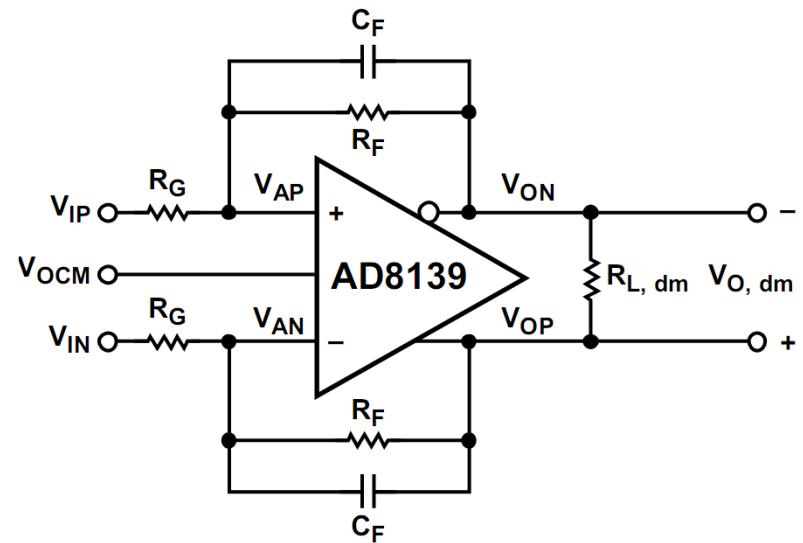


Figure 59. Typical Connection

# 全差分运放的典型应用

- 全差分ADC的前端驱动电路
- 单端转差分。
- 全差分信号链。
- 差分转单端。



**Low Cost, High Speed  
Differential Amplifier**

**AD8132**

## FEATURES

High speed

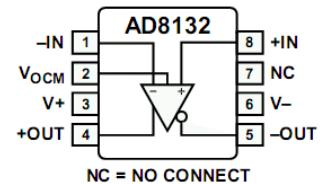
350 MHz, -3 dB bandwidth

1200 V/ $\mu$ s slew rate

Resistor set gain

Internal common-mode feedback

## CONNECTION DIAGRAM



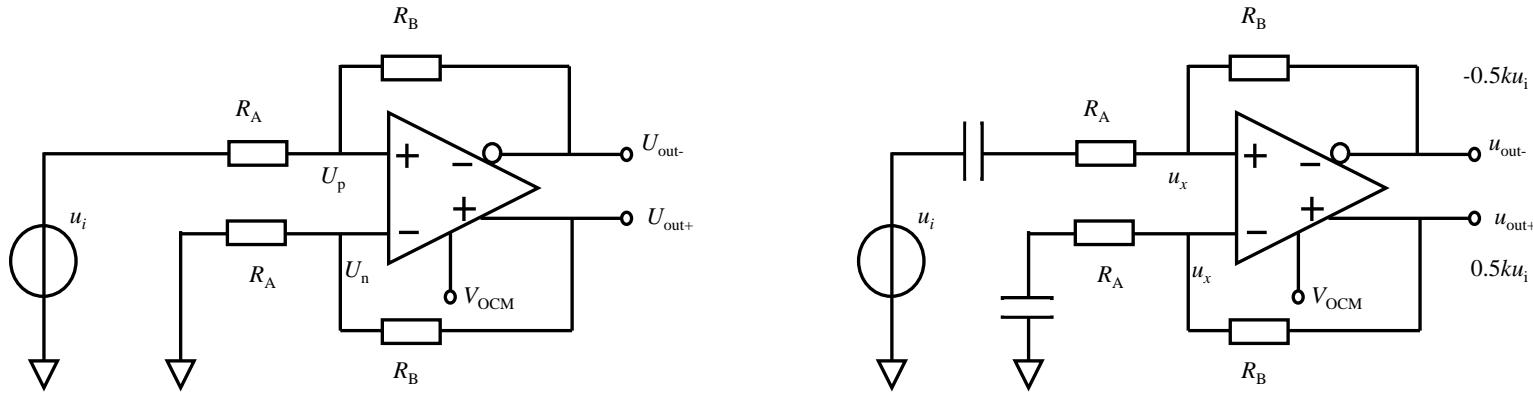


图16-4 低频时单端输入转差分输出（左图含静态电流，右图交流耦合型不含静态电流）

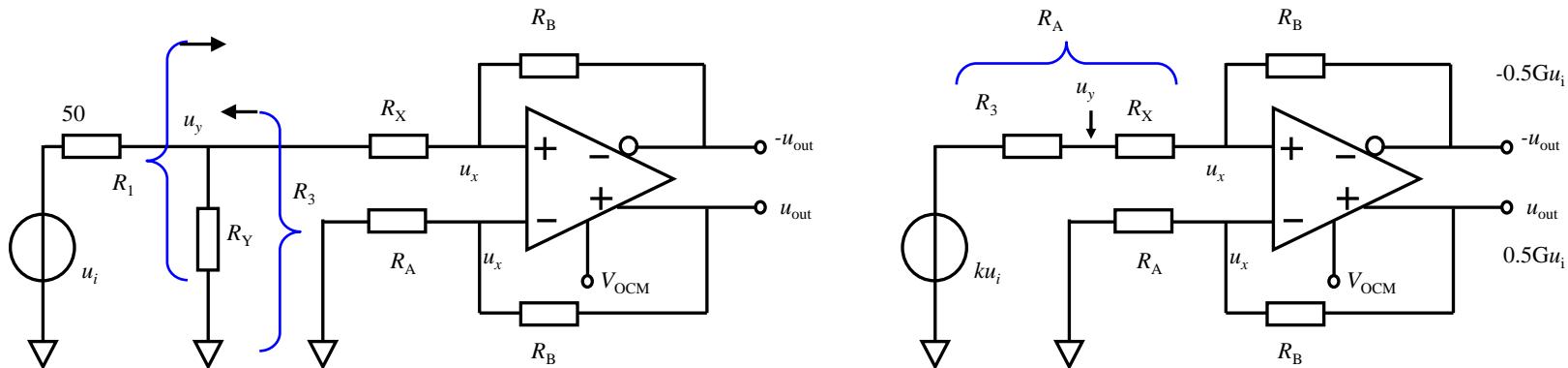


图16-5 高频时单端输入转差分输出（左图实际电路，右图等效电路）

# 电流反馈型运放



**1 GHz, 5,500 V/ $\mu$ s  
Low Distortion Amplifier**

**AD8009**

## FEATURES

### Ultrahigh Speed

5,500 V/ $\mu$ s Slew Rate, 4 V Step, G = +2

545 ps Rise Time, 2 V Step, G = +2

### Large Signal Bandwidth

440 MHz, G = +2

320 MHz, G = +10

### Small Signal Bandwidth (-3 dB)

1 GHz, G = +1

700 MHz, G = +2

Settling Time 10 ns to 0.1%, 2 V Step, G = +2

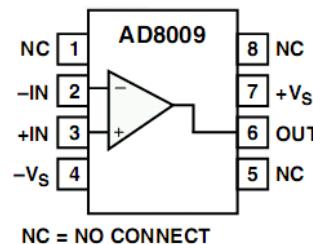
### Low Distortion over Wide Bandwidth

#### SFDR

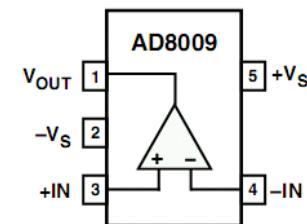
-66 dBc @ 20 MHz, Second Harmonic

## FUNCTIONAL BLOCK DIAGRAMS

### 8-Lead Plastic SOIC (R-8)



### 5-Lead SOT-23 (RT-5)



## PRODUCT DESCRIPTION

The AD8009 is an ultrahigh speed current feedback amplifier with a phenomenal 5,500 V/ $\mu$ s slew rate that results in a rise time of 545 ps, making it ideal as a pulse amplifier.

# 电流反馈型运放内部结构

- 同相输入端高阻，反相输入端低阻。
- 具有极高的压摆率。
- 增益带宽积不恒定，高增益时带宽下降不明显。
- 广泛使用于高速脉冲信号的放大。

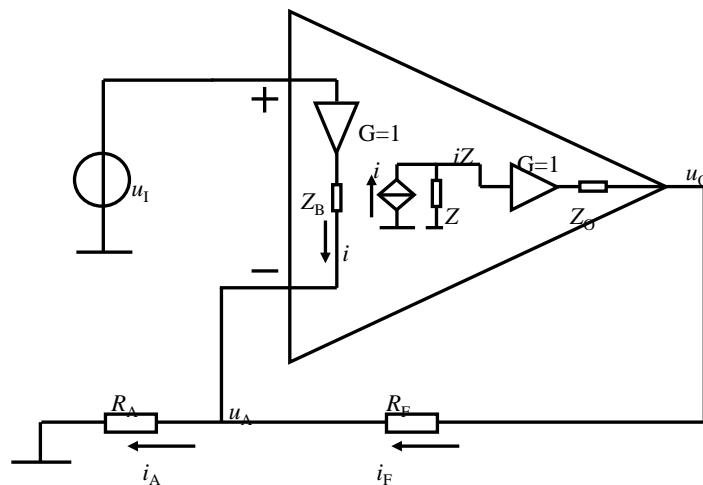


图15-2 电流反馈型运算放大器组成的同相放大器

# 电流反馈型运放使用注意

- 跟随器时必须串联反馈电阻。
- 反馈电阻的选择与增益有关，需要严格按照数据手册进行。

Table 5. Typical Values (LFCSP/SOIC)

Gain	Component Values ( $\Omega$ )		-3 dB SS Bandwidth (MHz)		-3 dB LS Bandwidth (MHz)		Slew Rate (V/ $\mu$ sec)	Output Noise (nV/ $\sqrt{Hz}$ )	Total Output Noise Including Resistors (nV/ $\sqrt{Hz}$ )
	R <sub>F</sub>	R <sub>G</sub>	LFCSP	SOIC	LFCSP	SOIC			
1	432	---	1380	1580	550	600	2200	10.9	11.2
2	432	432	600	650	610	650	3700	11.3	11.9
4	357	120	550	550	350	350	3800	10	12
10	357	40	350	365	370	370	3200	18.4	19.9

## • AD8005的电阻选择

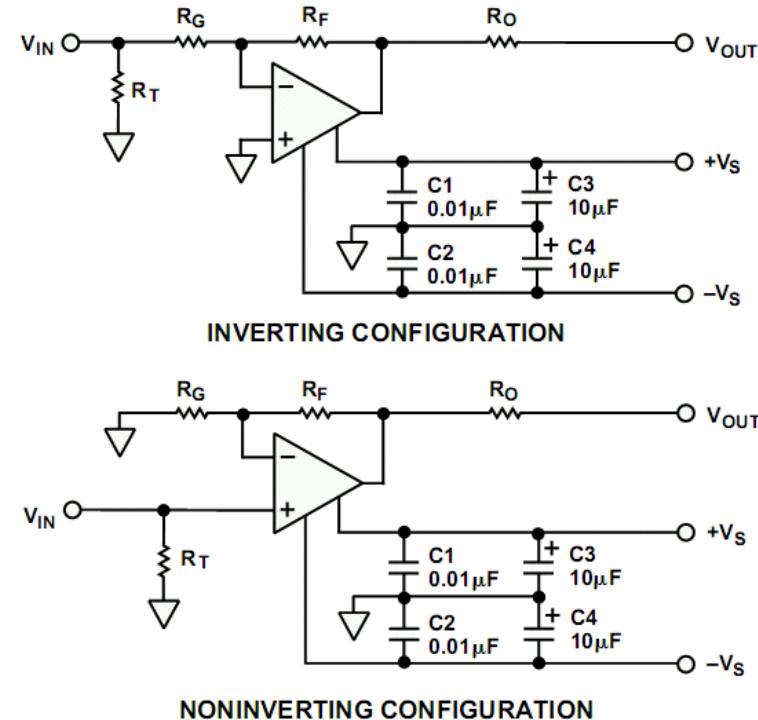


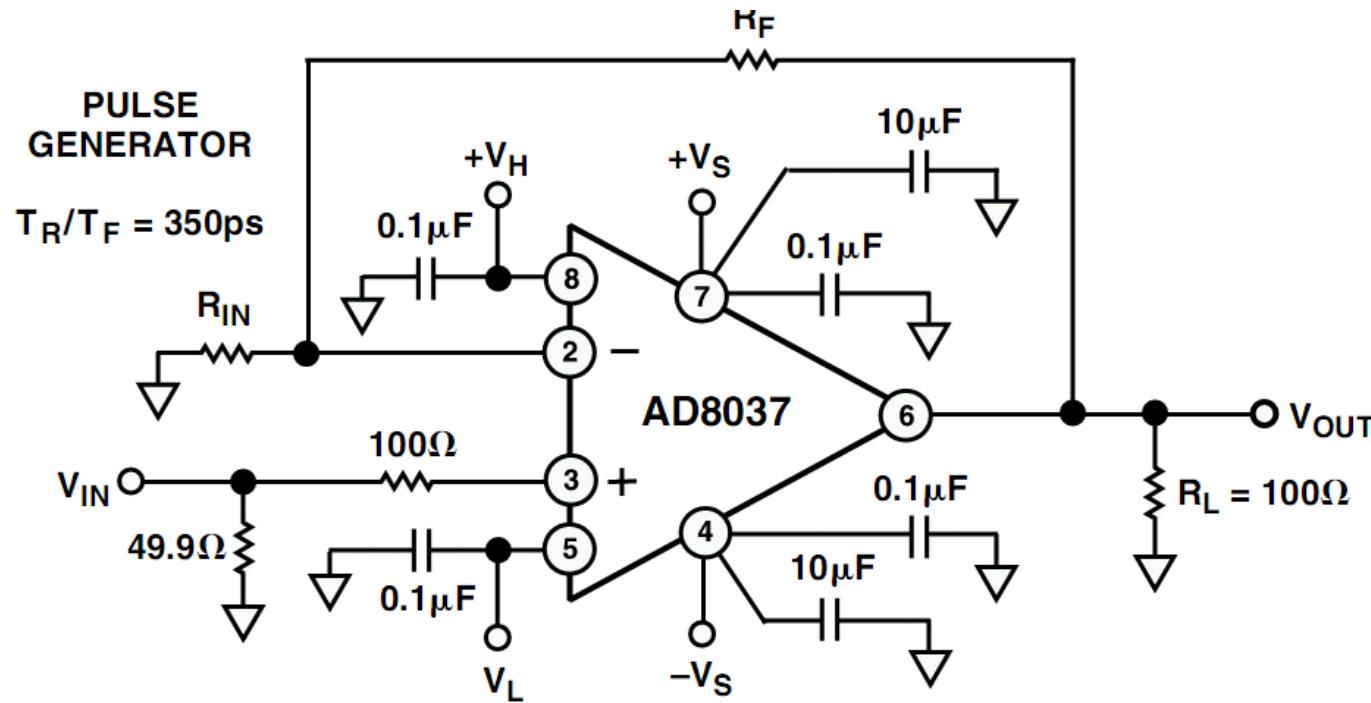
Figure 32. Inverting and Noninverting Configurations

Table I. Typical Bandwidth vs. Gain Setting Resistors

Gain	$R_F$	$R_G$	$R_T$	Small Signal -3 dB BW (MHz), $V_S = \pm 5$ V
-1	1.49 kΩ	1.49 kΩ	52.3	120 MHz
-10	1 kΩ	100 Ω	100 Ω	60 MHz
+1	2.49 kΩ	∞	49.9 Ω	270 MHz
+2	2.49 kΩ	2.49 kΩ	49.9 Ω	170 MHz
+10	499 Ω	56.2 Ω	49.9 Ω	40 MHz

# 其它值得注意的运算放大器

- 含限制器的运放AD8036, AD8037



TPC 10. Noninverting Clamp Configuration,  $G = +2$

# 其它值得注意的运算放大器

- 专利斩波技术实现零漂移， 极低失调电压。
- 注意斩波频率处会出现少许噪声尖峰。ADA4528-1斩波频率为200kHz。



\$1.47

Precision, Ultralow Noise, RRIO,  
Zero-Drift Op Amp  
仪供试用。

ADA4528-1

## FEATURES

Low offset: 2.5  $\mu$ V maximum

Low offset voltage drift: 0.015  $\mu$ V/ $^{\circ}$ C maximum

## Low noise

5.6 nV/ $\sqrt$ Hz at  $f = 1$  kHz,  $A_v = +100$

97 nV p-p at  $f = 0.1$  Hz to 10 Hz,  $A_v = +100$

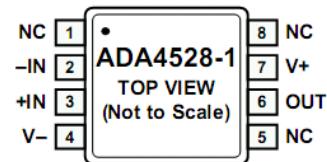
Open-loop voltage gain: 130 dB minimum

CMRR: 135 dB minimum

PSRR: 130 dB minimum

Gain bandwidth product: 4 MHz

## PIN CONFIGURATION



NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.

09437401

Figure 1. 8-Lead MSOP

# 其它值得注意的运算放大器

- 高速，低偏置电流



\$3.5

仅供试用。

**Low Noise, 1 GHz  
FastFET Op Amps**

**ADA4817-1/ADA4817-2**

## FEATURES

### High speed

-3 dB bandwidth ( $G = 1, R_L = 100 \Omega$ ): 1050 MHz

Slew rate: 870 V/ $\mu$ s

0.1% settling time: 9 ns

Low input bias current: 2 pA

### Low input capacitance

Common-mode capacitance: 1.3 pF

Differential-mode capacitance: 0.1 pF

### Low noise

4 nV/ $\sqrt{\text{Hz}}$  @ 100 kHz

2.5 fA/ $\sqrt{\text{Hz}}$  @ 100 kHz

### Low distortion

-90 dBc @ 10 MHz ( $G = 1, R_L = 1 \text{ k}\Omega$ )

Offset voltage: 2 mV maximum

High output current: 40 mA

Supply current per amplifier: 19 mA

## CONNECTION DIAGRAMS

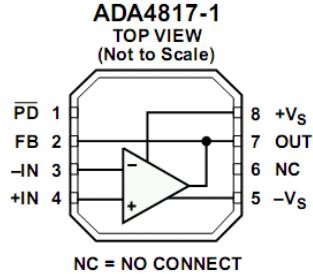
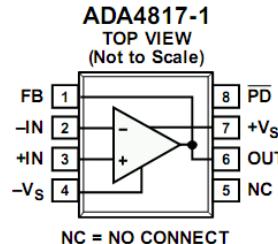


Figure 1. 8-Lead LFCSP (CP-8-2)



07756-001

07756-002

# 第三类：集成功能放大器

- 独立使用即可实现一定功能的，集成在一个芯片内的放大器。
- 具备放大功能，又不是前两种的集成电路均可称为集成功能放大器。

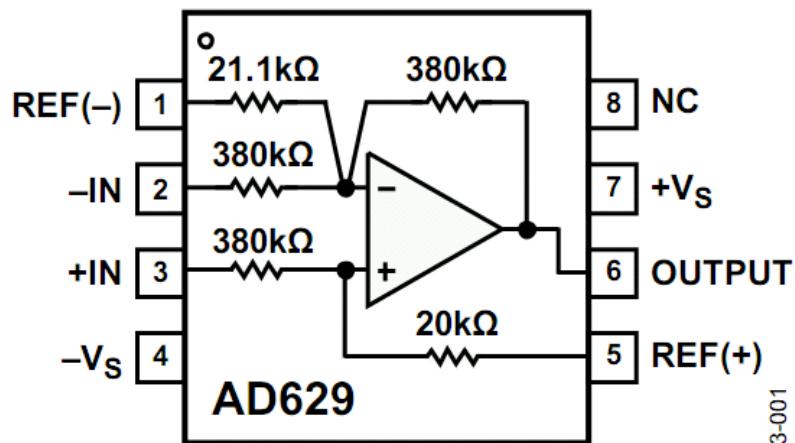
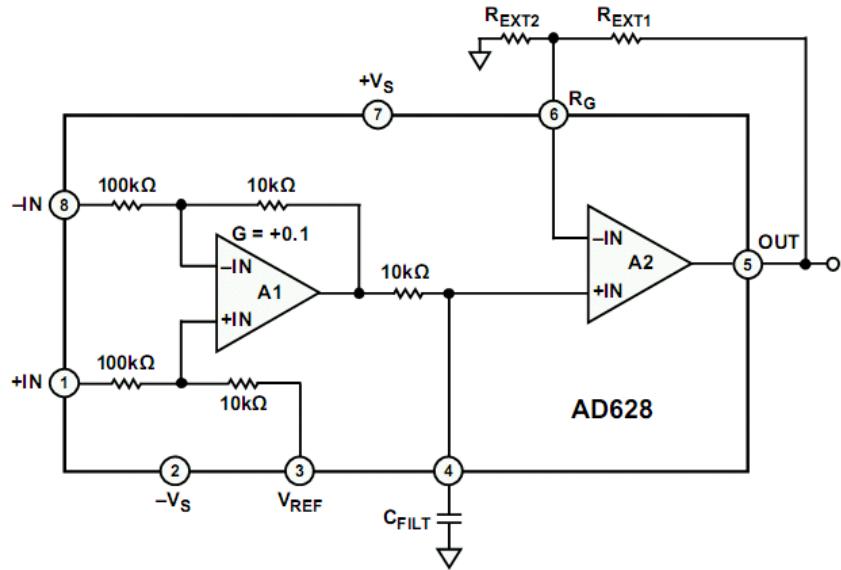
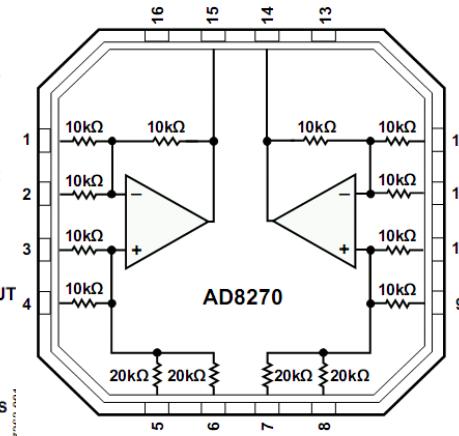
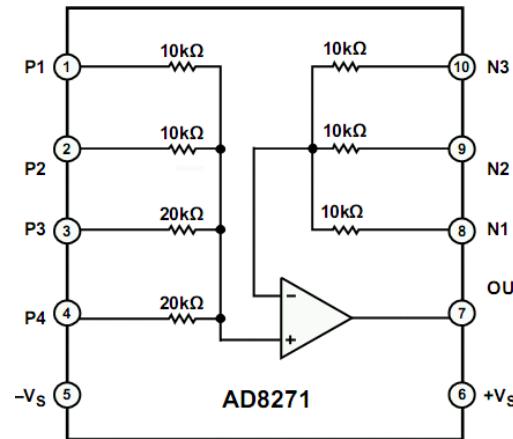
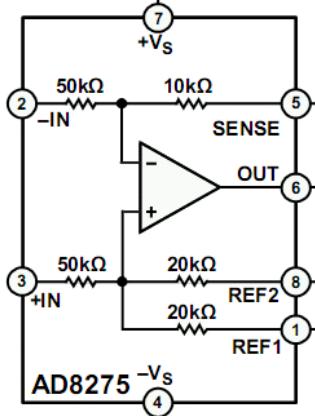
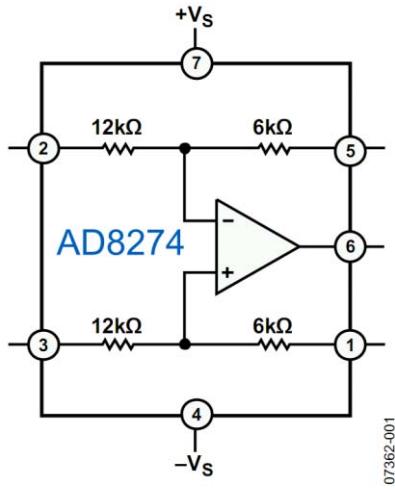
# 集成功能放大器的种类

- 检测差模的：差动放大器，仪表放大器，电流检测放大器
- 改变增益的：程控增益放大器，压控增益放大器
- 模拟乘法器
- 隔离放大器
- 对数放大器
- 跨导放大器、跨阻放大器
- 音频功率放大器

# 差动放大器

- 以差动—减法器为主要形式，芯片内集成了运放和多个高精密电阻。
- ADI差动放大器主要类型
  - 4电阻标准1倍，2倍
  - 5电阻型、7电阻型
  - 高共模型

# ADI差动放大器类型图例



# 差动放大器

- 珍贵在于内部的电阻一致性。
- 可以方便实现：
  - 减法器——对差分信号进行放大或者衰减。
  - 电平移位。
  - 精确增益。
  - 承受高共模输入差分信号。
  - 电压——电流转换。

# 差动放大器：正接和反接

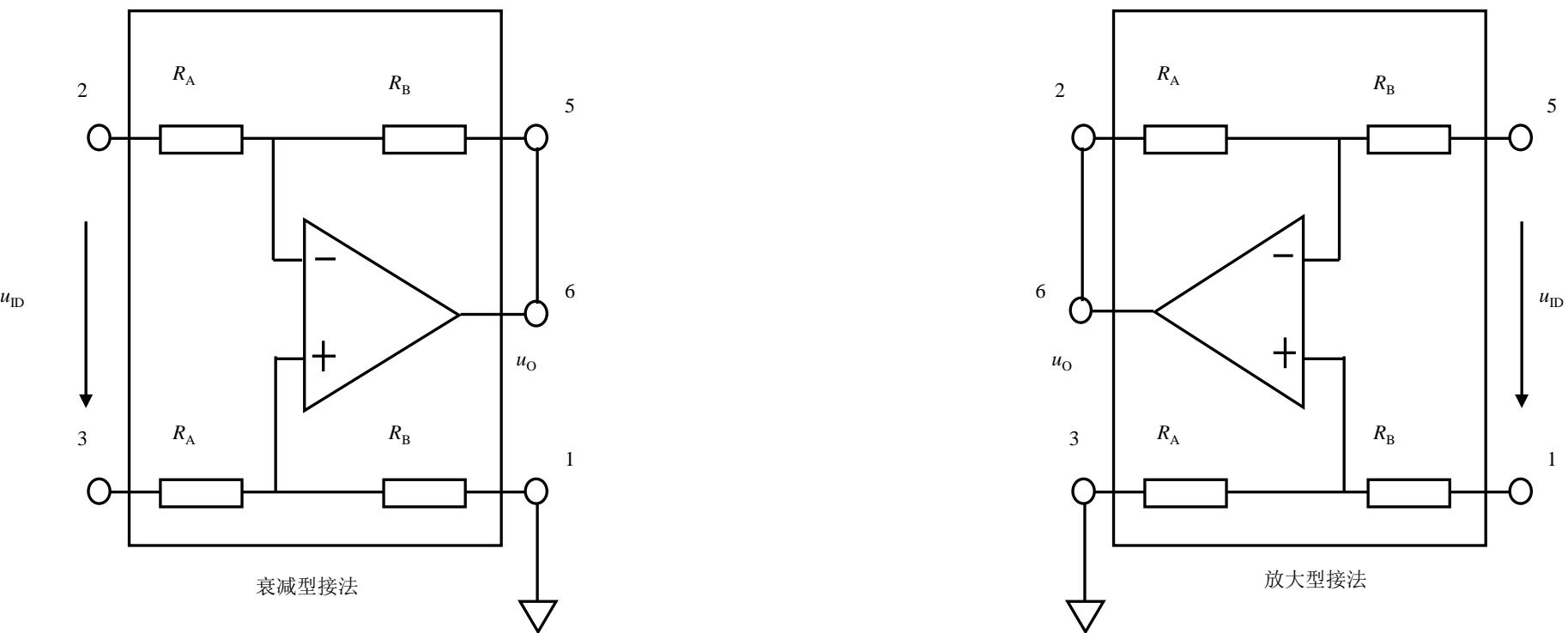
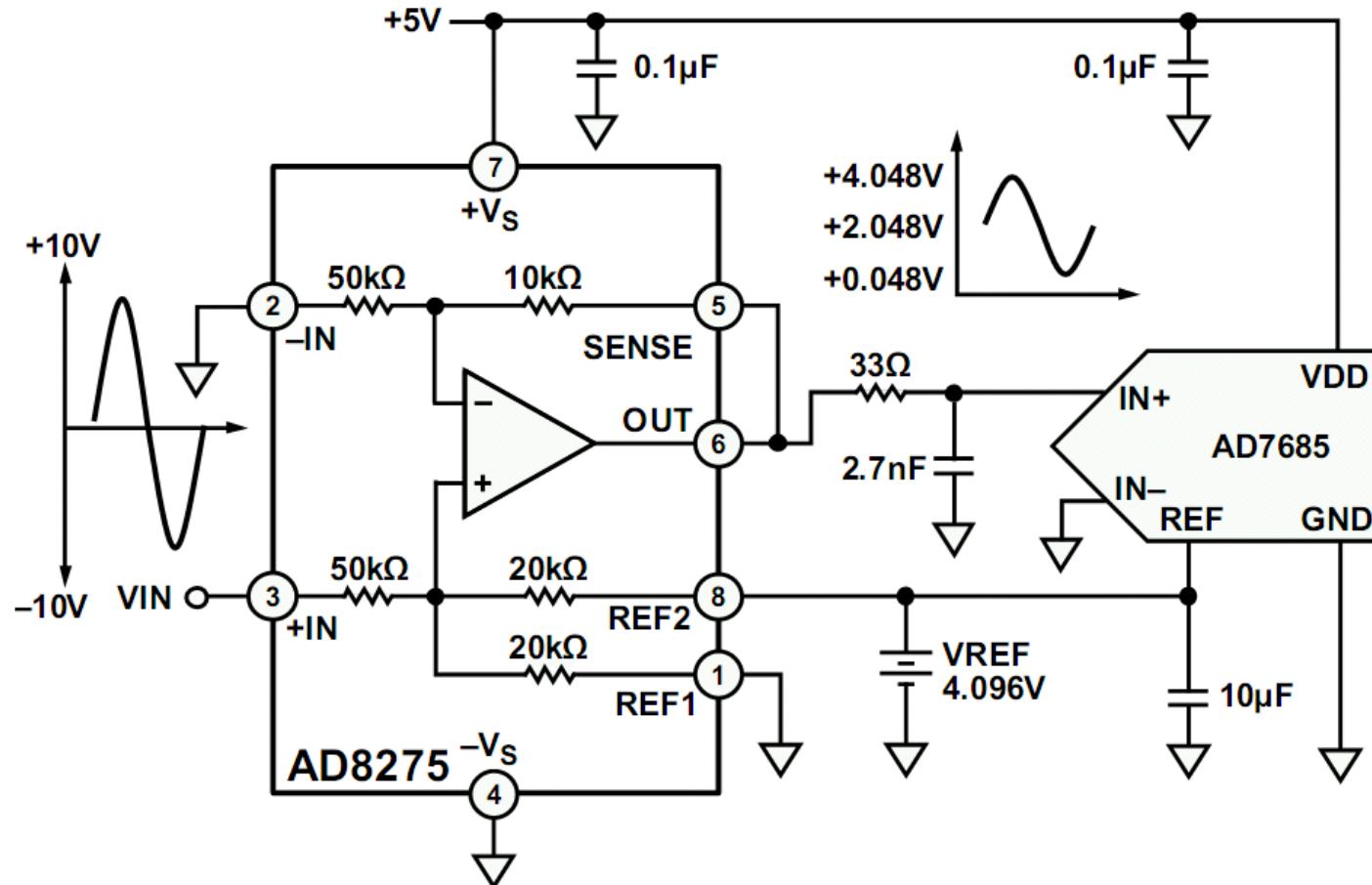


图18-2标准结构差动放大器的两种差分运算接法

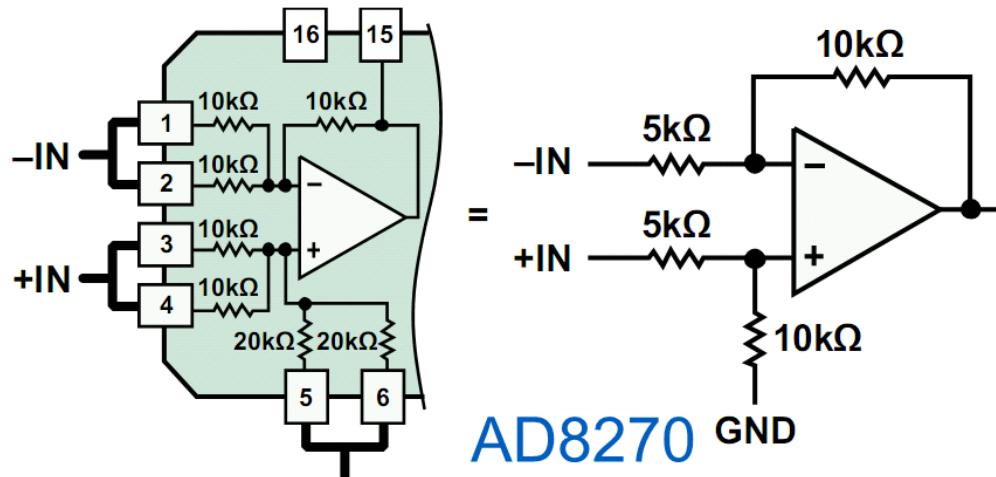
# 差动放大器：电平移位

## TYPICAL APPLICATION



07546-002

# 差动放大器：精确增益



AD8270

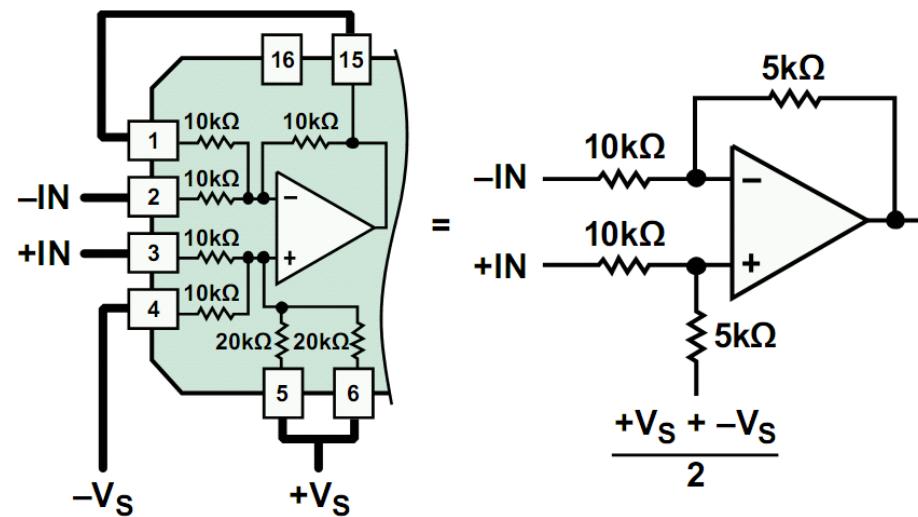
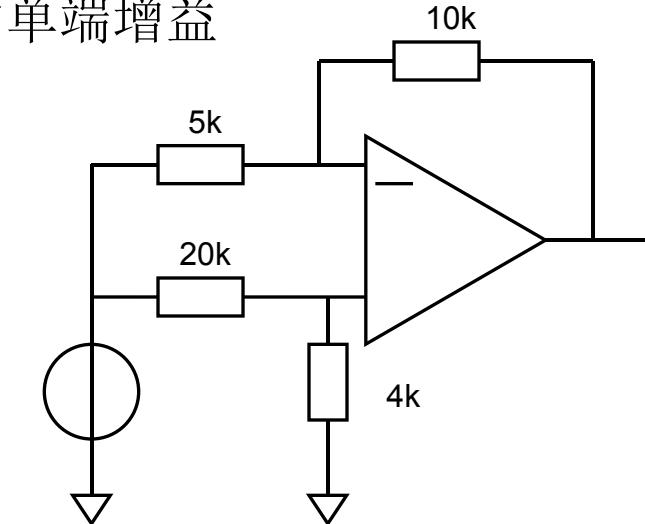
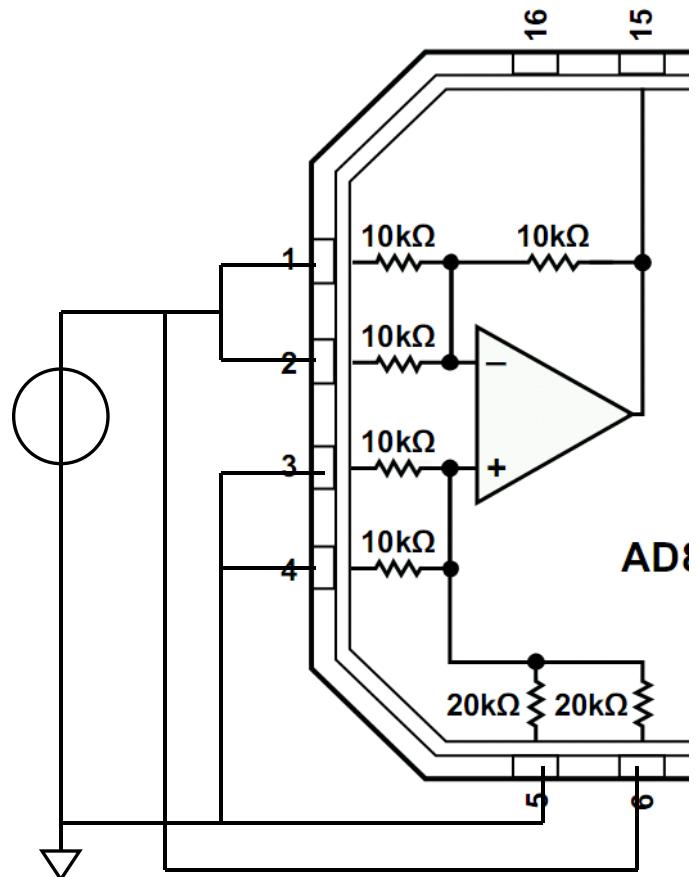


Table 8. Selected Single-Ended Configurations

Electrical Performance			Pin Connections					
Signal Gain	Op Amp Closed-Loop Gain	Input Resistance	10 kΩ – Pin 1	10 kΩ – Pin 2	10 kΩ + Pin 3	10 kΩ + Pin 4	20 kΩ + Pin 5	20 kΩ + Pin 6
-2	3	5 kΩ	IN	IN	GND	GND	GND	GND
-1.5	3	4.8 kΩ	IN	IN	GND	GND	GND	IN
-1.4	3	5 kΩ	IN	IN	GND	GND	NC	IN

AD8270可实现(-2~3)多达40种的单端增益



$$A = \left(1 + \frac{R_{10k}}{R_{5k}}\right) \left(\frac{R_{4k}}{R_{4k} + R_{20k}}\right) - \frac{R_{10k}}{R_{5k}} = -1.5$$

$$R_i = 24k // 6k = 4.8k$$

# 差动放大器：高共模输入

- 常规思路：先用一级0.1倍衰减器抵抗高共模输入，再用放大器将差模信号放大。

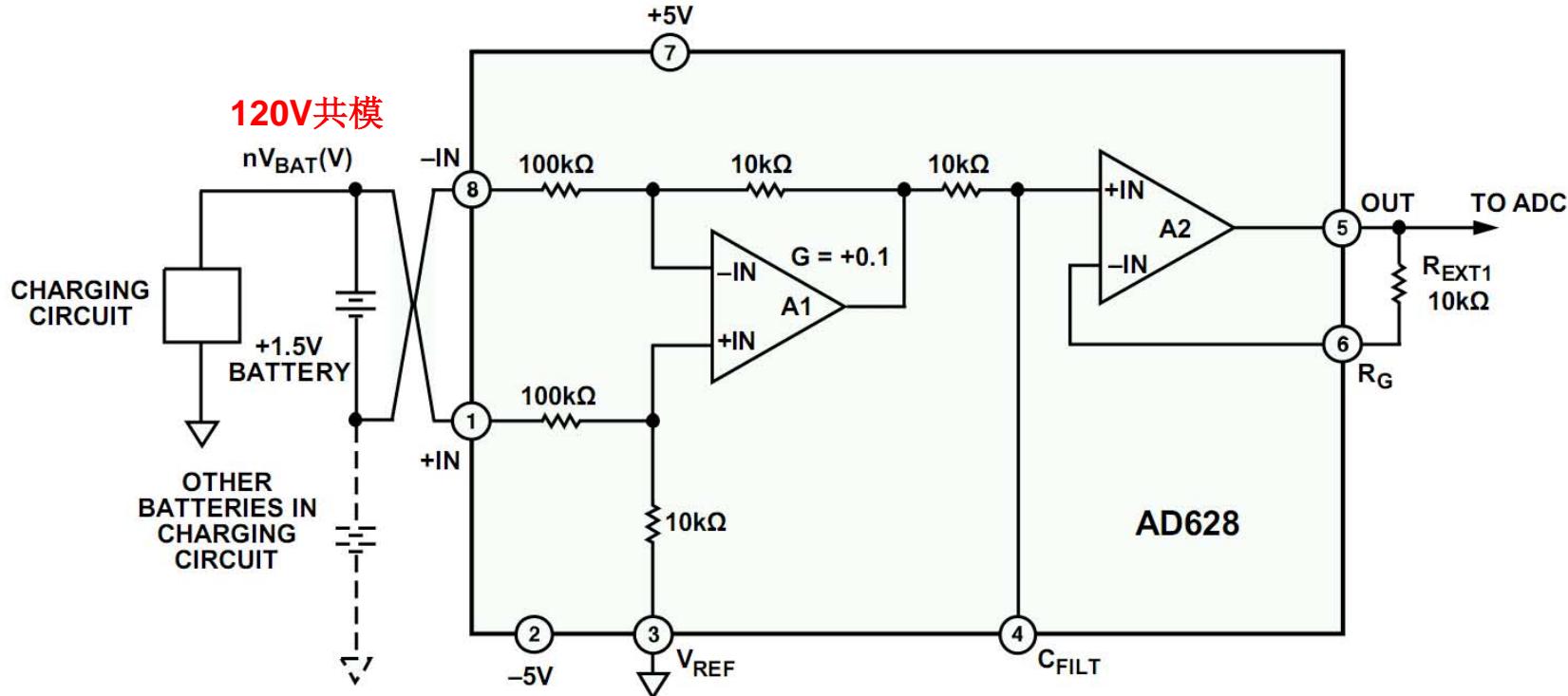
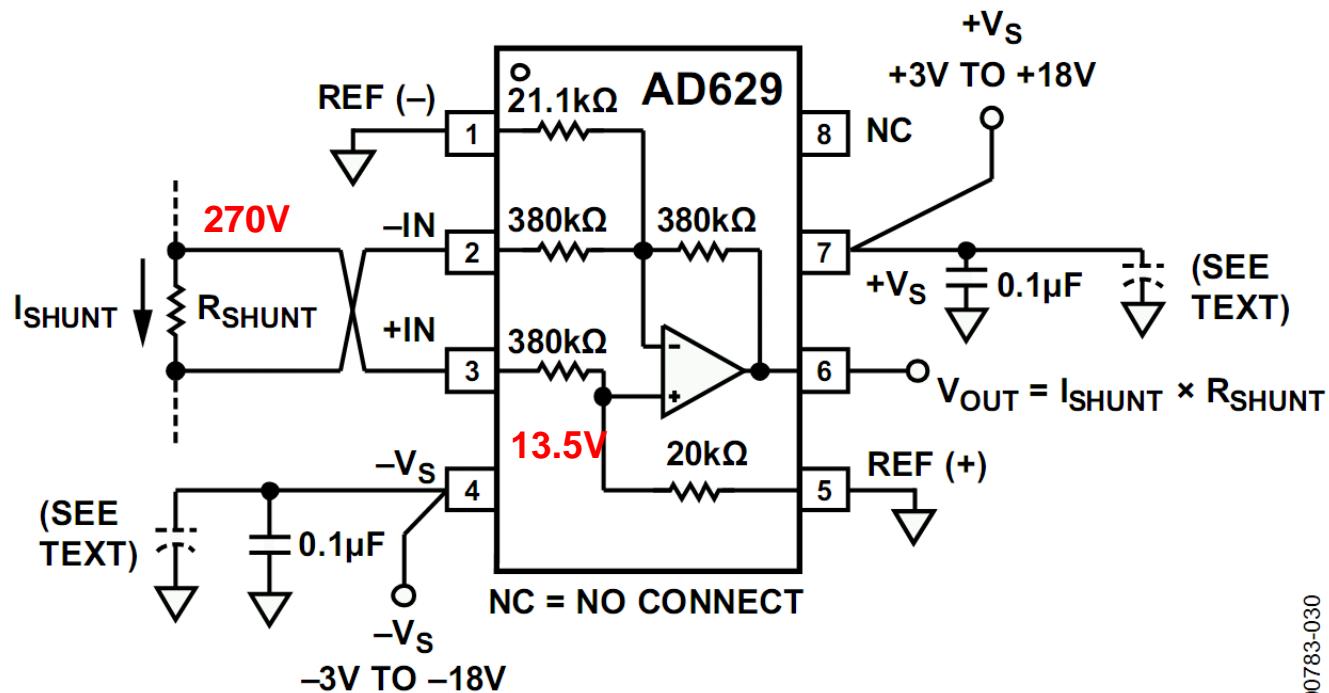


Figure 34. Battery Voltage Monitor

# 差动放大器：高共模输入

- 可承受高达 $\pm 270V$ 的共模电压输入，又具备1倍差模放大——妙不可言。



00783-030

# 仪表放大器

- 仪表放大器 (Instrumentation Amplifier)  
定义：具有两个差分输入的输入端，高的输入阻抗，高的共模抑制比，输出为单端输出，增益由外部电阻设定，或者由程控实现——程控仪表放大器。
- 分为多种类型：
  - 3运放型，2运放型，差分电容型，电流镜型

# 仪表放大器应用场合

多种传感器、特别是桥式传感器后的第一级差分放大。

也可以用于4-20mA电流输出。

也可只利用其输入高阻特性，实现阻抗匹配。

## PIN CONFIGURATION

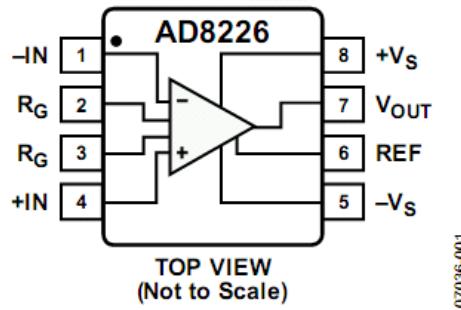


Figure 1.

Table 1. Instrumentation Amplifiers by Category<sup>1</sup>

General Purpose	Zero Drift	Military Grade	Low Power	High Speed PGA
AD8220	AD8231	AD620	AD627	AD8250
AD8221	AD8290	AD621	AD623	AD8251
AD8222	AD8293	AD524	AD8223	AD8253
AD8224	AD8553	AD526	AD8226	
AD8228	AD8556	AD624	AD8227	
AD8295	AD8557		AD8235/ AD8236	

<sup>1</sup> Visit [www.analog.com](http://www.analog.com) for the latest instrumentation amplifiers.

# 仪表放大器使用注意

- 频带不宽，多数为MHz数量级。
- CMRR很高，但不能承受高共模输入。
- 一般不能浮空输入。

# 仪表应用1—屏蔽驱动

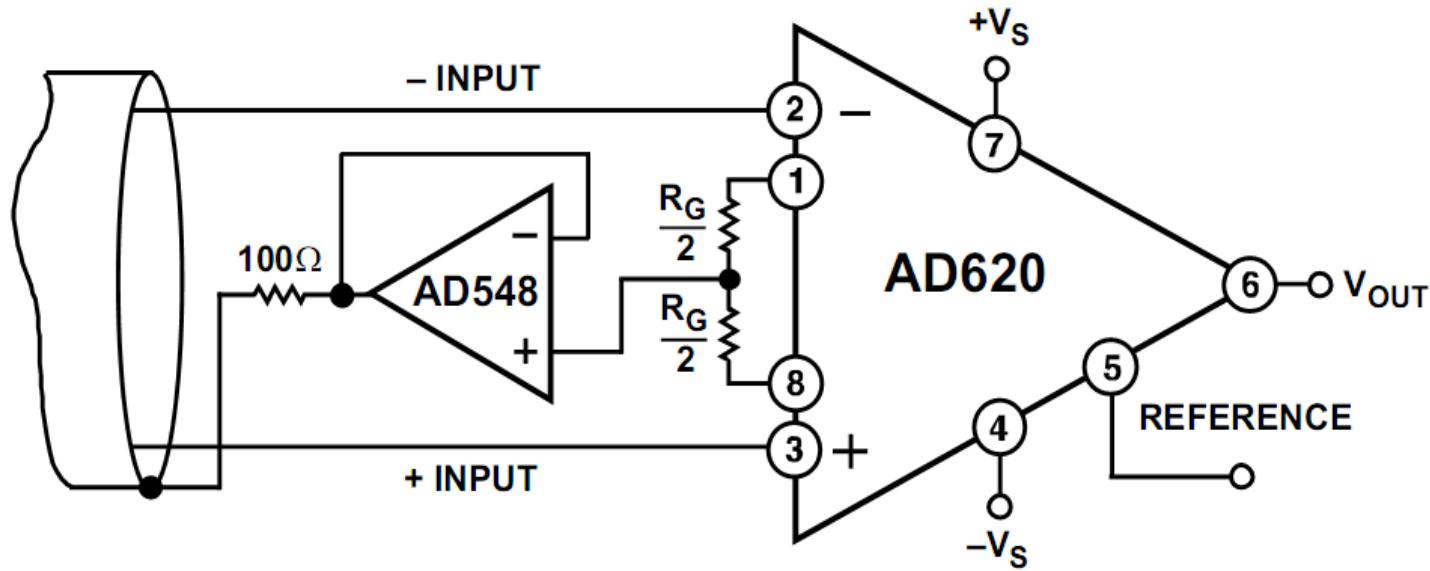


图17-9 共模防护电路

# 仪表应用2—电桥单电源

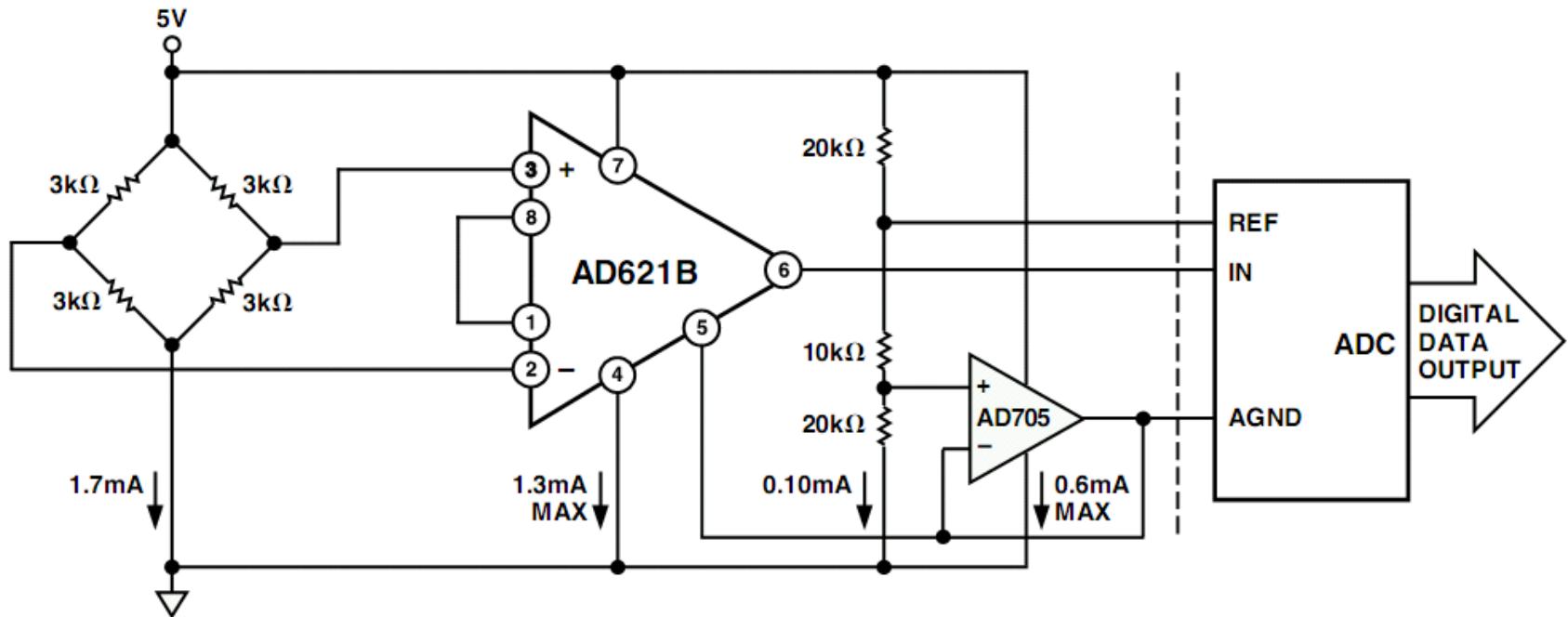


Figure 5. A Pressure Monitor Circuit which Operates on a 5 V Power Supply

# 仪表应用3—压流转换

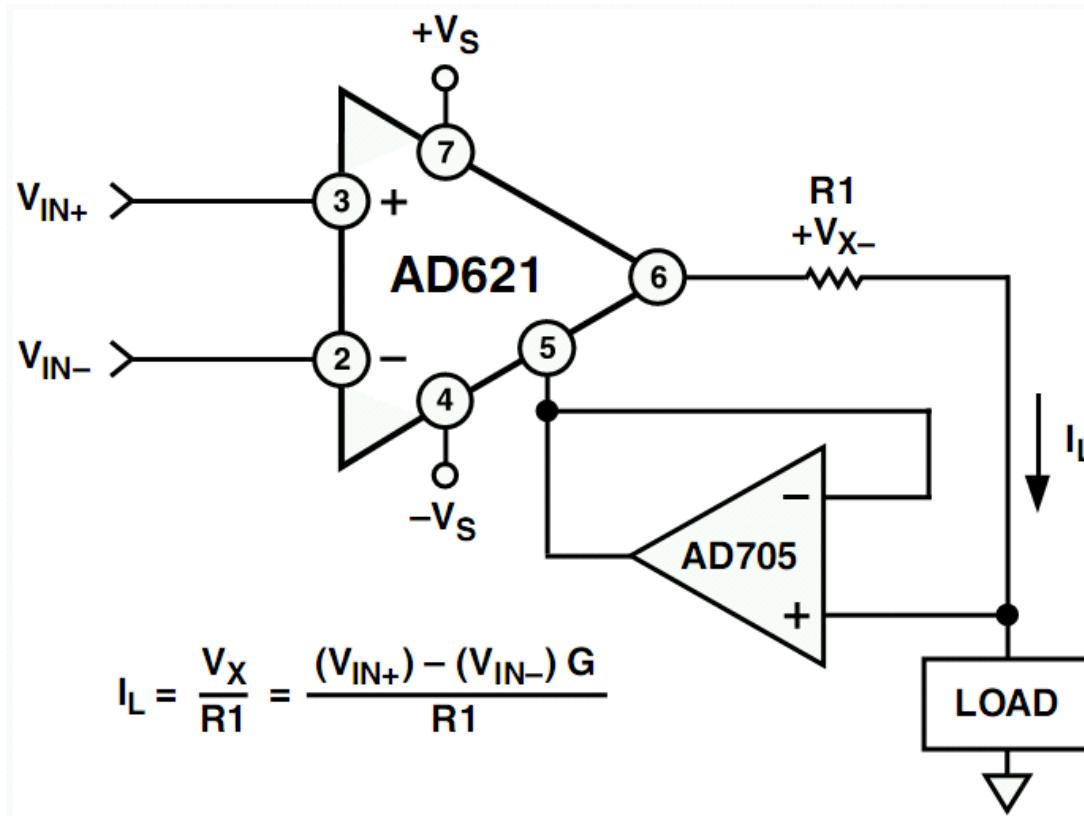


Figure 9. Precision Voltage to Current Converter  
(Operates on 1.8 mA,  $\pm 3$  V)

# 仪表应用4—两线压流 (信号电源混用)

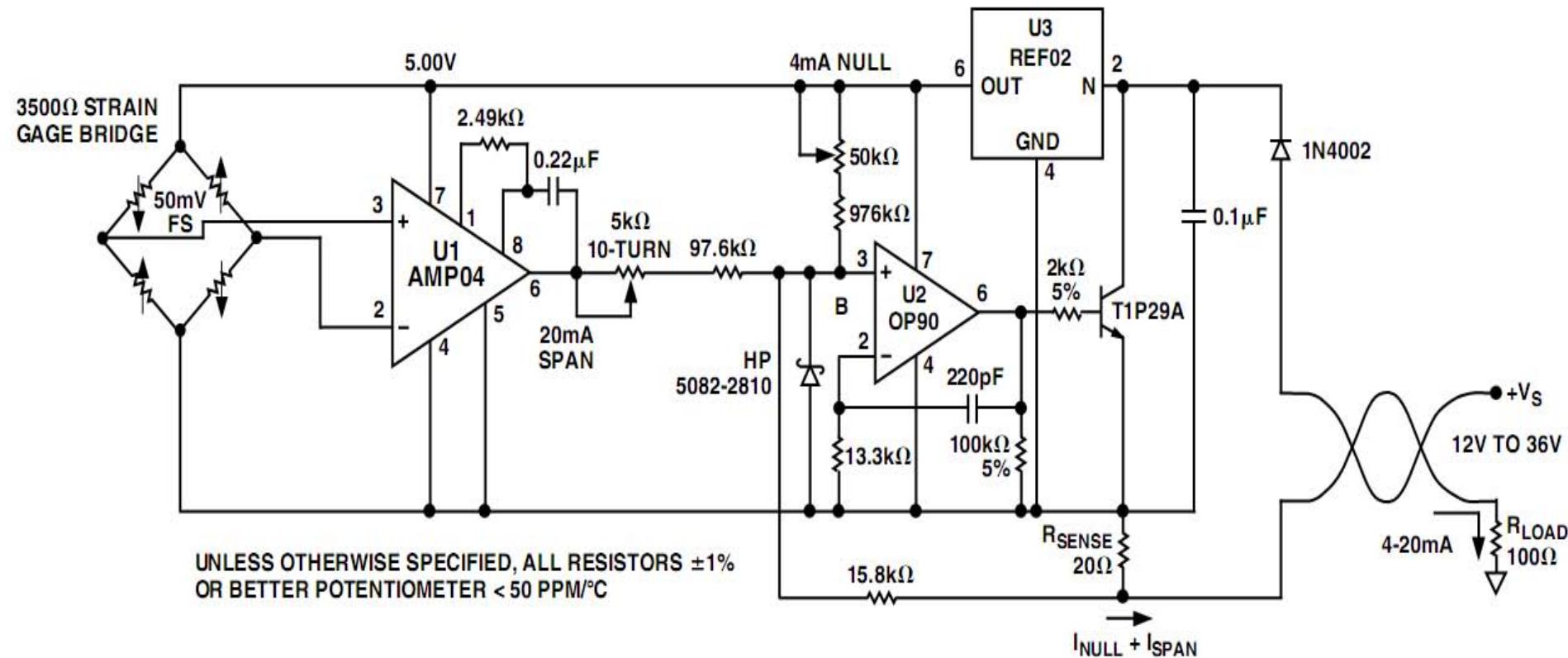


图17-15 电流传输仪表放大器输出——压流转换

具体分析过程，参阅我的文字

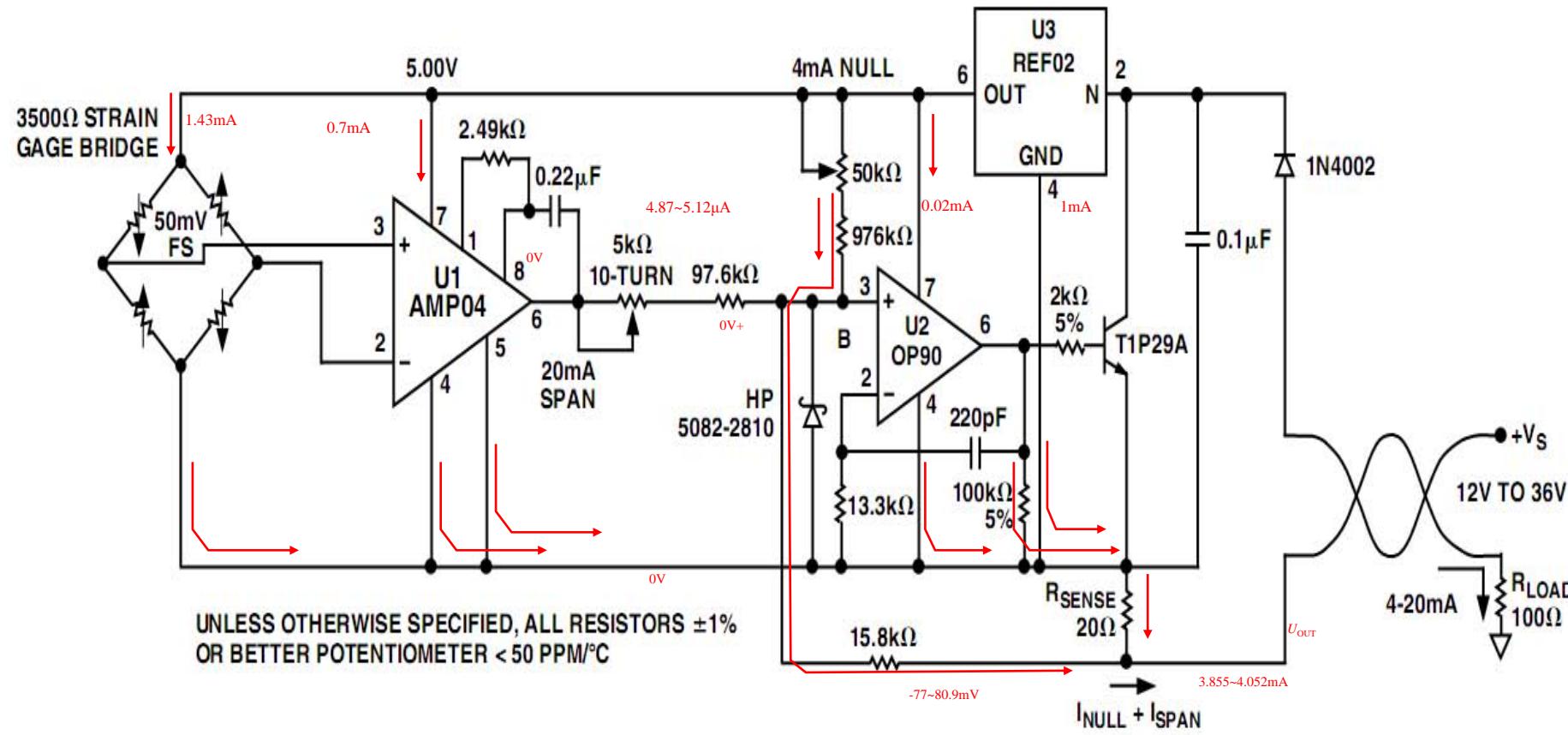


图17-16 图17-15的电流电压分析——4mA状态

# 程控增益放大器

- 增益可由数字量控制实施改变的放大器。
  - 低频段精确增益控制；
  - 高频段增益控制；
  - dB为单位，或以规定增益变化规律实施。
- 控制增益方法，高速多用数字衰减器实现  
低速多用精确电阻阵列实现。
- 有程控（双入单出、单入单出、双入双出  
单入双出）等。

# ADI部分高速程控增益放大器

	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O	P	
	型号	通道数	最低频率/MHz	GBW /MHz	输入结构	输出结构	最小增益/dB	最大增益/dB	增益范围/dB	增益变化/dB	数字位数	噪声(nV/rtHz)	电源min/V	电源max/V	供电电流/mA	增益准确性dB	封装
1																	
2	ADL5201	1		700	差分	差分	-11.5	20	31.5	0.5	6		4.5	5.5	110		
3	ADL5202	2		700	差分	差分	-11.5	20	31.5	0.5	6		5		220		
4	ADL5240	1	100	4000	单端	单端	-14.3	17.2	31.5	0.5	6		5.25		93	32-Lead	
5	ADL5243	1	100	4000	单端	单端	-0.7	30.8	31.5	0.5	6		5		175		
6	AD8366	2	0	600	差分	差分	4.5	20.25	15.75	0.25	6		5		180	32-Lead	
7	AD8260	1	0	230	单端	差分	-6	24	30	3	4	2.4	3.3		28	0.25	
8	AD8372	2	0	130	差分	差分	-9	32	41	1	6		4.5	5.5	116	0.3 32-Lead	
9	ADL5592	1	250	2400	单端	单端	-62	0	62	两级			5		189	0.02 40-Lead	
10	AD8375	1	0	630	差分	差分	-4	20	24	1	5		5		125	0.2 24-Lead	
11	AD8376	2	0	700	差分	差分	-4	20	24	1	5		5		250	0.2 32-Lead	
12	AD8370	1	LF	750	差分	差分	0.409倍51.9倍		0.409/0		7	2.1	5.5		78	16-Lead	
13	AD8324	1	AC	100	差分	差分	-25.5	33.5	59	1	6	157	3.3		207	1 20-Lead	
14	AD8328	1	AC	107	差分	差分	-27.5	31.5	59	1	6	135			120	1 20-Lead	
15	AD8369	1	LF	600	差分	差分	-5	40	45	3	4	2	5.5		37	0.5 16-Lead	
16	AD8327	1	AC	160	差分	单端	-18	30	48	6.02 9态		64	5		105	1 20-Lead	
17	AD8326	1	AC	100	差分	差分	-26	27.5	53.5	0.75 71态		100	5		157	1 28-Lead	
18	AD8325	1	AC	100	差分	差分	-29.5	30	59.5	0.75 80态		56	5		133	1 28-Lead	
19	AD8322	1	AC	180	差分	差分	-12.6	29.5	42.1	6 8态		64	5		113	2 28-Lead	
20																	
21																	
22																	



# AD8250程控仪表放大器

## FEATURES

Small package: 10-lead MSOP

Programmable gains: 1, 2, 5, 10

Digital or pin-programmable gain setting

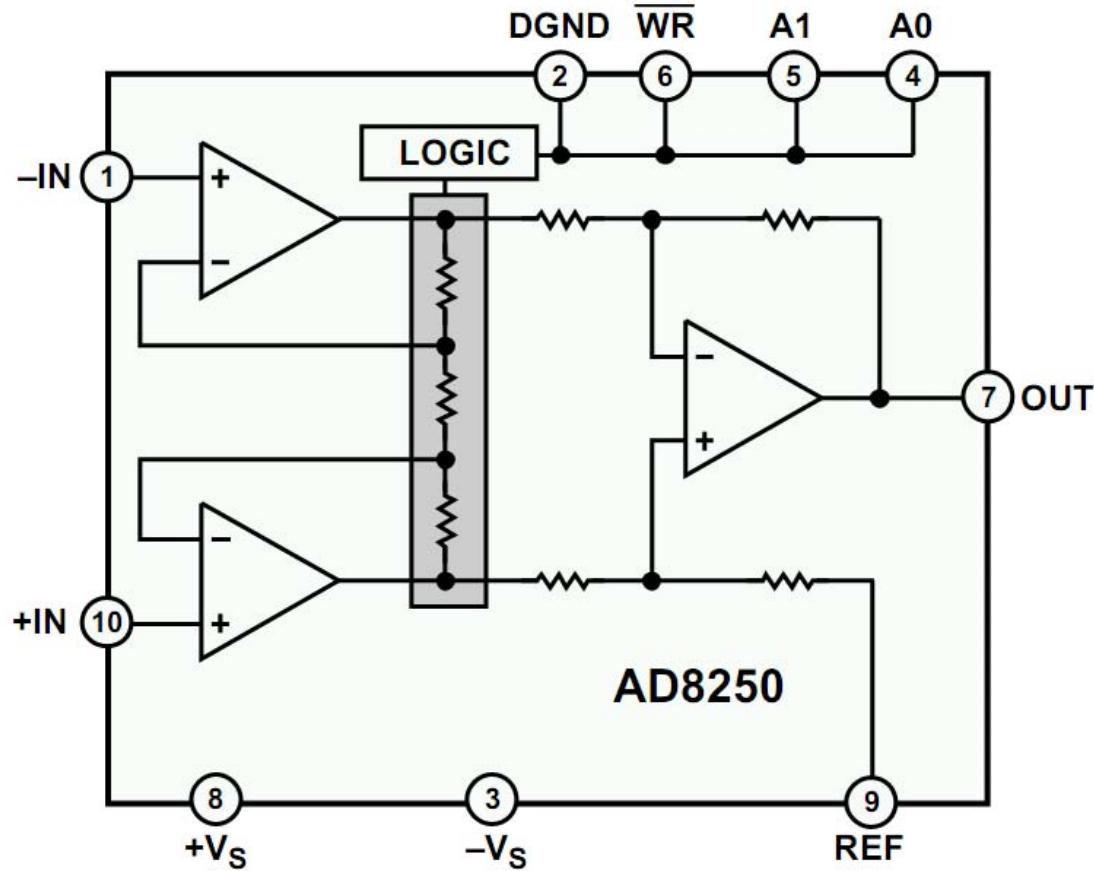
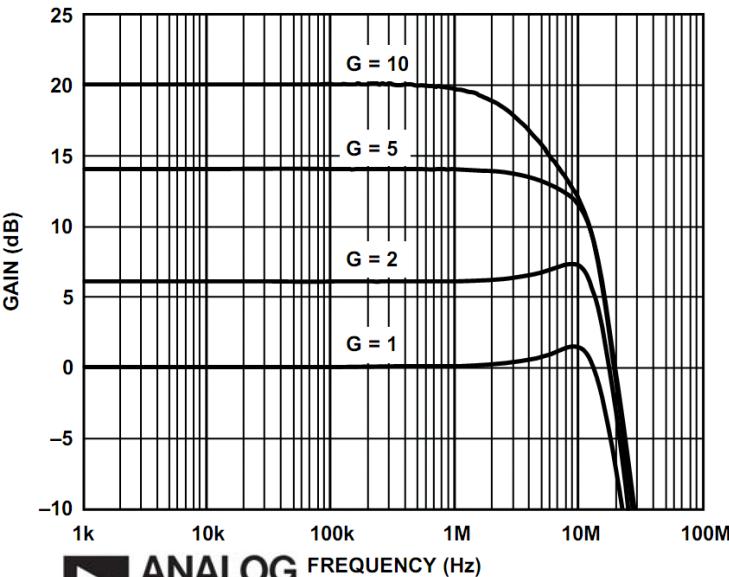
Wide supply:  $\pm 5\text{ V}$  to  $\pm 15\text{ V}$

Excellent dc performance

High CMRR 98 dB (minimum),  $G = 10$

Low gain drift: 10 ppm/ $^{\circ}\text{C}$  (maximum)

Low offset drift: 1.7  $\mu\text{V}/^{\circ}\text{C}$  (maximum),  $G = 10$



# ADL5201

## FEATURES

- 11.5 to 20 dB gain range
- 0.5 dB step size  $\pm 0.1$  dB
- 150  $\Omega$  differential input and output
- 6 dB noise figure @ maximum gain
- OIP3 of 50 dBm at 200 MHz
- 3 dB bandwidth of 700 MHz
- Multiple control interface options

- Parallel 6-bit control interface

- Serial peripheral interface

- Gain step up/down interface

- Wide input dynamic range

- High performance power mode

- Power-down control

- Single 5 V supply operation

- 24-Lead LFCSP 4 x 4 mm package

## APPLICATIONS

- Differential ADC drivers

- High IF sampling receivers

- High output power IF amplification

- Instrumentation

**31.5 dB Range, 0.5 dB Step Size  
Programmable VGA**

**ADL5201**

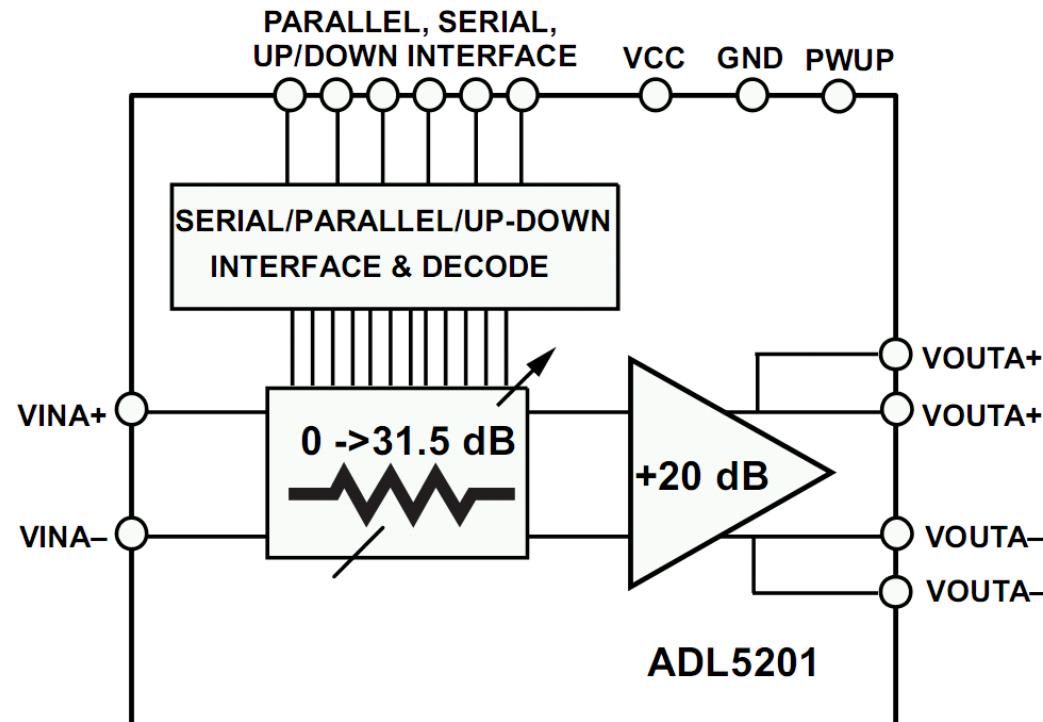


Figure 1.

# 压控增益放大器

- 增益由外部提供的模拟电压控制，属连续控制，不同于程控增益放大器离散控制。

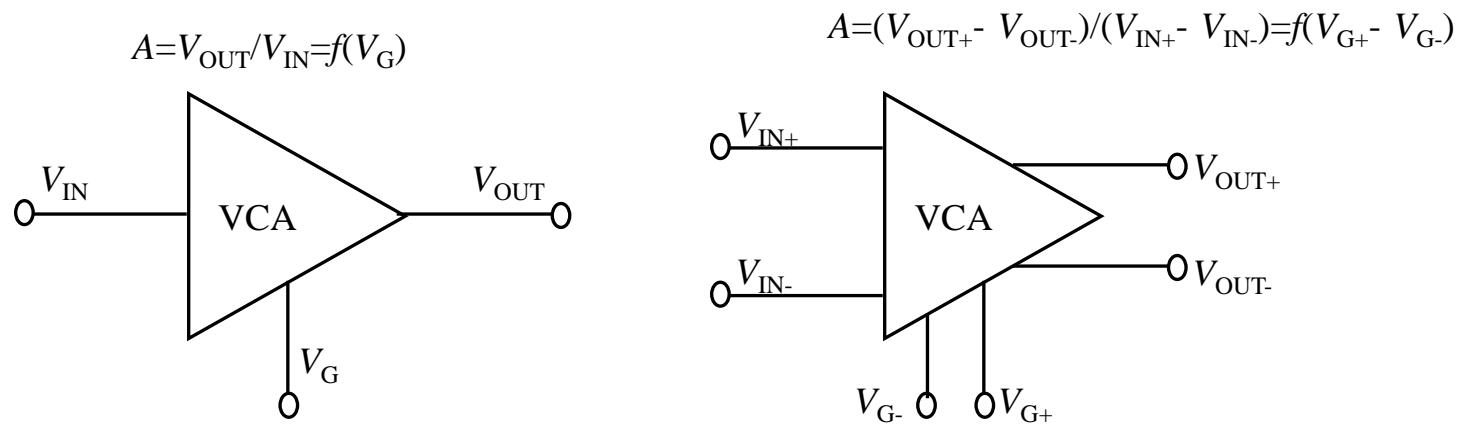
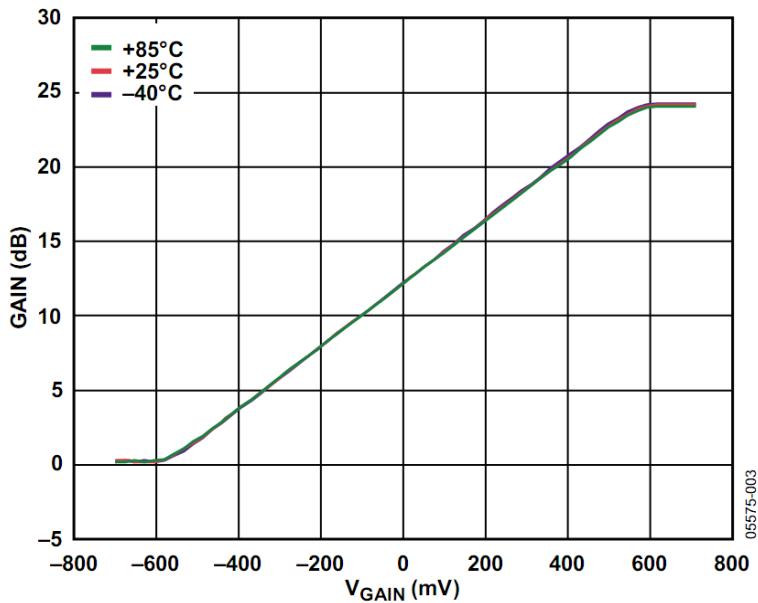


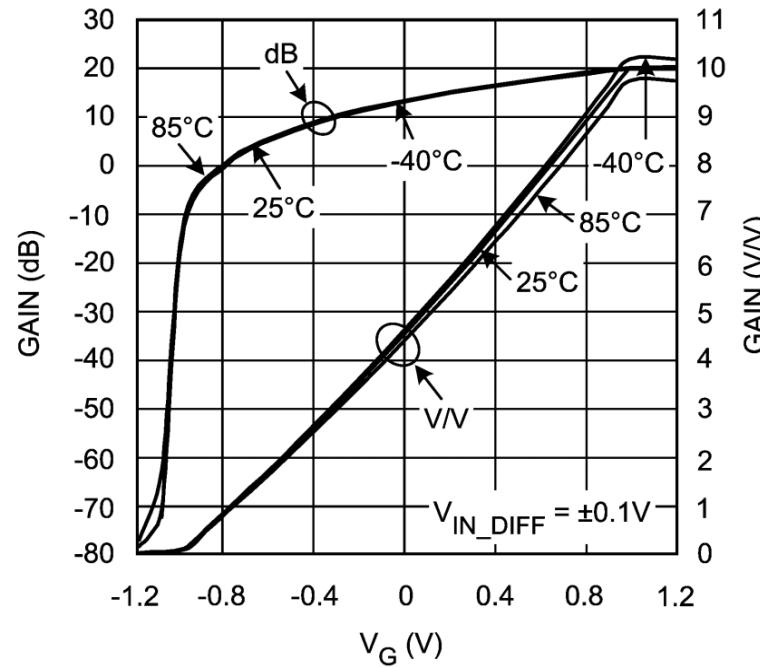
图1-1-29 压控增益放大器外部结构

# 压控增益放大器

- 多数为dB线性，也有部分V/V线性。



(a) AD8337——dB线性



(b) LMH6503——倍数线性

# 压控增益放大器

- 可实现不同的控制模式：负模式（电压越高，增益越小）下容易实现AGC。

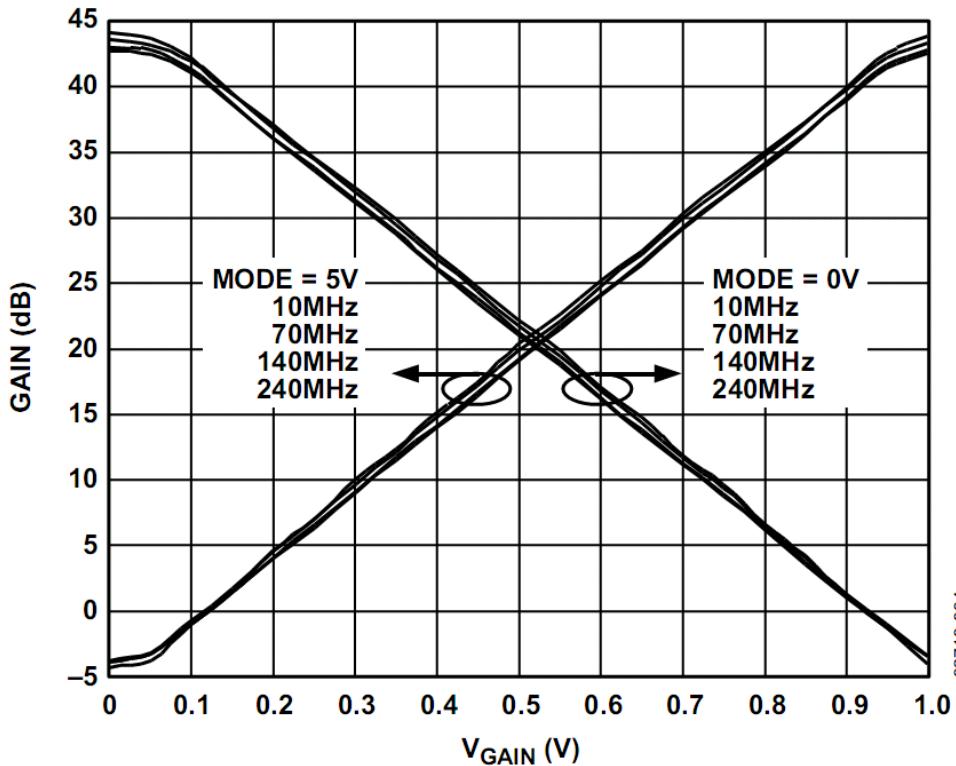
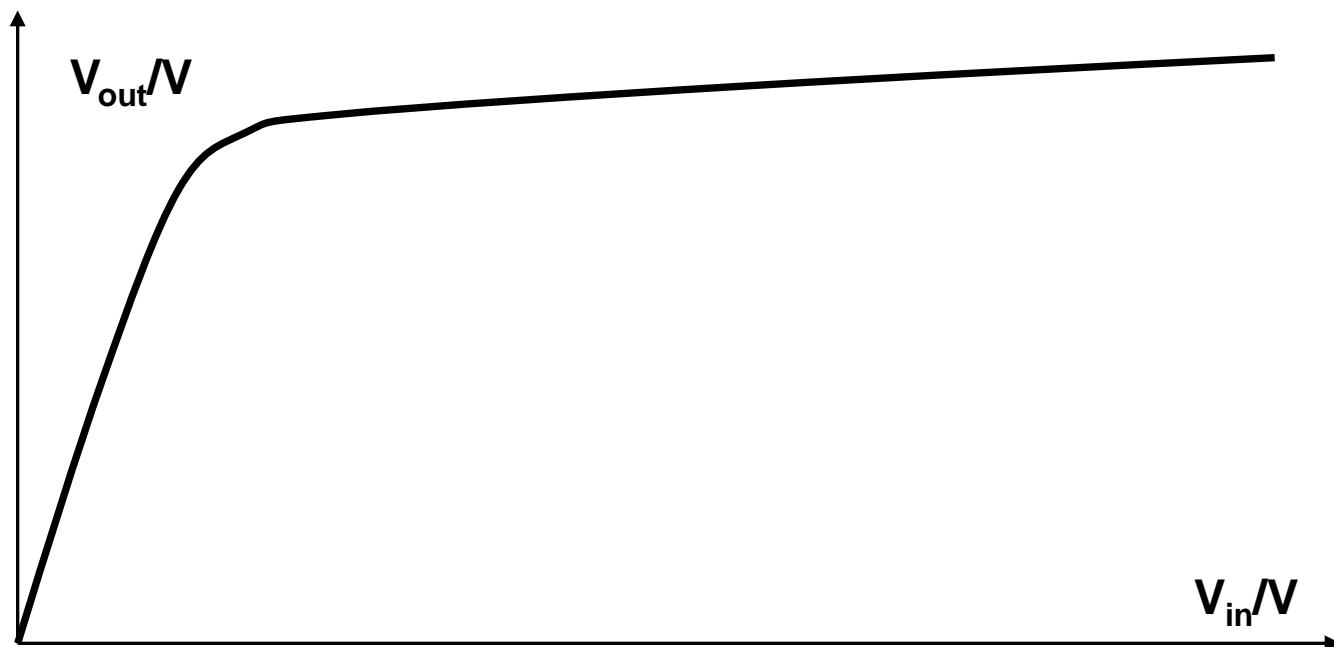


Figure 4. Gain vs.  $V_{GAIN}$  (Mode LO and Mode HI)

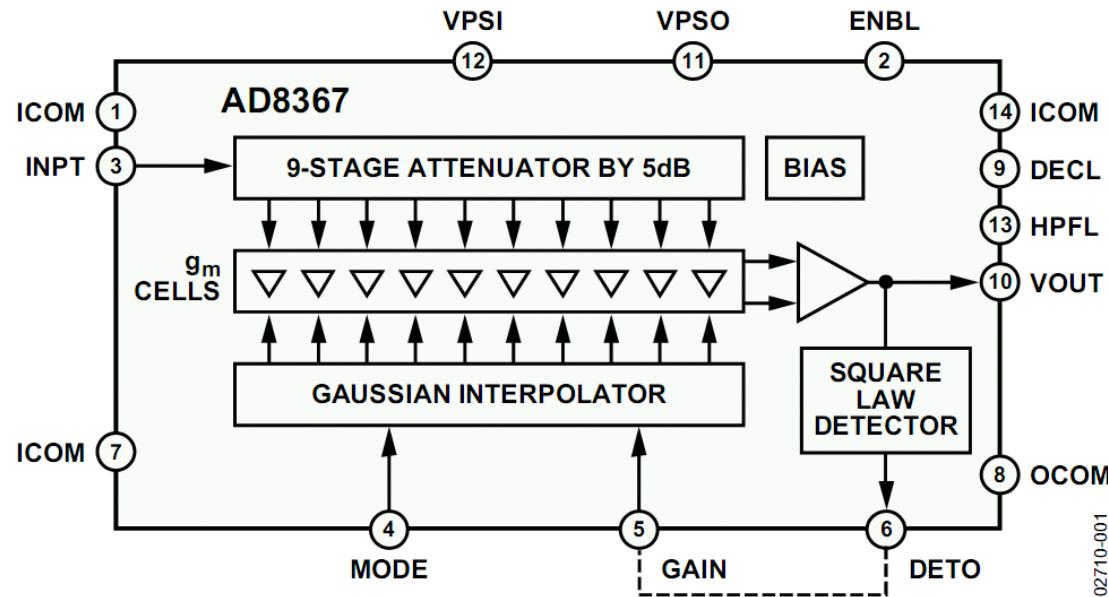
# 自动增益控制 (AGC)

- 自动增益控制的核心思想是，输入信号越大，增益越小，达到保持输出单调的情况下，输出具有较为稳定的幅度。



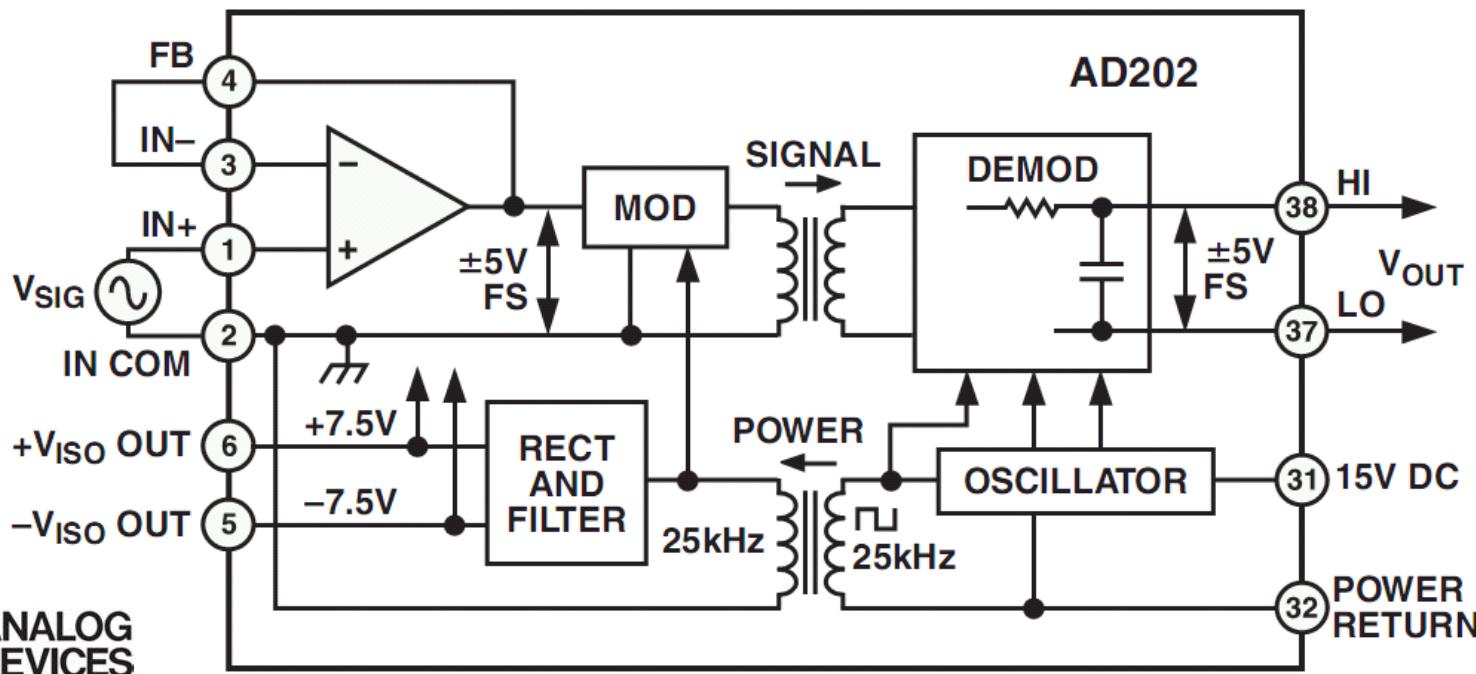
# AD8367

- 压控增益，具有输出探测，正负模式可选。
  - 可方便实现AGC。



# 其它功能放大器简介

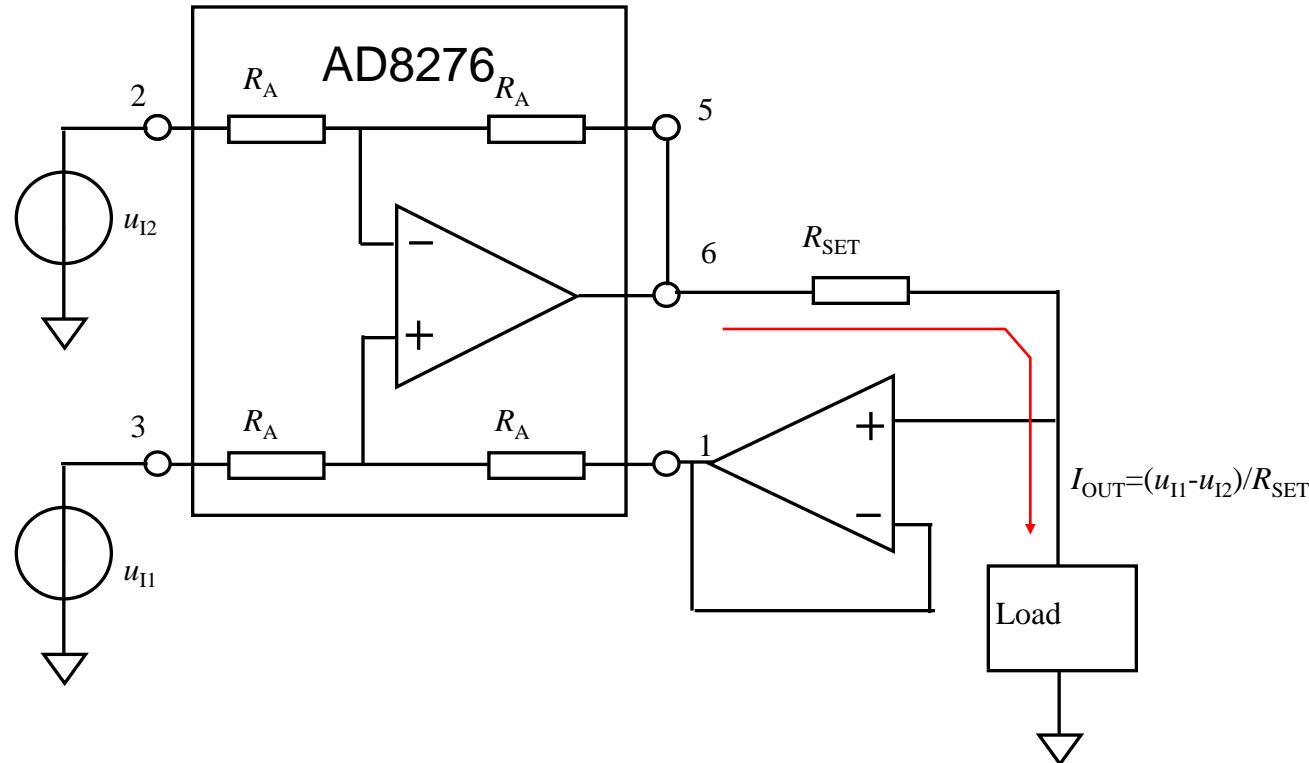
- 隔离放大器——左右的全浮空隔离，极高的CMRR，用于医疗、防雷等场合。
- 有变压器型、光耦型、电容型等。



# 三级放大器，选择哪一种？

- 低：晶体管？中：标准运放？高：功能放大器？
- 在不考虑成本情况下，能用高等级放大器实现的，不要使用低等级。
- 仅在特殊需求时，采用低等级放大器。
- 盲目崇拜低等级设计，以为只有设计复杂的晶体管放大器才能显示水平，恰恰是没水平的表现。
- 熟知厂家能够提供的高等级放大器，且能用好，是放大器设计的关键。
- 考虑成本时，应综合考虑设计成本、材料成本以及加工成本等因素。

# 用差动放大器AD8276实现的压流转换电路



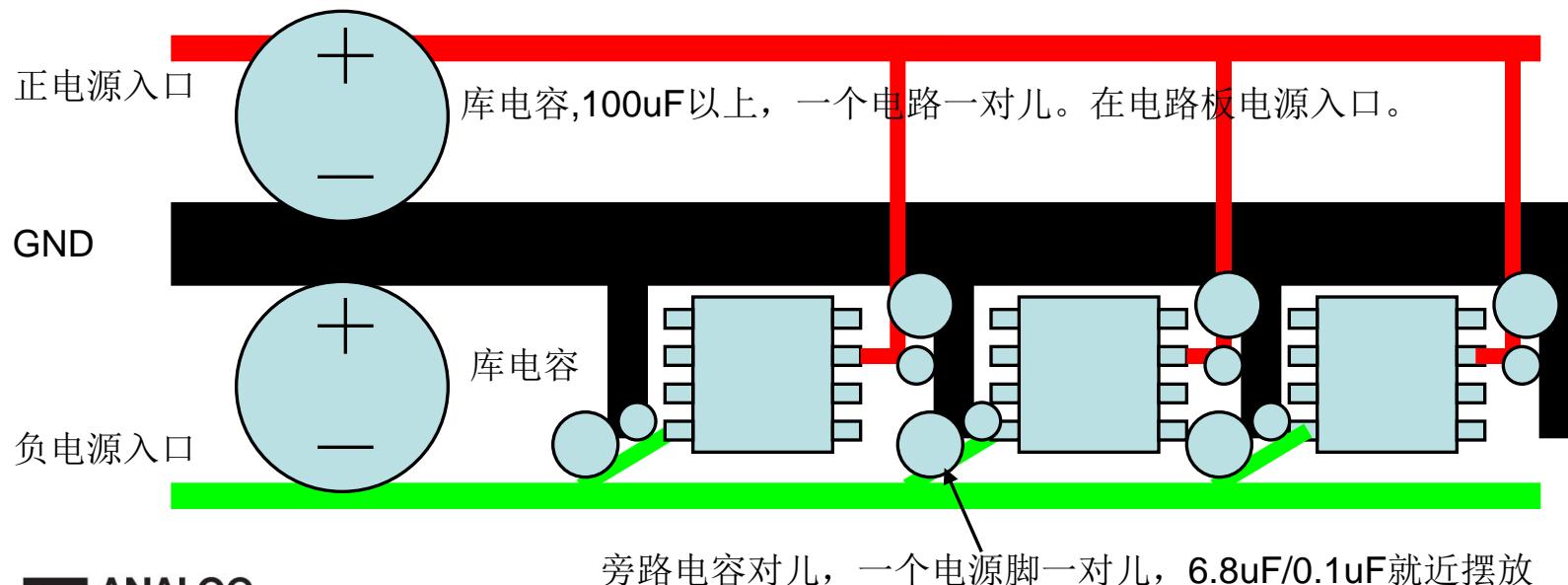
用标准运放+4个 $R_A$ 自己搭接，也可实现，但  
难以保证电阻一致性。

## 二：使用放大器一般性规则

- 供电和配置电源电容
- 直流通路的重要性
- 自激振荡和单位增益稳定
- 输入保护
- 散热
- 相位反转
- 封装

# 供电和配置电源电容

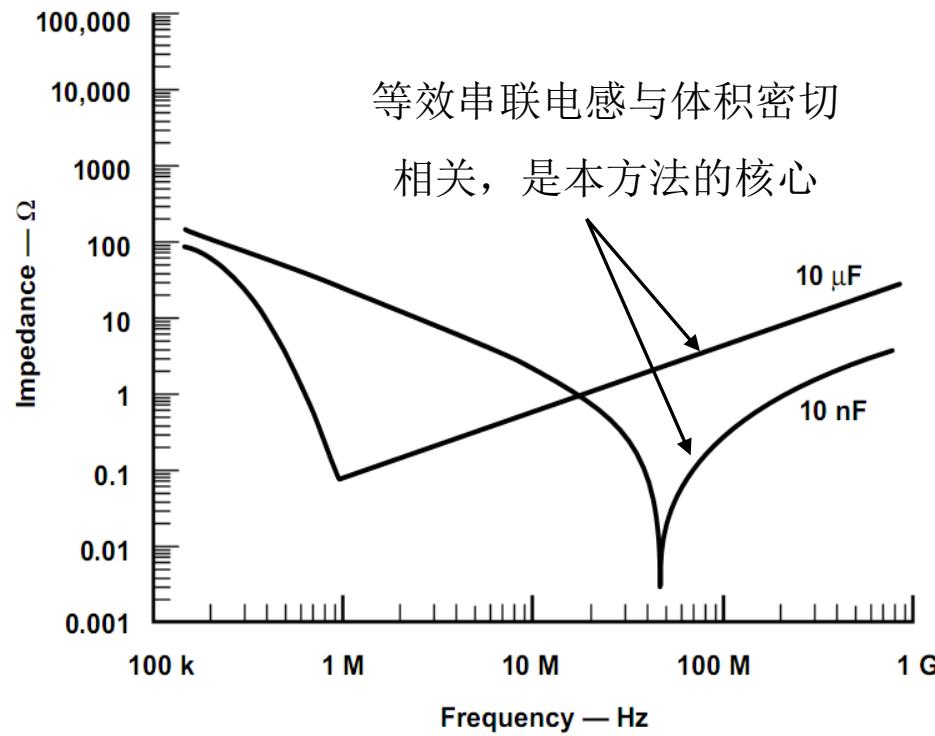
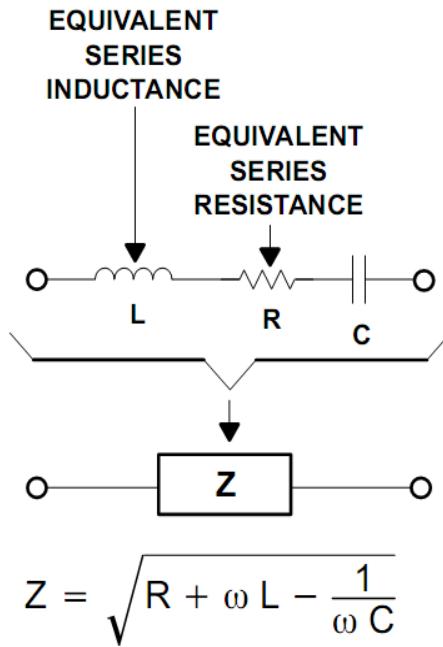
- 不要超过电源电压范围—绝不是废话。
- 绝对不能反接电源，否则立即烧毁。
- 必须给每个运放配置电源电容。



# 库电容的作用

- 储能，有大量的电荷备用。
- 当发生突然的大电流需求时，库电容可释放电荷，抑制由此带来的电压跌落。
- 一般仅在电源入口处摆放一对儿，容量可在 $100\mu F$ 以上。
- 也见此处串联磁珠。

# 旁路电容为什么要一对儿？



•图3-1电容等效模型以及阻抗随频率变化情况

# 旁路电容的摆放规则

- 流经、顺序、就近、共地4大原则。

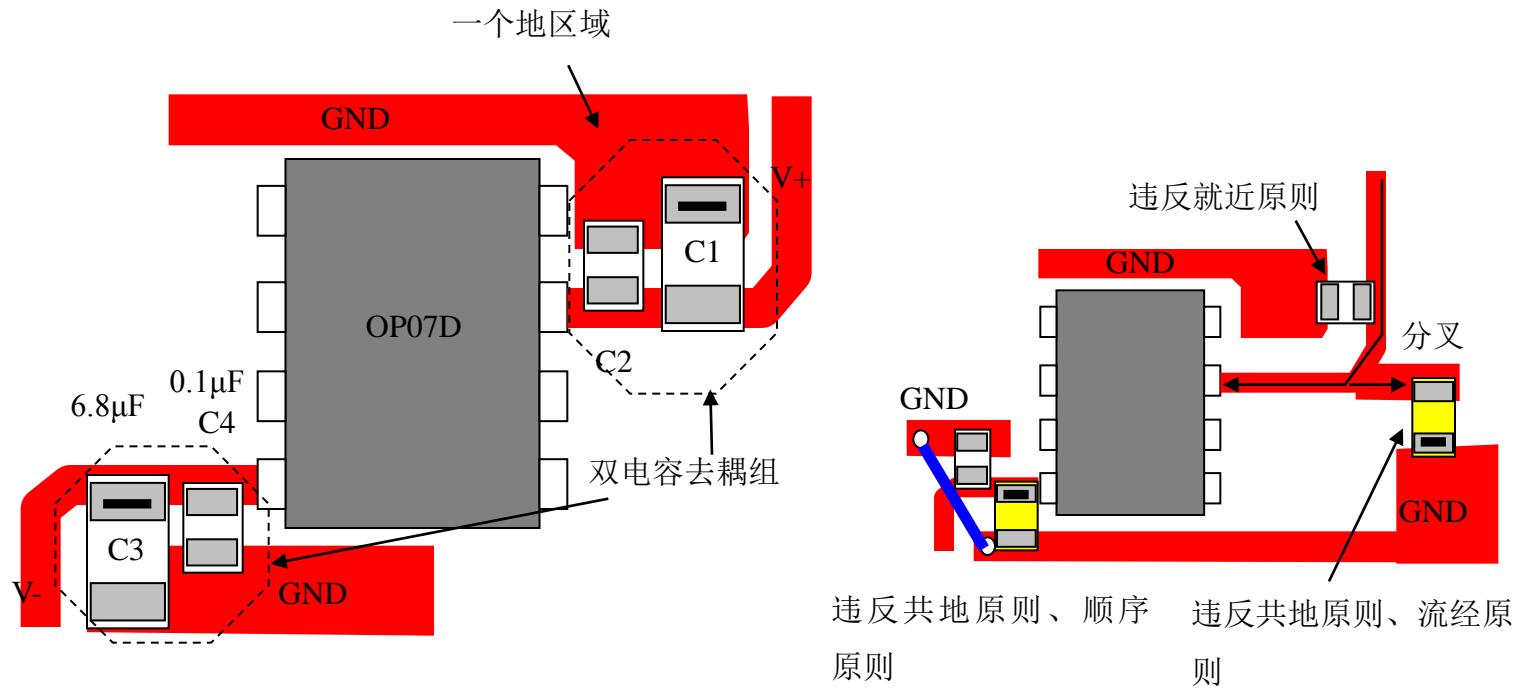
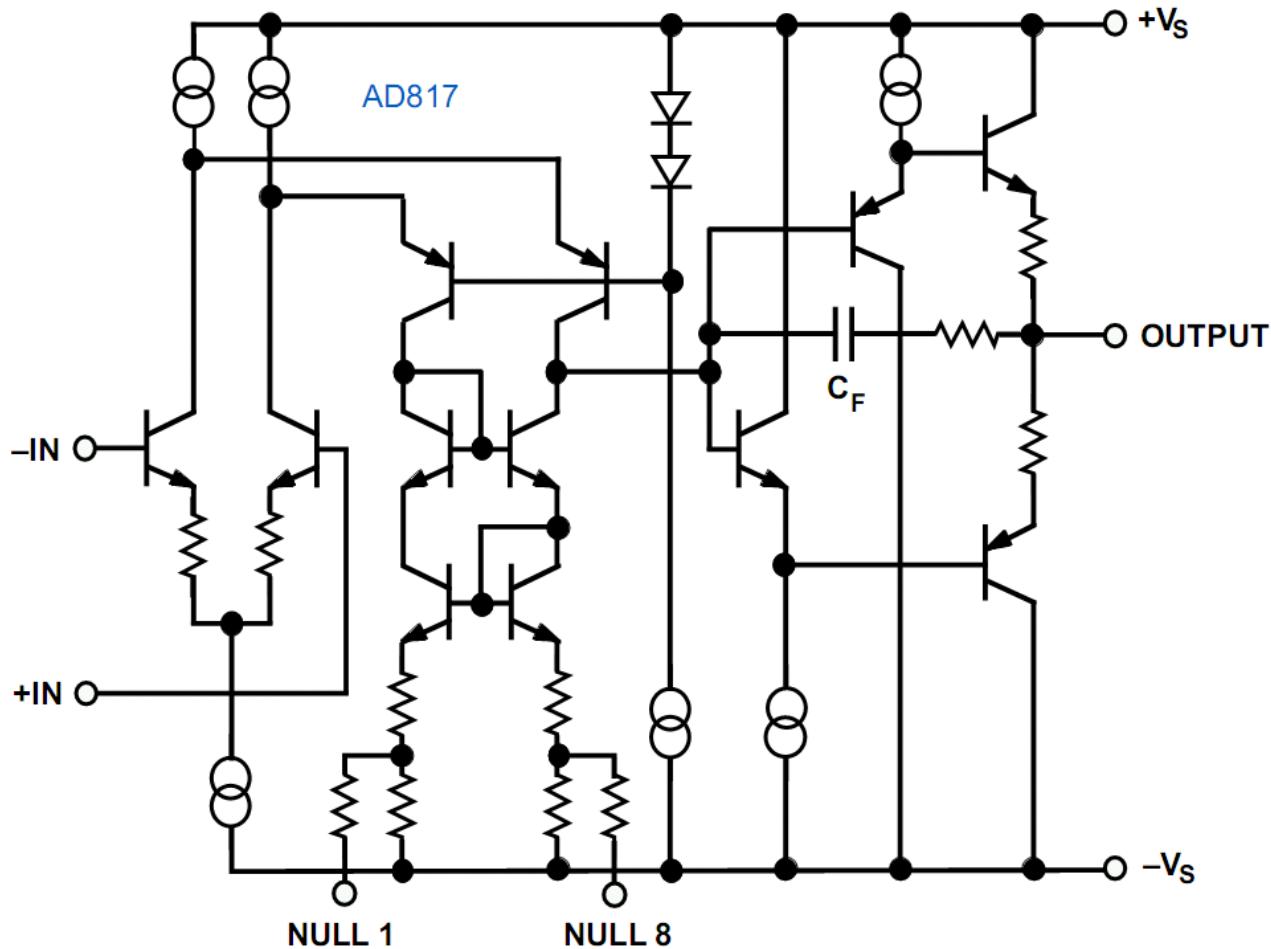


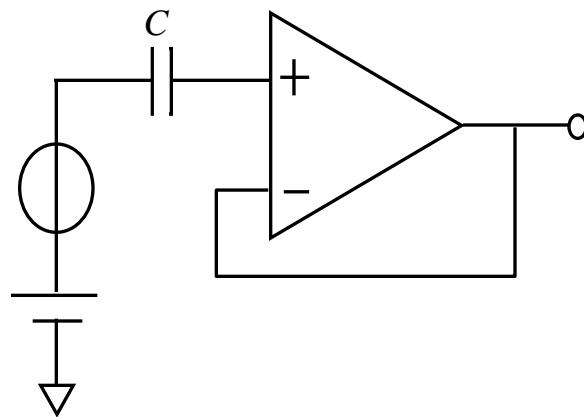
图3-2不考虑其它因素的运放电源理想状态下的电容配置方案，右图错误实例

# 直流通路的重要性

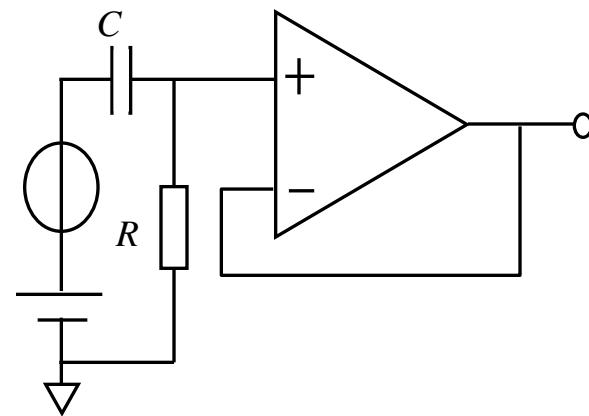


# 直流通路的重要性

- 每个运放的输入端，都必须有合适的直流通路，否则运放工作不正常。



错误的接法



正确的接法

图3-3试图实现隔直放大的电路

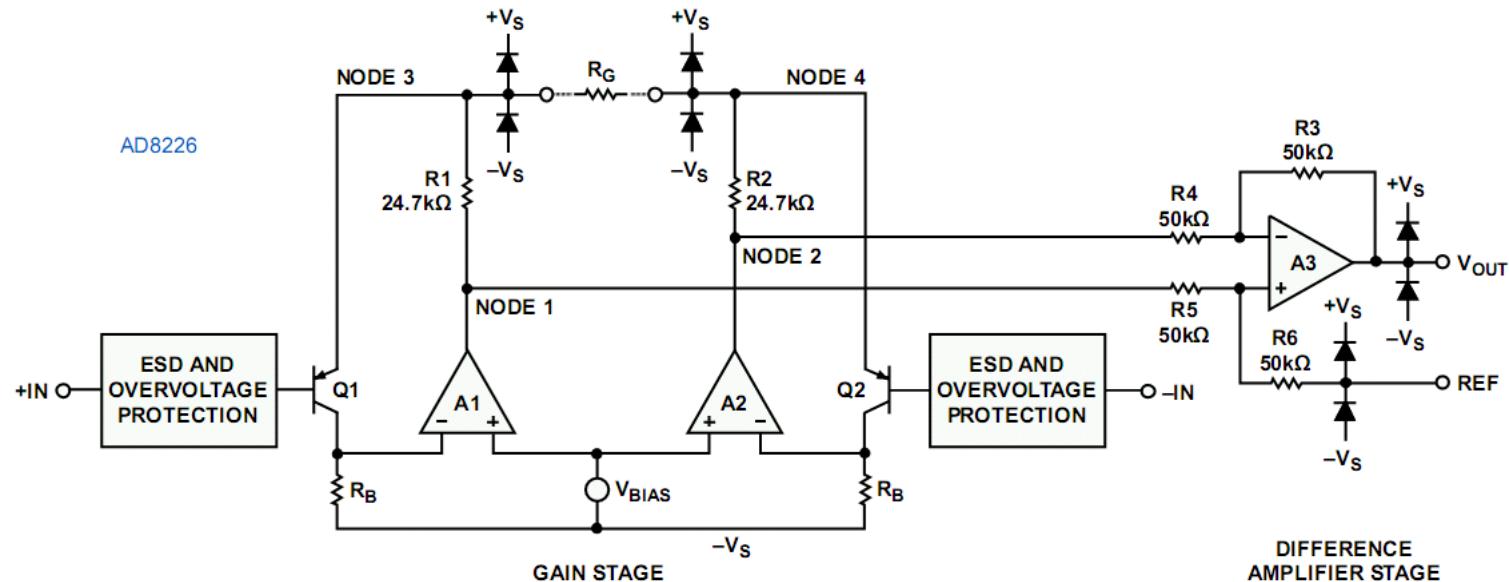
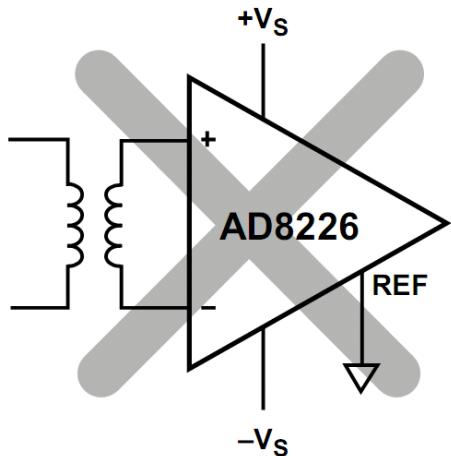
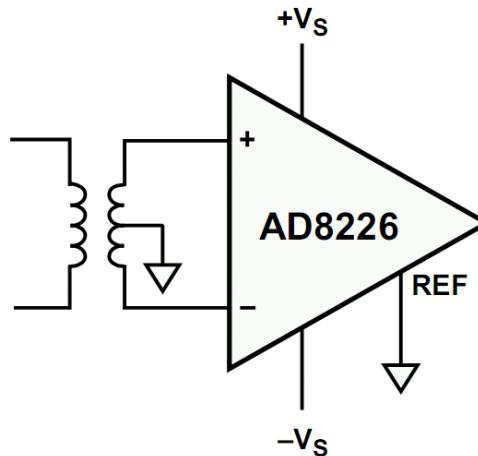


Figure 58. Simplified Schematic

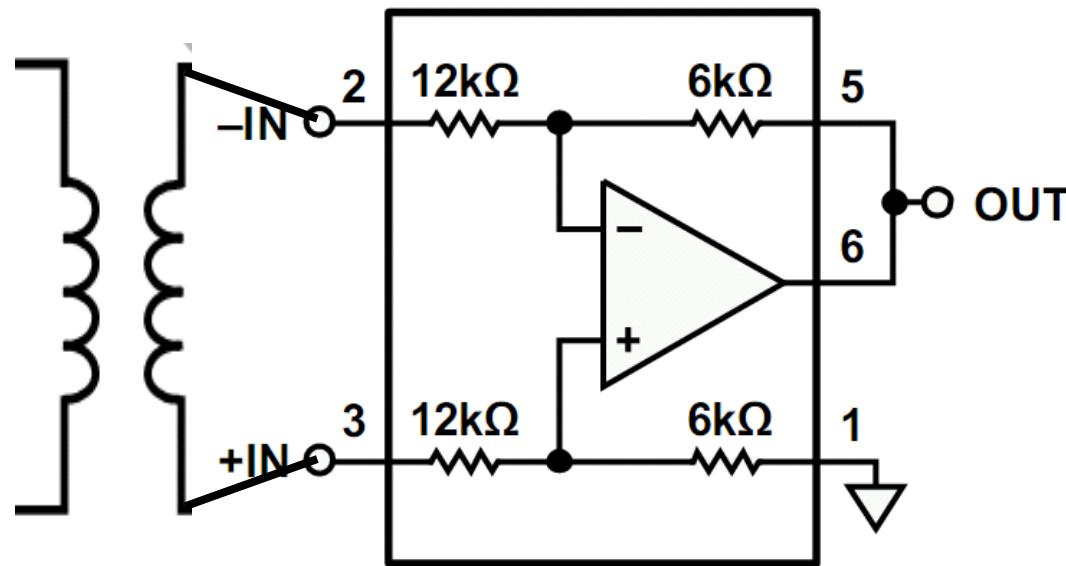
### INCORRECT



### CORRECT



# 差动放大器可以接受浮空输入



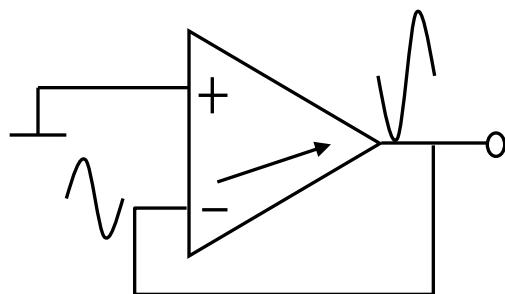
$$V_{OUT} = \frac{1}{2} (V_{IN+} - V_{IN-})$$

# 避免自激振荡

- 自激振荡是一种现象：电路加电后，在没有输入的情况下，电路输出存在某种频率的大幅度输出——该频率一般较高。
- 结果是，电路无法正常工作，且极易造成发热和损坏。
- 必须彻底避免。

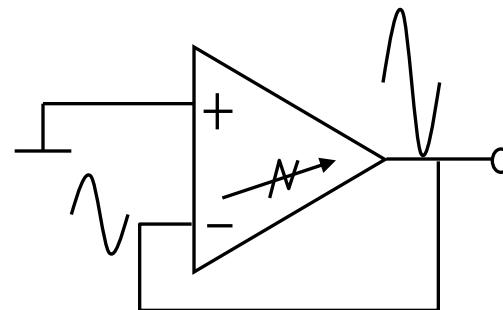
# 自激振荡的本质原因

- 运放自激振荡的根本原因：某种频率信号在环路增益大于1的情况下，其环路附加相移达到了180度，使得原本设计的负反馈变成了正反馈，且在环路内不断增大。
- 输出就会出现该频率的振荡波形。



无附加相移，

$$x(t) = -kx(t), x(t) = 0$$



某频率处，附加相移180度，

$$x(t) = kx(t), k=1, \quad x(t) \text{ 无解}$$

# 自激振荡的客观原因

- 闭环放大倍数太小。  
 $A_F = A/(1+AF)$  小，说明  $F$  接近 1， $AF$  环路增益很大。  
越是跟随器，越易自激。
- 驱动大电容。电容会引入附加相移。
- 引入了杂散电容，也带来附加相移。
- 其它原因。

# 自激振荡对策

- 已经振荡的电路，可通过多种补偿手段消振。这是迫不得已的方法。
- 预防重于消振。

# 自激振荡预防策略一

- 设计跟随器时，一定要注意运放是否具有“单位增益稳定”描述。
- 单位增益稳定，是多数运放具备的基本素质，即可用于跟随器。但不是所有运放都具备。
- OP37,  $A_{CL} > 5$

Low Noise, Precision, High Speed  
Operational Amplifier ( $A_{VCL} \geq 5$ )

OP37

## FEATURES

Supply current: 1  $\mu$ A maximum

Offset voltage: 1 mV maximum

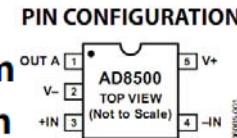
Single-supply or dual-supply operation

Rail-to-rail input and output

No phase reversal

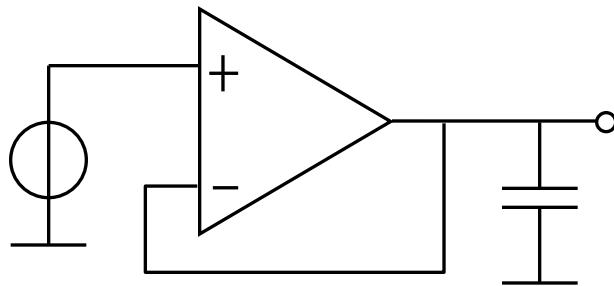
Unity gain stable

AD8500

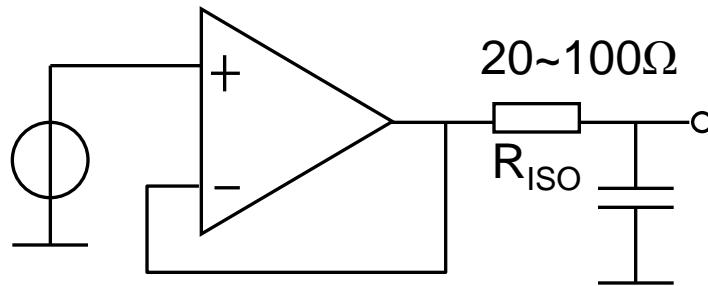


# 自激振荡预防策略二

- 在驱动电容前，串联一个 $20\sim100\Omega$ 的隔离电阻。
- 某些运放驱动大电容能力较强，可达 $1000\text{pF}$ 以上，无需隔离电阻。AD817等。



几乎必振



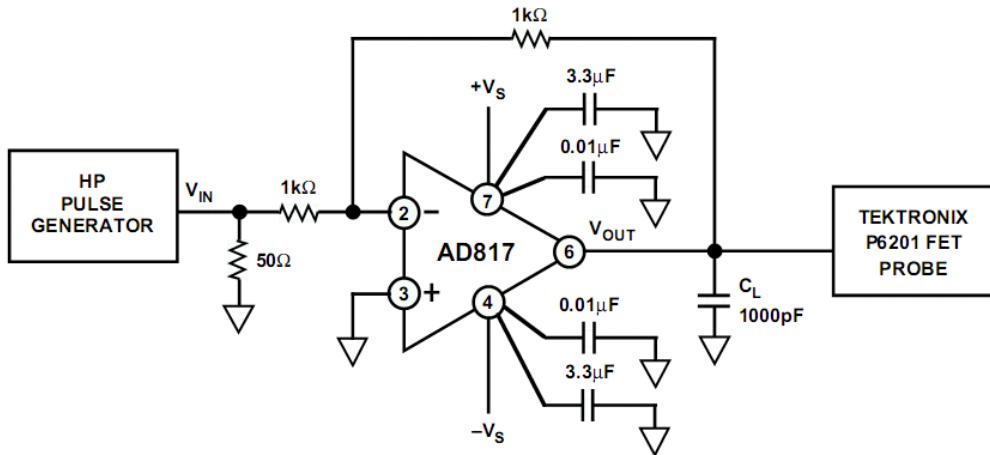
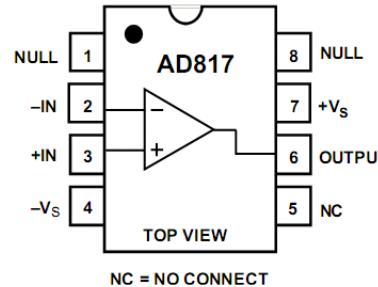
几乎不振

### FEATURES

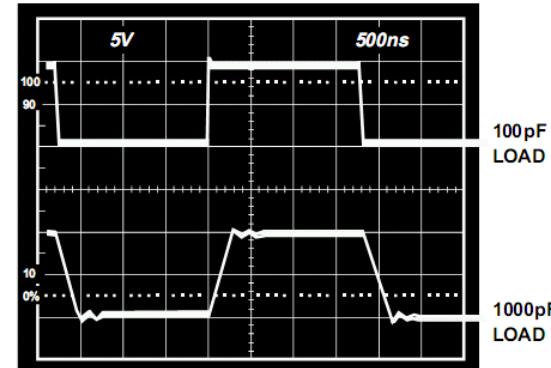
- Low Cost
- High Speed
  - 50 MHz Unity Gain Bandwidth
  - 350 V/ $\mu$ s Slew Rate
  - 45 ns Settling Time to 0.1% (10 V Step)
- Flexible Power Supply
  - Specified for Single (+5 V) and Dual ( $\pm 5$  V to  $\pm 15$  V) Power Supplies
  - Low Power: 7.5 mA max Supply Current
- High Output Drive Capability
  - Drives Unlimited Capacitive Load
  - 50 mA Minimum Output Current

### CONNECTION DIAGRAM

8-Pin Plastic Mini-DIP (N) and SOIC (R) Packages



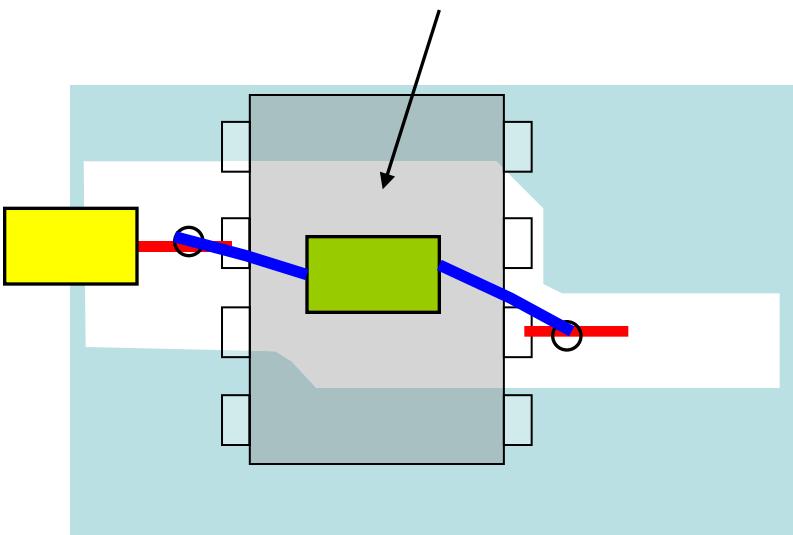
AD817 Driving a Large Capacitive Load



# 自激振荡预防策略三

- 减少杂散电容，特别是反相输入端和输出端，需格外注意。

挖空地层，背面电阻



High speed

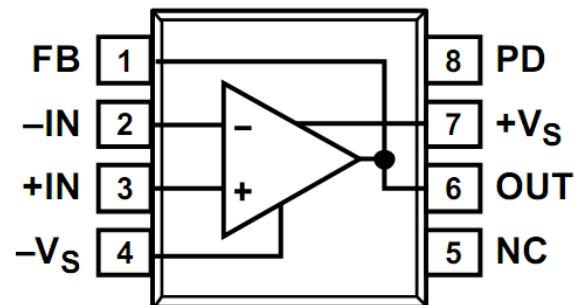
850 MHz, -3 dB bandwidth ( $G = +1, R_L = 1 \text{ k}\Omega, \text{LFCSP}$ )

750 MHz, -3 dB bandwidth ( $G = +1, R_L = 1 \text{ k}\Omega, \text{SOIC}$ )

2800 V/ $\mu\text{s}$  slew rate

**ADA4857-1**

TOP VIEW  
(Not to Scale)



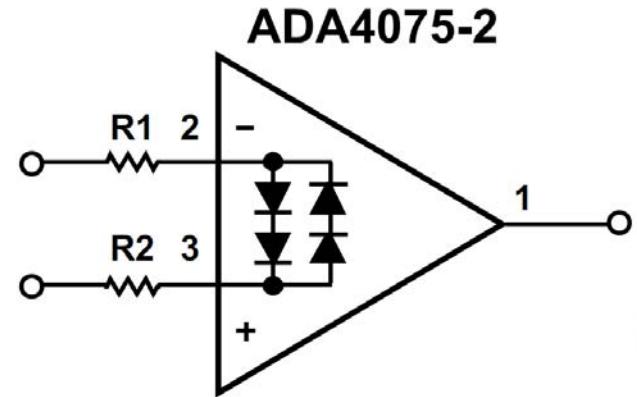
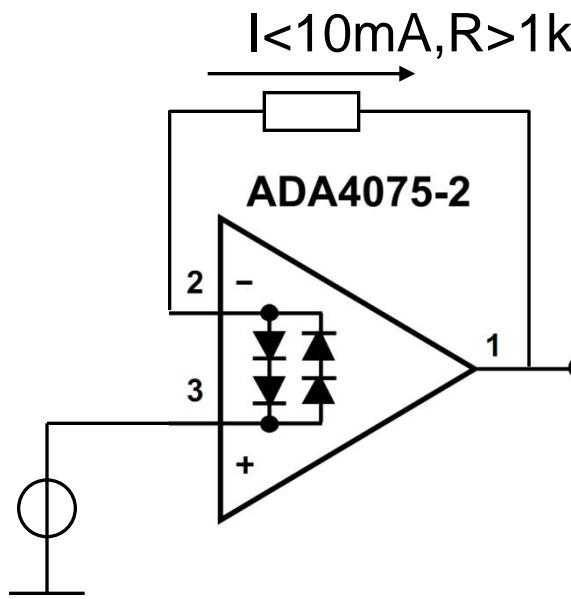
专门为反馈电阻设计管脚

# 自激振荡预防策略四—杂乱的规则

- 在反馈电阻旁并联一个电容，预留位置。
- 在输出端串联一个0欧姆电阻。为隔离电阻的引入埋下伏笔。
- 多数情况下，更换运放可以立即消振。

# 注意输入保护

- 有些运放内部有输入保护二极管。
- 接跟随器时，需要串联电阻。
- 做比较器时，会有异常。



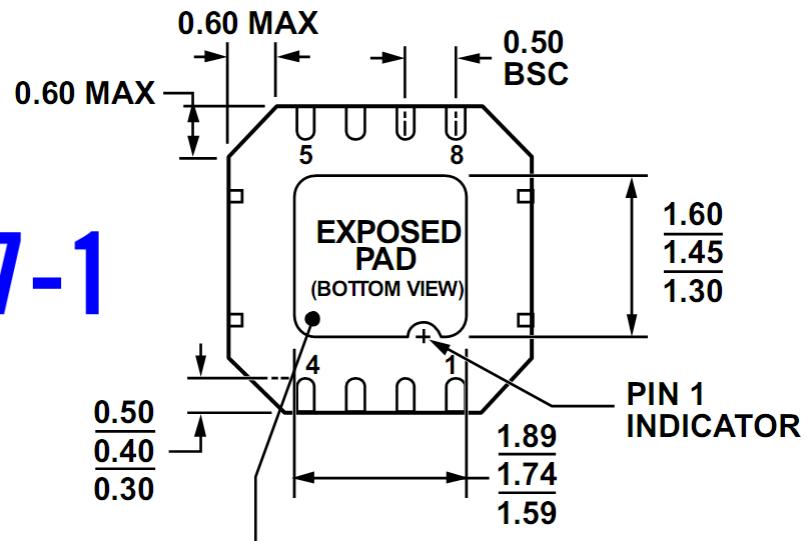
07642-050

Figure 63. Input Protection

# 散热

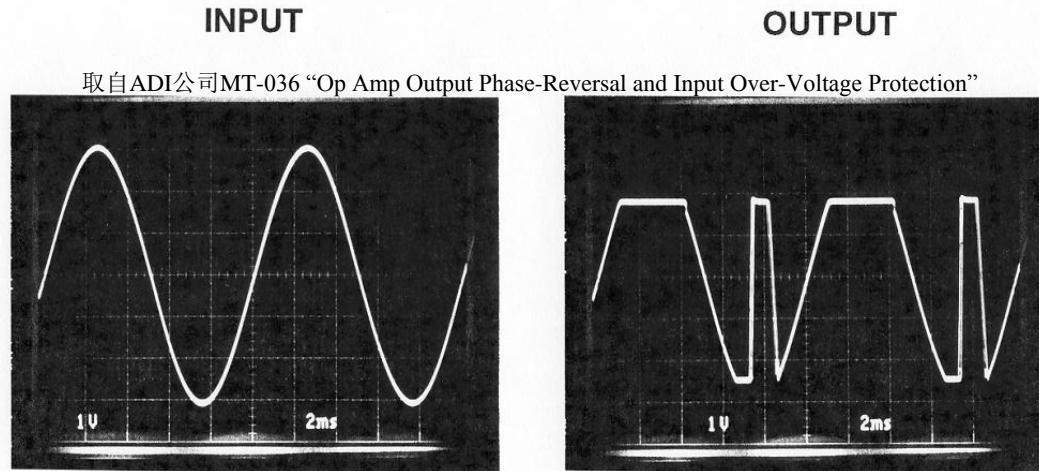
- 高频放大器通常输出功率较大，需要考虑芯片散热问题。
- 底面有暴露片的，应接到合适位置铜皮上，利于散热。

**ADA4857-1**



# 相位反转

- 相位反转：早期的运放，当输入超过负轨时，会出现瞬间的正输出。
  - 现代技术基本克服了这种现象，新运放多数都标注：No Phase Reversal



**VERTICAL SCALE: 1V / div.**

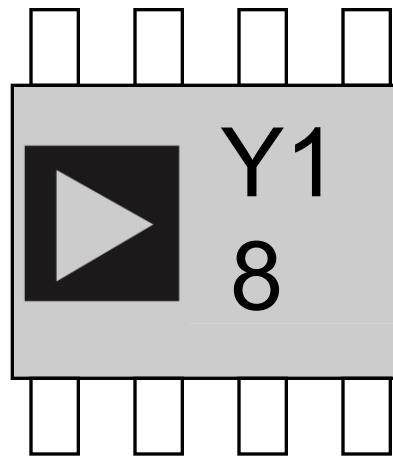
图42-1 跟随器产生的相位反转现象

# 放大器的封装

- 同一款放大器，一般都有多种封装形式。在电路板中是不能互换的。
- 画电路板前，落实封装尺寸是必须的。
- 用一把尺子，粗量一下，与数据进行简单对比是必要的。
- 学生经常使用的是DIP封装，可以插到面包板中，而产品中常用的是更小的封装。

# 这是什么？

- 很多微小芯片上看不到型号，比如下图。



- 其实，它是AD8226的MSOP封装的“小名”叫做Brangding。

# 怎么从Brangding获得型号？

- 发现这种芯片，只要知道公司，就可以在官网上搜索出来“大名”。
- “大名”字数太多，芯片太小写不下。

## ORDERING GUIDE

Model <sup>1</sup>	Temperature Range	Package Description	Package Option	Branding
AD8226ARMZ	−40°C to +125°C	8-Lead MSOP	RM-8	Y18
AD8226ARMZ-RL	−40°C to +125°C	8-Lead MSOP, 13" Tape and Reel	RM-8	Y18
AD8226ARMZ-R7	−40°C to +125°C	8-Lead MSOP, 7" Tape and Reel	RM-8	Y18
AD8226ARZ	−40°C to +125°C	8-Lead SOIC_N	R-8	
AD8226ARZ-RL	−40°C to +125°C	8-Lead SOIC_N, 13" Tape and Reel	R-8	
AD8226ARZ-R7	−40°C to +125°C	8-Lead SOIC_N, 7" Tape and Reel	R-8	
AD8226BRMZ	−40°C to +125°C	8-Lead MSOP	RM-8	Y19
AD8226BRMZ-RL	−40°C to +125°C	8-Lead MSOP, 13" Tape and Reel	RM-8	Y19
AD8226BRMZ-R7	−40°C to +125°C	8-Lead MSOP, 7" Tape and Reel	RM-8	Y19
AD8226BRZ	−40°C to +125°C	8-Lead SOIC_N	R-8	
AD8226BRZ-RL	−40°C to +125°C	8-Lead SOIC_N, 13" Tape and Reel	R-8	
AD8226BRZ-R7	−40°C to +125°C	8-Lead SOIC_N, 7" Tape and Reel	R-8	

# PDIP封装

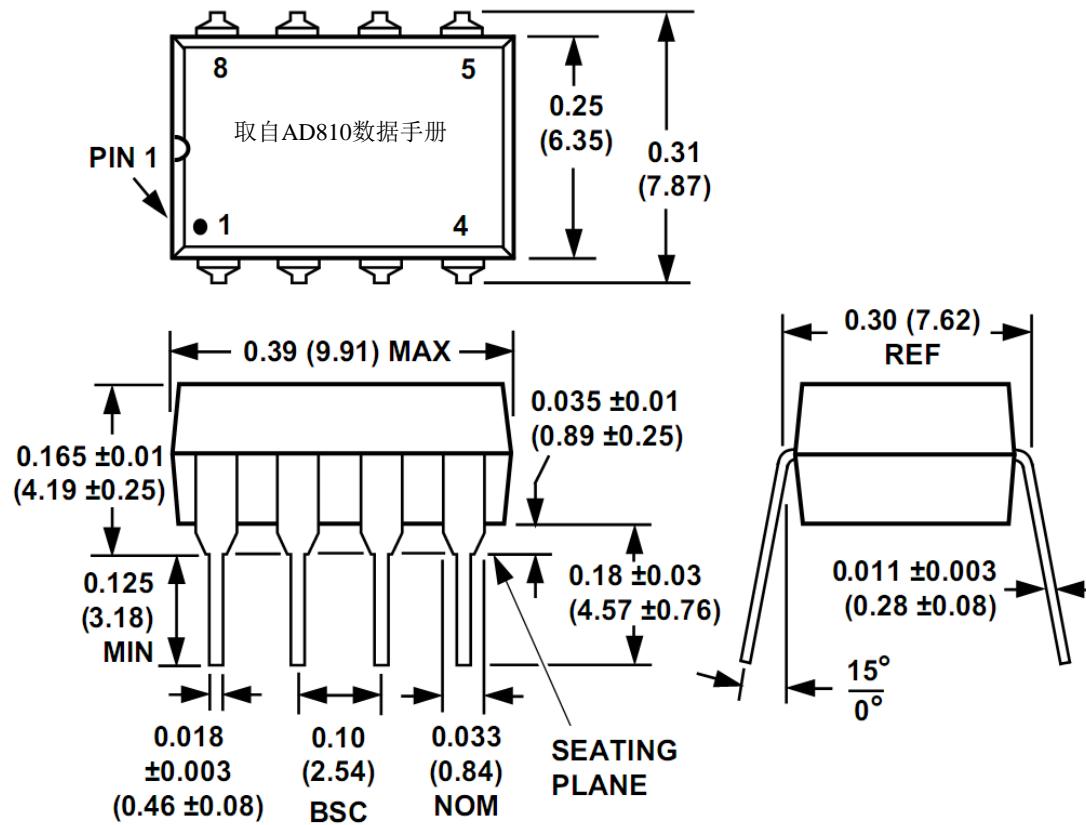


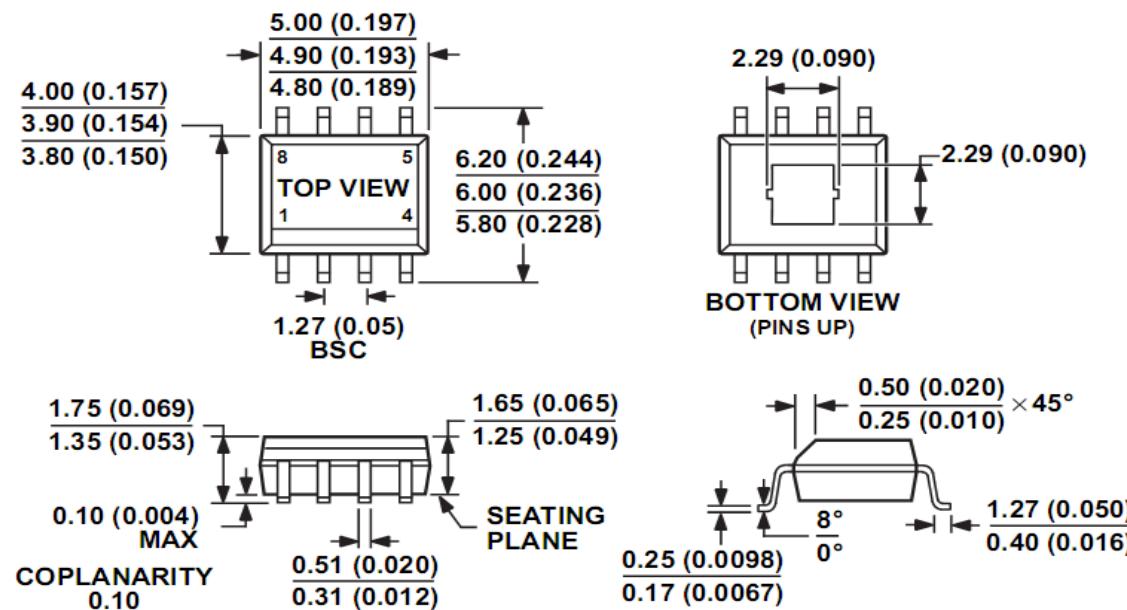
图14-1ADI公司PDIP8封装的外形视图（括号内为mm单位）

# SOIC-N



8-Lead Standard Small Outline Package, with Expose Pad [SOIC\_N\_EP]  
Narrow Body  
(RD-8-1)

Dimensions shown in millimeters and (inches)



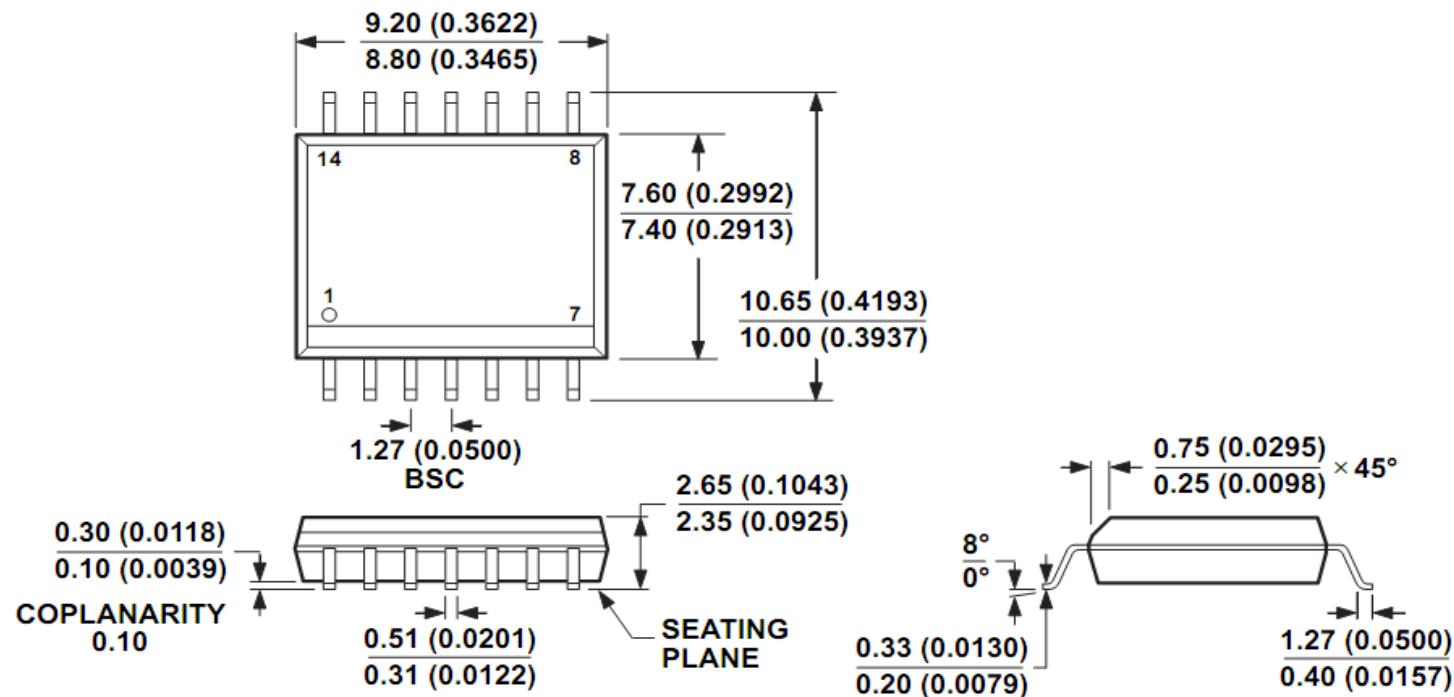
COMPLIANT TO JEDEC STANDARDS MS-012-AA

CONTROLLING DIMENSIONS ARE IN MILLIMETER; INCH DIMENSIONS  
(IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR  
REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

# SOIC-W



14-Lead Standard Small Outline Package [SOIC\_W]  
Wide Body  
(RW-14)  
Dimensions shown in millimeters and (inches)



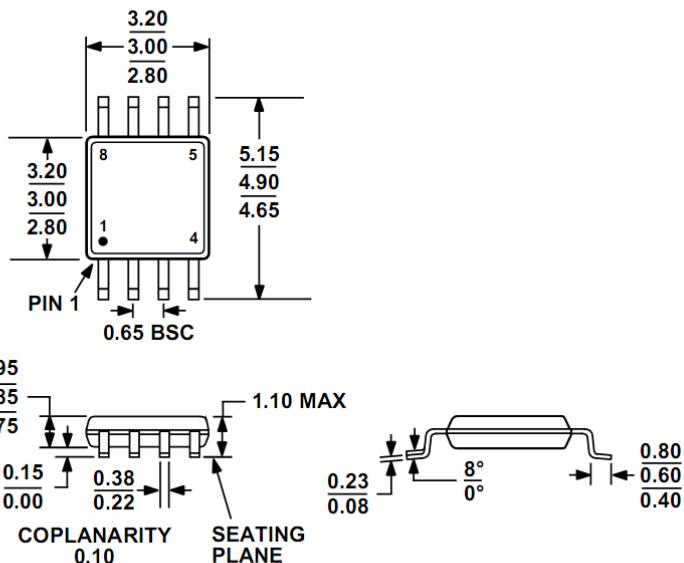
# MSOP 3\*4.9mm



8-Lead Mini Small Outline Package [MSOP]

(RM-8)

Dimensions shown in millimeters



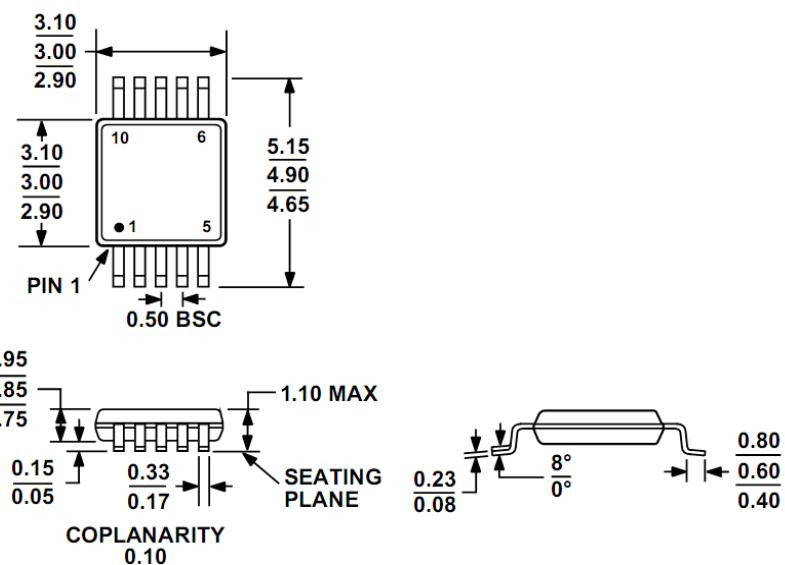
COMPLIANT TO JEDEC STANDARDS MO-187-AA



10-Lead Mini Small Outline Package [MSOP]

(RM-10)

Dimensions shown in millimeters

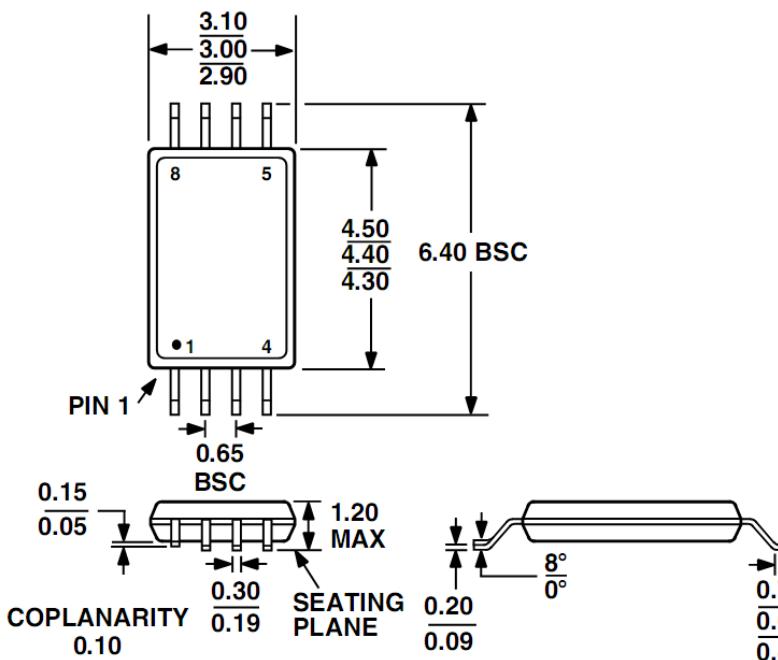


COMPLIANT TO JEDEC STANDARDS MO-187-BA

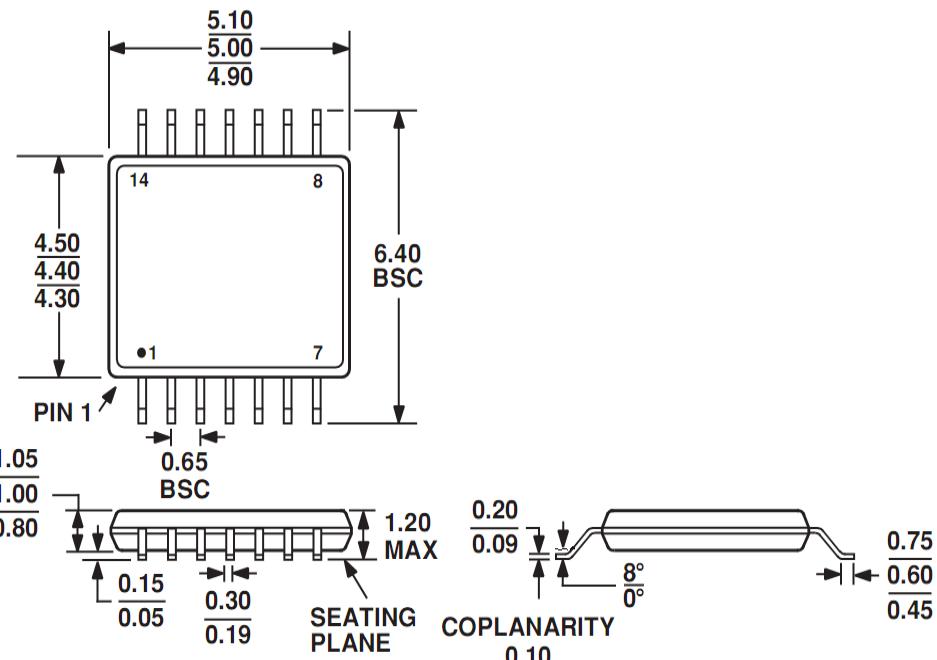
# TSSOP



8-Lead Thin Shrink Small Outline Package [TSSOP]  
(RU-8)  
Dimensions shown in millimeters



14-Lead Thin Shrink Small Outline Package [TSSOP]  
(RU-14)  
Dimensions shown in millimeters



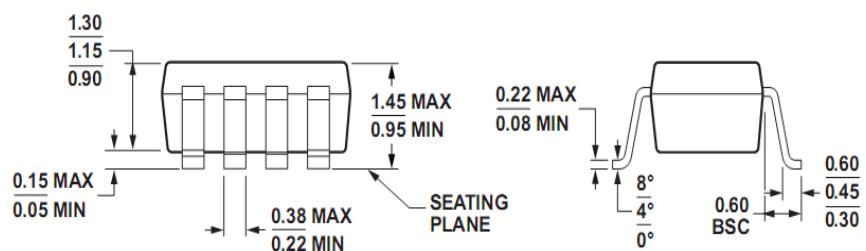
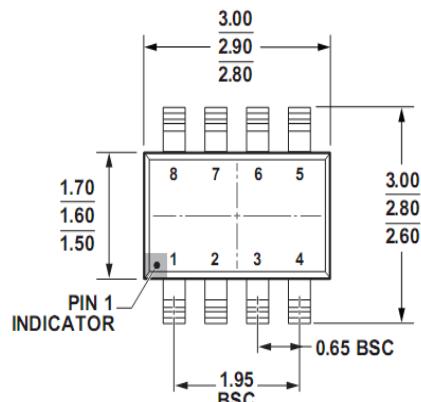
COMPLIANT TO JEDEC STANDARDS MO-153AA

# SOT-23 3\*3mm



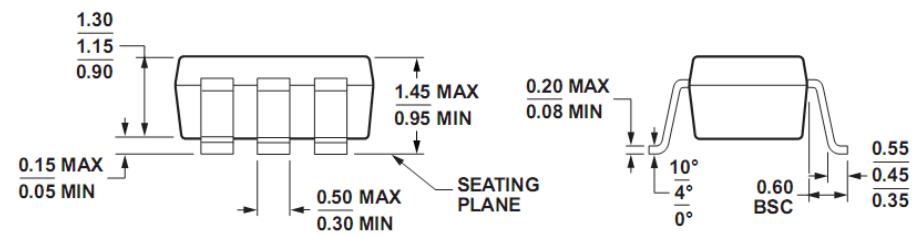
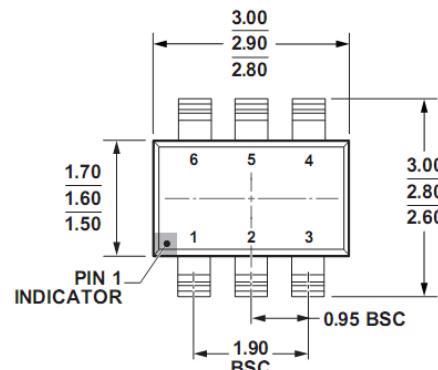
8-Lead Small Outline Transistor Package [SOT-23]  
(RJ-8)

Dimensions shown in millimeters



6-Lead Small Outline Transistor Package [SOT-23]  
(RJ-6)

Dimensions shown in millimeters



COMPLIANT TO JEDEC STANDARDS MO-178-BA

图14-8 ADI公司8脚SOT-23封装视图

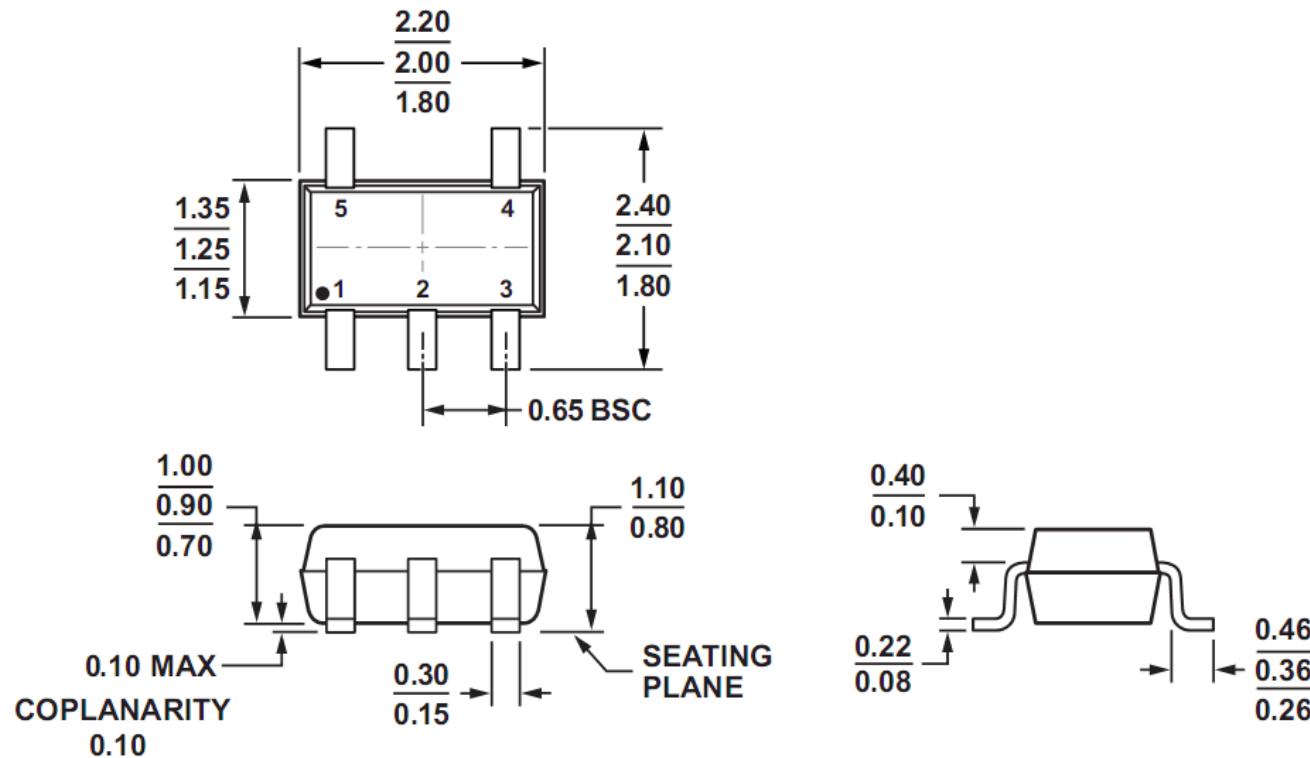
# SC70



5-Lead Thin Shrink Small Outline Transistor Package [SC70]

(KS-5)

Dimensions shown in millimeters



COMPLIANT TO JEDEC STANDARDS MO-203-AA

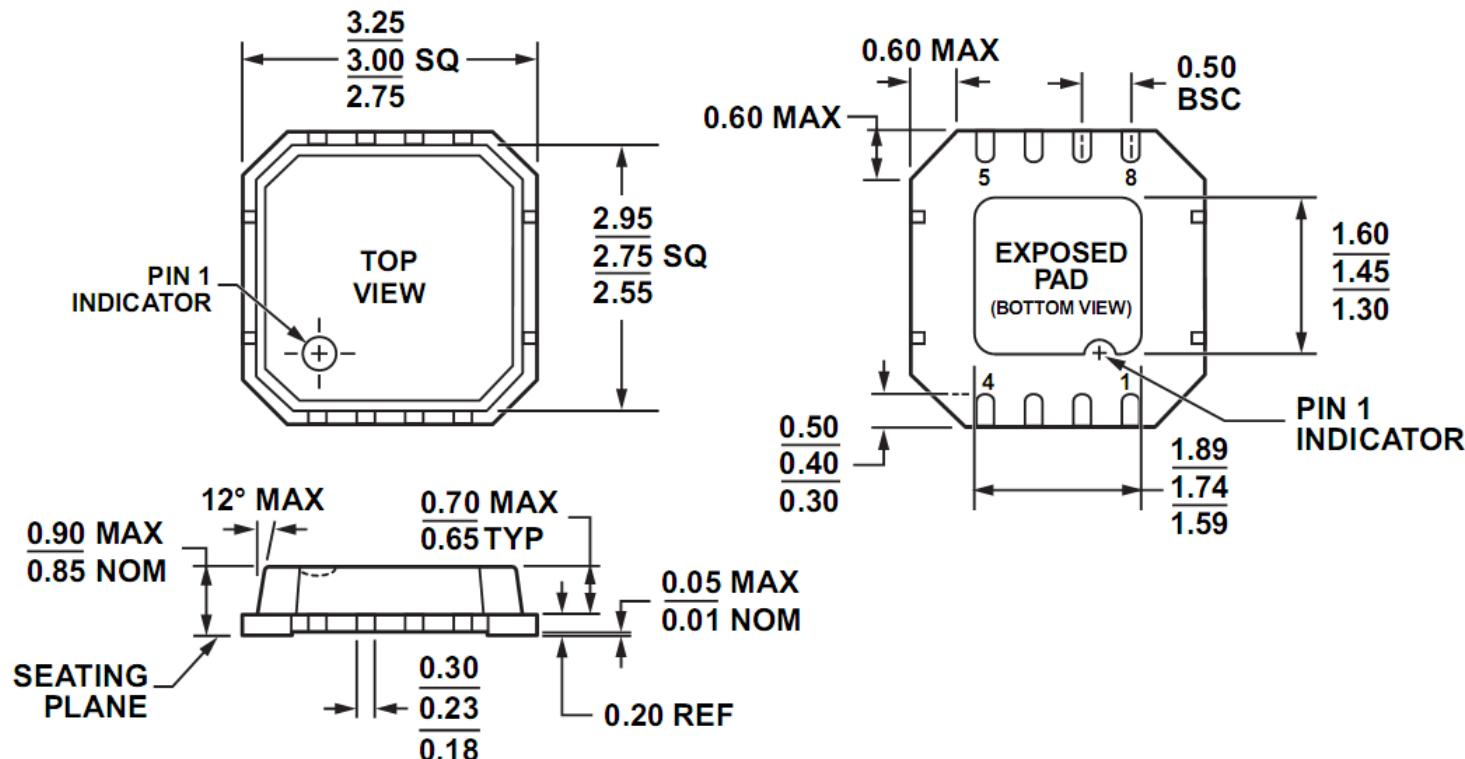
# CSP



8-Lead Lead Frame Chip Scale Package [LFCSP\_VD]

3 x 3 mm Body, Very Thin, Dual Lead  
(CP-8-2)

Dimensions shown in millimeters



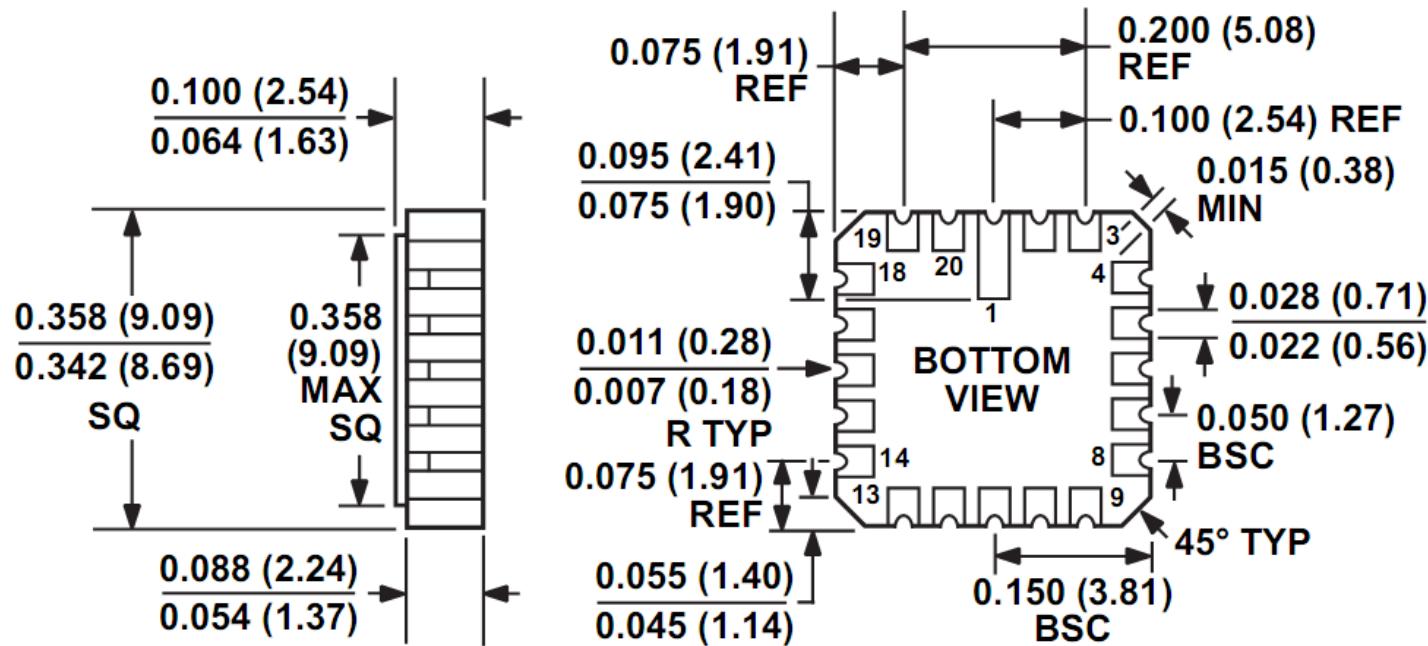
# LCC



## 20-Terminal Ceramic Leadless Chip Carrier [LCC]

(E-20-1)

Dimensions shown in inches and (millimeters)



CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS  
(IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR  
REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

# 最常见的管脚排列

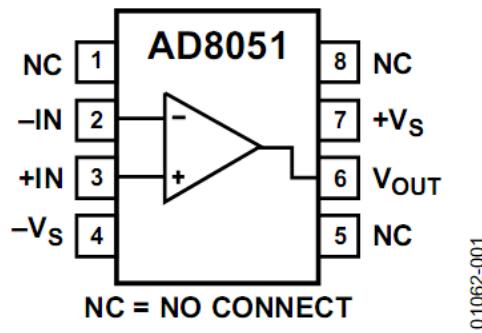


Figure 1. SOIC-8 (R)

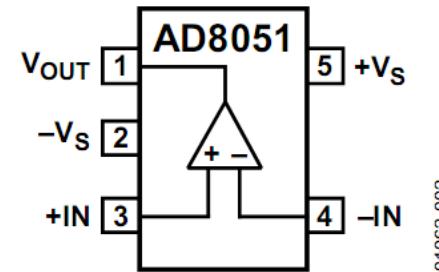


Figure 2. SOT-23-5 (RJ)

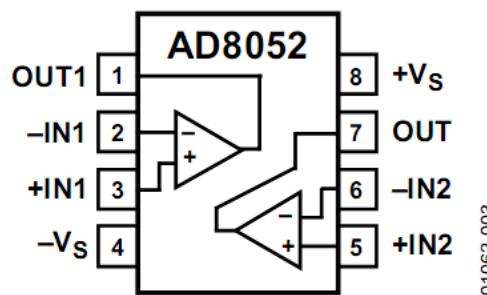


Figure 3. SOIC (R-8) and MSOP (RM-8)

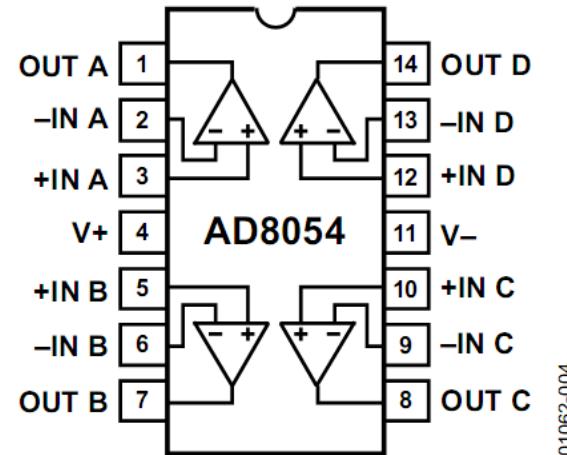


Figure 4. SOIC (R-14) and TSSOP (RU-14)

# 其它管脚排列

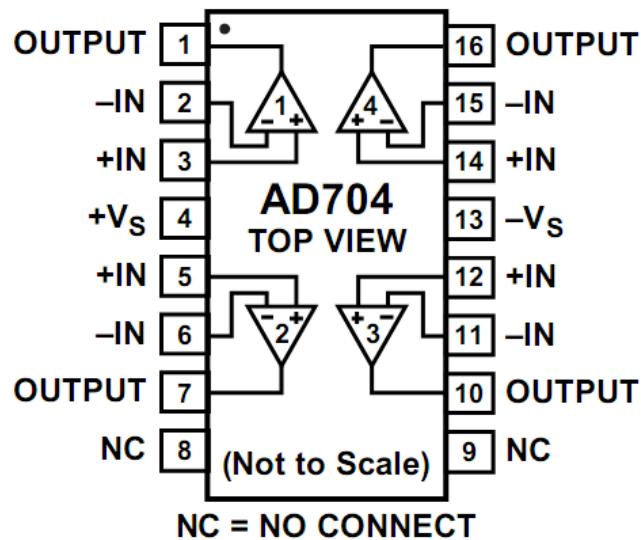


Figure 2. 16-Lead SOIC (R) Package

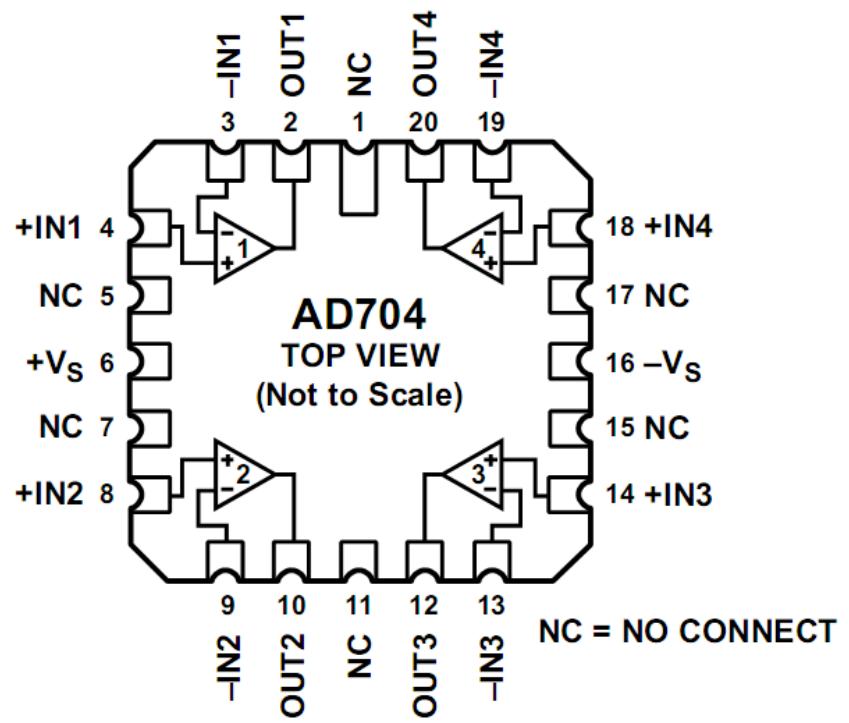


Figure 3. 20-Terminal LCC (E-20-1) Package

# 少见的管脚排列

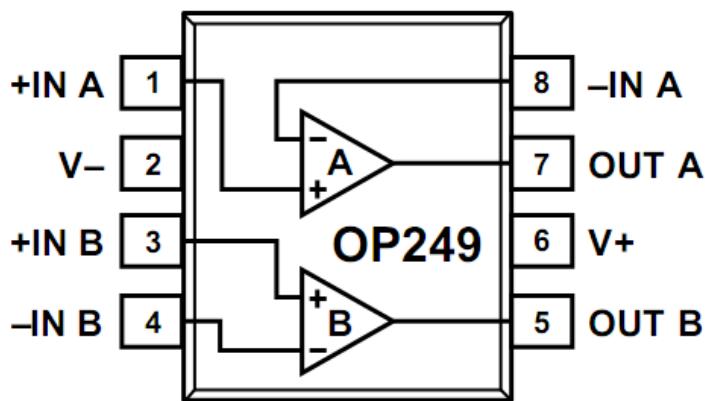


Figure 2. 8-Lead SOIC (R-8)

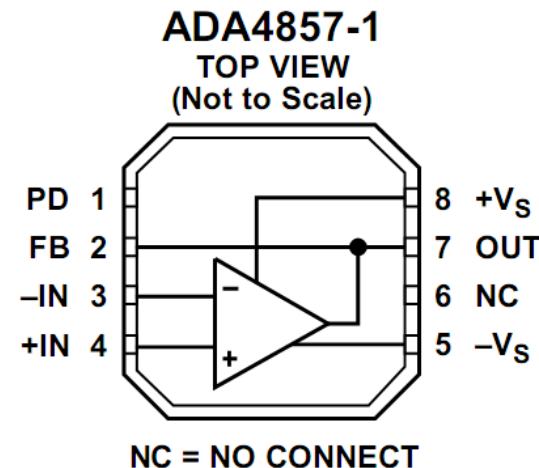


Figure 1. 8-Lead LFCSP (CP)

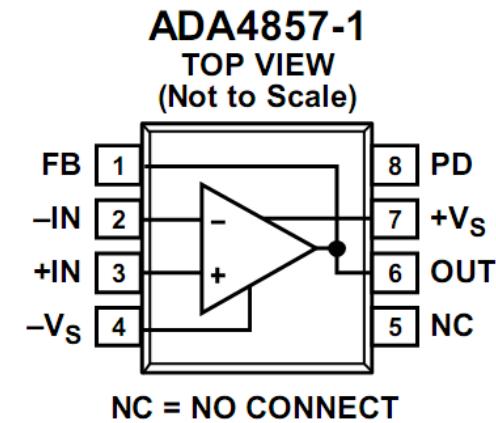


Figure 2. 8-Lead SOIC (R)

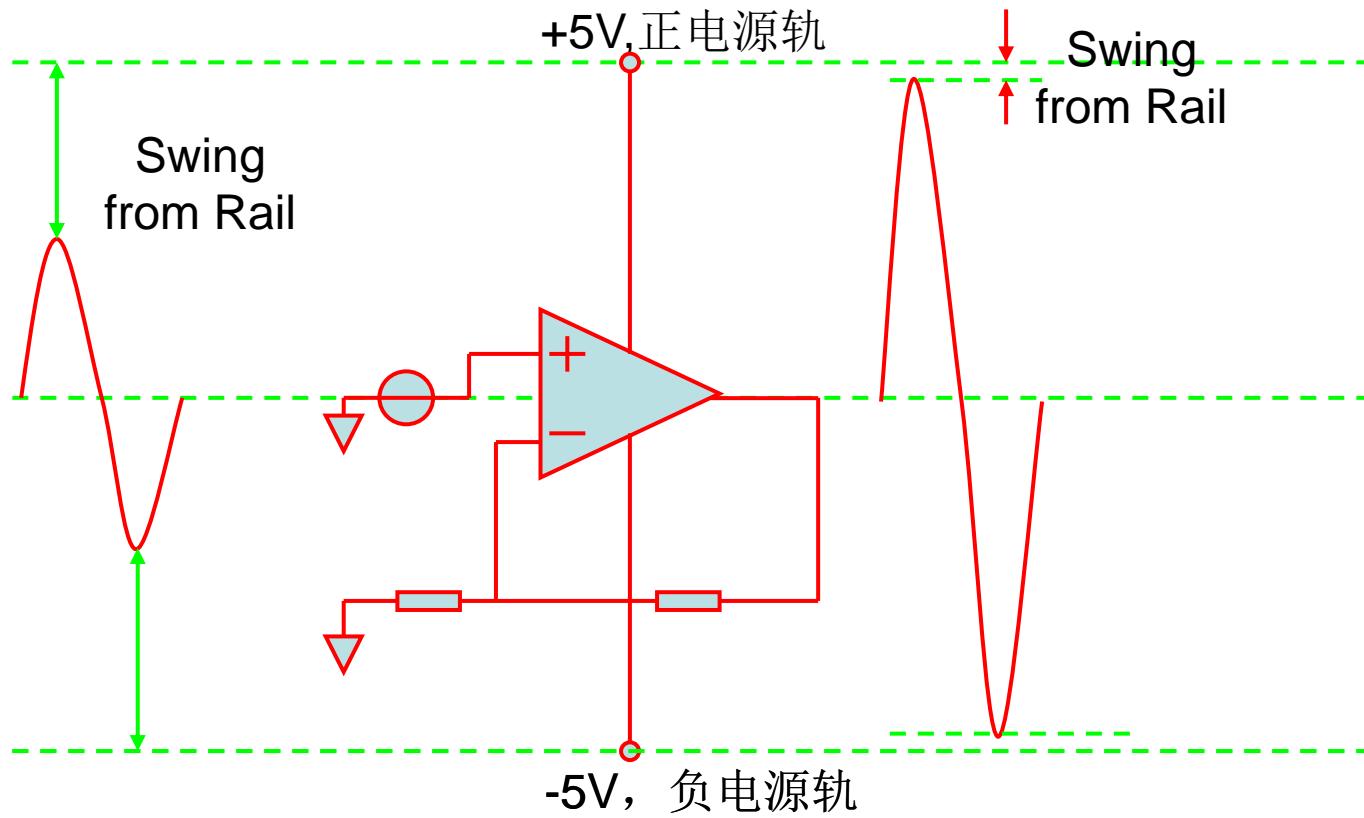
# 三：选择运算放大器入门

- 设计任何一个基于运放的放大电路，都应该做出最基本的选择，用哪一款运算放大器合适？
- 要求不严的情况下，做出如下选择即可：
  - 电源电压
  - 输入输出范围——Swing from Rail
  - 增益带宽积——GBW
  - 压摆率——SR
- 其它指标依重要程度为：失调电压、偏置电流、噪声指标、CMRR、失真度、漂移指标、带载能力等。后续课程详述。

# 电源电压选择

- 根据需要的电源电压选择即可。
- 重要性在于，不要烧毁芯片。

# 轨至轨——Rail to Rail



OP37, 电源电压为正负15V情况下

Input Voltage Range	IVR	$\pm 11$	$\pm 12.3$	$\pm 11$	$\pm 12.3$	$\pm 11$	$\pm 12.3$	V
Output Voltage Swing	$V_O$	$R_L \geq 2 \text{ k}\Omega$	$\pm 12.0$	$\pm 13.8$	$\pm 12.0$	$\pm 13.8$	$\pm 11.5$	V

# 轨至轨运放



Low Noise,  
Precision CMOS Amplifier

AD8655/AD8656

## FEATURES

Low noise:  $2.7 \text{ nV}/\sqrt{\text{Hz}}$  @  $f = 10 \text{ kHz}$

Low offset voltage:  $250 \mu\text{V}$  max over  $V_{CM}$

Offset voltage drift:  $0.4 \mu\text{V}/^\circ\text{C}$  typ and  $2.3 \mu\text{V}/^\circ\text{C}$  max

Bandwidth: 28 MHz

Rail-to-rail input/output

Unity gain stable

2.7 V to 5.5 V operation

-40°C to +125°C operation

## PIN CONFIGURATIONS

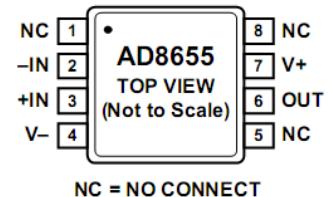


Figure 1. AD8655  
8-Lead MSOP (RM-8)

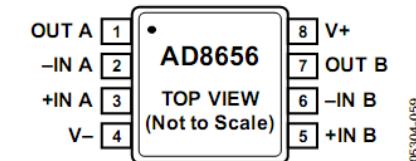


Figure 2. AD8656  
8-Lead MSOP (RM-8)

05304-048

05304-059

			0	5	V
Input Voltage Range	CMRR	$V_{CM} = 0 \text{ V}$ to $5 \text{ V}$	85	100	dB
Common-Mode Rejection Ratio	A <sub>vo</sub>	$V_o = 0.2 \text{ V}$ to $4.8 \text{ V}$ , $R_L = 10 \text{ k}\Omega$ , $V_{CM} = 0 \text{ V}$	100	110	dB
Large Signal Voltage Gain		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	95		dB
OUTPUT CHARACTERISTICS					
Output Voltage High	V <sub>OH</sub>	$I_L = 1 \text{ mA}; -40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	4.97	4.991	V
Output Voltage Low	V <sub>OL</sub>	$I_L = 1 \text{ mA}; -40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	8	30	mV
Output Current	I <sub>OUT</sub>	$V_{OUT} = \pm 0.5 \text{ V}$		±220	mA

# 轨至轨运放

- 轨至轨的含义是，输入或者输出能够接近电源轨的能力。
- 至轨电压越小，轨至轨特性越好。
- Rail to Rail Input—RRI，输入轨至轨。
- Rail to Rail Output—RRO，输出轨至轨。
- RRIO，输入输出均轨至轨。
- 多数低电压运放都具备RR特性。

# 轨至轨运放

- RRO受温度、负载电流、频率的影响

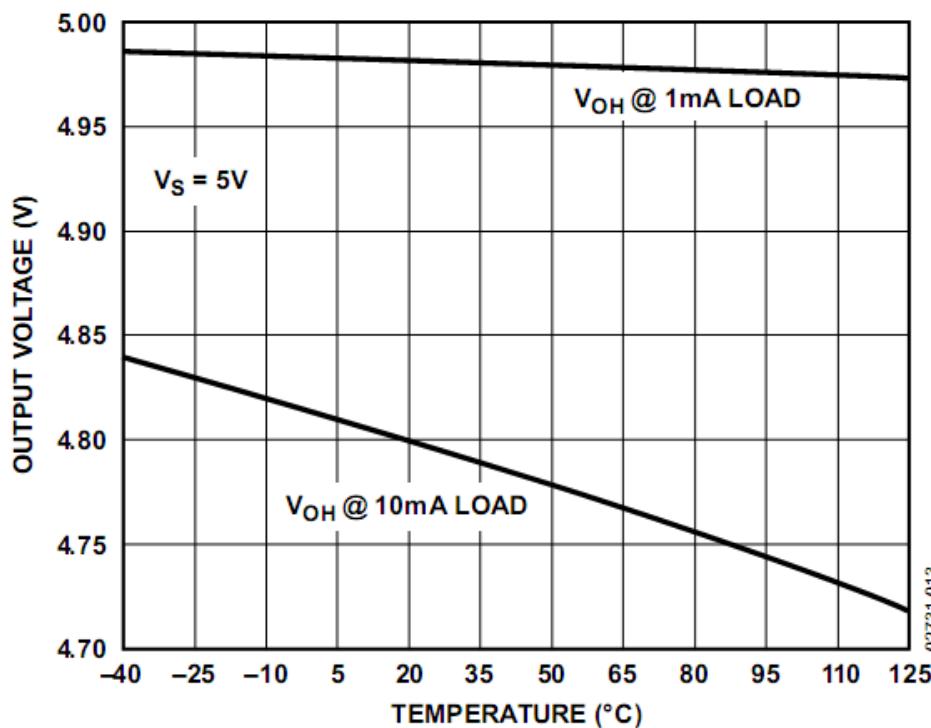


Figure 13. Output Voltage Swing High vs. Temperature

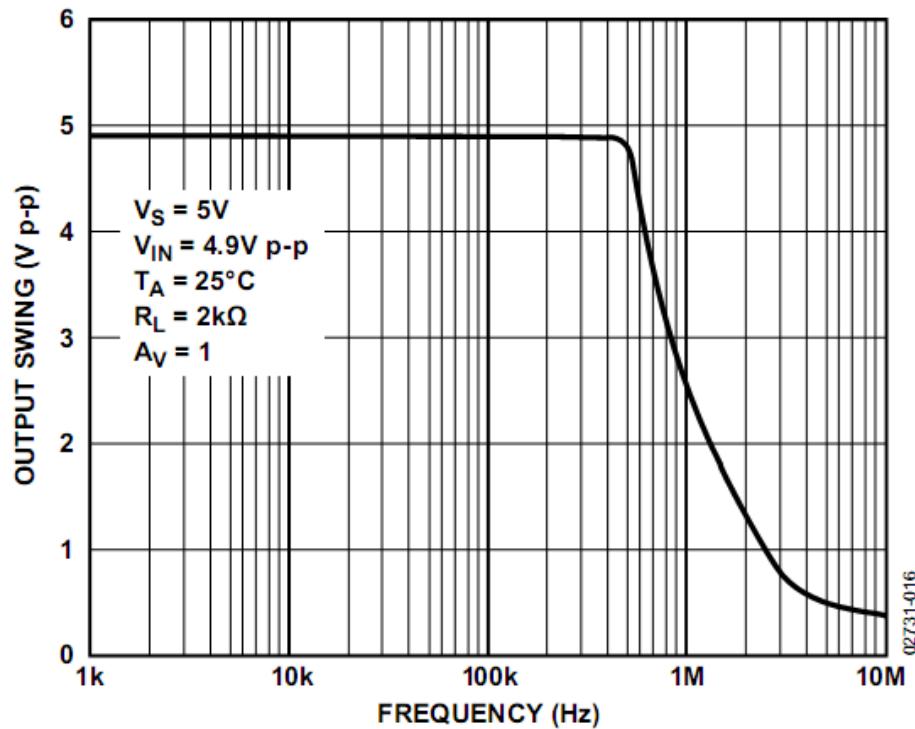
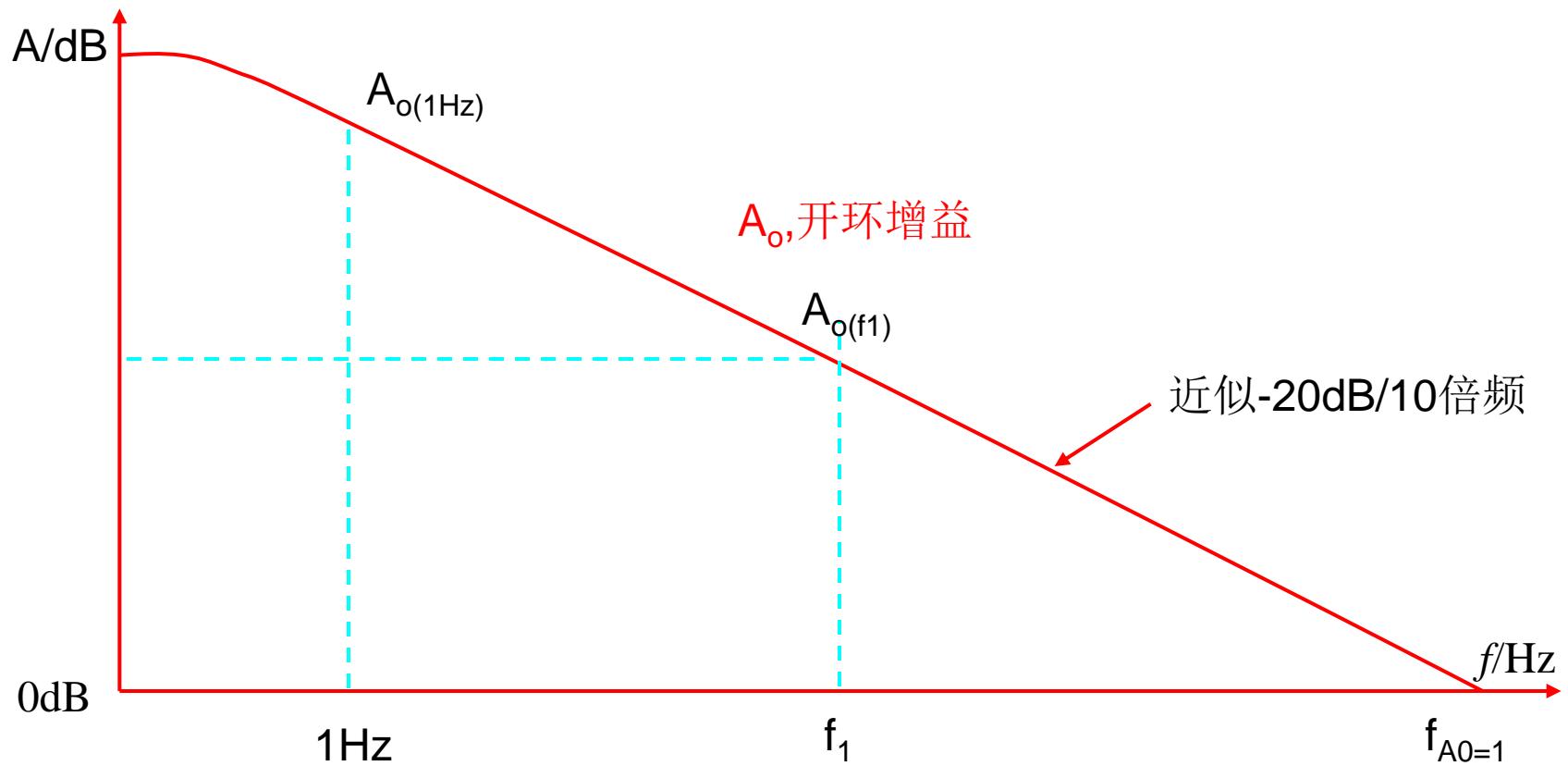


Figure 16. Closed-Loop Output Voltage Swing (FPBW)

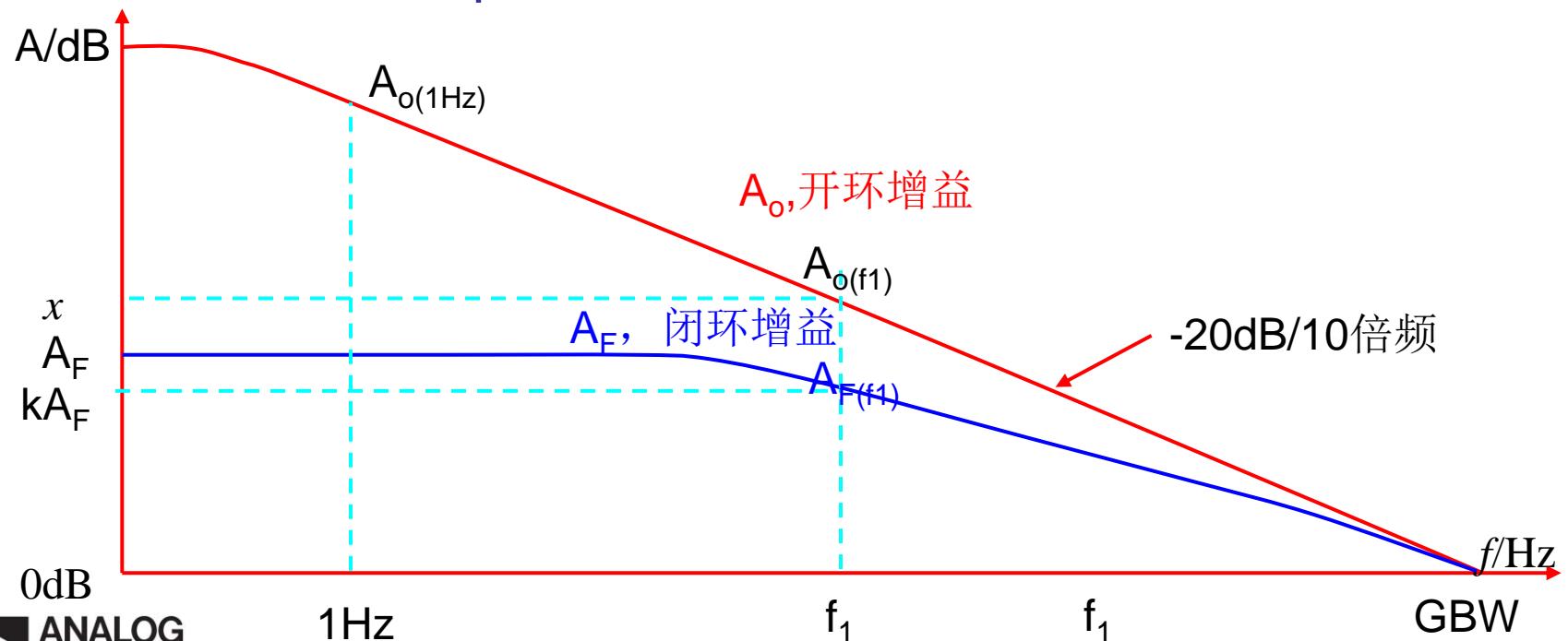
# GBW (GBP)的含义



$$A_o(1Hz) \approx f_1 \quad A_o(f_1) = GBW \text{ (增益带宽积)} \approx f_{A0=1} \text{ (单位增益带宽)}$$

# 怎么选择GBW?

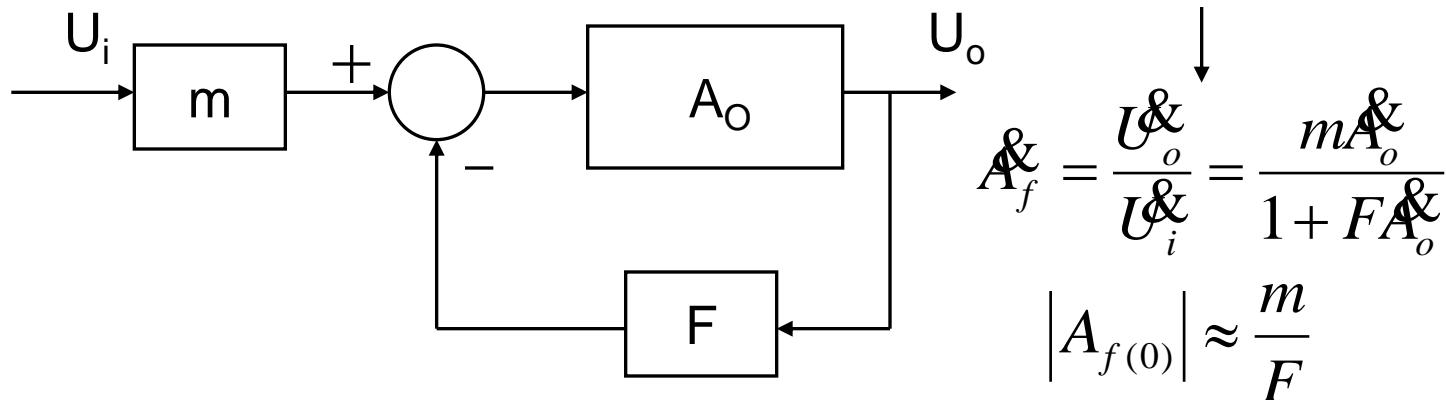
- 要求10倍放大， -3dB带宽20kHz。
- 解读：  $A_F=10$ , 在  $f_1=20\text{kHz}$  处， 闭环增益下降为  $0.707A_F$  (-3dB)，  $k=0.707$ , 求  $\text{GBW}=?$



# 负反馈公式

- 定义衰减系数为 $m$ , 反馈系数为 $F$ 。

$$(mU_i^{\&} - FU_o^{\&})A_o^{\&} = U_o^{\&} \longrightarrow mA_o^{\&}U_i^{\&} = U_o^{\&} (1 + FA_o^{\&})$$



$$\text{要求:} |A_{f(f1)}| = \left| \frac{mA_{o(f1)}^{\&}}{1 + FA_{o(f1)}^{\&}} \right| = k \frac{m}{F}$$

# GBW公式

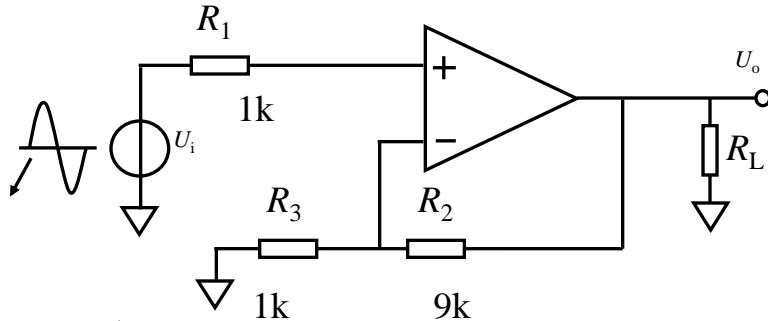
- 运放开环增益在一个很宽的范围内，具有90度相移。利用这个特点，上述公式可简化求解。

要求： $|A_{f(f1)}| = \left| \frac{mA_{o(f1)}}{1 + FA_{o(f1)}} \right| = k \frac{m}{F}$        $A_{o(f1)} = \frac{1}{F} \frac{k}{\sqrt{1 - k^2}}$

已知  $k$ , 原电路  $F$ , 可求出必须具备的开环增益  $A_{o(f1)}$

$$\text{GBW} = f_1 A_{o(f1)} = f_1 \frac{1}{F} \frac{k}{\sqrt{1 - k^2}}$$

# GBW公式应用—同相放大



$$m = 1$$

$$F = \frac{1}{10}$$

$$A_{f(0)} = \frac{m}{F} = 10$$

$$k = 0.99$$

$$\text{GBW} = f_1 \frac{1}{F} \frac{k}{\sqrt{1-k^2}} = 20\text{kHz} \times 10 \times 7.018 = 1.4\text{MHz}$$

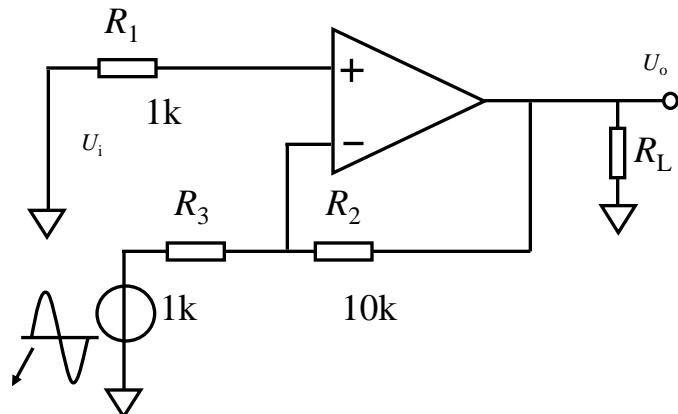
$$k = 0.90$$

$$\text{GBW} = f_1 \frac{1}{F} \frac{k}{\sqrt{1-k^2}} = 20\text{kHz} \times 10 \times 2.064 = 412.8\text{kHz}$$

$$k = 0.707$$

$$\text{GBW} = f_1 \frac{1}{F} \frac{k}{\sqrt{1-k^2}} = 20\text{kHz} \times 10 \times 1 = 200\text{kHz}$$

# GBW公式应用—反相放大



$$m = -\frac{10}{11} \quad F = \frac{1}{11}$$

$$A_{f(0)} = \frac{m}{F} = -10$$

$$k = 0.99$$

$$\text{GBW} = f_1 \frac{1}{F} \frac{k}{\sqrt{1-k^2}} = 20\text{kHz} \times 11 \times 7.018 = 1.544\text{MHz}$$

$$k = 0.90$$

$$k = 0.707$$

- 相同的增益衰减要求k，同相放大器对运放要求较低。

# 压摆率Slew Rate—SR

- 运放输出所能达到的最大电压变化速率， $V/V$   
 $s$
- 当输出信号试图出现的变化速率大于运放的SR，输出会出现三角波或者梯形波——失真。

# 压摆率公式

- 正弦波输出，已知频率 $f$ ，幅度A，则可知过零点斜率 $k$ ，为正弦波变化最快的时刻
- $k=2\pi f \times A$
- 要想波形不失真， $k$ 必须小于SR

$$SR > 2\pi f A$$

# 压摆率公式应用

- 输出20kHz正弦波，幅度不小于10V，求SR？

$$k = 2\pi f A = 6.28 \times 20000 \frac{1}{s} \times 10V = 1.256 \times 10^6 \frac{V}{s} = 1.256 \frac{V}{\mu s}$$

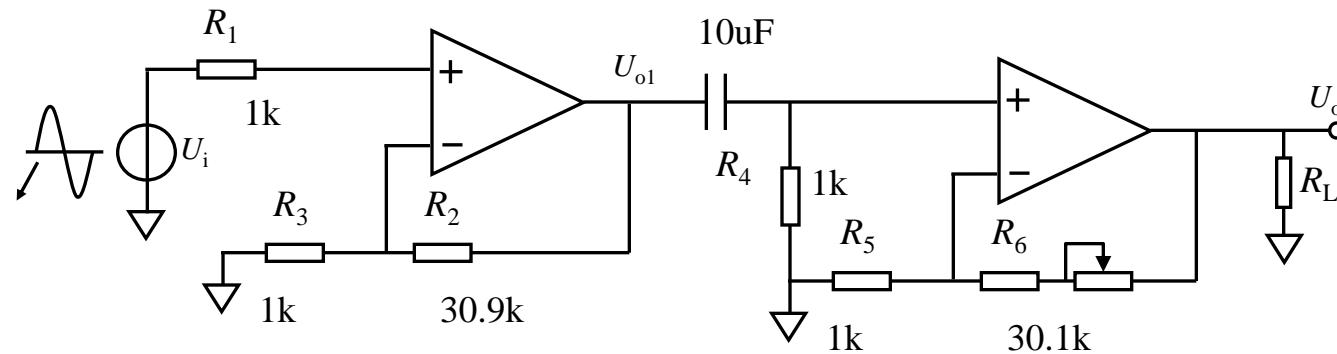
$$SR > 1.256 \frac{V}{\mu s}$$

# 综合选择实例

- 使用标准电压反馈型运放设计一个电路，要求对输入的音频信号进行1000倍放大，在音频域内增益波动不超过正负0.2dB，输出幅度不小于12V，输出电流峰值不小于10mA，请设计电路并选择运放。
- 首先确定电路结构：
  - -0.2dB代表 $k=0.9772$ 倍，  $k/\sqrt{1-k^2}=4.606$
  - 单级放大1000倍，  $GBW=20\text{kHz} \times 1000 \times 4.606 = 92\text{MHz}$
  - 虽然GBW要求并不高，但单级1000倍问题很多。
  - 一般至少选择2级放大器级联。

# 综合选择实例（2）

- 2级重新计算：
  - 每级衰减 $-0.1\text{dB} = k = 0.9886$ ,  $k/\sqrt{1-k^2} = 6.55$
  - 单级增益为 $1000^{0.5} = 31.62$
  - $\text{GBW} = 20\text{kHz} * 31.62 * 6.55 = 4.275\text{MHz}$
  - 选择 $\text{GBW} > 5\text{MHz}$ 以上，基本可满足要求。

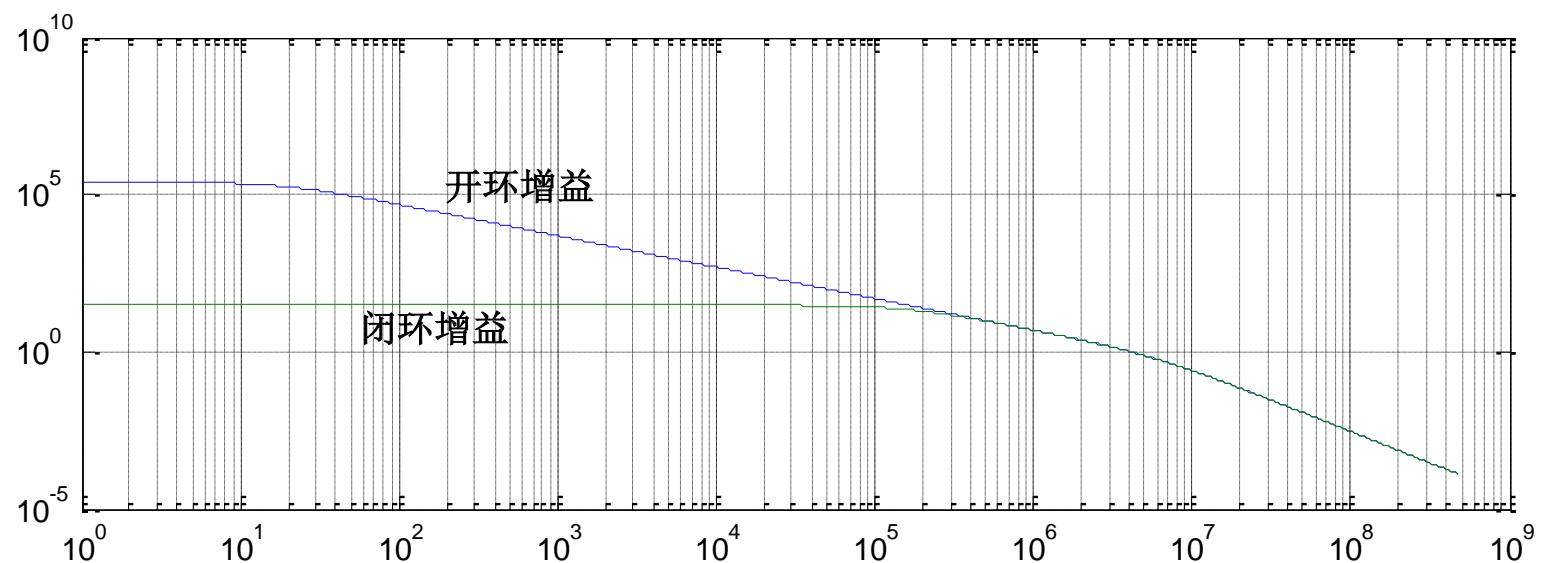
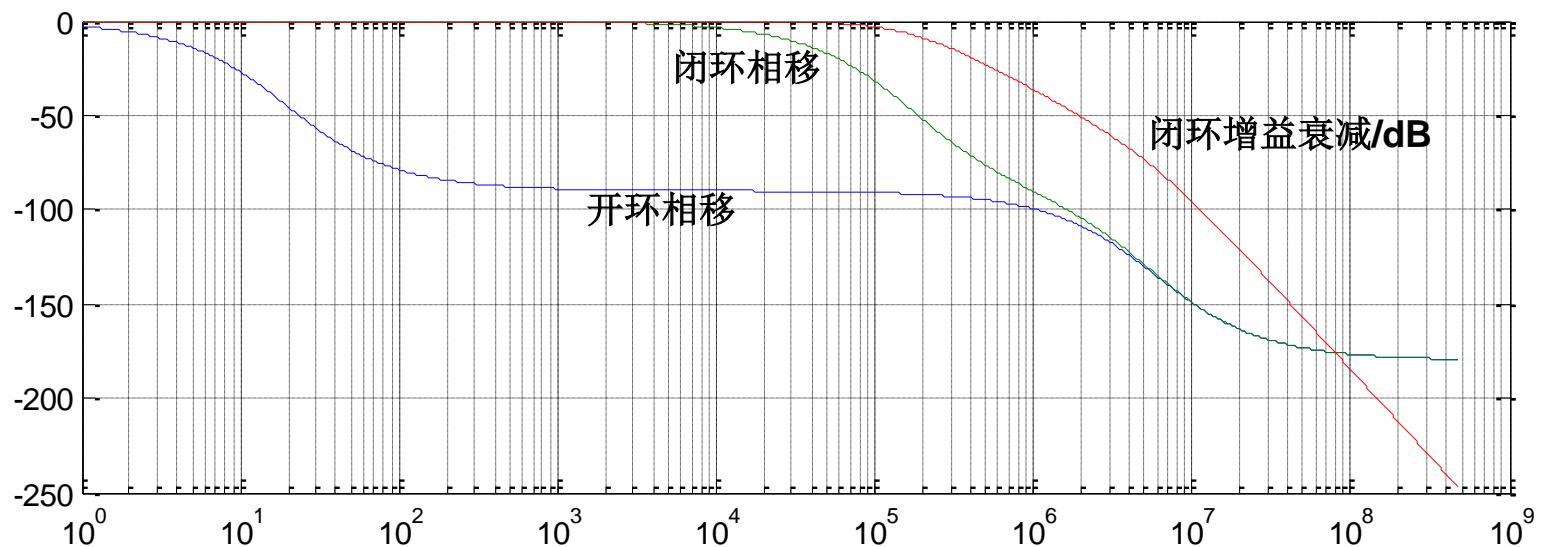


# 特别注意

- 以上分析仅在一般情况下适用。
- 运放的开环特性极为复杂，用简单的一阶模型代替是存在误差的。用二阶模型代替误差相对较小，但仍不准确。
- 要以实验为准，仿真和计算只能作为参考
  -

# 用matlab实施二阶运放模型仿真

- $\text{amodf}(1)=1/F;$
- $\text{g=zeros}(1,n);$
- $\text{for } i=2:n$
- $f(i)=f(i-1)*1.002;$
- $a(i)=\text{am}/((1+j*f(i)/fh1)*(1+j*f(i)/fh2));$
- $af(i)=\text{am}/((1+j*f(i)/fh1)*(1+j*f(i)/fh2)+\text{am}^*F);$
- $\text{amod}(i)=\text{abs}(a(i));$
- $\text{amodf}(i)=\text{abs}(af(i));$
- 
- $\text{g}(i)=20*\log(\text{amodf}(i)*F);$
- $\text{ph}(i)=180*\text{phase}(a(i))/pi;$
- $\text{phf}(i)=180*\text{phase}(af(i))/pi;$
- $\text{end}$



# 综合选择实例（3）

- 电源电压选择
  - 因输出要求幅度大于13V，为正负极性，为给非RRO运放留有余地，一般可考虑将至轨电压设为3V。
  - 电源电压应为 $\pm 16\text{V}$ ，即 $V_{\text{MAX}} >= 32\text{V}$
- 压摆率选择
  - $SR > 6.28 * 0.02\text{MHz} * 13 = 1.633\text{V/us}$
- ADTL082即可满足，ADA4898-2也可实现要求。

**Wide supply voltage range:  $\pm 5\text{ V}$  to  $\pm 16\text{ V}$**

**High speed**

**-3 dB bandwidth: 65 MHz ( $G = +1$ )**

**Slew rate: 55 V/ $\mu\text{s}$**

# ADTL082关键指标

Parameter	Symbol	Conditions	J Grade			A Grade			Unit
			Min	Typ	Max	Min	Typ	Max	
<b>INPUT CHARACTERISTICS</b>									
Offset Voltage	$V_{OS}$	$0^{\circ}C \leq T_A \leq +70^{\circ}C$ $-40^{\circ}C \leq T_A \leq +125^{\circ}C$	2	9	10	1.5	5.5	8	mV
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$	$0^{\circ}C \leq T_A \leq +70^{\circ}C$ $-40^{\circ}C \leq T_A \leq +125^{\circ}C$	15			10		9	$\mu V/^{\circ}C$
Input Bias Current	$I_B$	$0^{\circ}C \leq T_A \leq +70^{\circ}C$ $-40^{\circ}C \leq T_A \leq +125^{\circ}C$	2	100	3	2	100	3	pA
								5	nA
<b>DYNAMIC PERFORMANCE</b>									
Slew Rate	SR		20			20			V/ $\mu$ s
Gain Bandwidth Product	GBP		5			5			MHz

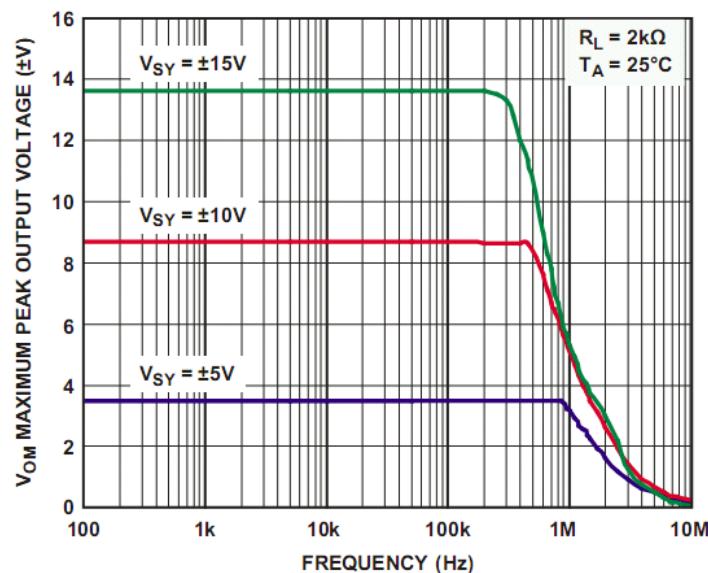


Figure 5. Maximum Peak Output Voltage vs. Frequency

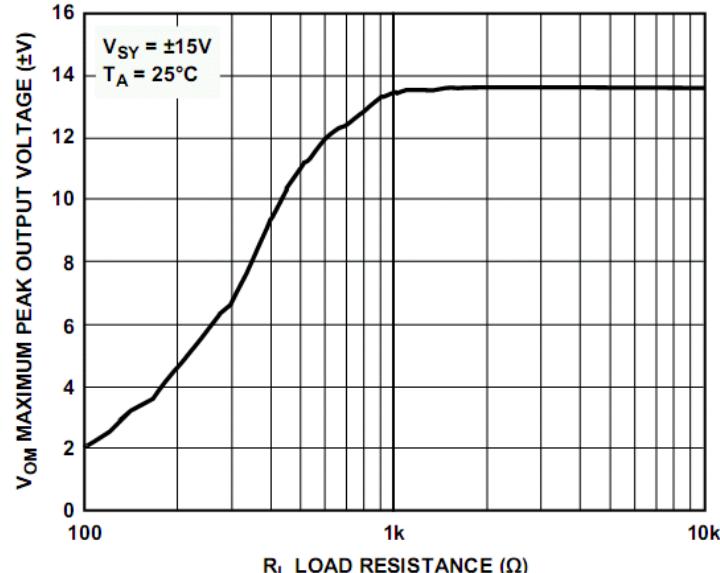


Figure 9. Maximum Peak Output Voltage vs. Load Resistance

# 其它方案

- 如果不设定标准电压反馈型运放，选择电流反馈型运放，可考虑采用AD812，145MHz，单片双运放\$2.51。
- 还可考虑音频放大器。ADI公司的音频放大器列表是独立的。SSM2019即可。

# 音频放大器SSM2019方案

- 唯一担心的是带内平坦度，手册上没有。

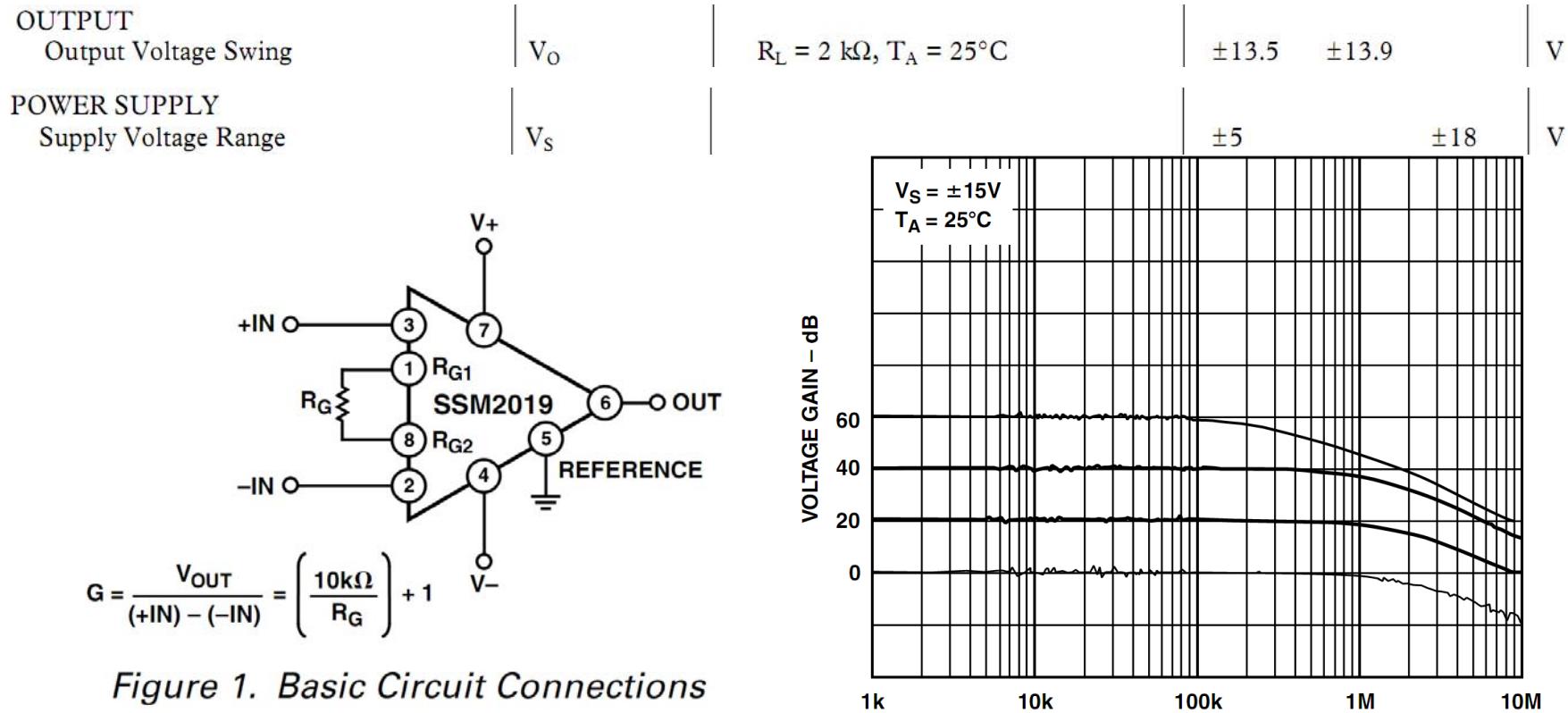


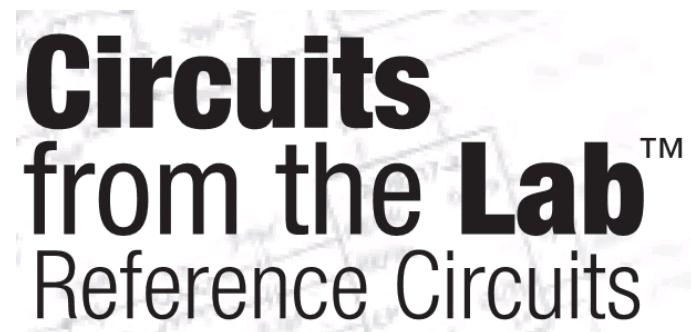
Figure 1. Basic Circuit Connections

# 选择总结

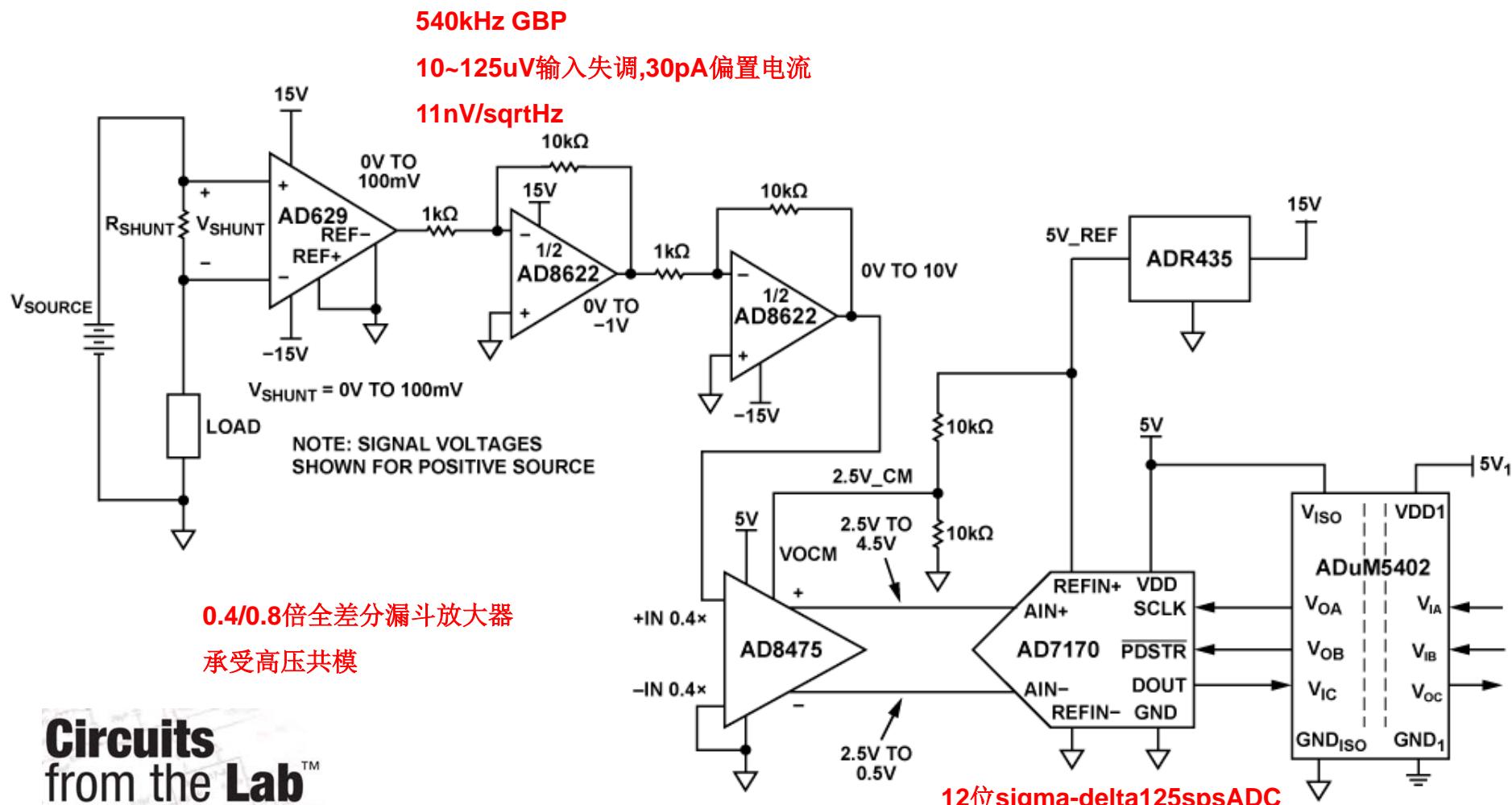
- 选择放大器是一件极为有趣，且困难的事情。
- 核心有以下几点：
  - 会“抄袭”：实际工作要求，通常来源于生产实践，前人一般都会遇到，就会有常规设计。找到常规的选择，前人的选择，以此为基础修改。
  - 懂得参数，特别是关键的参数。能够利用参数做出筛选。如果上述题目对直流量提出高要求，则失调电压一定要注意。
  - 会使用Excel表格排序，有大量放大器的参数表。
  - 学会利用ADI公司的网络资源。

# 四：资源利用

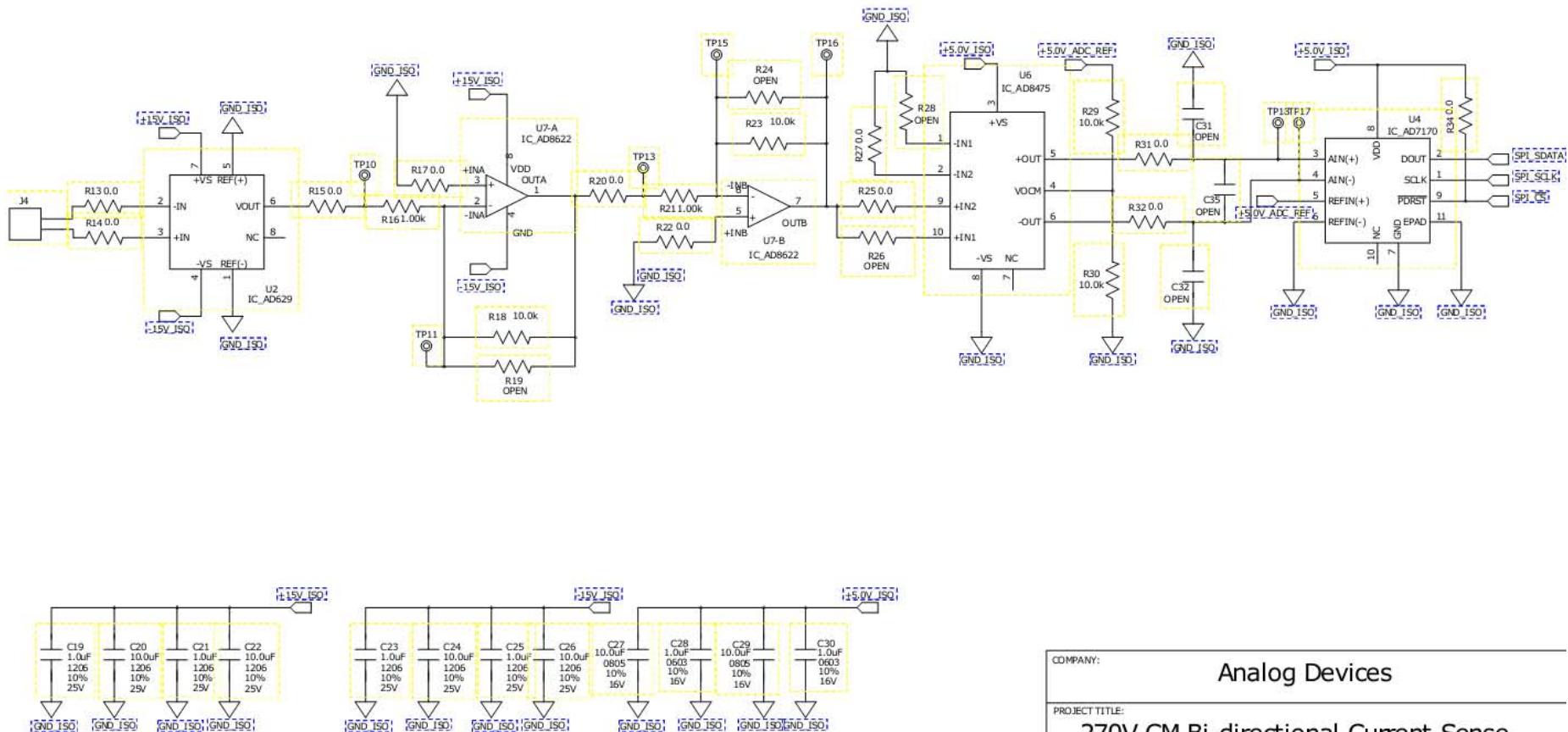
- 从ADI申请样片
  - 申请样片并不麻烦。
  - 不要想着占便宜，或者获利，然后遵循ADI的申请规则即可。
- 从网络中获得学习资料
  - 有大量学习资料可供选择，耐心读PDF。
- Circuits from the Lab



# Bidirectional Isolated High-Side Current Sense with 270 V Common-Mode Rejection (CN0240)



# 全部的技术资料



COMPANY: <b>Analog Devices</b>	
PROJECT TITLE: <b>270V CM Bi-directional Current Sense</b>	
DRAWN BY: Neil Wilson	DATED: 26/04/2011
RELEASED BY: Neil Wilson	DATED: 30/06/2011
SHEET NO.: <b>B</b>	SCHEMATIC TITLE: <b>MEASUREMENT</b>
SCALE: <Scale>	REV: <b>0</b>
SHEET: 3 OF 3	

# 详细的电路描述

Circuit Note | CN0240 | Bidirectional Isolated High-Side Current Sense with 270 V Common-Mode Rejection | 亚德诺半导体 - 搜狗高速浏览器

http://www.analog.com/zh/circuits-from-the-lab/CN0240/vc.html

输入文字搜索 搜狗兼容 工具 帮助

收藏夹 工具箱 最常访问 无痕浏览

Circuit Note | CN0240 | ... AD7170 | 12位、低功耗... Data Sheet Help | 亚德诺...

### CIRCUIT DESCRIPTION

The circuit is designed for a full-scale shunt voltage of 100 mV at maximum load current  $I_{MAX}$ . Therefore, the value of the shunt resistor is  $R_{SHUNT} = (500 \text{ mV})/(I_{MAX})$ .

The AD629, shown in Figure 2, is a difference amplifier designed with internal thin film resistors allowing continuous common-mode signals up to  $\pm 270 \text{ V}$  with transient protection to  $\pm 500 \text{ V}$ . For REF(+) and REF(-) grounded, the signal on the +IN terminal is attenuated by a factor of 20. The signal is then amplified by a noise gain of 20, restoring the original amplitude at the output.

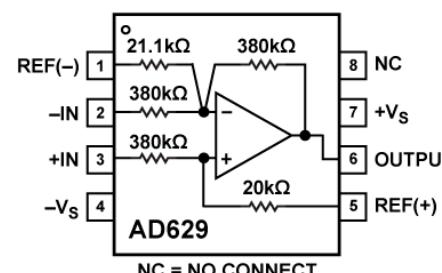
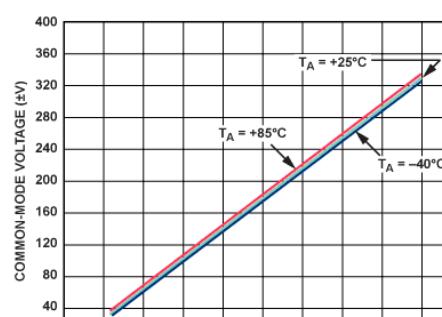


Figure 2. AD629 High Common-Mode Voltage Difference Amplifier

The CMRR is 77 dB minimum @ 500 Hz for the AD629A, and 86 dB minimum @ 500 Hz for the AD629B.

In order to maintain the desired common-mode rejection, there are several important conditions to meet. First, the ability of the part to reject these common-mode signals is determined by the power supply voltage as shown in Figure 3. Failure to implement dual supplies of a sufficient voltage will reduce the common-mode rejection.



# 五：报告撰写

- 实验报告的关键环节

实验报告的本质目的有两个：

    依据当前提供数据，得出实验结论；

    为别人或者自己以后重复实验文字记录。

报告应该围绕着“如何让读者可以按照此报告内容，重复实验，且得出相同结论”为核心进行。

因此，一切你认为应该记录的，都应记录且清晰描述。

# 五：报告撰写

- 实验报告的标准格式

实验目的：

陈述为什么做这个实验，想达到什么目的。

实验环境和条件：

仪器、时间、地点，以及其它需要记录的。

实验步骤：

细分实验步骤，一步步实施并记录。

实验数据记录

一般以表格形式呈现，可以利用计算机记录。也可与镶嵌进实验步骤中。

数据分析方法

结论

# 五：报告撰写

- 制图
  - 无论用什么方法，电路图和连接图必须有。
- 记录原则
  - 为什么纸笔记录优于计算机记录？
  - 涂改？

# 结语：学好放大器的关键

- 模拟电路的几大核心：
  - 放大器，滤波器，转换器，电源，信号源
- 放大器之地位：模拟电路的王冠
- 学好放大器的建议
  - 学会指标
  - 多读数据手册，上有大量电路和描述
  - 多实验，勤总结，勤归纳

# 本节实验

- 用ADTL082实现前述设计。
  - 使用标准电压反馈型运放设计一个电路，要求对输入的音频信号进行1000倍放大，在音频域内增益波动不超过正负0.2dB，输出幅度不小于12V，输出电流峰值不小于10mA，请设计电路并选择运放。
- 实测结果。
- 用其它方案实现相同要求，对比测试。

# 实验室提供条件

- 仪器如下
  - 直流稳压电源, 信号源, 示波器, 毫伏表, 计算机。
- 工具和材料
  - 烙铁, 镊子, 剥线钳, 焊锡和松香, 万用表。
  - 转接板（适合以下放大器）, 万用板, 导线。
- 元器件
  - ADA4898-2运放,AD828运放,AD812电流反馈AD811电流反馈,SSM2019音频放大器ADTL082运放

# ADI西安模拟训练营后期内容

- 读懂放大器指标和数据手册
- 滤波器设计
- 放大器的单电源应用
- 多种多样的数据转换器
- 电源和基准
- 信号发生器和特殊功能放大器