

A thick dark blue vertical bar runs along the left edge of the page. A blue arrow-shaped banner points to the right from this bar, containing the text '2015/2016'. In the bottom-left corner, there are several thin, curved, light blue lines that sweep upwards and to the right.

2015/2016

Amplificateur basses fréquences

Compte Rendu

Clément Calliau Pierre Louis Renaud
PREPA SER 1
ESTEI

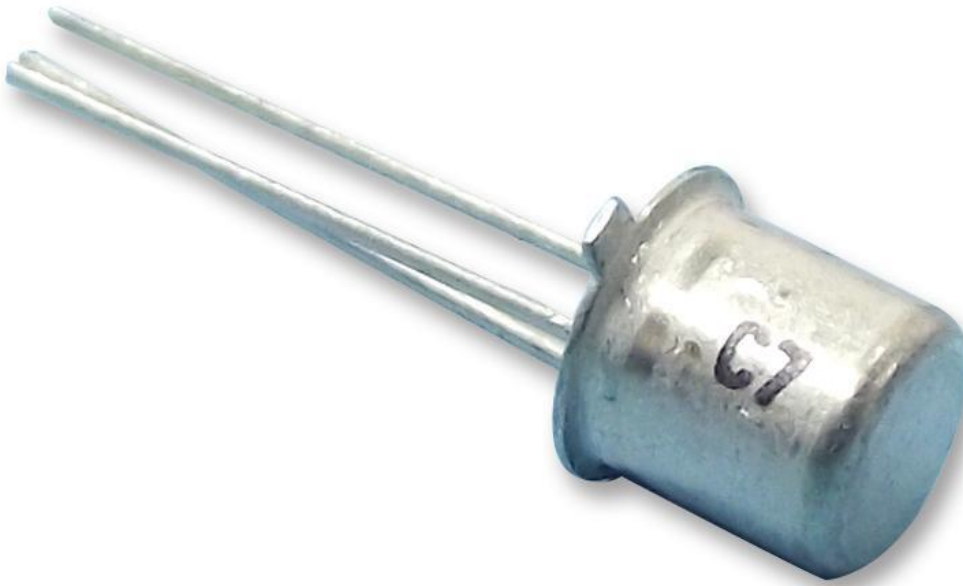
Table des matières

Table des matières	1
I. Présentation du projet.....	2
II. Analyse fonctionnelle.....	3
1) Schéma fonctionnel niveau 1.....	3
2) Schéma fonctionnel niveau 2.....	3
3) Analyse fonctionnelle.....	4
4) Description des signaux	4
III. Analyse structurelle	5
1) Schéma structurel	5
2) Analyse structurelle	6
IV. Fabrication	7
1) Etape de la CAO.....	7
2) Etape de fabrication.....	13
3) Nomenclature	15
4) Plan.....	16
5) Différent test.....	17
V. Mesures et validation	18
1) Dépannage	18
2) Mise au point	18
3) Polarisation du transistor.....	19
4) Amplification.....	21
VI. Conclusions	23

I. Présentation du projet

Notre projet porte sur l'étude et la mise en œuvre d'un transistor en amplification. Durant ce projet on doit concevoir le circuit électronique, fabriquer ce circuit, effectuer des tests de bon fonctionnement, puis le mettre en œuvre durant des travaux pratique. Notre circuit amplifie un signal sinusoïdal (signal dont l'amplitude varie en fonction du temps). On nous a donné un schéma électrique sur papier et nous devons faire l'empreinte des composants et redessiner le schéma pour ensuite le concevoir.

Ci-dessous le composant principal de notre montage : le transistor bc109c



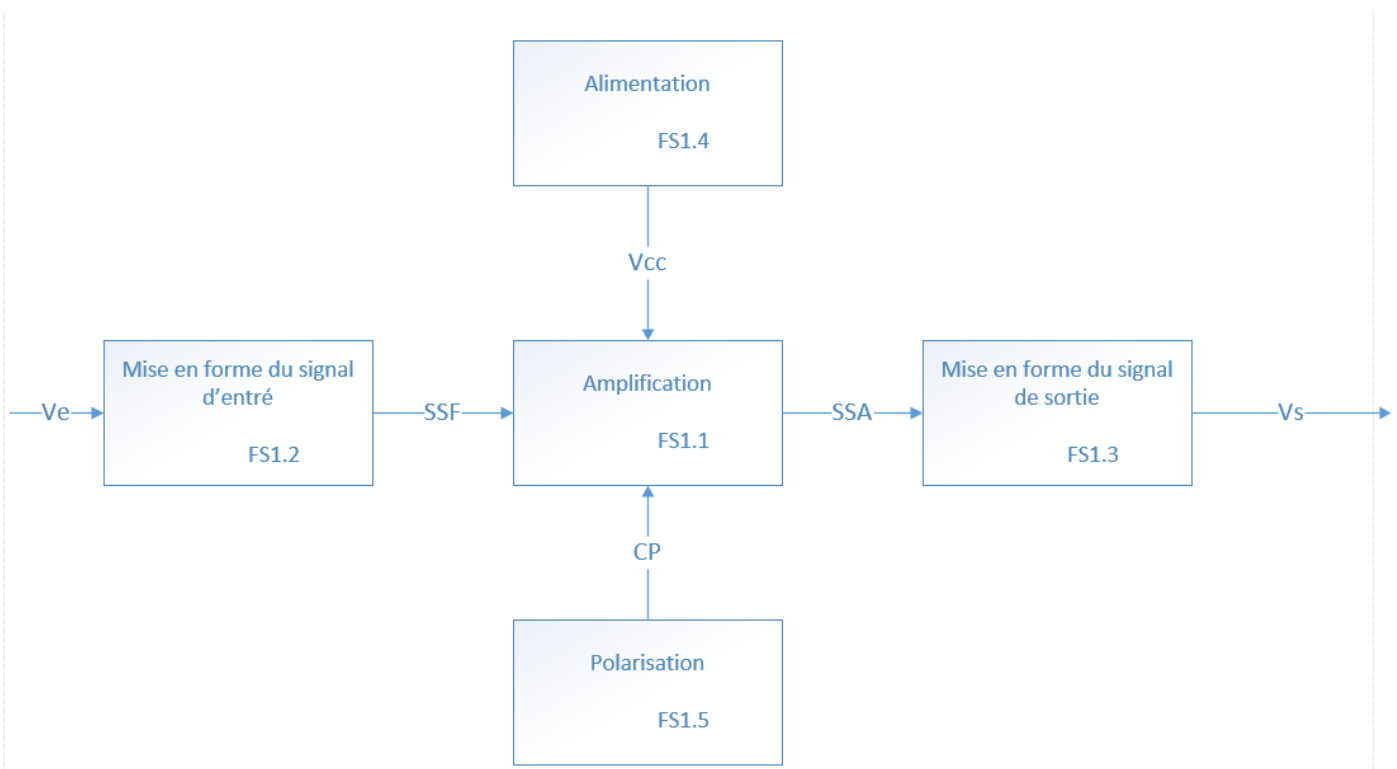
Source : <http://fr.farnell.com/multicomp/bc109c/transistor-npn-boitier-to-18/dp/9206809?ost=bc109c&categoryldBox=&selectedCategoryId=&categoryName=>

II. Analyse fonctionnelle

1) Schéma fonctionnel niveau 1



2) Schéma fonctionnel niveau 2



Ve : signal sinusoïdal
SSF : signal sinusoïdal filtré
SSA : signal sinusoïdal amplifié avec offset
Vs : signal sinusoïdal amplifié sans offset
VCC : tension d'alimentation
CP : courant de polarisation

3) Analyse fonctionnelle

FS1.1 : fonction servant à amplifier.

FS1.2 : fonction servant à enlever la composante continue du signal.

FS1.3 : fonction servant à enlever la composante continue du signal.

FS1.4 : fonction servant à alimenter le montage.

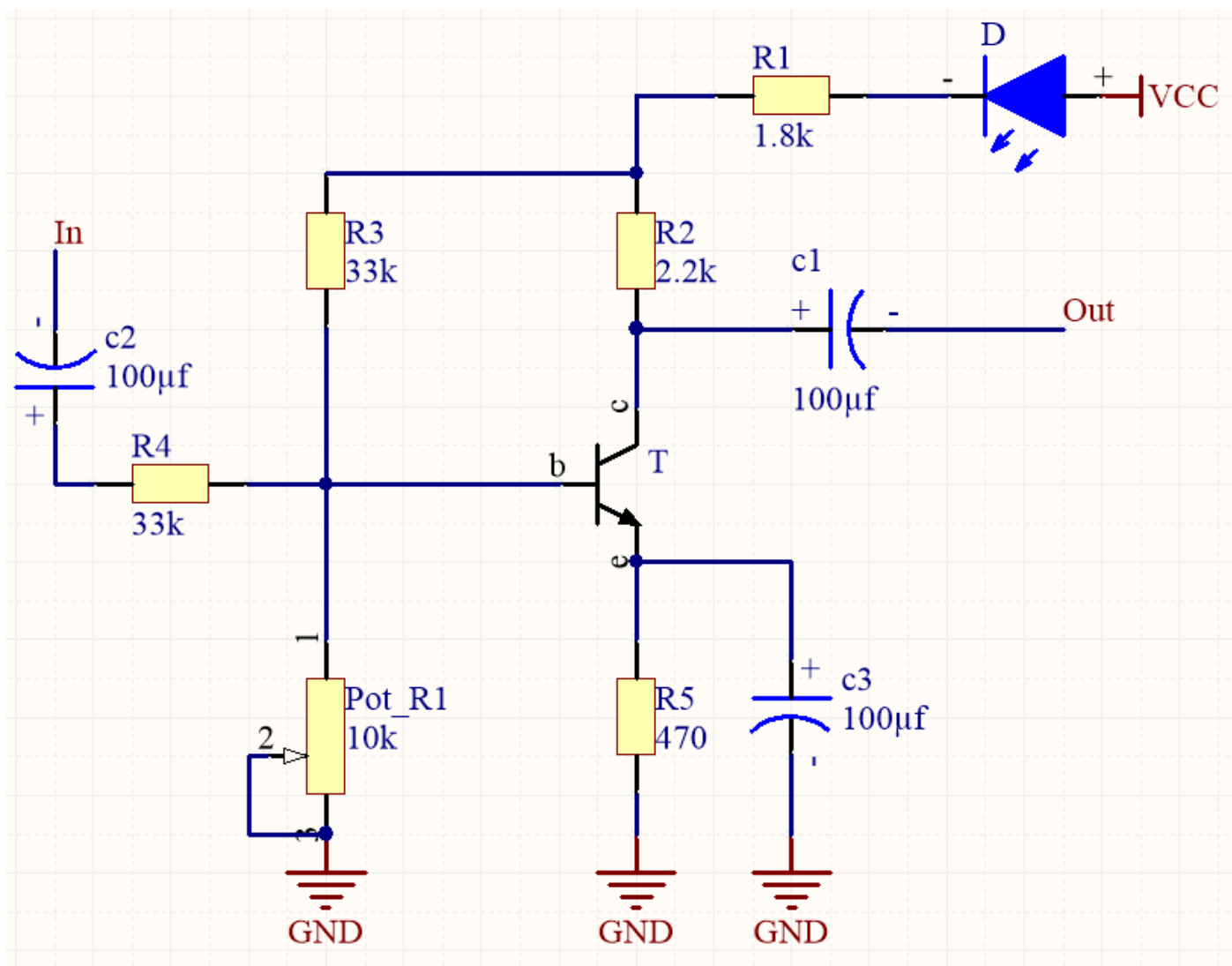
FS1.5 : fonction servant à régler le transistor.

4) Description des signaux

- VCC : Tension d'alimentation continue.
- Ve : Signal sinusoïdal d'entrée.
- SSF : Signal sinusoïdal privé de sa composante continue.
- SSA : Signal sinusoïdal amplifié avec offset.
- Vs : Signal sinusoïdal amplifié sans offset.

III. Analyse structurelle

1) Schéma structurel



2) Analyse structurelle

D1 : Cette diode électroluminescente (DEL) permet de savoir si le montage est sous tension. On appelle ceci une interface homme machine (IHM) ici un simple indicateur visuel.

C1/C2 : Ces condensateurs se branchent en série et permettent de supprimer les composantes continues pour ne garder que la partie sinusoïdale du signal. On les appelle des condensateurs de liaison.

C3 : Ce condensateur se branche en parallèle, ou de découplage, et permet de supprimer le signal alternatif et de ne garder que le signal continu. Il permet aussi d'augmenter le gain en courant du transistor.

R1 : Cette résistance sert à limiter le courant dans la diode.

R2/R3 : Ces résistances répartissent le courant entre la base et l'émetteur du transistor pour en fixer le point de fonctionnement.

P1 : Le potentiomètre est le seul composant de notre montage que l'on peut régler pour obtenir notre point de fonctionnement.

R4 : Optionnelle en situation réelle, cette résistance ne sert qu'aux mesures pour atténuer le fort courant d'entrée fourni par les appareils de d'alimentation de la salle de TP.

R5 : Cette résistance permet de polariser la broche émettrice du transistor.

T1 : Ce composant est un transistor, c'est lui qui effectue l'amplification de notre montage. Il est de type NPN.

V. Fabrication

1) Etape de la CAO

- *Introduction CAO : Altium Designer*

La Conception Assistée par Ordinateur est une suite d'étapes qui nous a permis de passer d'un schéma électronique à l'impression d'un typon. La réalisation de cette suite d'étapes est facilitée par un logiciel englobant toutes les fonctionnalités requises : Altium Designer



Développé par Altium, le logiciel offre tous les outils de réalisation schématique et simulation 3D d'une carte électronique. Il offre, entre autres, une détection automatisée et paramétrable de certaines erreurs (qui ne dispense pas d'être rigoureux) et des aides/raccourcis permettant de réaliser très rapidement des actions manuellement très chronophages. C'est donc un outil de CAO extrêmement complet.

Altium Designer est un logiciel conçu pour une utilisation précise, c'est pourquoi des manipulations hasardeuses peuvent aboutir à des résultats imprévus ou à une mal fonction du logiciel. C'est un outil dédié aux professionnels.

a. La création du projet

La création d'une carte commence par la création d'un projet qui rassemblera tous les documents nécessaires.

Altium Designer permet de créer et d'éditer un grand nombre de support matériel et logiciel.
En amont de tous les documents requis nous avons créé un projet qui servira de contenant.

L'interface de création de projet nous propose un grand nombre de type de carte, ainsi que des tailles normalisées.
Le projet porte sur une carte PCB de taille libre, aucune taille n'est donc précisée.

Par défaut le projet vient se loger dans un espace partagé afin de faire bénéficier de l'édition multi-utilisateur.
Nous en changeons la localisation car cette option ne nous est pas utile.
Enfin le projet est nommé de manière à être identifié facilement.

b. Les documents du projet :

Notre projet CAO contient quatre documents spécifiques

- **Amp-BF-schema-lib.SchLib**

La bibliothèque schématique. Ce document rassemble tout les composants qui seront utilisés dans le schéma.

- **Amp-BF-PCB-libPcbLib**

Enfin la bibliothèque PCB sert à créer les empreintes 2d et 3d des composants et les lier aux schématiques.

- **Amp-BF-schema.SchDoc**

Le premier document principal, le schéma électronique.

- **Amp-BF-PCB.PcbDoc**

Le second document principal, la simulation de la représentation physique du circuit sur PCB.

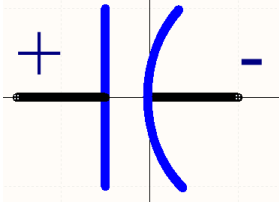
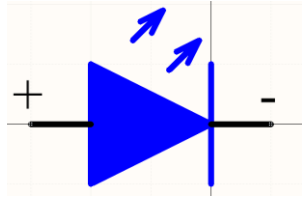
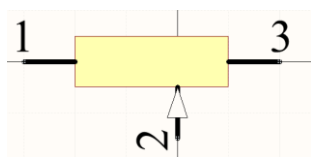
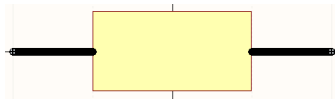
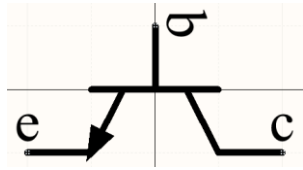
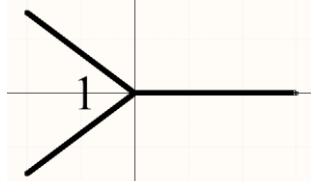
c. Les bibliothèques

La simulation d'un montage électrique sur ordinateur nécessite une modélisation des composants. Altium offre la possibilité de créer à la fois leur schématique mais aussi leur empreinte physique sur la carte. C'est dans les documents Amp-BF-schema-lib.SchLib et Amp-BF-PCB-libPcbLib que seront respectivement créés et stockés les éléments de schématique et d'empreinte.

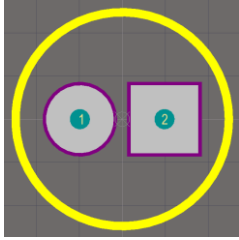
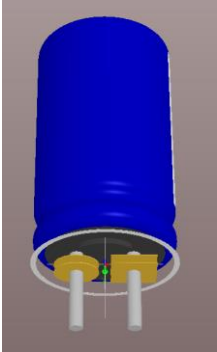
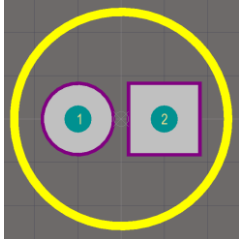
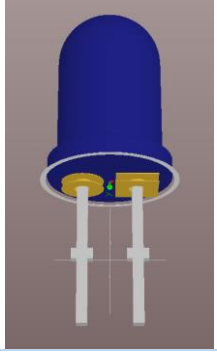
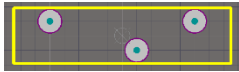


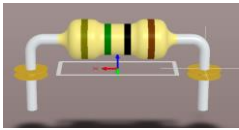
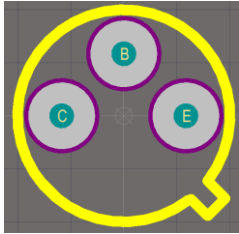

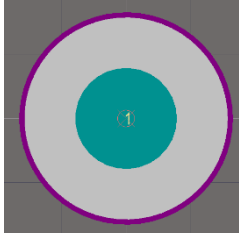

Sur le schéma fourni nous avons relevé la liste des composants nécessaires pour les modéliser :

- Condensateur polarisé
- LED
- Potentiomètre
- Résistances
- Transistor

Chacun des composants possède une représentation schématique normalisée dont nous nous sommes approchés :

Schématique	Composant
	Condensateur
	LED
	Potentiomètre
	Résistance
	Transistor
	Connecteur phi2

Nous avons ensuite créé les empreintes physiques des composants.

Composant	2D	3D
Condensateur		
LED		
Potentiomètre		
Résistance		
Transistor		
Connecteur phi2		

Une fois tous les composants créés dans les deux bibliothèques il faut encore lier les schématiques aux empreintes pour synchroniser les pattes.

d. Le schéma

Nous disposons de nos bibliothèques et du schéma à réaliser, il ne reste qu'à le transposer numériquement.

Altium offre quelques outils schématiques que nous avons utilisés :

- Fil (Wire)

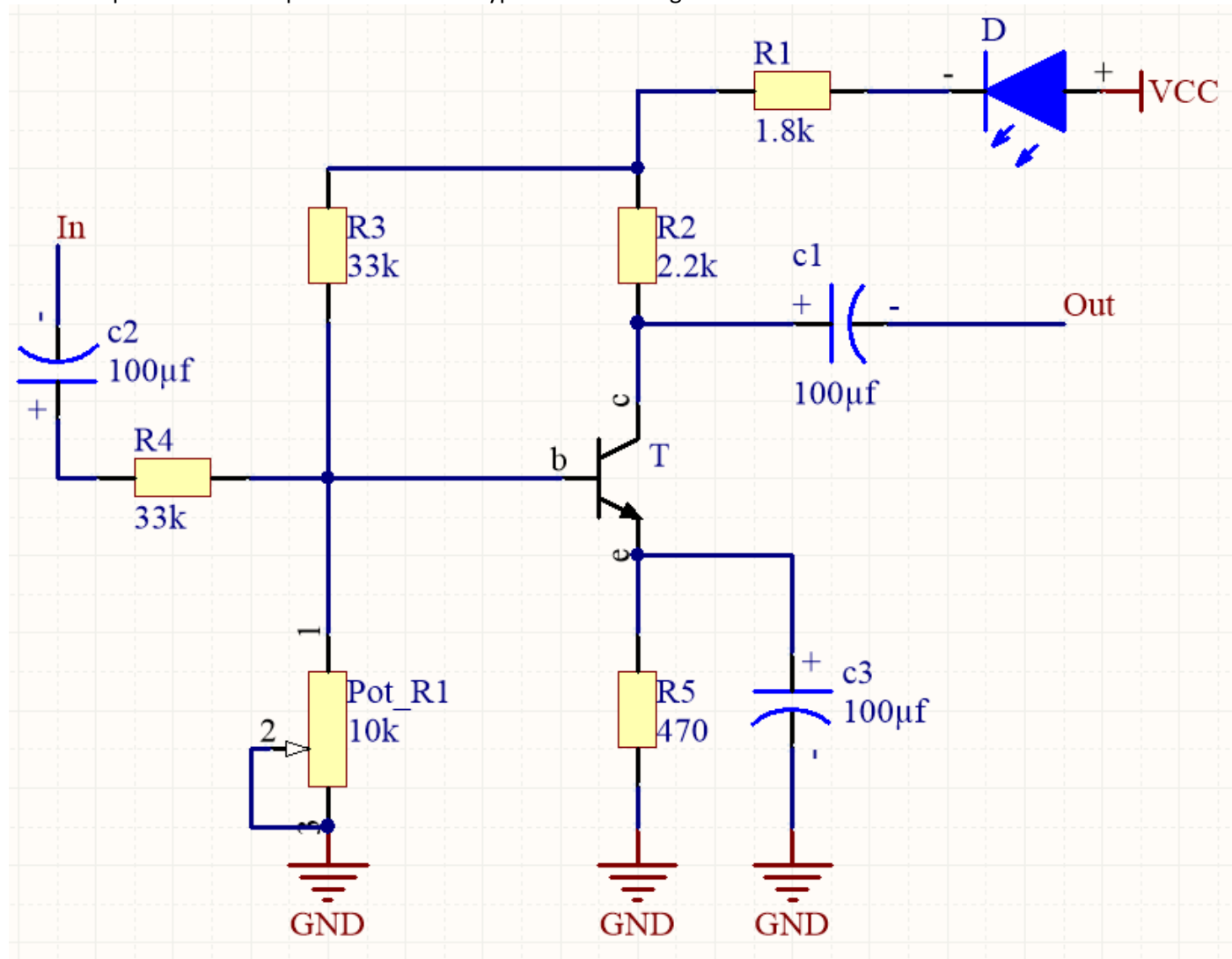
A la différence d'un simple trait graphique, lien qui relie deux broches de composants est retenu par Altium qui le retient et peut nous le rappeler plus tard.

- Labels (Label)

Un label est un outil similaire au fil dans le sens où il crée un lien entre deux broches. Mais un label est symbolisé par une étiquette au lieu de traits potentiellement encombrants. On peut les renommer comme bon nous semble. De plus, deux labels spéciaux sont prénommés par Altium : VCC et GND.

- Renommage automatique (Annotate schematics quietly)

Deux composants nommés de la même manière provoquent des erreurs. Altium propose donc un outil qui renomme automatiquement les composants de même type. Le renommage se fait dans l'ordre croissant de haut en bas.



e. Le PCB

Une fois le plan schématique réalisé et corrigé on a la possibilité de l'exporter vers le fichier PCB. Altium nous indique directement quelles broches doivent être liées entre elles par de fines lignes se déplaçant dynamiquement avec les composants.

On doit alors déplacer les composants entre eux et les lier par des pistes de cuivre en respectant des règles de routage très importantes pour le bon fonctionnement de la carte :

- Ne jamais faire d'angle droit dans les pistes

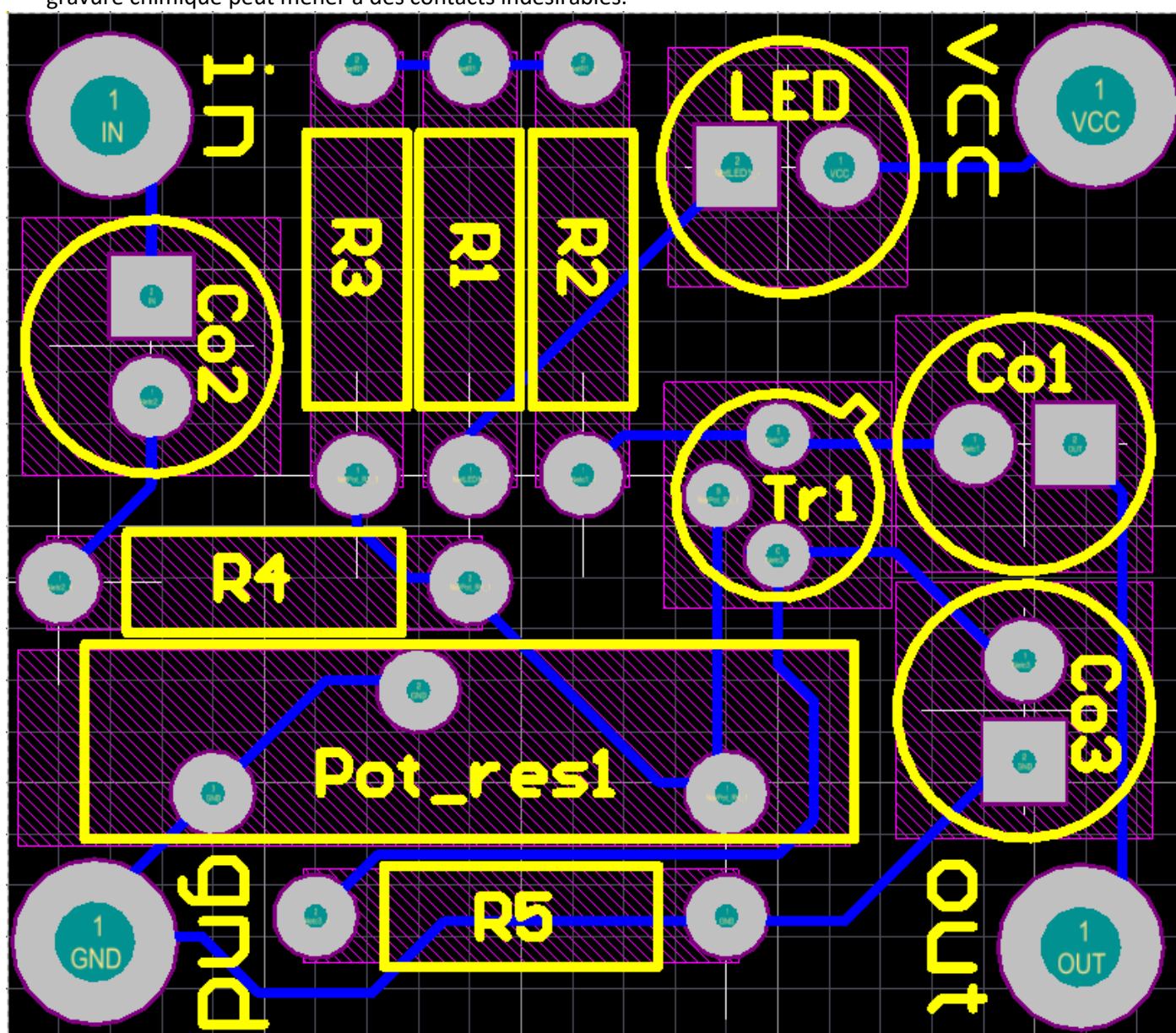
Sans importance dans le cas d'un signal continu, un angle droit peut mener à un déphasage parasite du signal. Le technique consiste simplement à "casser l'angle". C'est-à-dire le répartir en deux angles de 45°.

- Ne jamais faire de pattes d'oie

Elles peuvent mener à des interférences ou des dysfonctionnements de la carte.

- Toujours respecter la distance minimum entre deux conducteurs

En dessous d'une marge de sécurité de 1.27mm entre les pistes ou pastilles, la précision insuffisante de la gravure chimique peut mener à des contacts indésirables.



Ci-dessus : vue 2D du placement et du routage des composants

2) Etape de fabrication

Produits et matériaux utilisés

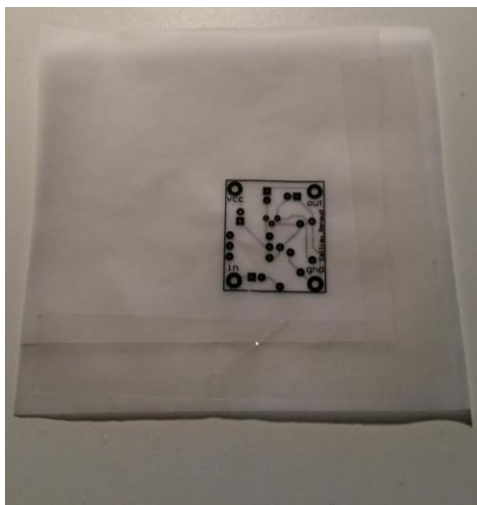
Hydroxyde de sodium : de la Soude, c'est un composé chimique très corrosif.

Perchlorure de fer : On utilise ce composé pour attaquer le cuivre qui se trouve sur le PCB.

PCB : c'est une plaque d'époxy couverte de cuivre protégé par une résine photosensible.

Découpage et insolation

On découpe la plaque de PCB de la taille du typon en laissant une marge, puis on glisse le PCB entre les deux calques, face inférieure et supérieure, où est imprimé le typon. Par la suite on place l'ensemble dans l'insoleuse. La machine réduit la pression jusqu'à 0.4 bar sous une feuille plastique pour éviter d'éventuelles bulles. L'insoleuse va dégrader la couche de vernis non protégée par l'impression du typon. Cette étape dure environ 1min30.



Ci-dessus le typon que l'on met dans l'insoleuse dans lequel on insère le PCB.



Ci-dessus l'insoleuse.



Ci-dessus insoleuse avec tiroir ouvert.

Révélation

Durant cette phase on détruit la résine dégradée grâce à une solution d'hydroxyde de sodium. Seule la partie endommagée par les UV est détruite.

Gravure

On utilise du perchlorure de fer pour détruire la couche de cuivre qui n'est plus protégée par le vernis. Cette étape dure 2min30. On peut commencer à voir les changements à vue d'œil dans les trente dernières secondes. Il peut être nécessaire de le laisser plus longtemps si le perchlorure de fer a été beaucoup utilisé.

Finition

On utilise encore de l'hydroxyde de sodium pour enlever la résine restante qui se trouve sur les pistes fraîchement gravées. On peut appliquer un produit qui permet d'améliorer les connections et on peut limer le PCB pour adoucir les bords

Perçage

On utilise selon les besoins des forets de différentes tailles : 0.6mm, 0.8mm et 2.6mm dans notre cas, pour percer les trous dans notre circuit imprimé. On doit faire preuve d'une grande précision pour ne pas détériorer la carte. Lorsque nos trous ont été percés, on peut insérer les composants, des plus petits aux plus hauts pour des raisons pratiques.

Soudure

Pour la soudure on place les broches dans les trous. On chauffe ensuite la broche et la pastille au contact du fer à souder (380°C) puis on y dépose de l'étain à partir d'une bobine de fil. Si tout est à la bonne température l'étain forme alors un amalgame conique entre la broche et la pastille.



Ci-dessus les foreuses utilisées



Ci-dessus la graveuse

3) Nomenclature

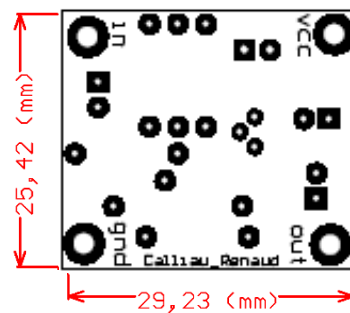
Désignation	Dénomination	Caractéristique	Plage de T°	Fournisseur	Reference constructeur	Prix UHT	Volume	Prix TTL HT
C1/C2/C3	Condensateur	C 100µF ; T MAX 25V ;	-40°C à +105°C	Farnell	25ZL100MEFC6.3X11	0,426 €	3	1.278 €
R1	Résistance	R: 1.8kΩ ±5% ; T max : 250V	-55°C à +155°C	Farnell	MCF 0.25W 1K8	0,0493 €	1	0,0493 €
R2	Résistance	R: 33kΩ ±5% ; T max : 250V	55°C à +155°C	Farnell	MCF 2W 33K	0,311 €	1	0,311 €
R3	Résistance	R: 2.2kΩ ±5% ; T max : 500V	55°C à +155°C	Farnell	MCF 0.25W 2K2	0,0502 €	1	0,0502 €
R4	Résistance	R: 33kΩ ±5% ; T max : 500V	55°C à +155°C	Farnell	MCF 2W 33K	0,311 €	1	0,311 €
R5	Résistance	R: 470Ω ±5% ; T max : 250V	55°C à +155°C	Farnell	MCF 0.25W 470R	0,0502 €	1	0,0502 €
D1	LED	30mcd, consommation : 20mA,	-40°C à +85°C	Farnell	SSL-LX5093GD	0.367 €	1	0.367 €
Q1	Transistor	Type NPN ; T max : Vce0 25V, Vcb0 50V, Vbe0 : 5V	-65°C à +200°C	Farnell	BC109	0.931 €	1	0.931 €
P1	Potentiomètre	10 kΩ ± 10%, nombre de tour : 20 ,200V	-55 °C à +125 °C	Farnell	89PR10KLF	2.65 €	1	2.65 €

Ici la nomenclature de notre carte. Elle rassemble toutes les informations relatives aux composants.

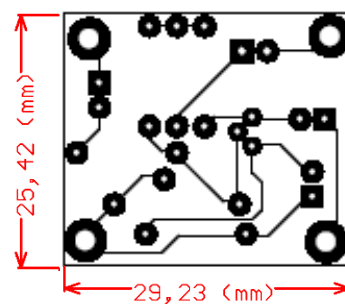
4) Plan

Ci-dessous : les typons et plan exportés depuis Altium :

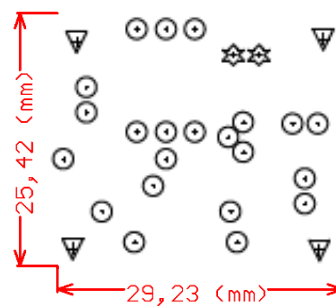
Typon du Top



Typon du Bottom

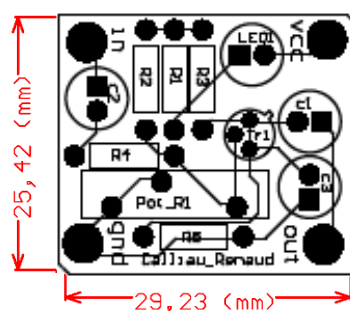


Plan de perçage



Ronds : 0.6mm
Étoiles : 0.8mm
Triangles : 2.6mm

Plan de placement de composant



5) Différent test

Différents tests ont été effectués avant et après la soudure des composants. Avant les soudures un test visuel avec l'aide d'une loupe (image) a été effectué pour vérifier si les pistes de cuivre ne se touchent pas pour éviter des courts circuits. A la suite de ce test, des mini jonctions ont été trouvées et ont été corrigées à l'aide d'un cutter. Par la suite des tests ohmiques ont permis de faire une dernière vérification avant de souder nos composants. Après soudure des composants une autre vérification visuelle à était faite avec ou sans la loupe pour vérifier que les soudures ne se touche pas. Puis un autre test ohmique a été effectué, consistant à faire des tests avec un multimètre et tester plusieurs points pour vérifier la présence ou l'absence de contacts.



Ci-dessous la loupe



Ci-dessus un multimètre

V. Mesures et validation

On nous a demandé de relever plusieurs informations sur le transistor BC109C dans la datasheet.

Valeurs nominales

La datasheet nous donne des plages de données qui sont à considérer comme des ordres de grandeur.

$$H_{FE} = 520$$

$$H_{IE} = 8,7k\Omega$$

$$H_{FE} = 580$$

$$H_{OE} = 60\mu\Omega^{-1}$$

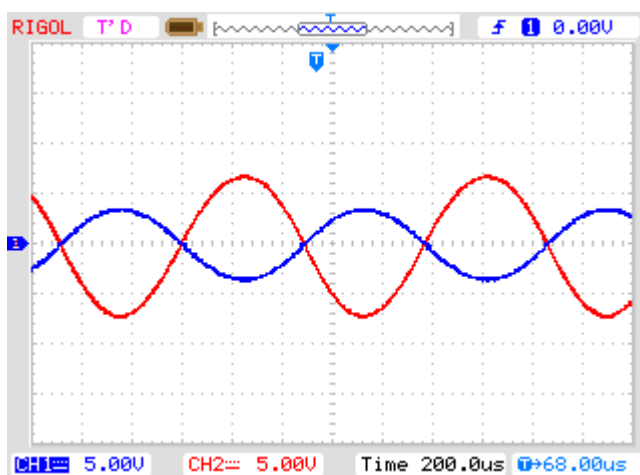
1) Dépannage

Nous avons remarqué en faisant des mesures que nous avons inversé deux résistances, nous avons effectué une modification. Par la suite on se rendu compte que notre transistor était monté à l'envers, c'est-à-dire que la broche émetteur et collecteur était inversé. Ceci était dû à une erreur dans la conception dans Altium, nous avons donc du dessoudé le transistor et nous l'avons resoudé sous la carte (bottom).

Durant les manipulations, nous avons remarqué un dysfonctionnement de la DEL.

Elle n'émet plus de lumière et n'absorbe plus aucun courant. Nous la considérons donc comme un fil.

2) Mise au point

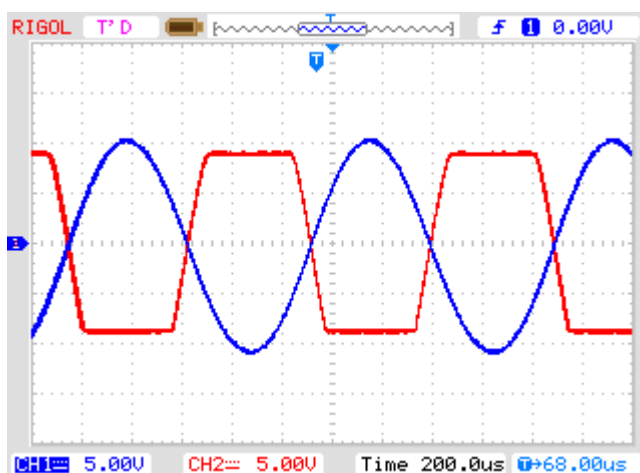


Signal sinusoïdal.

Fréquence : 1kHz

Ch1 : Signal d'entrée

Ch2 : Signal de sortie amplifié



Signal sinusoïdal.

Fréquence : 1kHz

Ch1 : Signal d'entrée

Ch2 : Signal de sortie amplifié à écrêtage symétrique.

Point de repos :

Potentiomètre réglé à 43,9 % (4,39k Ω /10k Ω)

3) Polarisation du transistor

Après avoir raccordé l'entrée signal à la masse, nous effectuons les mesures suivantes :

R1 = 1,769k Ω	VR1 = 4,87V	IR1 = 2,75mA
R2 = 32.86k Ω	VR2 = 13,16V	IR2 = 0,4mA
R3 = 2,161k Ω	VR3 = 5,13V	IR3 = 2,37mA
R4 = 32,63k Ω	VR4 = 0,0004V	IR4 = 12,25nA
R5 = 457 Ω	VR5 = 1,082V	IR5 = 2,36mA
RP1 = 4,39k Ω	VP1 = 1,708V	IP1 = 380 μ A

La tension aux bornes du collecteur et de l'émetteur :

$$V_{CE0} = 8,66V$$

La tension aux bornes de la base et de l'émetteur :

$$V_{BE0} = 0.622V$$

Le courant au collecteur :

$$I_{C0} = \frac{V_{R3}}{R_3} = \frac{5,13}{2,16} = 2.375mA(2375\mu A)$$

Le courant à la base :

$$I_{B0} = \frac{V_{R2}}{R_2} - \left(\frac{V_{R4}}{R_4} + \frac{V_{P1}}{R_{P1}} \right) = \frac{13,16}{33,40} - \left(\frac{0,0004}{32,67} + \frac{1,708}{4,39} \right) = 4,35\mu A$$

Le coefficient de gain (HFE) :

$$HFE = \frac{I_C}{I_B} = \frac{2375}{4,35} = 546$$

La datasheet du BC109c annonce un HFE nominal compris entre 420 et 800 avec une valeur type de 520. Notre transistor, avec un HFE de 546, est donc conforme à ses valeurs nominales.

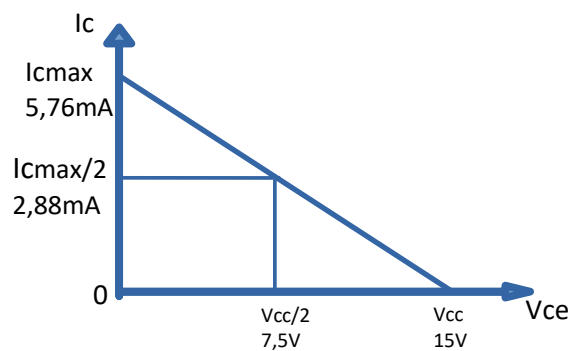
Droite de charge

L'équation de la droite de charge :

$$I_C = \frac{V_{CC} - V_{CE}}{R_C + R_E \left(\frac{1}{\beta} + 1 \right)}$$

Avec un point milieu retrouvé à :

$$I_{C0} = \frac{V_{CC0} - V_{CE0}}{R_C + R_E \left(\frac{1}{\beta} + 1 \right)} = \frac{15 - 8,66}{2,161 + 0,457 \left(\frac{1}{546} + 1 \right)} = 2,42mA$$



Puissance consommée

On obtient la puissance consommée par le transistor avec la formule suivante :

$$P_{tr0} = V_{CE0} * I_{C0} + V_{BE0} * I_{B0} = 8,66 * 2375 + 0,622 * 4,35 = 20,57mW$$

Pour calculer la puissance consommée par le montage complet, il faut ajouter la diode et les résistances :

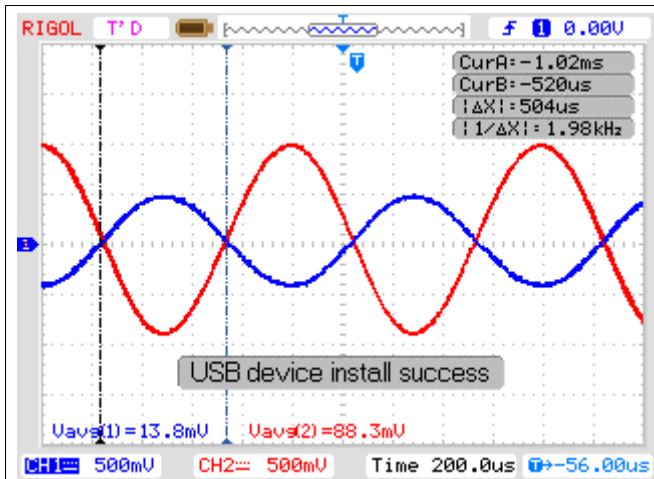
VR1 = 4,87V	IR1 = 2,75mA	PR1 = 13,39mW
VR2 = 13,16V	IR2 = 0,4mA	PR2 = 5,264mW
VR3 = 5,13V	IR3 = 2,37mA	PR3 = 12,158mW
VR4 = 0,0004V	IR4 = 12,25nA	PR4 = 5pW
VR5 = 1,082V	IR5 = 2,36mA	PR5 = 2,553mW
VP1 = 1,708V	IP1 = 380μA	PP1 = 649μW

$$P_t = 20,57 + 34,014 = 54,584mW$$

Le montage complet consomme presque 0,07W

4) Amplification

Amplification et déphasage des tensions



Signal sinusoïdal.
Fréquence : 1kHz

Ch1 : $V_{E(T)} = 23,3\text{mV}$
Ch2 : $V_{S(T)} = 102\text{mV}$

$\Delta(t) = 504\mu\text{s}$
 $\Delta(T) = 1\text{ms}$

L'amplification se calcule avec une formule simple : $Amp = 20 \times \log\left(\frac{V_{S(T)}}{V_{E(T)}}\right)$

$$\frac{102}{23,3} = 4,38$$

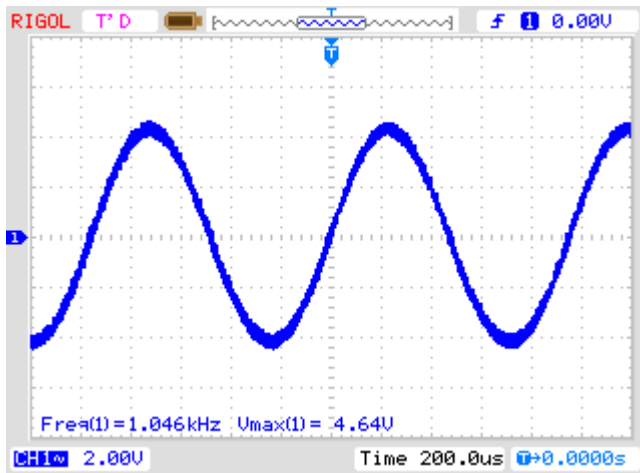
Application numérique : $Amp = 20 \times \log\left(\frac{102}{23,3}\right) = 12,82\text{dB}$

Déphasage

On obtient le déphasage, noté $\Phi = \frac{2\pi \times \Delta(t)}{\Delta(T)}$

Application numérique : $\Phi = \frac{2\pi \times 0,5}{1} = \pi$

Paramètre hybride d'entrée



Visualisation de la tension et du courant d'entrée V_e et I_e

$$V_{eff_{mul}} = 2,76mV$$

$$I_C = \frac{V_{RC}}{R_C} = \frac{2,76}{2161} = 1,2mA$$

$$I_B = \frac{I_C}{h_{21}} = \frac{1,2}{546} = 2,19\mu A$$

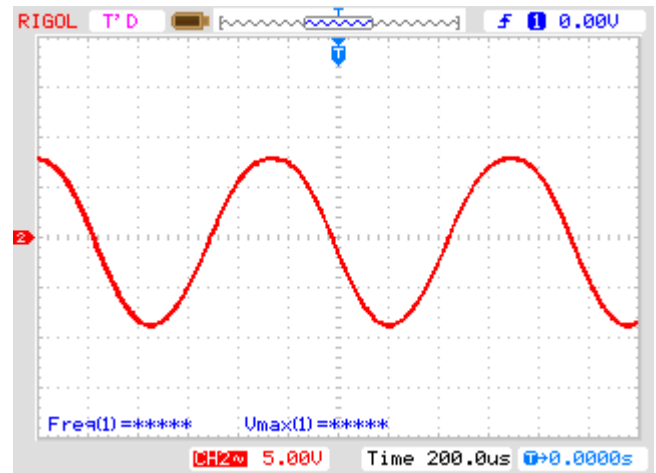
$$V_{BE} = 14mV$$

$$h_{11} = \frac{V_{BE}}{I_B} = \frac{14 \times 10^{-3}}{2,19 \times 10^{-6}} = 6392\Omega$$

$$R_{eq} = \frac{R_2 \times P_1}{R_2 + P_1} = \frac{32,86 \times 4,39}{32,86 + 4,39} = 3,872k\Omega$$

$$Z_e = R_4 + \frac{R_{eq} \times h_{11}}{R_{eq} + h_{11}} = 32,63 + \frac{3,872 \times 6,39}{3,872 + 6,39} = 35,05k\Omega$$

Paramètre hybride de sortie



Visualisation de la tension et du courant de sortie V_s et I_s

$$i_E = \frac{v_E}{R_4} = \frac{0,860}{32,63} = 26\mu A$$

$$i_S = \frac{v_S}{R_6} = \frac{0,627}{1} = 627\mu A$$

$$A_i = \frac{i_S}{i_E} = \frac{627}{26} = 24,11$$

L'impédance de sortie Z_s du transistor est égale à Z_C car elle est en dérivation avec l'impédance hybride h_{22} . Or, h_{22} est une très faible admittance donc une impédance quasi illimitée.

$$Zh_{22} = \frac{1}{0^+} = \infty$$

$$\text{Donc } Z_s = Z_{eq} \simeq Z_C$$

Le paramètre hybride h_{22} du transistor :

$$h_{22} = \frac{i_C}{V_{CE}} = \frac{0^+}{0^+} = 0^+$$

VI. Conclusions

Dans ce projet nous avons appris à concevoir et régler un circuit amplificateur de basses fréquences. Nous avons conçu le montage en essayant de réduire sa taille au maximum sans prévoir les complications dans la soudure et les mesures physiques. De plus nous avons remarqué que des erreurs on était commise lors du soudage des composants comme l'inversion de deux résistances, et une erreur de modélisation du transistor qui nous a amené à le ressouder au-dessous de la carte. Nous avons dû solliciter à plusieurs reprises l'aide du professeur pour nous aiguiller. Nous avons néanmoins réussi à rendre le montage fonctionnel conformément aux prévisions malgré les difficultés rencontrées.