

$$540 + 60 = 600 + 10$$

高级计算机体系结构期末考试试卷

2007-6-29

0511 硕

学号 SA06011131

姓名 袁瑞玲

成绩

CISC/RISC P8

一、名词解释 (给出英文缩略在体系结构领域的全称, 并用一句话解释). (10 分)

SIMD P4 SMP P4 UMA P36 DSM P4 MTTT P302 P106
TFLOPS P99 SSI P306 SAR P99 MIN P103 COW P107 P4

Multistage Interconnection Network

二、简答题 (7*8=56 分)

1. 请列举主要的并行计算机访存模型。

UMA, 非均匀存储访问模型 NUMA

请比较 Amdahl 定律和 Gustafson 定律。

NC-UMA, 高速缓存一致性问题

2. 请给出二维网格中最小负优先路由算法。

3. 请描述立方网络中的自路由算法。

4. 假设处理器提供 ll 和 sc 原子指令, 请给出一个实现 Array-based 锁的指令序列。(其

他普通指令可任意使用, 加上注释)

5. 请简单比较基于侦听的高速缓存一致性协议与基于目录的高速缓存一致性协议。

6. 请回答为何并行检查点操作中会产生多米诺效应? 如何解决?

7. 请回答何为机群中的单一系统映象以及它主要包括哪些服务?

8. 分析题 (14+10+10=34 分)

假设在两种 SMP 机器中分别实现了 Illinois MESI 协议和 Dragon 协议, 对于以下给

定的内存存取序列, 试比较在两种机器上的执行代价, 并分析其性能差异的原因。

序列 r1 r1 r1, r2 r2 r3 r3 r3, w1 w1 w1, w2 w1 w1, w3 r3, 所有的存取操作都针对同一

个内存位置, r/w 代表读/写, 数字代表发出该操作的处理器。假设所有的高速缓存

在开始时为空, 采用写分配策略, 使用如下的性能模型: 读/写高速缓存命中代价 1

个时钟周期; 缺失引起简单的总线事务 (如 BusUpgr, BusUpd) 60 个时钟周期;

缺失引起整个高速缓存块传输 90 个时钟周期。

在 DSM 系统的顺序一致性存储模型下, 有三个并行执行的进程如下所示, 试问

001110 是否是一个合法的输出? 并给出所有非法的输出, 加以解释。

初始值为 0

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

Print(A, B);

进程 P1

A=1;

Print(B, C);

进程 P2

B=1;

Print(B, C);

进程 P3

C=1;

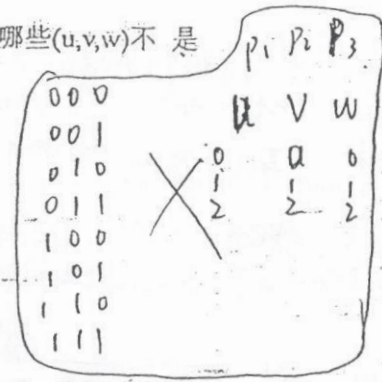
Print(A, B);

进程 P1

包含两个0的肯定不是合法输出, 因为只能第一条 (u, v, w) 中一条为0, 其它必然非0。
有0的, 必然执行在前面, 但0, 1一定可解。 $u = B$ 一定 P_1 和 P_2 前执行, 则 A, C 不可能都为0

序列 r1 r1 r2 r2 r3 r3 r4 r4 w1 w1 w1 w2 w2 w3 w3 w4 w4，所有的存取操作都针对同一个内存位置，r/w 代表读/写，数字代表发出该操作的处理器。假设所有的高速缓存在开始时为空，采用写分配策略，使用如下的性能模型：读/写高速缓存命中代价 1 个时钟周期；缺失引起简单的总线事务（如 BusUpgr, BusUpd）60 个时钟周期；缺失引起整个高速缓存块传输 90 个时钟周期。

2、在顺序一致性存储模型下，有三个并行执行的进程如下所示，试问哪些(u,v,w)不是合法的输出？并加以解释。(A,B,C 初始值为 0)



11 0000000000000000
 12 0000000000000000
 20 $P_1 P_2 P_1$
 21 0000000000000000
 22 0000000000000000
 20 0000000000000000
 01 0000000000000000
 22 0000000000000000
 10 $P_1 P_1 P_2$
 11 0000000000000000
 12 0000000000000000
 20 0000000000000000
 21 0000000000000000
 22 0000000000000000

P2	P3
Ⓐ B=1;	Ⓐ B=2;
Ⓑ C=2;	Ⓑ A=2;
Ⓒ <u>v=A;</u>	Ⓒ <u>w=C;</u>

给出 6X6 网格中双路径和多路径多播路由的路径。源节点为 (2, 4), 目标节点集为 (1, 0) (4, 0) (0, 1) (4, 1) (2, 2) (3, 2) (0, 3) (5, 3) (4, 4) (1, 5) (5, 5)。

	P_1	P_2	P_3	P_4
r_1	E	2	2	2
r_4	G	2	2	2
r_2	S	S	2	2
r_3	S	S	2	2
r_3	S	S	S	2
r_4	S	S	S	S
w_1	W1	2	2	2
w_1	n	2	2	2
w_1	m	2	2	2
w_2	2	m	2	2
w_2	2	m	2	2
w_3	2	2	m	2

Bus Road

$\mathbb{C}[x, y, z]$

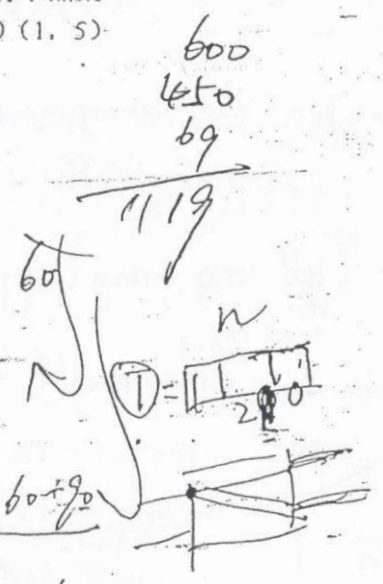
B. F

$$B_1 \vdash$$

Bu. F

GR.F

BD 1-



next available

高级计算机体系结构期末考试试卷

2008-6-23 0711 硕

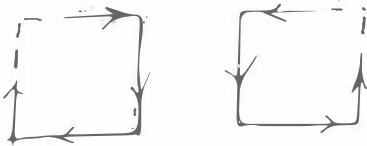
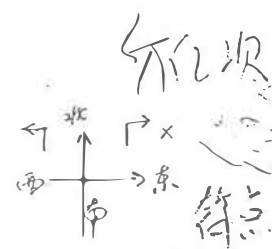
学号 _____ 姓名 _____ 成绩 _____

一、名词解释，简要解释如下英文缩略或术语在体系结构领域的含义 (10分)

MPP P319 DSM P319 PVP P32 UMA P36 GFLOPS 每秒 10⁹ 亿次浮点运算
 P306 SSI Hypercube Cut-Through P389 MIN P163 MTTR P107
 MAN P152

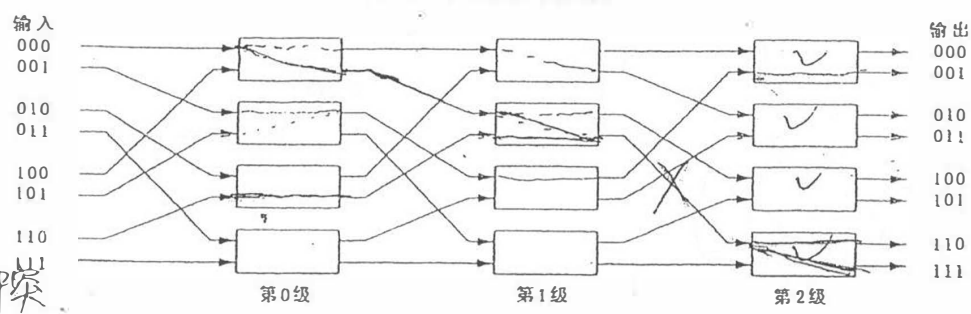
二、简答题 (56分)

- 1、请描述并行计算机中主要的访存结构模型。P36
- 2、请比较描述可扩展性评价中的几种评价标准。P118 (P128)
- 3、请举例描述并程序设计中任务划分的几种主要方法。P138
- 4、请给出二维网格中最小北向最后算法。Vec 5 最后系 (lec30)
- 5、请举例说明为何下图所示的网络不是非阻塞网络。



非阻塞：任意输入端口可以连接到任意空闲的输出端口，而不会影响现有连接。

(a) 4种可能的开关连接



(b) 一种8输入的Omega网络

从 000 → 110
 所通过的链路5
 从 110 → 111
 所通过的链路8

- 6、请简单比较基于侦听的高速缓存一致性协议与基于目录的高速缓存一致性协议。P21, P385
- 7、请比较描述 SMP 中不同的锁机制。P255 (看课件)
- 8、请描述基本的故障恢复策略，并举例说明何谓非一致的全局检查点。P305

三、分析题 (34分)

假设在两种 SMP 机器中分别实现了 Illinois MESI 协议和 Dragon 协议，对于以下给定的内存存取序列，试比较在两种机器上的执行代价，并分析其性能差异的原因。

①