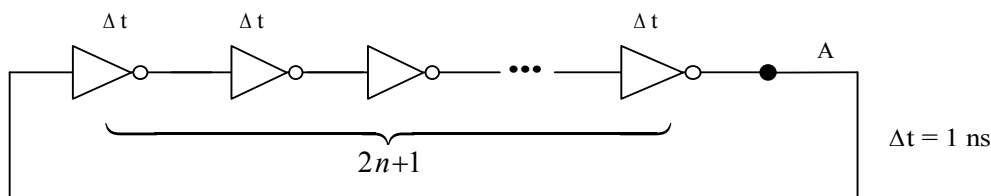


Rozdział 5. Układy elektroniczne techniki cyfrowej - Zadania

Zadanie 5.1

Na rys.1 pokazany jest układ tzw. generatora pierścieniowego złożony z $2n+1$ inwerterów (nieparzysta liczba połączonych kaskadowo inwerterów). Obliczyć częstotliwość generacji układu przy założeniu, że opóźnienie pojedynczej bramki jest równe $\Delta t = 1 \text{ ns}$.



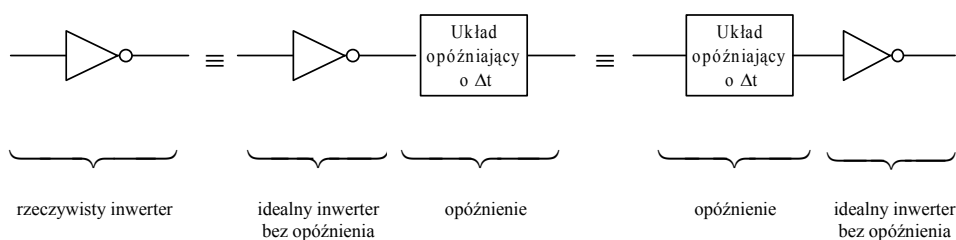
Rys.1. Układ generatora pierścieniowego; węzeł A jest wyjściem naszego układu

Rozwiązanie:

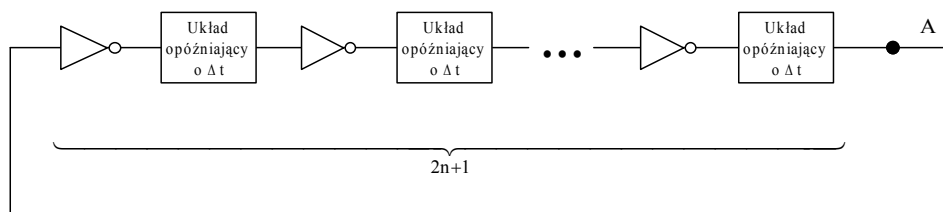
Schemat zastępczy inwertera rzeczywistego pokazany jest na rys.2. Zatem nasz układ z rys.1 można przedstawić schematem pokazanym na rys.3. Z kolei dwa połączone ze sobą inwertery można zastąpić schematem zastępczym pokazanym na rys.4 (opóźnieniem o $2\Delta t$), co daje schemat całego generatora pierścieniowego w postaci pokazanej na rys.5. Widać więc, że układ opóźniając każde zbocze $0 \rightarrow 1$ i $1 \rightarrow 0$ przebiegu $U_A(t)$ w węźle A o $T_1 = (2n+1)\Delta t$ generuje falę prostokątną o okresie $2T_1 = 2(2n+1)\Delta t$ i o wypełnieniu $d = \frac{T_1}{T} = \frac{1}{2}$. Częstotliwość generowanego przebiegu jest więc równa

$$f = \frac{1}{T} = \frac{1}{2T_1} = \frac{1}{2(2n+1)\Delta t} \quad (*)$$

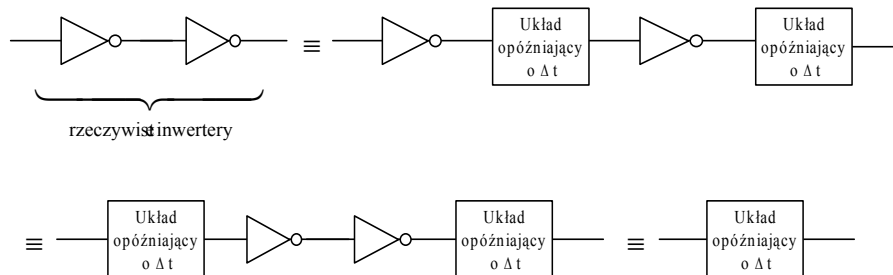
co dla $\Delta t = 1 \text{ ns}$ daje $f = \frac{1}{(2n+1)} \cdot 500 \text{ MHz}$



Rys.2. Schemat zastępczy inwertera rzeczywistego

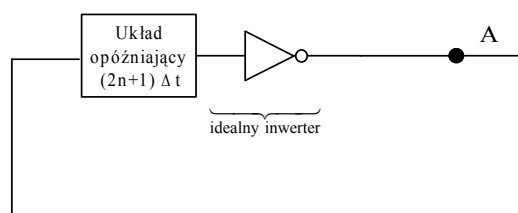


Rys.3. Schemat zastępczy generatora pierścieniowego z rys.1.

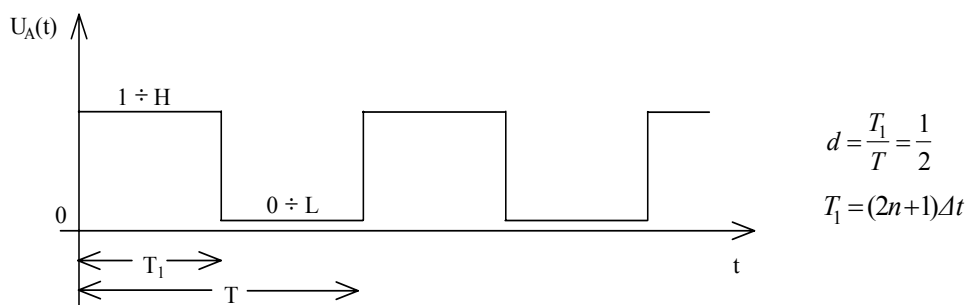


Rys.4. Dwa połączone ze sobą inwertery rzeczywiste są równoważne jednemu układowi opóźniającemu o $2\Delta t$

a)



b)



Rys. 5 a) Schemat zastępczy generatora pierścieniowego z rys.1;

b) Przebieg napięciowy $U_A(t)$ w węzle A

Oczywiście jeśli inwertery wchodzące w skład generatora pierścieniowego będą miały dowolne opóźnienia odpowiednio $\Delta t_1, \Delta t_2, \dots, \Delta t_{2n+1}$, to rozumowanie się nie zmieni, a otrzymana częstotliwość generacji będzie równa

$$f = \frac{1}{2 \left(\sum_{i=1}^{2n+1} \Delta t_i \right)}$$

Warto dodać, że układ generatora pierścieniowego jest używany do pomiaru czasu Δt propagacji sygnału przez bramkę. Pomiar częstotliwości f jest bowiem znacznie łatwiejszy niż pomiar bardzo krótkiego czasu Δt . Mierzmy więc f i ze wzoru (*) obliczamy Δt jako

$$\Delta t = \frac{1}{2(2n+1)f}$$

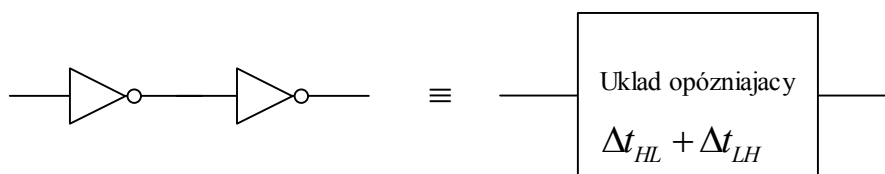
Jest to standardowa technika pomiaru Δt stosowana wewnątrz układu scalonego. Wadą generatora pierścieniowego jest niewielka (w porównaniu z dobrymi generatorami) stałość częstotliwości.

Zadanie 5.2

Model bramki zakładający, że wprowadzane przez nią opóźnienie jest stałe i równe Δt , jest wygodny i stosowany jest najczęściej. Bramki mają jednak na ogół różny czas opóźnienia dla zmiany sygnału z 0 na 1 i 1 na 0. Oznaczmy te czasy odpowiednio przez Δt_{LH} i Δt_{HL} . Różnice pomiędzy Δt_{LH} i Δt_{HL} wynikają z różnych oporności wyjściowych, przez które przeładowywana jest pojemność wyjściowa bramki. Rozważmy układ generatora pierścieniowego z rys. 1. Zakładając, że wszystkie bramki mają takie same parametry Δt_{LH} i Δt_{HL} znaleźć kształt przebiegu generowanego w węźle A (tzn. kształt napięcia $U_A(t)$) i częstotliwość tego przebiegu..

Rozwiązanie

Rozumując podobnie jak w zadaniu 5.1 stwierdzamy, że parę inwerterów rzeczywistych można zastąpić układem opóźniającym o wartości opóźnienia $\Delta t_{LH} + \Delta t_{HL}$ (por. rys. 6.), a cały generator pierścieniowy, o którym mowa, można przedstawić schematem zastępczym pokazanym na rys. 7.



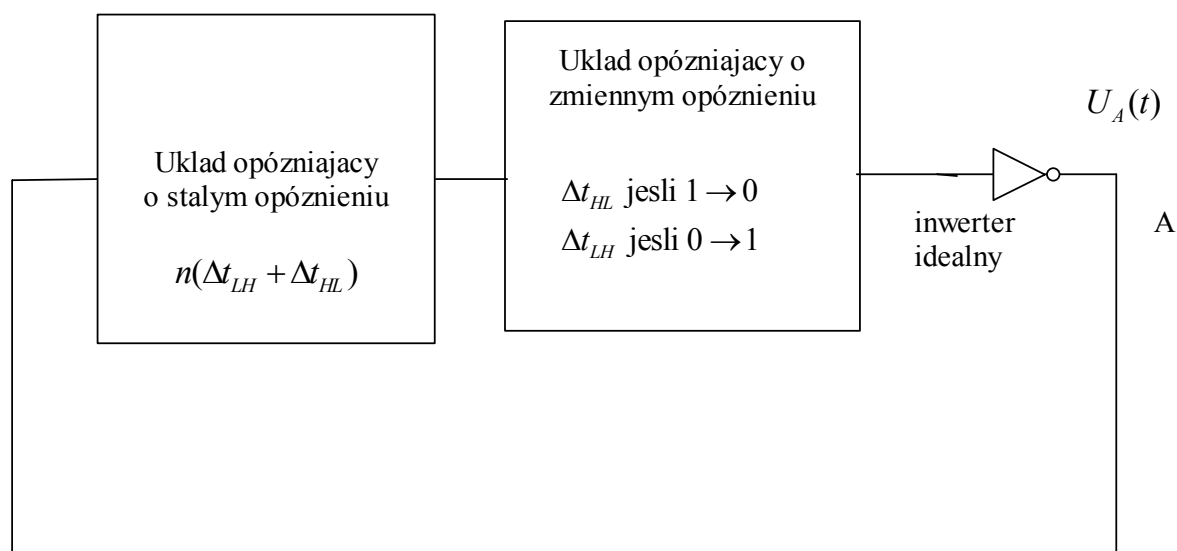
inwertery rzeczywiste

Rys.6. Schemat zastępczy pary inwerterów rzeczywistych

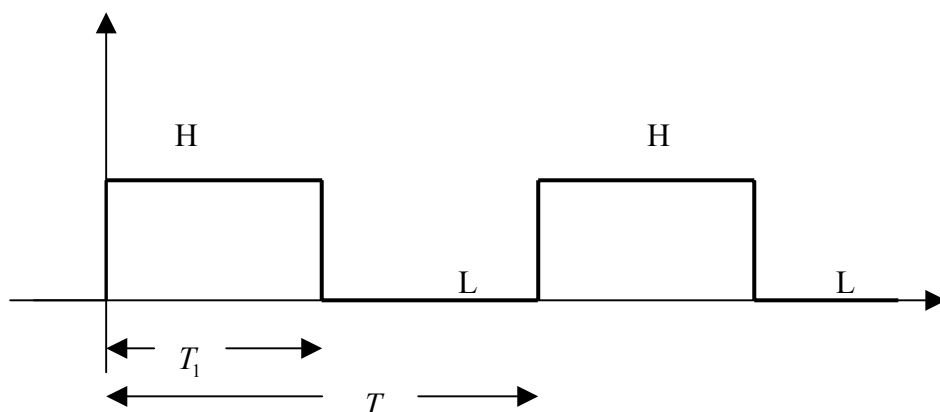
Ze schematu zastępczego generatora pierścieniowego pokazanego na rys. 7 wynika, że napięcie $U_A(t)$ jest przebiegiem prostokątnym o kształcie pokazanym na rys.8. i wypełnieniu

$$d = \frac{T_1}{T} = \frac{n(\Delta t_{LH} + \Delta t_{HL}) + \Delta t_{HL}}{2 \cdot (2n + 1) \cdot (\Delta t_{LH} + \Delta t_{HL})}$$

gdzie $T_1 = n(\Delta t_{LH} + \Delta t_{HL}) + \Delta t_{HL}$ oraz $T = 2(2n + 1)(\Delta t_{LH} + \Delta t_{HL})$



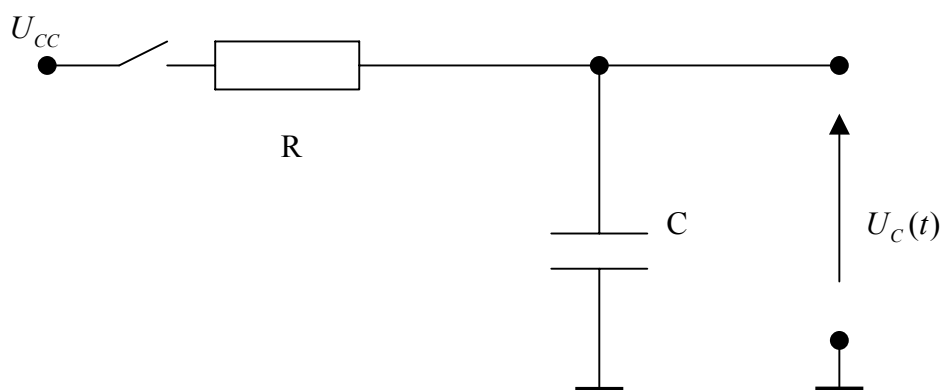
Rys.7. Schemat zastępczy generatora pierścieniowego



Rys. 8. Przebieg napięcia $U_A(t)$ na wyjściu generatora pierścieniowego

Zadanie 5.3

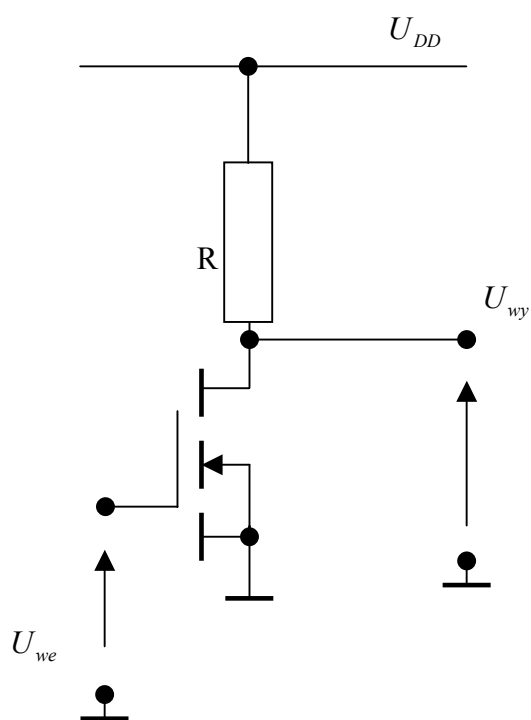
Jakie jest napięcie na kondensatorze układu RC pokazanego na rys.9 po czasie $t_1 = RC$, a jakie po czasie $t_2 = 3RC$. Zakładamy, że w chwili 0 zostaje zwarty klucz, a napięcie na kondensatorze $U_C(0) = 0 \text{ V}$.



Rys. 9. Układ RC

Zadanie 5.4

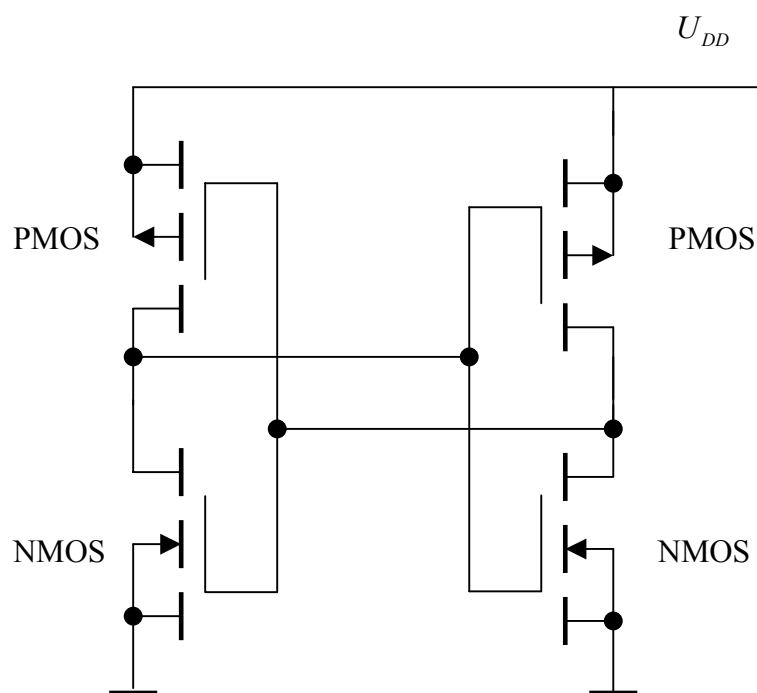
Znaleźć napięcie U_{wy} na wyjściu inwertera NMOS z rys. 10., jeśli $U_{we} = 2 \text{ V}$. Przyjąć, że $\beta_n = 10 \mu\text{A/V}^2$ i napięcie progowe $U_T = 1 \text{ V}$, $U_{DD} = 5 \text{ V}$.



Rys.10. Rozważany w zadaniu 5.3 inwerter

Zadanie 5.5

Zaproponować układ wyzwalania dla przerzutnika bistabilnego CMOS pokazanego na rys.11.



Rys. 11. Przerzutnik CMOS: dwa inwertery w układzie dodatniego sprzężenia zwrotnego