10.1 Układy we/wy, DMA, magistrale

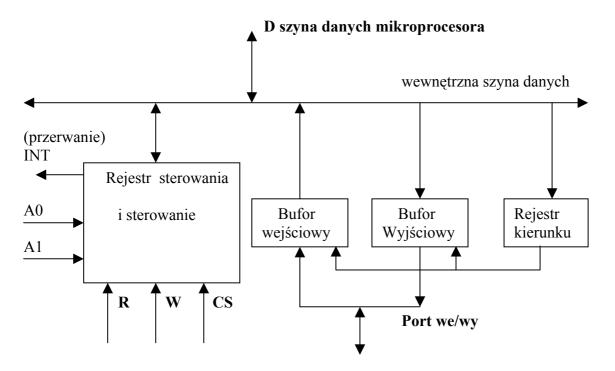
1. Układy we/wy

Podstawowym układem wejścia-wyjścia jest *równoległy układ we/wy* (ang. *parallel interface unit*, *parallel input/output circuit*). Jest to z reguły układ programowany, tzn. przed rozpoczęciem pracy układu mikroprocesor przesyła do niego (ściślej do rejestru sterowania układu we/wy) polecenie określające jego tryb pracy, a dokładniej:

- sposób wysyłania informacji (czy bezpośrednio, czy z potwierdzeniem)
- kierunek przesyłania informacji (czy układ ma pracować jako wejście, czy jako wyjście)

Schemat blokowy typowego układu we/wy pokazany jest na rys. 1. Z punktu widzenia mikroprocesora układ we/wy jest zespołem adresowanych rejestrów z tzw. *przestrzeni adresowej we/wy*.

Typowym uniwersalnym układem we/wy jest np. układ Intel 8255.



Rys. 1. Schemat blokowy typowego układu we/wy

2. Układ czasowo-licznikowy

Układ czasowo-licznikowy (ang. *timer-counter circuit*) służy do zliczania impulsów przychodzących na jedną z jego końcówek lub odmierzaniu odcinków czasu w systemie komputerowym. Mówimy też o *programowanych układach czasowo-licznikowych* (ang. *programmable timer-counter*), ale praktycznie wszystkie stosowane w praktyce układy tego typu są programowane, tzn. wstępnie przed podjęciem przez nie akcji ustawiany jest ich tryb pracy.

Odmierzanie czasu łatwo można zrealizować sprzętowo (odciążając procesor) przez zliczanie impulsów zegarowych w licznikach o zadanej pojemności (tzw. liczniki programowane) i podejmowanie wymaganych działań w chwili wyzerowania się licznika lub jego przepełnienia się.

Układy czasowo-licznikowe (w skrócie CTC) produkowane są jako niezależne układy scalone (np. układ firmy Intel 8254) lub są włączane do chipu mikroprocesorowego (np. w mikroprocesorze jednoukładowym Intel 8051).

Układy czasowo-licznikowe zawierają na ogół kilka niezależnych liczników. Np. układ 8254 ma 4 liczniki programowalne służące do odmierzania czasu lub zliczania impulsów.

Budowa typowego układu CTC pokazana jest na rys. 2.

do magistrali systemu mikroprocesorowego wewnętrzna magistrala CTC Wy Komparator 0 Impulsy zegara Blokada wpisu We zegara Licznik Rejestr stałei (bramka AND) zliczania We zewnętrzne 1 b Układ sterujący (Rejestr słowa sterującego oraz układ sterujący)

Rys. 2. Typowy układ licznikowo-czasowy

Układ działa w sposób następujący: Wstępnie do układu sterującego przesyłamy słowo sterujące ustawiające tryb pracy układu. Następnie do rejestru stałej przesyłamy liczbę *m* programującą okres licznika programowanego, która wpisywana jest do licznika. Impulsy przychodzące z wejścia zewnętrznego lub wejścia zegarowego są zliczane przez licznik (rewersyjny) aż do momentu, gdy komparator zera wykryje 0 na wyjściu licznika. Powoduje to wyprowadzenie sygnału 1 na wyjściu układu (jest to na ogół jednocześnie sygnał przerwania).

Cykl zliczania może się automatycznie powtórzyć lub nie, zależnie od tego, w jakim trybie pracy znajduje się układ czasowo-licznikowy.

Zauważmy, że komparator zera w powyższym schemacie nie musi być blokiem funkcjonalnym komparatora. Komparatorem zera jest bowiem znacznie prostszy wielowejściowy układ NOR.

3. Układ DMA

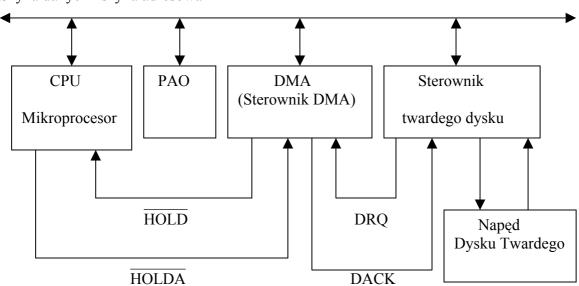
Układ *DMA* (ang. *Direct Memory Access*) to inaczej układ bezpośredniego dostępu do pamięci (układ ten nazywamy też sterownikiem lub kontrolerem DMA). Schemat blokowy układu i sposób współpracy z innymi fragmentami systemu komputerowego pokazany jest na rys. 3.

Celem stosowania układu jest odciążenie mikroprocesora od czynności związanych z przekazywaniem danych przez szynę systemową i jednocześnie przyśpieszenie transmisji. W architekturze mikrokomputera DMA podporządkowany jest mikroprocesorowi, który pełni funkcję jednostki nadrzędnej.

Układ DMA musi być przed transmisją zaprogramowany przez procesor przez przesłanie do DMA 3 podstawowych parametrów transmisji:

- kierunku przesyłania (skąd, dokąd)
- długości transmitowanego bloku
- początkowego adresu obszaru pamięci na który będziemy zapisywać dane lub z którego będziemy czytać dane. Z reguły operujemy spójnymi obszarami pamięci.

Szyna danych i szyna adresowa

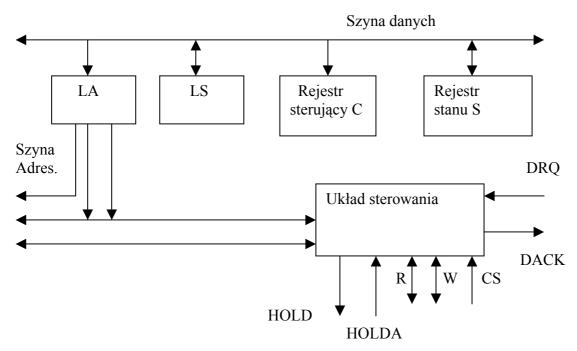


Rys. 3. Współpraca układu DMA z mikroprocesorem, PAO i układem we/wy (tutaj sterownikiem twardego dysku)

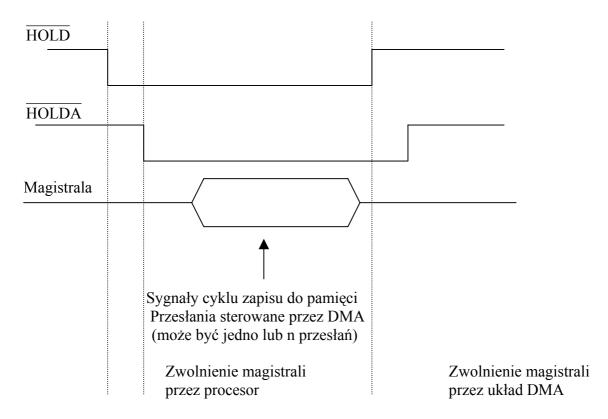
Typowy prosty sterownik DMA składa się z licznika słów LS, licznika adresów LA, rejestru sterującego C i rejestru stanu S. Sterownik ma następujące wejścia i wyjścia:

- D dwukierunkowa szyna danych
- A magistrala adresowa np. linie A0-A15 (A0, A1 są we/wy)

HOLD (wy) - sygnał żądania dostępu do szyny
HOLDA(we) - sygnał akceptacji dostępu do szyny
DRQ (we) - sygnał zgłaszający gotowość urządzenia
DACK (wy) - polecenie przesłania słowa danych np. bajtu



Rys. 4. Schemat blokowy typowego sterownika DMA



Żądanie dostępu do szyny przez DMA

Rys. 5. Sygnały sterujące DMA

DMA zgłasza sygnałem HOLD żądanie dostępu do szyny. W momencie gdy mikroprocesor zaakceptuje żądanie dostępu do szyny, wystawia sygnał HOLDA i "przechodzi w trzeci stan". Kontrolę nad szyną systemową i transmisją danych przejmuje DMA.

Układy DMA są stosowane w systemach mikrokomputerowych przede wszystkim do sterowania przesyłaniem bloków danych między pamięcią operacyjną PAO a szybkimi pamięciami zewnętrznymi np. twardym dyskiem.

Typowy układ DMA to np. Intel 8257

4. Magistrale

Magistrala to synonim *szyny* (ang. *bus*). Jest to (por. podrozdział o przesłaniach wewnątrz systemu cyfrowego) standardowa droga komunikacyjna najczęściej związana z pewnymi regułami przesyłania po niej informacji (danych, adresów, sygnałów sterujących).

Mówimy szyna danych, jeśli przesyłamy szyną dane, szyna adresowa jeśli adresy, szyna sterująca jeśli sygnały sterujące. Połączenie tych 3 szyn nazywamy najczęściej szyną systemową.

W systemie komputerowym używa się znacznie więcej typów magistral służących do różnych celów. Mamy np. magistralę FSB (ang. Front Side Bus), ISA, PCI, SCSI, AGP itd. Magistrala jest często również rozumiana jako interfejs łączący system komputerowy ze światem zewnętrznym, światem urządzeń peryferyjnych.

Zasadniczym parametrem magistrali jest jej przepustowość.