

嵌入式系统

NO.

DATE.

第一章 嵌入式计算

Q1-1 ~~需求是从客户那里收集来的对系统的非形式描述, 客户不是嵌入式系统设计人员, 因此其描述通常不使用专业术语表达。而规格说明要精确反应客户的需求并且作为设计时必须遵循的要求, 用系统设计者的专业术语描述。~~

Q1-2 ~~规格说明不讲系统如何做, 而是讲系统做什么; 体系结构描述了如何实现那些功能。~~

第二章 指令系统

Q2-1 ~~低序: 字最低位存放在最低位字节
高序: 字最高位存放在最高位字节~~

Q2-2 ~~两总线架构: 数据和指令存放在同一存储器。
单总线架构: 数据和指令分别存放在各自独立存储器。~~

Q2-3 ~~a. 16个通用寄存器 R0-R15
b. PCSR 是当前程序状态寄存器
c. Z 表示零指令执行完后结果为 0, 若全 0 则置 1
d. PC (程序计数器) 保存在 R15。~~

Q2-4 ~~a. 1000
b. 1010
c. 0010~~

Q2-5 ~~a. EQ: 等于零
b. NE: 不等于零
c. GE: 有符号大于或等于
d. VS: 溢出
LT: 有符号小于~~

Q2-6 BL指令引导处理器转移到子程序处开始执行。在子程序跳转前，会把下一条指令的地址存寄存器。存储到 R14 之中，然后将目标地址存储到 R5 中。

Q2-7 MOV R5 R14

Q2-8.

Q2-9. NEON 指令集是一组适用于 ARM 处理器的单指令多数据 (SIMD) 指令，用于支持向量和多媒体处理。

Jazelle 指令集允许直接执行 8 位 Java 字节，因此执行 Java 程序时不需要使用字节码解释器。

第三章 CPU

Q3-1 内存映射 I/O 的优点如下：

① 省略了 I/O 操作的复杂逻辑，易实现，成本低。

② 可以利用丰富的内存寻址实现灵活的 I/O 操作。

Q3-2. 忙等 I/O 效率低，当 I/O 操作未完成时，CPU 除了反复测试设备什么都不能做，即 CPU 需要很多操作与 I/O 事务并行。

Q3-3 假设存储单元 ds:1 处寄存器地址为 0x2000，代码如下：

```
#define ds1 0x2000
while (ds1 == 0)
```


Q3-4 假设设备(dev1)中有两个寄存器 ds1 和 dd1, dev1 的地址为 0x1000, ds1 的偏移量为 0, 则 ds1 地址为 0x1000, 同理 dd1 的地址为 0x1004, 代码如下.

```
#define based_addr 0x1000
```

```
#define ds1 (based_addr + 0)
```

```
#define dd1 (based_addr + 4)
```

```
int data = dd1;
```

```
while ((peek(ds1) & 0x001) == 0)
```

```
data = dd1 - peek(dd1);
```

Q3-9. CPU 没有并行的操作事务, 仅有一项 I/O 事务.

Q3-10 选择中断优先级. 中断优先级能容许多处理设备到中断线路上, 并且允许 CPU 在处理重要请求时忽略不重要的中断请求. 而中断向量只提供灵活性, 使中断设备可以指定为它服务的中断服务程序.

Q3-21 CPU 异常有 3 个类别

0 微指数, 未定义的 Resets 指令和非法的内存访问.

Q2-22 陷阱, 软件中断, 是一种显式产生异常状态的指令, 最通用用法是进入管态.

Q2-24 a 强制未命中: 发生在单元第一次被访问时

b 容量未命中: 工作容量集大于高速缓存容量

c. 冲突未命中: 两个地址映射到高速缓存同一单元.

Q3-25. $t_{av} = h t_{cache} + (1-h) t_{main}$ $t_{av} = 608 ns$

Q3-26 $65 ns = 5 h t_{cache} + (1-h) t_{main}$ $h = 98\%$

Q3-27 LRU 替换策略

将地址的最后三位作为组索引

存取 001 后

组	块0标记	块0数据	块1标记	块1数据
0				
1	00	1111		

存取 010 后

组	0 标记	0 数据	1 标记	1 数据
0	01	0000		
1	00	1111		

存取 100 后

组	0 标记	0 数据	1 标记	1 数据
0	01	0000	10	1000
1	00	1111	01	0110

存取 101 后

组	0 标记	0 数据	01 标记	1 数据
0	01	0000	10	1000
1	10	0001	01	0110

存取 111 后

组	0 标记	0 数据	1 标记	1 数据
0	01	0000	10	1000
1	10	0001	01	0100

G3-28

a. 每条指令执行一次, 到 Bloop. 高速缓存的状态.

块 标记 指令

0 110 Bloop

1 101 ADD r0, r0, #1

循环执行完. 高速缓存的状态.

块 标记 指令

0 011 BEG loopend

1 010 CMP r0, r1

b. 每条指令执行一次, 到 Bloop. 高速缓存的状态.

块 标记 指令

00 11 Bloop

01 10 MUL r4, r4, r6

10 10 ADD r2, r2, r4

11 10 ADD r0, r0, #1

循环执行完. 高速缓存的状态.

块 标记 指令

00 11 Bloop

01 10 CMP r0, r1

10 10 BEG loopend

11 10 ADD r0, r0, #1

c. LRU 替换原则

每条指令执行一次, 到 Bloop. 高速缓存的状态.

组 块0标记 块0指令 块1标记 块1指令

0 110 Bloop 101 ADD r2, r3, r4

1 100 MUL r4, r4, r6 101 ADD r0, r0, #1

$$Q4-28 \quad T_{CPU} \leq 1/44.1 \text{Hz} = 2.3 \times 10^{-5} \text{s}$$

$$200 \text{MHz} = 5 \times 10^8 \text{s} \quad \text{执行指令条数 } n = 2.3 \times 10^{-5} / 5 \times 10^{-8} \times 100 = 360$$

Q4-29 如何下次发生的中断优先级低于或等于前次, 则正在执行的中断服务子程序继续执行;

若下次发生的中断优先级高于前次, 则正在执行的中断服务子程序被打断, 中断服务程序优先处理发生在中断之后, 然后再处理前次中断。

第五章 程序设计与分析

5-2 用数组作为缓冲区

```
#define
```

```
int CMAX;
```

```
int circ[CMAX];
```

```
int pos; int i, sum;
```

```
int void circ_avg(int xnew){
```

```
    pos = ((pos == CMAX-1)? 0 : (pos+1));
```

```
    circ[pos] = xnew;
```

```
    for(i=0; sum=0 i pos pos-1; i++)
```

```
    {sum+=circ[i]}
```

```
    aver = sum / pos;
```

```
    return aver;
```

```
}
```


Q5-6

a. 符号表:

P1	200
P2	228

c. 符号表

S1	200
S2	208

b. 符号表:

P1	100
P2	108
P3	116

Q5-7 可以, 外部引用是入口点的子集

Q5-8 a. 可重入 b. c 不可重入

可重入函数: 可以被中断的函数。在多任务处理中, 可以在函数执行的任何时刻中断它; 不可中断重入的函数由于使用了一些系统资源, 比如全局变量区, 中断向量表, 故中断后会出现问题

Q5-9 使用和改变全局变量数组, 不是可重入函数

Q5-12 a. 两次

for (i=0; i<5; i++)

{

x[i*2] = a[i*2] * c[i*2];

x[i*2+1] = a[i*2+1] * c[i*2+1];

}

b. 四次 for (i=0; i<8; i++) {

x[i*4] = a[i*4] * c[i*4];

x[i*4+1] = a[i*4+1] * c[i*4+1];

x[i*4+2] = a[i*4+2] * c[i*4+2];

x[i*4+3] = a[i*4+3] * c[i*4+3];

}

Q5-13 a. for ($i=0; i < N; i++$) {

$z[i] = a[i] + b[i];$

$a[i] = a[i] - b[i];$ }

Q5-14 不能使用代码移出; 可以使用归纳变量消除.

$zbinduct = 0;$

$ainduct = 0;$

for ($i=0; i < N; i++$)

for ($j=0; j < M; j++$)

$* (zptr + zbinduct) = * (aptr + ainduct) * * (bptr + zbinduct);$

$zbinduct++;$ }

$ainduct++;$ }

Q5-15 a. 最少4个 b. 最少4个 c. 最少4个 d. 最少6个

Q5-16 a. 将第二句与第三句对换, 则最少需要4寄存器为解.

b, c, d 已为最少, 不需改动

Q5-17 该高速缓存共有256行, 每个高速缓存行长为4个字, 数组每个元素大小为1个字

a. $a[0][0]$ 与 $x[0][0]$ 的低12位地址相同

b. $a[0][0]$ 与 $x[0][0]$ 的低12位地址相比小1个字

c. $a[0][0]$ 与 $x[0][0]$ 的低12位地址相差大于等于4个字.

Q6-6 a. $(10+100)/1000 = 0.11$

b. $(100+75+50)/400 = 0.56$

c. $(1+2+20)/10 = 0.55$

Q6-9 就绪态表示该进程已行可以执行, 等待 CPU 调度
等待态表示该进程的执行条件不满足, 还有等待
I/O 或其他进程的数, 或触发其运行的定时器尚未
期满等。

Q6-12 进程超周期 a. 10 ; b. 20 ; c. 60

Q6-13 进程超周期为 200

增加一个 P1 示例后 CPU 利用率 = $4/200 + 4/200 + 1/10$
 $+ 2/40 + 6/50 = 0.31$

还没有达到 RMS 的 CPU 利用率上限 0.69, 故可以增加

Q6-14 进程超周期为 100

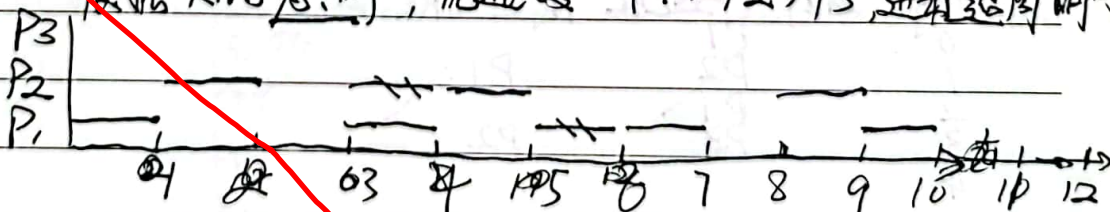
CPU 利用率: $0.1 + 0.18 + 0.1 + 0.1 + x/25$

5 个任务的 RMS 利用率的最小上界为 $5(2^{1/5} - 1) \approx 74.3\%$

故 $x \leq 6.5$ P5 的最大执行时间为 6

Q6-17 根据应用 RMS 调度时序图

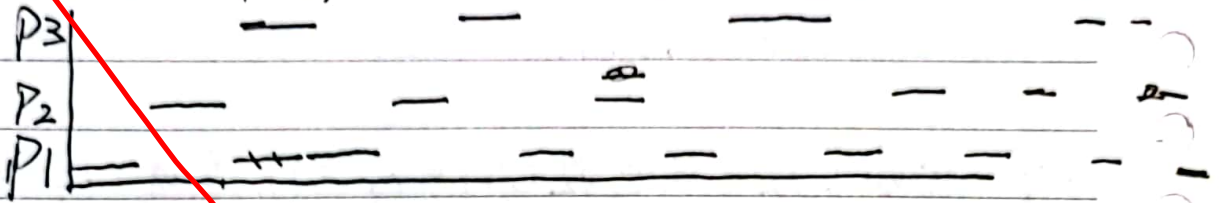
根据 RMS 原则, 优先级 $P1 > P2 > P3$, 进程超周期为 12



PDF 调度与 RMS 调度相同

G6-18 进程超周期为24.

根据RMS原则, 优先级 $P1 > P2 > P3$



用EDF调度, 若进程距离截止时间一样近, 则优先级按 $P1 > P2 > P3$ 具体调度如下:

时间	运行中的进程	截止时限
0	P1	
1	P2	
2	P3	P1
3	P1	P2
4	P2	
5	P3	P1
6	P1	
7	idle	P2, P3
8	P2	P1
9	P1	
10	P3	
11	P3	P1, P2
12	P1	
13	P2	
14	idle	P1
15	P1	P2, P3
16	P2	
17	P3	P1
18	P1	
19	P3	P2
20	P2	P1
21	P1	
22	idle	
23	idle	P1, P2, P3

进程超周期为30

G6-19 应用RMS调度, 根据RMS原则, 优先级 $P1 > P2 > P3$

时间 运行中的进程 截止时限

0	P1	
1	P2	P1
2	P1	
3	P3	P2
4		

Q6-22 应用RMS调度, 迟周期为100

根据RMS原则, 优先级 $P1 > P2 > P3 > P4 > P5$.

时间	运行中的进程	时间	运行中的进程
0	P1	60	P1
1	P2	61	P2
2	P3	62	P3
3	P3	63	P3
4	P4	64	P4
5	P1	65	P1
6	P4	66	P4
7	P4	70	P1
8	P4	71	P2
9	P4	75	P1
10	P1	80	P1
11	P2	81	P2
12	P4	82	P3
13	P4	83	P3
14	P4	85	P1
15	P1	90	P1
16	P4	91	P2
17	P5	95	P1
18	P5	100	P1
19	P5		
20	P1		
21	P2		
22	P3		
23	P3		
24	P5		
25	P1		
26	P5		
27	P5		
28	P5		
29	idle		
30	P1		
31	P2		
...			
35	P1		
40	P1		
41	P2		
42	P3		
43	P3		
45	P1		
50	P1		
51	P2		
52	P4		
53	P4		
54	P4		
55	P1		
56	P4		
57	P4		
58	P4		
59	P4		

应用 EDF 调度

时间 运行中的进程 截止时限

0	P1		56	P4	
1	P2		57	P4	
2	P3		58	P4	
3	P3		59	P4	P1, P3, P4
4	P4	P1	60	P1	
5	P1		61	P2	
6	P4		62	P3	
7	P4		63	P3	
8	P4		64	P4	P1
9	P4	P1, P2	65	P1	
10	P1		66	P4	
11	P2		67	P4	
12	P4		68	P4	
13	P4		69	idle	P1, P2
14	P4	P1	70	P1	
15	P1		71	P2	
16	P4		72	idle	
17	P5		73	idle	P1
18	P5		74	P1	
19	P5	P1, P2, P3	75		
20	P1		79	idle	P1, P2, P3
21	P2		80	P1	
22	P3		81	P2	
23	P3		83	P3	
24	P5	P1	84	P3	P1
25	P1		85	P1	
26	P5		86	idle	
27	P5		89	idle	P1, P2, P3
28	P5		90	P1	
29	idle	P1, P2	91	P2	
30	P1		92	idle	
31	P2		94	idle	P1
32			95	P1	
34	idle	P1	99	idle	P1, P2, P3, P4, P5
35	P1		100	P1	
39	idle	P1, P2, P3			
40	P1				
41	P2				
43	P3				
44	P3	P1			
45	P5				EDF 与 RMS 所需上下文
49	idle	P1, P2, P4			切换次数相同
50	P1				
51	P2				
52	P3				
53	P3				
54	idle P4	P1			
55	P1				