

第一章

Q1-1

需求是从客户那里收集的对系统的非形式描述，客户不是嵌入式系统设计人员，因此其描述通常不使用专业术语表达的。而规格说明要精确地反应客户的需求并且作为设计时必须明确遵循的要求，用系统设计者的专业术语描述。

Q1-2

规格说明不讲系统如何做，而只是将系统做什么。体系结构描述了如何实现那些功能。

第二章

Q2-1

低序：字的最低位存放最低位字节

高序：字的最低位存放最高位字节

Q2-2

冯.诺伊曼结构：数据和指令都存储在同一个存储器中。

哈佛结构：数据和指令分别存储在各自独立的存储器中

Q2-3

a. 16 个通用寄存器，R0-R15

b. CPSR 是当前程序状态寄存器

c. Z 表示当前指令执行完后，结果是否每一位都为 0，为 0 则置 1，否则置 0

d. PC 保存在 R15

Q2-4

a. 1000

b. 1010 题目改成 $-2^{31} + 1 - 1$

c. 0010

Q2-5

a.

```
ADR    r3, a      ;
LDR     r0, [r3]   ;
ADR     r3, b      ;
LDR     r1, [r3]   ;
ADD     r2, r0, r1 ;
ADR     r3, x      ;
STR     r2, [r3]   ;
```

b.

```
ADR     r7, c      ;
LDR     r0, [r7]   ;
ADR     r7, d      ;
LDR     r1, [r7]   ;
SUB     r2, r0, r1 ;
ADR     r7, e      ;
LDR     r0, [r7]   ;
ADR     r7, f      ;
LDR     r1, [r7]   ;
SUB     r3, r0, r1 ;
ADD     r4, r2, r3 ;
ADR     r7, y      ;
STR     r4, [r7]   ;
```

c.

```
ADR    r7, b      ;
LDR    r0, [r7]   ;
ADR    r7, c      ;
LDR    r1, [r7]   ;
ADD    r2, r0, r1 ;
ADR    r7, a      ;
LDR    r0, [r7]   ;
MUL    r3, r0, r2 ;
ADR    r7, d      ;
LDR    r0, [r7]   ;
ADR    r7, e      ;
LDR    r1, [r7]   ;
MUL    r2, r0, r1 ;
SUB    r4, r3, r2 ;
ADR    r7, z      ;
STR    r4, [r7]   ;
```

Q2-6

- a. 等于零
- b. 不等于零
- c. 负数
- d. 溢出
- e. 有符号大于或等于
- f. 有符号小于

Q2-7

```
MOV r0, #0x2100
LDR  r1, [r0]
STR  r1, [r0]
```

Q2-9

	ADR	r7, x	;
	LDR	r0, [r7]	;
	ADR	r7, y	;
	LDR	r1, [r7]	;
	SUB	r2, r0, r1	;
	LDR	r3, #3	;
	CMP	r2, r3	;
	BGE	fblock	;
	ADR	r7, b	;
	LDR	r2, [r7]	;
	ADR	r7, c	;
	LDR	r3, [r7]	;
	SUB	r4, r2, r3	;
	ADR	r7, a	;
	STR	r4, [r7]	;
	LDR	r0, #0	;
	ADR	r7, x	;
	STR	r0, [r7]	;
	B	after	;
fblock	LDR	r1, #0	;
	ADR	r7, y	;
	STR	r1, [r7]	;
	ADR	r7, e	;
	LDR	r2, [r7]	;
	ADR	r7, f	;
	LDR	r3, [r7]	;
	ADD	r4, r2, r3	;
	ADR	r7, g	;
	LDR	r2, [r7]	;
	ADD	r3, r4, r2	;
	ADR	r2, d	;
	STR	r3, [r2]	;
after	...		

a.

```

MOV    r0, #0      ;
MOV    r7, #0      ;
MOV    r1, #20     ;
ADR    r2, a        ;
ADR    r3, b        ;
ADR    r4, z        ;

Loop   LDR    r5, [r2, r7] ;
        LDR    r6, [r3, r7] ;
        MUL    r5, r5, r6   ;
        STR    r5, [r4, r7] ;
        ADD    r7, r7, #4   ;
        ADD    r0, r0, #1   ;
        CMP    r0, r1      ;
        BLT    Loop        ;

```

b.

```

MOV    r0, #0      ;
MOV    r1, #0      ;
MOV    r2, #10     ;
ADR    r3, a        ;
ADR    r4, b        ;
ADR    r5, z        ;
MOV    r6, #0      ;
MOV    r9, #0      ;

Loop   LDR    r7, [r4, r6] ;
        LDR    r8, [r3, r9] ;
        MUL    r7, r7, r8   ;
        STR    r7, [r5, r6] ;
        ADD    r9, r9, #4   ;
        ADD    r1, r1, #1   ;
        CMP    r1, r2      ;
        BLT    Loop        ;

MOV    r1, #0      ;
ADD    r6, r6, #4   ;
ADD    r0, r0, #1   ;
CMP    r0, r2      ;
BLT    Loop        ;

```

BL 指令引导处理器转移到子程序处开始执行，在子程序跳转之前，会把下一条指令的地址存储到 R14（LR）中，然后将目标地址存储到 R15 中。

Q2-12

MOV r15,r14

Q2-13

由于教材中对栈的解释并不清楚，此题与后续章节结合讲解答案。