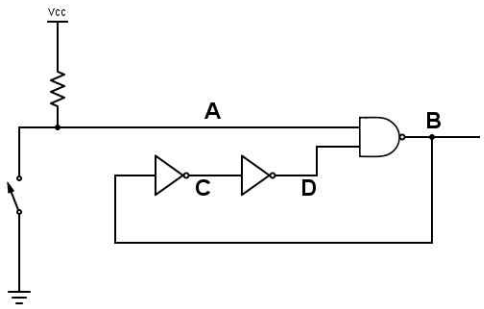
2016 중간

1.
(a) Combinational logic 과 Sequential logic의 차이점 설명
(b) reducing number of inputs , number of gates, number of gate levels 의 차이점 설명
(c) PAL, PLA, ROM을 price, speed, flexibility, design time 에서 비교
2. transistor 회로를 보고 truth table 을 그려라
3. (X + Y)(X` + Z) = XZ + X`Y 증명
4. switch closed from t=0 to t=50, open from t=50 gate delay = 10
1,0,undefined가 구분되도록 A,B,C,D의 상태를 t=0 ~ t=130쯤 까지 잘 그리기



5. AOI와 inverters만 이용해서
(a) XOR을 만들어라
(b) F = sigma m(1,2,4,7)을 만들고 사용한 개수를 말하라
6. F = ~~, G = ~~
(a) F,G SoP 구하기 (아마 minimize)
(b) F,G PoS 구하기 (아마 minimize)
(c) NAND only로 만들 수 있다는 것을 보여라(만들어라?)
(d) NOR only로 만들 수 있다는 것을 보여라(만들어라)
(e) 4:16 decoder와 any input OR gate 하나로 F,G 만들기
7. I3, I2, I1, I0 : 0~9의 수, O2, O1, O0 : Klingon number system 에서 7segment에 들어온 led의 수 , (a)O2, (b)O1, (c)O0 각각에 대해
i) prime implicants를 세어라 ii) essential prime implicants를 구하여라
8. F = A + C'D + B'D + BD' + B'CE (정확하지 않음)
a smallist Mux 만으로 구현 (0, 1, value 를 이용, complement는 불가)
(you may use A,B,C,D as control input)

9. 4-bit adder/subtracter...
(a) 1-bit adder/ subtracter truth table
(b) Describe outputs of (a) as SoP form
(c) Draw circuit table of 1-bit adder/subtracter
(d) Derive block diagram of 4-bit adder/subtracter using (c)x4, with overflow signal

2015 중간

1. (a) Explain difference between combinational logic and sequential logic
(b) Describe behavior of nMos and pMos as switches.
(c) Explian pros and cons of ROM, PLA, PAL with price, spee, flexibility, design time, etc.

2. Draw truth table of following 3-input transistor circuit.

3. Proove X xor (Y xor Z) = (X xor Y) xor Z

4. Draw wave form of points, gate delay = 10s, switch closed from t=0 to t=50
(스위치-nand 있고 nand의 아웃풋이 인버터 두개 거쳐서 자신의 인풋으로 들어오는 그림)

5. (a) Draw (A And B) with transistor.
(b) Draw (A Or B) with transistor.
(c) Draw (A and B) xor (A or C) with transistor.

6. 65536 8WORD? 2764? 8K-by-8bit ROM?(내가 문제를 제대로 이해를 못해서... 맞게 푼 사람 설명좀 ㅜㅜ)
(a) using one 3:8 Demux
(b) using one 2:4 Demux

7. 4-bit input I3 I2 I1 I0 represents number between 0-15, 3-bit output O2 O1 O0 represents number of segments illuminated on 7-segment of a number
For each output,
(i) Count the number of implicants
(ii) Count the nubmer of prime implicants.
(iii) Find all essential prime implicants.

8. F = sigma 8. F = sigma m(0,1,3,.5,7,8,9,11,13,14,15), G = (equation) (구체적인 숫자랑 식이 생각이 잘 안난다)
(a) sop of F, G
(b) pos of F, G
(c) Implement F and G using only Nand gates
(d) Implement F and G using only Nor gates
(e) Implement F and G with only one 4:16 Demux and arbitrary fan-in of Or gate.

9. Z = PQR + S with only AOI

2013 중간

1. multi-level logic 이 two-level logic 에 비해 가지는 장단점을 쓰시오
2. PAL, PLA, ROM 을 비교하시오(작년 기출과 동일)
3번 : 트랜지스터 회로도가 주어짐. 진리표를 작성하고 무슨 게이트를 구현한 것인지 찾는 문제
4번 : YZ+X'(Y'+Z') = XYZ+X' (식은 확실하지 않음) 를 boolean algebra로 증명하는 문제
7.
(7-segment로 0~F 까지 표현한 그림을 주고)
[I3I2I1I0] : Input
[O2O1O0] : Output
Output은 Input 값에 대응하는 7-segment 에서 불이 들어온 LED의 개수
(ex : I[3:0] = 0 > O[2:0] = 6, I[3:0] = 8 > O[2:0] = 7)
O2, O1, O0 각각의 K-map을 그리고,implicant 의 개수를 구하고. prime inplicant의 개수를 구하고, essential prime implicant 를 쓰시오

8. [I3I2I1] : Input [O1O0] : Output 이 주어져 있을 때, O는 I에서 high로 표시되어 있는 LSB의 자리를 나타낸다.
(ex) I[3:1] = 110 > O[1:0] = 10
(I[3:1] = 0 -> Don't care) K-map을 그려서 논리식을 최적화하시오
2개의 4-to-1 MUX 를 사용하여 로직을 구현하시오.

9.
f(P,Q,R,S,T) = PQR + ST
위의 logic function 을 하나의 3-input AND gate 와 하나의 MUX를 사용하여 구현하시오. 최대한 작은 크기의 MUX를 사용하도록 하시오. P,Q,R,S,T와 이들이 부정된 입력, 상수 0과 1을 입력으로 사용 가능

Z(A,B,C,D) = (AB+CD)' 를 구현하는 게이트를 매우 싸게 살 수 있는 기회가 주어졌다.
Z 게이트만을 사용하여 f를 구현하시오.

12 중간

1. (5점) combinational logic과 sequential logic의 차이점에 대하여 간단히 적으시오.

2. (5점) ROM, PAL, PLA의 장단점을 Price, Speed, Flexibility, Design Time에 대해서 간단하게 적으시오.

3. (5점) (3-input 트랜지스터 구조 주고서) 이 함수는 무슨 게이트를 구현한 것인지 진리표와 함께 적으시오.

4. (5점) 4. (X+Y)(X'+Z)=XZ+X'Y boolean algebra 써서 증명

5.(10점) (a) (A xor B) and C를 트랜지스터 구조로 그리시오.
(b) (a)에서 그린 것을 inverting 한 구조를 트랜지스터 구조로 그리시오.

6. (15점) 4-input, 1-output function F, binary input이 합성수면 1, 소수면 0 (0, 1이면 DC)
(a) K-map 그리기
(b) (1) implicant 찾기 (2) prime implicant 찾기 (3) essential prime implicant 설명
(c) 얼마나 많은 prime implicant들이 essential인가(찾기래요)?

7. (25점) F = A(B+CD) + A'BC', G = ((A+B)(A'+C)+D)((AC)'+D)
(a) F와 G를 NAND-only로 구현할 수 있음을 보여라.
(b) F와 G를 NOR-only로 구현할 수 있음을 보여라.
(c) F와 G를 2-level SoP로 나타내어라.
(d) F와 G를 2-level PoS로 나타내어라.
(e) F와 G를 4:16 Decoder 하나와 OR gate들(사이즈 상관 x)로 구현하여라.

8. (15점) input : I3, I2, I1 / output : O1, O0
가장 큰 input의 index를 binary로 output 표현
(ex : I3 = 0, I2 = 1, I1 = 1 -> O1O0 = 10)
(a) truth table
(b) K-map 최적화
(c) 2개의 4:1 MUX로 구현

9. (15점) F = sum of m(0, 2, 6, 7, 8, 10, 14, 15)
(a) 가장 작은 size의 MUX로 구현 : 1, 0, value, value's complement만 사용 가능
(b) 가장 작은 size의 MUX로 구현 : 1, 0, value만 사용

TA 1

1. (5 points)

Irrelevant answer → 0 point

Mentioned “effects from other outputs” or “clocks” → 1 point

Mentioned “save outputs for other processes” → 2 points

Described a rough data flow of each logic → 3 points

Distinguished the two logic in a partial or incomplete way → 4 points

Fully explained the differences between the two → 5 points

2. (5 points)

{Price, Speed, Design time, Flexibility} × {ROM, PAL, PLA} has 12 issues.

Each issue is worth 0.4 points. (12 × 0.4 = 4.8)

0.2 points are given for completeness of the description.

When an issue is not explicitly mentioned but it can be inferred from the context, full credit (0.4 points) is given for this issue.

3. (5 points)

2 points for correct truth table + 3 points for correct description of the function

Partial credit (1 point) is given for process of deriving the function.

5. (10 points)

5 points for (a) + 5 points for (b)

If (a) is incorrect but (b) is a correct inverter of (a), then 3 points are given for “inverting (a)”.

If answers for (a) and (b) are switched, then 6 points are given. (3 points for (a), 3 points for (b))

2 points are given for each of (a) and (b) for counting the number of necessary transistors.

6. (15 points)

(a) (4 points)

2 points for correct K-map + 2 points for correct Boolean expression

If the K-map is incorrect but the Boolean expression is a correct expression of the written K-map, then 2 points are given for the expression.

(b) (6 points)

2 points for correct definition of each term × 3

Partial credits are given for partial answers.

Credits are also given for examples associating with the K-map in (a).

(c) (5 points)

3 points for all prime implicants + 2 points for essential prime implicants
Partial credits are given for partial answers.
If the K-map in (a) is incorrect, full credits are still given for correct answers according to that K-map.
If prime implicants are listed but nothing is mentioned about “essentialness”, then it is assumed that all the listed implicants are meant to be essential.

TA 2
4. (5 points)
Correct Answer → 5 points
Partial credit → 1~2 points

7. (25 points)
(a) (b) (c) (d) (e) (each 5 points)
Answer for F is correct → 2.5 points
Answer for G is correct → 2.5 points
Answer is partially correct, then 1.5 points (each)

8. (15 points)
(a) (5 points)
Correct Answer → 5 points
Partially credit → 2~3 points
(b) (5 points)
O1 → 2.5 points
O0 → 2.5 points

K-map is correct → each 1 points
Minimized Expression, implementation are correct → each 1.5 points

(c) (5 points)
Correct Answer for O1 → 2,5 points
Correct Answer for O0 → 2,5 points
Answer is partially correct, then 1.5 points (each)

9. (15 points)
(a)
2:1 mux, correct → 8 points
4:1 mux, correct → 6 points
8:1 mux, correct → 5 points
16:1 mux, correct → 5 points

Partially incorrect → -1 point
Using more than 1 mux → -1 point

(b)
2:1 mux, correct → 8 points
4:1 mux, correct → 7 points
8:1 mux, correct → 6 points
16:1 mux, correct → 6 points

Partially incorrect → -1 point
Using more than 1 mux → -1 point