



Julius Bartel

# Entwicklung robuster Übertragung sensibler Messwerte

Bachelorarbeit

---

Sommersemester 2021 Betreuer: Dr. Trebbels

---

## **Selbstständigkeitserklärung**

Hiermit erkläre ich, dass ich die vorliegende Arbeit selbstständig verfasst und keine anderen als die angegebenen Quellen und Hilfsmittel benutzt habe.

\_\_\_\_\_  
Ort, Datum

\_\_\_\_\_  
Unterschrift

---

## Zusammenfassung

Thema dieser Arbeit ist die Entwicklung einer robusten Kommunikation zwischen zwei Microcontroller ( $\mu\text{C}$ ) zur Weiterleitung von sensiblen Messdaten und die anschließende Weiterleitung der Daten an ein Netzwerk. Die Entwicklung soll an Hand eines Praxisbeispiels demonstriert werden.

Grundlage der Arbeit ist eine vorhergegangene Studienarbeit [1] in welcher die Hardware, welche die Grundlage für dieses Projekt bildet, entwickelt, bestückt und in Betrieb genommen wurde.

Die entwickelte Platine verfügt über zwei  $\mu\text{C}$ , deren UART-Schnittstellen miteinander verbunden sind. Ein Prozessor ist hierbei für die Verarbeitung von Sensormesswerten zuständig, während der andere als WLAN-Relais an ein übergeordnetes Netzwerk fungiert.

Auf Basis der UART-Schnittstellen der beiden Prozessoren soll ein Protokoll implementiert werden, welches einerseits den Transport von Messwerten in die eine Richtung, als auch den Transport von Konfigurationsbefehlen in die andere Richtung ermöglicht.

Als Demonstrationsbeispiel wurde die kapazitive Messung von Feuchtigkeit im Erdreich gewählt. Die gemessenen Daten sollen verarbeitet werden und per Message Queuing Telemetry Transport (MQTT) an ein übergeordnetes Netzwerk weitergeleitet werden.

---

## Abkuerzungsverzeichnis

**HAL** Hardware Abstraction Layer

**IoT** Internet of Things *en. Internet der Dinge*

**µC** Microcontroller

**WLAN** Wireless Local Area Network *en. Drahtlose Netzwerkverbindung*

**RAM** Random Access Memory

**ADC** Analog Digital Convert *en. Analog-Digital Wandler*

**JTAG** Joint Test Action Group

**UART** Universal Asynchronous Receiver Transmitter

**USART** Universal Synchronous Receiver Transmitter

**USB** Universal Serial Bus

**MQTT** Message Queuing Telemetry Transport

**SPI** Serial Peripheral Interface

**I2C** Inter-Integrated Circuit

**DMA** Direct Memory Access

**AHB-Bus** Advanced High-Performance Bus

**GPIO** General Purpose Input Output

**MSB** Most Significant Bit

**LSB** Least Significant Bit

**FIFO** First In First Out

**ASCII** American Standard Code for Information Interchange

---

# Inhaltsverzeichnis

<b>Selbstständigkeitserklärung</b>	<b>3</b>
<b>Zusammenfassung</b>	<b>4</b>
<b>1 Einführung</b>	<b>7</b>
1.1 Vorhergegangene Arbeit . . . . .	7
1.2 Aufbau der Arbeit . . . . .	7
<b>2 Grundlagen</b>	<b>9</b>
2.1 Microcontroller . . . . .	9
2.1.1 ESP8266 . . . . .	9
2.1.2 STM32F103 . . . . .	9
2.2 Peripherie . . . . .	10
2.2.1 UART/USART . . . . .	10
2.2.2 DMA . . . . .	10
2.2.3 ADC . . . . .	11
2.2.4 GPIO . . . . .	12
2.2.5 Timer . . . . .	13
2.3 Protokolle . . . . .	14
2.3.1 UART . . . . .	14
2.3.2 MQTT . . . . .	15
2.4 Datenstrukturen und Algorithmen . . . . .	16
2.4.1 Ringbuffer . . . . .	16
2.4.2 Zyklische Redundanzprüfung . . . . .	16
2.5 STM32 Hardware Abstraction Layer und CubeMX . . . . .	16
<b>3 Umsetzung</b>	<b>18</b>
3.1 Protokoll . . . . .	18
3.1.1 CRC16-CCITT . . . . .	18
3.1.2 Datenformat . . . . .	20
3.2 Empfang von Daten . . . . .	21
3.2.1 STM32: Konfiguration des UART . . . . .	21
<b>Abbildungsverzeichnis</b>	<b>22</b>
<b>Quellenverzeichnis</b>	<b>23</b>

---

# 1 Einführung

## 1.1 Vorhergegangene Arbeit

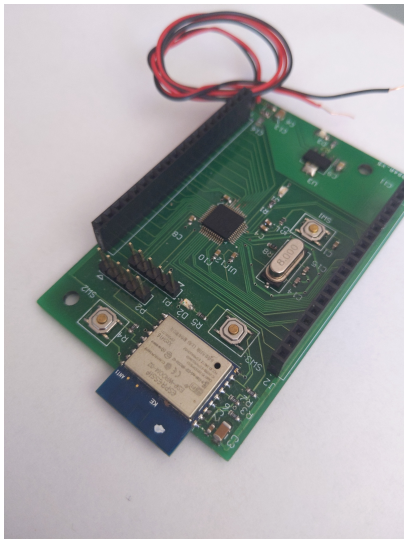


Abbildung 1: *IoT-Gateway* [1]

In der vorhergegangenen Arbeit *Entwicklung eines IoT-Gateways* [1] wurde eine Platine, zu sehen in Abb. 1, entwickelt, welche die Grundlage dieser Arbeit bildet.

Die Platine verfügt über zwei  $\mu\text{C}$ . Einer der Prozessoren, genauer ein *STM32F103C8* ist für das Auslesen von Messwerten und die Verarbeitung dieser Zuständig, während der andere Prozessor, ein *ESP8266*, die Netzwerkanbindung per WLAN ermöglicht.

Abgesehen von den beiden Prozessoren verfügt das Board über einen linearen Spannungsregler um 3.3V für die  $\mu\text{Cs}$  bereitzustellen. Desweiteren wurden die nötigen externen Beschaltungen für die beiden Prozessoren entwickelt. Beide Prozessoren verfügen über Status-LEDs. Die General Purpose Input Outputs (GPIOs) des STM32 werden über Buchsenleisten her-

ausgeführt, um den einfachen Anschluss von Erweiterungsplatinen zu ermöglichen.

Die Programmierung des STM32 erfolgt mit Hilfe eines proprietären Programmiergeräts (*ST-Link V2*), während der ESP8266 mit Hilfe eines UART-USB Interfaces programmiert wird.

## 1.2 Aufbau der Arbeit

Diese Arbeit ist in mehrere Abschnitte geteilt:

- Erklärung der Grundlagen
- Implementation der Funktionen in Software
- Test an Hand eines Praxisbeispiels
- Auswertung und Fazit sowie Aussicht

Im Beginn dieser Arbeit sollen zuerst die Grundlagen erklärt werden, auf denen diese Arbeit aufbaut. Diese spannen von den Eigenschaften der  $\mu\text{C}$  über die genutzten Protokolle zu diversen Datenstrukturen und Algorithmen.

Anschließend werden die zuvor besprochenen Grundlagen in Software implementiert um sie dann an Hand eines Praxisbeispiels zu testen.

---

Zu guter letzt wird die Arbeit ausgewertet, ein Fazit über die Entwicklungen gezogen und eine Aussicht präsentiert, wie das Projekt weiterentwickelt werden oder verbessert werden kann.



---

## 2 Grundlagen

### 2.1 Microcontroller

#### 2.1.1 ESP8266

Der ESP8266 ist ein 32-Bit  $\mu$ C mit einem Systemtakt von 80MHz - 160MHz. Er verfügt über 64kB Random Access Memory (RAM) welcher als Arbeitsspeicher genutzt wird, sowie über 96kB RAM welcher als Datenspeicher genutzt wird. Während des Bootvorgangs wird die Firmware aus einem externen Flashspeicher geladen. Der  $\mu$ C verfügt über alle gängigen Peripherien (ADC,UART,SPI,I2C) sowie über eine WLAN-Schnittstelle welche mit dem Standard *802.11 b/g/n* arbeitet und im 2,4-2,5GHz Band kommuniziert [2].



Abbildung 2: *ESP8266 WROOM-02*

In diesem Anwendungsfall wird der ESP8266 als Modul eingesetzt (ESP8266-WROOM-02), da dieses bereits über die nötige externe Beschaltung (Oszillator, Flashspeicher, Antenne) verfügt [2].

Die Programmierung erfolgt über Universal Asynchronous Receiver Transmitter (UART) mittels einem USB-Adapter.

#### 2.1.2 STM32F103

Der STM32F103  $\mu$ C basiert auf der Cortex M3 Architektur von ARM und arbeitet mit einem Systemtakt von bis zu 72MHz. Die hier eingesetzte Version STM32F103C8 verfügt über 64kB Flashspeicher sowie 20kB RAM.

An den 37 Ein- und Ausgängen des  $\mu$ Cs sind diverse Kommunikationsschnittstellen verfügbar (CAN,I2C,SPI,USART,USB). Desweiteren verfügt der STM32F103 über einen 10-Kanaligen 12-Bit ADC, diverse Timer mit verschiedenem Funktionsumfang sowie über einen DMA-Controller.

Für die Programmierung des  $\mu$ C ist ein s.g. ST-Link Programmiergerät notwendig, welches auch Debugging ermöglicht.

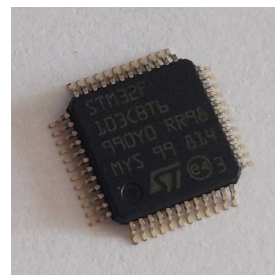


Abbildung 3: *STM32F103C8*

---

## 2.2 Peripherie

Dieser Abschnitt erklärt die verschiedenen genutzten Peripherien. Diese beziehen sich jedoch primär auf die Funktionen des STM32, da diese dort intensiver Nutzung unterliegen, während die einzigen genutzten Funktionalitäten des ESP8266 seine WLAN und UART Schnittstelle sind, welche durch das Arduino-Framework verschleiert werden.

### 2.2.1 UART/USART

Der STM32F103 verfügt über drei USART-Schnittstellen, welche jedoch auch als UART genutzt werden können [3]. Die dabei genutzten Spannungspegel entsprechen hierbei die der TTL-Logik [3].

Die Einheiten verfügen unter anderem auch über Idle-Line Detection (*Erkennung von Kommunikationsstops*), Duplex und Hardware Flow Control [4].

### 2.2.2 DMA

Der Direct Memory Access Controller ist eine dedizierte Hardwareeinheit, welche das direkte schreiben von Daten in den Speicher des  $\mu$ C erlaubt - ohne, dass dafür Instruktionen durch den Prozessor ausgeführt werden müssen. Die unterstützten Peripherien sind Timer, ADC, Serial Peripheral Interface (SPI), I2C und UART [3].

Es ist möglich, Daten von Speicherort zu Speicherort, von einer Peripherie zu einem Speicherort oder von einem Speicherort zu einer Peripherie zu transferieren. Der STM32F103 verfügt über sieben Direct Memory Access (DMA)-Kanäle.

Durch die Nutzung von DMA wird der Prozessor entlastet, da dieser somit nicht mit der Übertragung von Daten blockiert wird. Die Daten werden über eine interne Busmatrix direkt übertragen [5].

Abbildung 4 zeigt den Aufbau eines einzelnen Controllers. Jeder DMA-Controller verfügt über bis zu sieben Kanäle, deren Priorität von s.g. Arbitrator verwaltet werden. Der Nutzer kann den verschiedenen Kanälen, die jeweils mit einer Peripherieeinheit verknüpft werden können, Prioritäten zuweisen. Der DMA ist über den s.g. AHB-Bus mit den Peripherieeinheiten und dem Speicher des  $\mu$ C verknüpft [5].

Des weiteren verfügt der DMA-Controller über einen Slave-Port. Mittels dieses Anschlusses lässt sich der DMA-Controller konfigurieren [5].

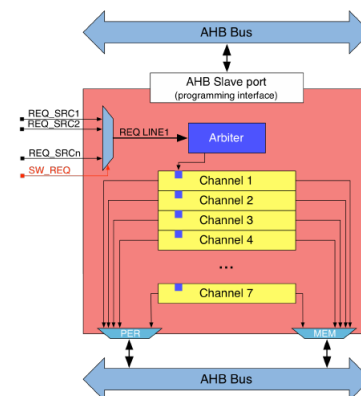


Abbildung 4: DMA [5]

---

### 2.2.3 ADC

Ein Analog Digital Converter *en. Analog-Digital Wandler* ermöglicht die Konversion von analogen Signalen in digitale Werte, um diese dann mittels des  $\mu\text{C}$  weiterzuverarbeiten. Der Analog Digital Converter *en. Analog-Digital Wandler* (ADC) des STM32F103 hat eine Auflösung von 12-Bit bei bis zu 16 Kanälen und arbeitet nach dem Prinzip der sukzessiven Approximation [3].

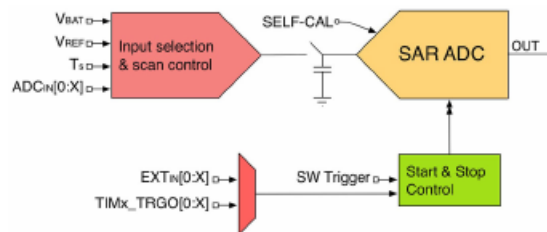


Abbildung 5: Aufbau [5]

Es ist möglich, den ADC automatisch zu kalibrieren und ihn entweder per Software-Trigger, Timer oder externen Interrupt zu starten. In Abbildung 5 ist der vereinfachte Aufbau des ADC abgebildet.

Des weiteren verfügt der ADC über verschiedene Betriebsmodi [4]:

- Single Mode
- Continuous Mode
- Discontinuous Mode

Im Single Mode wird eine Konversion durchgeführt, während im Continuous Mode ständig weitere Konversionen durchgeführt werden. Im Discontinuous Mode wird die nächste Konversion durchgeführt, sobald ein benutzerdefinierter Trigger ausgelöst wird. Es ist im (Dis-)Continuous Mode möglich, bei jeder Konversion einen anderen Kanal des ADC anzusprechen.

## 2.2.4 GPIO

Der STM32F103 besitzt diverse GPIO. Mit Hilfe dieser Ein- und Ausgänge können Signale ein- oder ausgegeben werden. Es ist möglich, den Anschlüssen interne Pull-Up oder Pull-Down Widerstände zuzuweisen [3]. Ausgänge können entweder als Push-Pull oder Open-Drain konfiguriert werden [4].

Die Eingänge können, je nach anliegendem Signal, Interrupts auslösen [4]:

- Steigende Flanke
- Fallende Flanke
- Steigende oder Fallende Flanke

Die interne Beschaltung der GPIO ist Abb. 6 zu entnehmen.

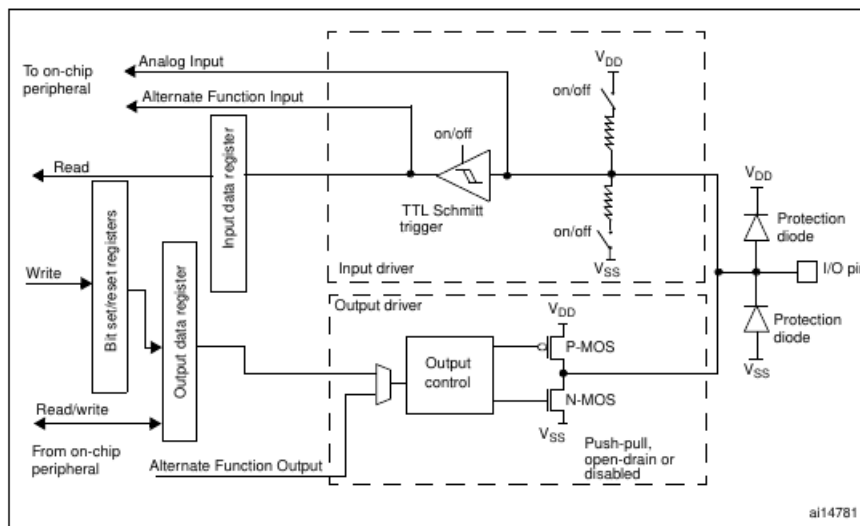


Abbildung 6: Beschaltung [4]

---

### 2.2.5 Timer

Die Timer des STM32F103 teilen sich, wie in Abb. 7 zu sehen, in zwei Gruppen auf:

Timer	Counter resolution	Counter type	Prescaler factor	DMA request generation	Capture/compare channels	Complementary outputs
TIM1	16-bit	Up, down, up/down	Any integer between 1 and 65536	Yes	4	Yes
TIM2, TIM3, TIM4	16-bit	Up, down, up/down	Any integer between 1 and 65536	Yes	4	No

Abbildung 7: *Timer* [3]

TIM1 ist ein s.g. Advanced-Control Timer, während TIM2, TIM3 und TIM4 s.g. General-Purpose Timer sind.

Advanced-Control Timer implementieren erweiterte Funktionen, wie z.B. dreiphasige PWM oder programmierbare Totzeiten[3].

Abgesehen von den bereits vorgestellten Timern stehen zwei Watchdog-Timer sowie ein s.g. SysTick-Timer zur Verfügung.

Der SysTick-Timer wird einerseits genutzt, um ein Real-Time Operating System auf dem STM32F103 zu realisieren und andererseits um dem Hardware Abstraction Layer des STM32F103 eine Zeitkonstante zu geben. Er kann auch als simpler Timer benutzt werden, da er jede ms aktualisiert wird.

Watchdog-Timer werden genutzt, um abnormale Systemzustände zu erkennen. Ein Beispiel hierfür ist das Festhängen in spezifischen Codeabschnitten.

---

## 2.3 Protokolle

### 2.3.1 UART

#### Grundlagen

**Parität** Das Paritätsbit dient als Ergänzung einer Folge von Bits. Durch das Ergänzen und das entsprechende Setzen des Bits, wird sichergestellt, dass die Anzahl der Bits gerade ist.

Die Nutzung eines Paritätsbits ist die einfachste aller Möglichkeiten, Übertragungsfehler zu erkennen. Kippt während der Übertragung eines der zu übertragene Bits, ist die Zahl der Bits nicht mehr gerade - ein Fehler liegt vor.

Es ist allerdings nicht möglich festzustellen, wo genau der Fehler aufgetreten ist [7].

Abb. 8 zeigt die Applikation eines Paritätsbits bei der binären Repräsentation der Dezimalzahlen eins bis acht. Sobald die Anzahl der gesetzten Bits ungerade ist, wird ein Paritätsbit (E) hinzugefügt.

Wertigkeit	8	4	2	1	E
Dezimalziffern	0				
1					
2					
3					
4					
5					
6					
7					
8					
9					

Abbildung 8: *Parität* [6]

**Baudrate** Die Baudrate, auch Symbolrate genannt, beschreibt die Geschwindigkeit mit der Zeichen übertragen werden.

Ein Baud entspricht hierbei ein Zeichen pro Sekunde [7].

Beispiele für gängige, standardisierte Baudraten für die Übertragung per UART sind:

- 4800 Baud
- 9600 Baud
- 115200 Baud

Diese Baudraten werden von den meisten Computer- oder Prozessorsystemen unterstützt [7].

**Erklärung** Der Universal Asynchronous Receiver Transmitter ist eine elektronische Schaltung, oder im Falle eines  $\mu\text{C}$ , eine Peripherieeinheit, welche die Datenübertragung mit einem anderen System ermöglicht. Die Übertragung läuft hierbei asynchron, d.h. ohne ein Taktsignal, welches ebenfalls übertragen wird, ab [7]. Die Übertragungsgeschwindigkeit wird in Baud 2.3.1 angegeben.

Jede Seite der Übertragung verfügt über zwei Anschlüsse, **RX** und **TX**. **RX** steht hierbei für Receiver (*engl. Empfänger*), während **TX** für Transmitter (*engl. Sender*) steht. Für eine korrekte Funktion müssen die beiden Anschlüsse "über Kreuz", wie in Abb. 9 dargestellt, verbunden werden [9].

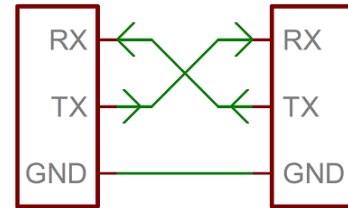


Abbildung 9: Verbindung [8]

Es existieren verschiedene Implementationen von UART, welche sich in der Nachrichtenlänge und der Art der Parität unterscheiden (gerade oder ungerade Parität). Ein oft genutztes Format ist das s.g. **8N1**-Format.

Die Abkürzung steht hierbei für 8 Bits Nachrichtenlänge und *keine* Parität und ein Stop-Bit. Es wird jedoch neben dem *Stop*-Bit immer noch ein weiteres Bit übertragen, das *Start*-Bit. Diese zwei Bits repräsentieren das s.g. Framing *engl.: Einrahmen* (siehe Abb. 10) und signalisieren den Beginn und das Ende der Nachricht. Der Beginn einer Nachricht wird mit einem Wechsel von '1' auf '0' signalisiert, während das Ende einer Nachricht mit einem Wechsel von '0' auf '1' signalisiert wird [9].



Abbildung 10: Framing [8]

Sollen nun z.B. die ASCII-Zeichen 'O' und 'K' im 8N1-Format übertragen werden, sähe die Bitreihenfolge wie in Abb. 11 dargestellt aus. Es ist dabei zu beachten, dass das LSB zuerst übertragen wird.



Abbildung 11: Nachricht 'OK' [8]

Die Bitfolge '01001111' entspricht dem Buchstaben 'O', die Bitfolge '01001011' die dem Buchstaben 'K'.

### 2.3.2 MQTT

---

## 2.4 Datenstrukturen und Algorithmen

### 2.4.1 Ringbuffer

Der Ringbuffer ist eine Datenstruktur welche nach dem FIFO-Prinzip arbeitet. Dies bedeutet, dass die Daten, welche zuerst in den Buffer geschrieben wurden, auch zuerst wieder ausgelesen werden.

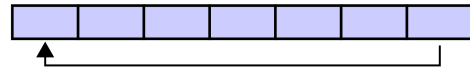


Abbildung 12: Ringbuffer [10]

Die zu schreibenden Daten werden in ein Array von bestimmter Länge  $N$  geschrieben. Läuft das Array voll, werden die neuen Zeichen wieder an den Anfang geschrieben. Zur Orientierung werden zwei Zähler eingeführt, der s.g. Lese- und Schreibindex. Der Leseindex zeigt die aktuelle Position im Array an, an der gelesen wird, während der Schreibindex anzeigt, bis an welche Stelle neue Daten geschrieben wurden.

Haben Lese- und Schreibindex den selben Wert, wird der Buffer als leer angesehen.

Wird ein Zeichen in den Ringbuffer geschrieben, wird der Schreibindex inkrementiert. Sobald ein Zeichen gelesen wird, wird der Leseindex inkrementiert. Erreichen die beiden Indexe das Ende des Arrays, werden sie auf null zurückgesetzt.

### 2.4.2 Zyklische Redundanzprüfung

Die Zyklische Redundanzprüfung, im englischen *cyclic redundancy check* genannt, kurz **CRC** ist eine Methode zur Erkennung von Fehlern bei der Übertragung. Es ist nur möglich, zufällige Fehler zu erkennen, wie sie z.B. durch Übertragungsfehler oder Rauschen auf der Leitung entstehen [11].

Den zu übertragenden Daten wird ein zuvor berechneter Wert angehängt. Mittels dieses Wertes kann nun die Empfängerseite feststellen, ob die Daten korrekt übertragen wurden, oder ob ein Fehler vorliegt.

CRC nutzt zur Überprüfung der Daten die Polynomdivision. Die Daten, welche übertragen werden sollen, werden als Polynom dargestellt.

Die Bitfolge 10101010 entspricht dem Polynom  $1 * x^7 + 0 * x^6 + 1 * x^5 + 0 * x^4 + 1 * x^3 + 0 * x^2 + 1 * x + 0$ . Das Polynom der Bitfolge wird durch ein zuvor festgelegtes CRC-Polynom geteilt. Der Rest dieser mathematischen Operation repräsentiert den CRC-Wert. Dieser Wert wird anschließend bei der Datenübertragung an die zu übertragende Nachricht angehängt.

Empfängerseitig wird nun abermals eine Polynomdivision durchgeführt. Ist das Ergebnis der Polynomdivision empfangene Nachricht inkl. CRC-Wert dividiert durch das CRC-Polynom gleich null, wurde die Nachricht korrekt übertragen [11].

## 2.5 STM32 Hardware Abstraction Layer und CubeMX

Der Hardware Abstraction Layer (HAL) ist eine Schnittstelle zwischen der untersten Firmwareschicht des STM32 und der Software, welche der Nutzer schreibt. Durch die





---

## 3 Umsetzung

### 3.1 Protokoll

Im folgenden soll die Entwicklung des Protokolls erklärt werden. Zuerst wird auf den Algorithmus zur zyklischen Redundanzprüfung eingegangen, anschließend auf den Aufbau der übertragenen Nachrichten.

#### 3.1.1 CRC16-CCITT

Als Implementation der zyklische Redundanzprüfung wurde die Version *CRC16-CCITT* gewählt, da diese bewährt und gut dokumentiert ist. Leider kursieren viele fehlerhafte Implementationen dieses Algorithmus - es wurde jedoch Wert darauf gelegt, die Richtige Version zu implementieren.

Das CRC-Polynom lautet  $x^{16} + x^{15} + x^2 + 1$ . Die hexadezimale Repräsentation ergibt sich deshalb zu *0x1021*.

Als Startwert für die Berechnung wird *0x0* gewählt - fehlerhafte Implementationen beginnen oftmals mit *0xFFFF*.

a	b	y
0	0	0
0	1	1
1	0	1
1	1	0

Tabelle 1: XOR

Zwar handelt es sich bei der Berechnung des CRC-Wertes um eine Division, allerdings um eine *Polynomdivision* - diese wird mit Hilfe eines Exklusiv-Oder Gatters (*XOR*) und Schieberegistern realisiert. Den zu prüfenden Daten werden abhängig von der Länge des CRC-Polynoms Nullen angehängt, in diesem Falle also 16 Stück.

Um die Daten zu Prüfen, wird das CRC-Schieberegister mit '0' initialisiert. Anschließend wird der zu prüfende Wert, mit angehängten Nullen von rechts in das Schieberegister "geschoben", bis das Most Significant Bit (MSB) gleich '1' ist. Anschließend wird das Schieberegister um eine Einheit weitergeschoben, sodass das MSB herausfällt. Dann wird das Schieberegister mit Hilfe des XOR-Vergleiches mit dem CRC-Polynom verglichen. Der so entstandene Wert wird wieder in das Schieberegister übernommen [11].

Nun werden immer wieder Daten von rechts in das Register hineingeschoben. Immer wenn das MSB einer '1' entspricht und im nächsten Schritt aus dem Register geschoben wird, wird ein XOR-Vergleich mit dem CRC-Polynom durchgeführt. Dies wird so lange wiederholt, bis keine neuen Daten mehr in das Register geschoben werden können. Der Wert welcher nun im Schieberegister verbleibt, entspricht der Prüfsumme [11].

Die Implementation in C bedient sich zweier Kniffe, um die zuvor erklärte Berechnung zu beschleunigen. Auf ein Initialisieren mit *0x0000* kann verzichtet werden, da keine XOR-Vergleiche mit Nullen durchgeführt werden. Der Startwert wird also direkt mit den Eingangsdaten initialisiert werden. Auch auf ein anhängen der Nullen kann verzichtet werden, da der «-Operator (*left shift*) automatisch am Least Significant Bit (LSB) Nullen anhängt.

---

Umgesetzt in C Code entsteht folgende Funktion:

```
uint16_t CRC16_buf(const uint8_t * pBuf, uint16_t len)
{
    const uint16_t poly = 0x1021;
    uint16_t crc = 0;

    for (uint8_t i = 0; i < len; i++)
    {
        crc ^= pBuf[i] << 8; //Move Byte into 16Bit CRC Register

        for(uint8_t j = 0; j < 8; j++)
        {
            if((crc & 0x8000) != 0) //Test for MSB
            {
                crc = (crc<<1) ^ poly; //If MSB = 1 shift & XOR
            }
            else
                crc <=< 1; //If not just shift
        }
    }
    return crc;
}
```

Der Funktion wird ein Zeiger zu einem Array übergeben, sowie die Länge dieses Arrays. Die Variable `poly` repräsentiert das CRC-Polynom, während die Variable `crc` für das Schieberegister steht.

Die Berechnung des CRC-Wertes wird für jedes Byte des Arrays durchgeführt, wobei der Startwert für jedes Byte nach dem ersten die CRC-Prüfsumme des letzten Durchlaufes ist. Für jedes Byte wiederum müssen, auf Grund der Länge eines Bytes, acht mal die Shift- und XOR-Operationen durchgeführt werden.

Mittels des Wertes `0x8000` wird geprüft, ob das MSB gesetzt ist. Der Rückgabewert entspricht der CRC-Prüfsumme.

---

### 3.1.2 Datenformat

Bei den übertragenen Daten handelt es sich um Zeichen im ASCII-Format. Dies vereinfacht die Auswertung und hat den Vorteil, dass die Kommunikation zu Testzwecken leicht mitgelesen werden kann. Im folgenden wird unter *Telegramm* die Gesamtheit der übertragenen Daten verstanden, während der Ausdruck *Nachricht* den eigentlichen Informationsgehalt beschreibt.

Ein Telegramm teilt sich in mehrere Teile auf:

- Startzeichen
- Länge
- Nachricht
- CRC-Prüfsumme

Die verschiedenen Teile bestehen aus einer verschiedenen Anzahl an Bytes. Während Start- und Endzeichen nur ein Byte benötigen, werden für die Länge der Nachricht und die CRC-Prüfsumme zwei Bytes benötigt.

Da die Länge der Nachricht aus zwei Bytes besteht, ergibt sich eine maximale Nachrichtenlänge von 99 Bytes. Auf ein Endzeichen wird verzichtet - das Ende des Telegramms berechnet sich aus der Länge der Nachricht. Das Startzeichen entspricht dem ASCII-Zeichen '<'.

1	2	3	4	n+4	n+5	n+6
Start	Länge	Nachricht			CRC16	

Tabelle 2: Telegramm

## 3.2 Empfang von Daten

Die Daten müssen auf beiden  $\mu\text{C}$  ordnungsgemäß empfangen werden. Die Implementation unterscheidet sich hierbei stark. Der STM32 ermöglicht die Nutzung seiner DMA-Funktionalität, während auf dem ESP8266 eine Interruptbasierte Abfrage implementiert wird.

### 3.2.1 STM32: Konfiguration des UART

Wichtig bei der Konfiguration des UARTs ist das Format und die Baudrate. Wie in 2 erklärt, wird der UART im 8N1-Modus konfiguriert. Dies entspricht einer Nachrichtenlänge von acht Bit und keiner Parität. Die Geschwindigkeit wird auf 115200 Baud festgelegt (siehe Abb. 14a).

Um die Nutzung des UART in Kombination mit DMA zu ermöglichen, muss der globale Interrupt aktiviert werden. Der DMA wird so konfiguriert, dass empfangsseitig die Daten direkt zum Speicher übertragen werden, während senderseitig die Daten direkt vom Speicher zum UART weitergeleitet werden. Zudem wird der Empfang von Daten per DMA als Ringbuffer umgesetzt (siehe Abb. 14b).

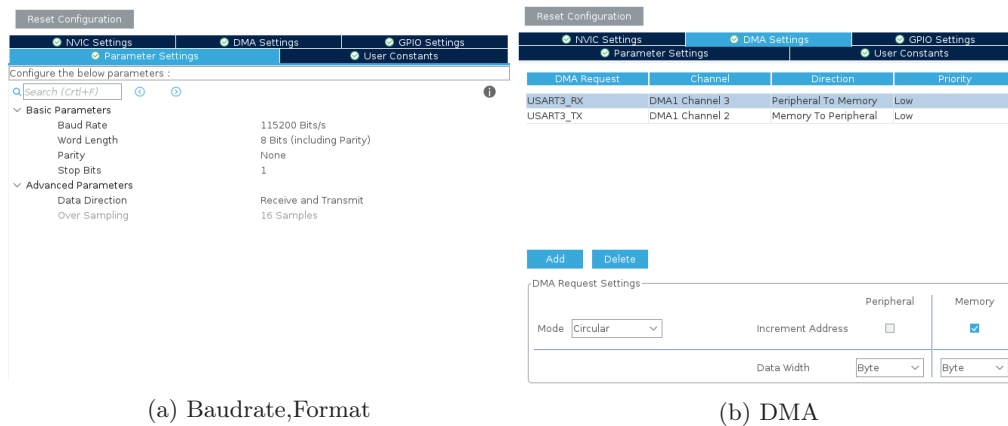


Abbildung 14: Konfiguration des UARTs

---

## Abbildungsverzeichnis

1	<i>IoT-Gateway [1]</i> . . . . .	7
2	<i>ESP8266 WROOM-02</i> . . . . .	9
3	<i>STM32F103C8</i> . . . . .	9
4	<i>DMA [5]</i> . . . . .	10
5	<i>Aufbau [5]</i> . . . . .	11
6	<i>Beschaltung [4]</i> . . . . .	12
7	<i>Timer [3]</i> . . . . .	13
8	<i>Parität [6]</i> . . . . .	14
9	<i>Verbindung [8]</i> . . . . .	15
10	<i>Framing [8]</i> . . . . .	15
11	<i>Nachricht 'OK' [8]</i> . . . . .	15
12	<i>Ringbuffer [10]</i> . . . . .	16
13	<i>CubeMX</i> . . . . .	17
14	Konfiguration des UARTs . . . . .	21

---

## Quellenverzeichnis

- [1] Julius Bartel. Entwicklung eines iot-gateways, Wintersemester 2020.
- [2] Espressif Systems. Esp-wroom-02 datasheet. URL [https://www.espressif.com/sites/default/files/documentation/0c-esp-wroom-02\\_datasheet\\_en.pdf](https://www.espressif.com/sites/default/files/documentation/0c-esp-wroom-02_datasheet_en.pdf). Zuletzt aufgerufen am: 30.4.2021.
- [3] ST. Stm32f103x8 datasheet, . URL <https://www.st.com/resource/en/datasheet/stm32f103v8.pdf>. Zuletzt aufgerufen am: 14.10.2020.
- [4] ST. Rm0008 reference manual, . URL <https://www.st.com/en/microcontrollers-microprocessors/stm32f103.html#overviewt>. Zuletzt aufgerufen am: 30.4.2021.
- [5] Carmine Noviello. *Mastering STM32*. Learnpub, 2018.
- [6] RosarioVanTulpe. Codetafel – dualergänzttes gerades paritätsbit (e = even = gerade). URL [https://de.wikipedia.org/wiki/Parit%C3%A4tsbit#/media/Datei:Code\\_Even\\_dualergaenzt.svg](https://de.wikipedia.org/wiki/Parit%C3%A4tsbit#/media/Datei:Code_Even_dualergaenzt.svg). Zuletzt aufgerufen am: 4.5.2021.
- [7] Klaus Dembowski. *Computerschnittstellen und Bussysteme : für PC, Tablets, Smartphones und Embedded-Systeme*. VDE Verlag, 2016.
- [8] Sparkfun. Wiring and hardware. URL <https://cdn.sparkfun.com/assets/2/5/c/4/5/50e1ce8bce395fb62b000000.png>. Zuletzt aufgerufen am: 6.5.2021.
- [9] Helmut Müller. *Mikroprozessortechnik*. Vogel Buchverlag, 2012.
- [10] Cburnett. An empty 7-element circular buffer. URL [https://en.wikipedia.org/wiki/Circular\\_buffer#/media/File:Circular\\_buffer\\_-\\_empty.svg](https://en.wikipedia.org/wiki/Circular_buffer#/media/File:Circular_buffer_-_empty.svg). Zuletzt aufgerufen am: 9.5.2021.
- [11] Dr. Christof Hübner. Industrielle kommunikationstechnik, Sommersemester 2020.
- [12] ST. Description of stm32f1 hal and low-layer drivers, . URL <https://www.st.com/en/embedded-software/stm32cube-mcu-mpu-packages.html?querycriteria=productId=LN1897#overview>. Zuletzt aufgerufen am: 30.4.2021.
- [13] ST. Cubemx, . URL <https://www.st.com/en/development-tools/stm32cubemx.html>. Zuletzt aufgerufen am: 11.5.2021.

---

---