

شماره پروپوزال: 1  
 تاریخ ثبت پروپوزال: 1395/01/29  
 ساعت ثبت: 0:34  
 تاریخ بررسی راهنما: 1395/01/29



عنوان تحقیق به فارسی:

طراحی مقایسه کننده مجموعه پیمانه  $\{2n+1-1, 2n-1, 2n\}$  در سیستم اعداد مانده ای به روش تفریق و تعیین علامت با هدف کاهش پیچیدگی زمانی

عنوان تحقیق به انگلیسی:

A Comparator Design for RNS moduli set  $\{2n+1-1, 2n-1, 2n\}$  using subtraction and sign detection with the aim of achieving Low Time Complexity

1. اطلاعات مربوط به دانشجو:

نام خانوادگی: یوسف زاده	نام: محمدرضا
کد دانشجویی: 930480743	پست الکترونیکی: info@mamo.ir
موبایل: 09361866732	کد ملی: 2820069754
رشته: مهندسی کامپیوتر - معماری سیستمهای کامپیوتری	تاریخ ورود: 1393 / 07
تلفن: 04136677810	سال ورود: 1393
نشانی پستی: آذربایجان غربی - ماکو - شهرک ولیعصر - خ ستارخان - خ فدائیان اسلام - کوچه شاهد	

2. اطلاعات مربوط به استاد راهنما اول:

نام خانوادگی: شیوا	نام: شیوا
تقی پور	رشته تحصیلی: مهندسی کامپیوتر

6 اطلاعات مربوط به پایان نامه:

زبان: فارسی  
 نوع کار تحقیقاتی: بنیادی  
 تعداد واحد پایان نامه: 6

7. پرسش اصلی

پرسش اصلی این پژوهش چگونگی کاهش پیچیدگی زمانی مدار مقایسه کننده مجموعه پیمانه  $\{2n+1-1, 2n-1, 2n\}$  به روش تفریق و تعیین علامت می باشد.

8پیان مسأله (مقدمه، تشریح ابعاد، حدود مسأله، معرفی دقیق مسأله، بیان جنبه های مجهول و مبهم و متغیرهای مربوط به پرسش های تحقیق، منظور تحقیق):

سیستم اعداد مانده ای را می توان جایگزین مناسبی برای سیستم اعداد وزنی مرسوم معرفی نمود. بر خلاف سیستم اعداد باینری که در آن سریال بودن محاسبات و انتشار رقم نقلی موجب تاخیر زیادی در مدارها می شود، سیستم اعداد مانده ای به دلیلی ویژگی عدم انتشار رقم نقلی و بی وزن بودنش با محاسبات موازی و بسیار سریع می تواند کاستی های سیستم اعداد باینری را تا حدود زیادی رفع کند. در این سیستم هر عدد به صورت مجموعه ای از باقیمانده هایش نمایش داده می شود که از تقسیم عدد بر مجموعه ای از اعداد به نام مجموعه پیمانه حاصل می شود. بنابراین محاسبات ریاضی بر روی اعداد به مراتب کوچکتری نسبت به عدد اصلی و همچنین به صورت هم روند انجام می شود. در نتیجه سرعت محاسبات در سیستم اعداد مانده ای نسبت به سیستم اعداد باینری افزایش می یابد. به علاوه ، به دلیل مستقل بودن ارقام در سیستم اعداد مانده ای ، وقوع خطا در یک رقم موجب خرابی سایر ارقام نمی شود که به منزله ی قابلیت تشخیص و تصحیح خطا در سیستم اعداد مانده ای می باشد. در سیستم اعداد مانده ای هر عدد را می توان به گونه ای تجزیه نمود که عملیات جمع ، تفریق و ضرب بتواند به صورت موازی و مستقل از هم بر روی اعداد مانده ای انجام شود. با این حال ، به دلیل خاصیت بی وزن بودن سیستم اعداد مانده ای ، مقایسه ی دو عدد در این سیستم از پیچیدگی بیشتری نسبت به سیستم اعداد وزنی برخوردار است. عملیات تقسیم ، تعیین علامت و تشخیص سرریز نیز به همان اندازه ی عمل مقایسه مشکل هستند. این عملیات می توانند موجب کندی محاسبات مانده ای و در نتیجه کاهش کارایی سیستم اعداد مانده ای شوند. بنابراین طراحی یک مقایسه کننده ی کارآمد به منظور کاهش تاخیر محاسبات ، از چالش های مهم در سیستم اعداد مانده ای محسوب می شود. پیش از این روش های مختلفی برای طراحی مقایسه کننده پیشنهاد شده است. به طور کلی روش های موجود را می توان در چهار دسته طبقه بندی کرد: 1- روش های مبتنی بر تبدیل که از روش قضیه باقیمانده چینی ، روش تبدیل مبنای درهم و یا ترکیبی از هر دو روش برای مقایسه مقدار باینری متناظر استفاده می کنند. 2- روش های مبتنی بر تفریق 3- روش های مبتنی بر بررسی توازن 4- روش نگاشت مورب . هدف اصلی این پژوهش چگونگی کاهش پیچیدگی زمانی مدار مقایسه کننده مجموعه پیمانه  $\{2n-1, 2n-1, +1\}$  می باشد که از تفریق و تعیین علامت استفاده می شود.

9. سوابق مربوط به پیشینه نظری و عملی (بیان مختصر سابقه تحقیقات انجام شده درباره موضوع و نتایج بدست آمده در داخل و خارج از کشور و نظر های علمی موجود درباره موضوع تحقیق):

تا کنون روش های مختلفی برای مقایسه اعداد در سیستم اعداد مانده ای معرفی شده اند. در (لو، 1992) روش مبتنی بر بررسی توازن معرفی شده است. در این مقاله فرض شده است که همه پیمانه های مجموعه پیمانه فرد هستند و نیازمند جداول بررسی (حافظه) برای تعیین توازن است. در (دیمارو، 1993) یک روش مبتنی بر تابع قطری مطرح شده است که با مرتب سازی اعداد حاضر در بازه دینامیکی در فضای  $k$  بعدی - که  $k$  تعداد پیمانه های مجموعه پیمانه است - و برچسب گذاری قطر ها عمل مقایسه را انجام می دهد. ایراد اصلی این روش دشوار بودن و هزینه بر بودن عمل جمع  $SQ$  است که اغلب نیازمند حافظه های بزرگ است. روش های مرسوم برای مقایسه در سیستم اعداد مانده ای از قضیه باقیمانده چینی و تبدیل مبنای در هم استفاده می کنند (پرهامی، 2000). پیاده سازی مستقیم قضیه باقیمانده چینی به دلیل اینکه محاسبات در پیمانه بزرگ  $M$  صورت می گیرد غیر قابل استفاده است که  $M$  بازی دینامیکی مجموعه پیمانه می باشد. همچنین تبدیل مبنای در هم یک روش سریال است که تاخیر زیادی را تحمیل می کند. در (وانگ، 1999) روش جدیدی با استفاده از قضیه باقیمانده چینی جدید (2) معرفی شده است. تاخیر این الگوریتم همانند روش قبل برابر با  $(\log n)$  است. در حالیکه عملیات پیمانه ای مورد نیاز ، کوچک تر از ریشه دوم بازه دینامیکی می باشد. به علاوه ، به شروط خاص برای مجموعه پیمانه مانند زوج یا فرد بودن و همچنین پیمانه افزونه نیاز ندارد. در (بی ، 2005) الگوریتم مقایسه جدیدی برای مجموعه پیمانه های متداول از جمله مجموعه پیمانه  $\{2n-1, 2n, 2n+1\}$  ارائه شده است. در این روش عملیات پیمانه ای در پیمانه  $M$  ، به چندین عملیات پیمانه ای کوچکتر و موازی فشرده سازی شده و از حالت بهینه شده ای از قضیه باقیمانده چینی استفاده شده است. با استفاده از قضیه باقیمانده چینی بهینه شده دو عدد از نمایش مانده ای به باینری تبدیل شده و سپس عمل مقایسه انجام می شود. این روش کاهش چشمگیری در مساحت مصرفی به عمل می آورد. به علاوه تمام عملیات پیمانه ای فقط در پیمانه  $2n-1$  صورت می گیرد. بر خلاف روش های قدیمی تر که اغلب پیچیده و نیازمند حافظه بودند، روش پیشنهاد شده در این مقاله از قابلیت پیاده سازی کارآمد و مناسبی در مدارات پرتراکم برخوردار است. (بی ، 2008) در ادامه کارهای خود بر روی مدارهای مقایسه کننده در سیستم اعداد مانده ای روش جدیدی را به نام  $MR CRT$  ارائه کرده است که با بهره گیری از مزایای هر دو روش تبدیل مبنای در هم و قضیه باقیمانده چینی محاسبات موازی و عملیات در پیمانه کوچک را ارائه می کند. در این مقاله دو مدار مقایسه کننده برای مجموعه پیمانه  $\{2n-1, 2n, 2n+1\}$  در دو حالت پیاده سازی سریال و موازی معرفی شده است که هر یک از این مقایسه کننده ها از نظر تاخیر و مساحت مصرفی بهبود قابل توجهی نسبت به مقایسه کننده های قبلی دارند. در (غلامی ، 2009) از روش جدیدی برای بهبود مدار (بی ، 2005) استفاده شده است. روش پیشنهاد شده در این مقاله حالتی از تفریق و تعیین علامت است به طوری که عمل مقایسه قبل از اینکه اعداد مورد مقایسه از نمایش مانده ای به باینری تبدیل شوند انجام می گیرد و موجب کاهش قابل توجهی در تاخیر مدار می شود. چرا که در روش قبلی به دلیل اینکه مقایسه بعد از تبدیل از نمایش مانده ای به باینری انجام می شد ، به منظور طراحی مقایسه کننده  $n$  یا  $n+1$  بیتی ، تاخیر مبدل برعکس به علاوه یک مقایسه کننده  $n+1$  بیتی به مدار تحمیل می گردید. ذکر این نکته حائز اهمیت است هرچند که روش پیشنهاد شده مقدار مساحت مصرفی بیشتری نسبت به روش قبل دارد در مقابل از تاخیر و پیچیدگی زمانی کمتری برخوردار است. در (تقی پور ، 2011) روش دیگری مبتنی بر تفریق و تعیین علامت پیشنهاد شده است. مدار روش معرفی شده در این مقاله متشکل از سه قسمت اصلی به علاوه یک مقایسه کننده باینری است. قسمت هایی از مبدل برعکس معرفی شده در (پیستراک ، 1995) ، تفریق کننده و تعیین گر علامت سه بخش اصلی مدار مقایسه کننده در این مقاله را شامل می شود. ایراد اصلی وارد بر این روش هزینه مساحت بالای آن می باشد. در عوض بهبود قابل توجهی در تاخیر داشته و همچنین از پیچیدگی زمانی کمتری برخوردار است. در (لی ، 2013) طراحی دیگری از یک مقایسه کننده معرفی شده است. در این روش ابتدا دو عدد مورد مقایسه در نمایش مانده ای تفریق شده و سپس حاصل با استفاده از مبدل برعکس به مقدار باینری متناظر تبدیل می شود. ایده اصلی این مقاله تقسیم بازه دینامیکی به دو بازه مثبت و منفی است؛ بدین صورت که اگر حاصل تفریق در بازه اعداد منفی باشد عدد اول کوچکتر از دومی بوده و اگر حاصل متعلق به بازه اعداد مثبت باشد ، عدد اول بزرگتر از عدد دوم است. حاصل تفریق برابر با صفر بیانگر تساوی میان دو عدد است. به منظور انجام عملیات تفریق از یک جمع کننده پیمانه ای به ازای هر پیمانه استفاده شده است. همانند روش قبل با بهره گیری از مبدل برعکس ( پیستراک ، 1995 ) تبدیل حاصل تفریق به نمایش باینری صورت گرفته است. مساحت مصرفی ، تاخیر و در نتیجه پیچیدگی زمانی روش این مقاله بهبود خوبی نسبت به روش های قبل دارد.

10. اهداف تحقیق به صورت کلی و جزئی (شامل اهداف علمی، کاربردی و ضرورت های خاص انجام تحقیق)

کاهش پیچیدگی زمانی مدار مقایسه کننده مجموعه پیمانه  $\{2n+1-1, 2n-1, 2n\}$

11. فرضیه های تحقیق (هر فرضیه به صورت یک جمله خبری نوشته شود):

آیا با استفاده از روش تفریق و تعیین علامت پیچیدگی زمانی مقایسه کننده مجموعه پیمانه  $\{2n+1-1, 2n-1, 2n\}$  کاهش می یابد

12. متغیرهای تحقیق:

تاخیر ، مساحت و پیچیدگی زمانی

13. جامعه آماری (توضیح جامعه و حجم آن):

ندارد

14. نمونه آماری حجم نمونه:

ندارد

15. ابزارهای اندازه گیری و روش نمونه گیری:

شبیه سازی مدارها در نرم افزار Xilinx ISE Design Suite 14.7 با Family Virtex5 و Device XC5VLX220 و Speed -2 انجام می شود.

16. در صورت داشتن هدف کاربردی بیان نام بهره وران اعم از مؤسسات آموزشی و اجرایی و غیره:

ندارد

17. جنبه نوآوری و جدید بودن تحقیق در چیست؟

ویژگی عدم انتشار رقم نقلی در سیستم اعداد مانده ای موجب شده تا این سیستم به عنوان اساس محاسبات پرسرعت شناخته شود ولی به دلیل خاصیت بی وزن بودن سیستم اعداد مانده ای مقایسه اعداد در این سیستم پیچیدگی بیشتری نسبت به مقایسه در سایر سیستم های عددی وزن دار دارد. بنابراین طراحی یک مقایسه کننده کارآمد امری بسیار ضروری است. تا کنون مطالعات زیادی به منظور طراحی مقایسه کننده انجام شده است که بیشتر برای مجموعه پیمانه  $\{2n-1, 2n, 2n+1\}$  ارائه شده اند. نوآوری این پژوهش در بکارگیری روش تفریق و تعیین علامت در پیاده سازی مدار مقایسه کننده برای مجموعه پیمانه  $\{2n+1-1, 2n-1, 2n\}$  است.

18. روش کار (چگونگی جمع آوری داده ها)

الف. نوع روش تحقیق:

طراحی ، شبیه سازی و بررسی نتایج

۱. روش گرد آوری اطلاعات (میدانی، کتابخانه ای و غیره):

گرد آوری اطلاعات به روش کتابخانه ای انجام شده و کتاب ها و مقالات مفید علمی از جمله IEEE مورد مطالعه و بررسی قرار می گیرند.

از گرد آوری اطلاعات (پرسشنامه ، مصاحبه ، مشاهده ، آزمون ، سنجش ، جدول ، نمونه برداری ، تجهیزات آزمایشگاهی، بانک های اطلاعاتی و شبکه های کامپیوتری و ماهواره ای و غیره):

در این پژوهش از نرم افزار Xilinx ISE Design Suite به منظور بدست آوردن نتایج و اطلاعات مورد نیاز برای مقایسه کارهای انجام شده استفاده می شود.

ت. روش تجزیه و تحلیل اطلاعات:

روش پیشنهادی در مقایسه با رویکرد های قبلی بر اساس معیارهای تأخیر و مساحت مورد ارزیابی قرار می گیرد. حاصلضرب تأخیر در مساحت حاصل از نتایج نرم افزار شبیه سازی بیان گر پیچیدگی زمانی مدار می باشد. نتایج به دست آمده از نظر معیار های تأخیر ، مساحت و پیچیدگی زمانی با مدار مقایسه کننده ارائه شده در (لی ، 2013) مقایسه می شود.

جدول زمان بندی مراحل انجام دادن تحقیق از زمان تصویب تا دفاع نهایی:

از تاریخ:	تا تاریخ:	
		مطالعه کتابخانه ای:
		جمع اوری اطلاعات:
		تجزیه و تحلیل داده ها:
		نتیجه گیری و نگارش پایان نامه:
		تاریخ دفاع:
6		طول مدت اجرای تحقیق:

17. فهرست مآخذ (فارسی و غیر فارسی ) مورد استفاده در پایان نامه به شرح زیر : کتاب، نام خانوادگی، نام، سال نشر، عنوان کتاب، مترجم، محل انتشار، جلد

ندارد

Bi, S., & Gross, W. J. ,The Mixed-Radix Chinese Remainder Theorem and Its Applications to Residue Comparison. IEEE Transactions on Computers, (2008) 57(12), 1624-1632.

Dimauro, G., Impedovo, S., & Pirlo, G. , A new technique for fast number comparison in the residue number system. IEEE Transactions on Computers, (1993) 42(5), 608-612.

Eivazi, S. T., Hosseinzadeh, M., & Mirmotahari, O. , Fully parallel comparator for the moduli set  $\{2n, 2n-1, 2n+1\}$ . IEICE Electronics Express, (2011) 8(12), 897-901.

Gholami, E., Farshidi, R., Hosseinzadeh, M., & Navi, K. , High speed residue number system comparison for the moduli set  $\{2n-1, 2n, 2n+1\}$ . Journal of communication and computer, (2009) 6(3), 40-46.

Li, L., Li, G., Zhao, Y., Yin, P., & Zhou, W. , High Speed Comparator for the Moduli  $\{2n, 2n-1, 2n+1\}$ . IEICE Electronics Express, (2013) 10(21), 1-6.

Lu, M., & Chiang, J. S. , A novel division algorithm for the residue number system. IEEE Transactions on Computers, (1992) 41(8), 1026-1032.

M. Xu, Z. Bian and R. Yao, Fast Sign Detection Algorithm for the RNS Moduli Set  $\{2n+1-1, 2n-1, 2n\}$  , in IEEE Transactions on Very Large Scale Integration (VLSI) Systems, (2015) 23(2) , 379-383 .

P. V. A. Mohan, RNS-To-Binary Converter for a New Three-Moduli Set  $\{2n+1, 2n, 2n-1\}$  , in IEEE Transactions on Circuits and Systems II: Express Briefs, (2007) 54(9) , 775-779 .

Parhami, B. (2000). Computer arithmetic: algorithms and hardware designs: Oxford University Press.

Piestrak, S. J. , A high-speed realization of a residue to binary number system converter. IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing, (1995) 42(10), 661-663.

Shaoqiang, B., & Gross, W. J. , Efficient residue comparison algorithm for general Moduli sets. In 48th Midwest Symposium on Circuits and Systems, (2005) Vol. 2, 1601-1604.

Yuke Wang, Xiaoyu Song and M. Aboulhamid, A new algorithm for RNS magnitude comparison based on New Chinese Remainder Theorem II, VLSI, 1999. Proceedings. Ninth Great Lakes Symposium on, (1999) , 362-365.

18- پاورقی:

Residue Number System : سیستم اعداد مانده ای

Weighted Number System : سیستم اعداد وزنی

Moduli set : مجموعه پیمانه

Chinese remainder theorem : قضیه باقیمانده چینی

Mixed radix conversion : تبدیل مبنای درهم

Parity Checking : بررسی توازن

Diagonal Mapping : نگاشت مورب

New Chinese reminder theorem II (2) : قضیه باقیمانده چینی جدید

Redundant modulo : پیمانه افزونه

Very Large Scale Integration : مدارات پرتراکم

MR CRT : Mixed-Radix Chinese Remainder Theorem

