

	Mnemonička naredba	Operacija	Zastavice			
			C	V	N	Z
Aritmetičko logičke naredbe	ADD <i>src1, src2, dest</i>	$src1 + src2 \rightarrow dest$	c	ov	s	z
	ADC <i>src1, src2, dest</i>	$src1 + src2 + C \rightarrow dest$	c	ov	s	z
	SUB <i>src1, src2, dest</i>	$src1 - src2 \rightarrow dest$	c	ov	s	z
	SBC <i>src1, src2, dest</i>	$src1 - src2 + C \rightarrow dest$	c	ov	s	z
	CMP <i>src1, src2</i>	$src1 - src2$	c	ov	s	z
	AND <i>src1, src2, dest</i>	$src1 \text{ AND } src2 \rightarrow dest$	0	0	s	z
	OR <i>src1, src2, dest</i>	$src1 \text{ OR } src2 \rightarrow dest$	0	0	s	z
	XOR <i>src1, src2, dest</i>	$src1 \text{ XOR } src2 \rightarrow dest$	0	0	s	z
	SHL <i>src1, src2, dest</i>	$src1$ pomakni logički ulijevo za $src2$ bitova $\rightarrow dest$	ib	0	s	z
	SHR <i>src1, src2, dest</i>	$src1$ pomakni logički udesno za $src2$ bitova $\rightarrow dest$	ib	0	s	z
	ASHR <i>src1, src2, dest</i>	$src1$ pomakni aritmetički udesno za $src2$ bitova $\rightarrow dest$	ib	0	s	z
	ROTL <i>src1, src2, dest</i>	$src1$ rotiraj ulijevo za $src2$ bitova $\rightarrow dest$	ib	0	s	z
	ROTR <i>src1, src2, dest</i>	$src1$ rotiraj udesno za $src2$ bitova $\rightarrow dest$	ib	0	s	z
Reg.n.	MOVE <i>src2, dest</i>	$src2 \rightarrow dest$				
	MOVE <i>SR, dest</i>	$SR \rightarrow dest$ (najviši bitovi od <i>dest</i> pune se ništicama)				
	MOVE <i>src2, SR</i>	$src2 \rightarrow SR$ (najniži bajt od <i>src2</i> se puni u SR)	ovisi o <i>src2</i>			
Memorijske nar.	LOAD {B,H} <i>dest, (adr20)</i>	$MEM(ext\ adr20) \rightarrow dest$				
	LOAD {B,H} <i>dest, (adrreg+offset20)</i>	$MEM(adrreg + ext\ offset20) \rightarrow dest$				
	STORE {B,H} <i>src1, (adr20)</i>	$src1 \rightarrow MEM(ext\ adr20)$				
	STORE {B,H} <i>src1, (adrreg+offset20)</i>	$src1 \rightarrow MEM(adrreg + ext\ offset20)$				
	PUSH <i>src1</i>	$R7 - 4 \rightarrow R7; src1 \rightarrow MEM(R7)$				
	POP <i>dest</i>	$MEM(R7) \rightarrow dest; R7 + 4 \rightarrow R7$				
Upravljačke naredbe	JP {uvjet} <i>adr20</i>	$ext\ adr20 \rightarrow PC$				
	JP {uvjet} (<i>adrreg</i>)	$adrreg \rightarrow PC$				
	JR {uvjet} <i>adr</i>	$PC + ext\ offset20 \rightarrow PC$ (<i>adr</i> se pretvara u <i>offset20</i>)				
	CALL {uvjet} <i>adr20</i>	$R7 - 4 \rightarrow R7; PC \rightarrow MEM(R7); ext\ adr20 \rightarrow PC$				
	CALL {uvjet} (<i>adrreg</i>)	$R7 - 4 \rightarrow R7; PC \rightarrow MEM(R7); adrreg \rightarrow PC$				
	RET {uvjet}	$MEM(R7) \rightarrow PC; R7 + 4 \rightarrow R7$				
	RETI {uvjet}	$MEM(R7) \rightarrow PC; R7 + 4 \rightarrow R7; 1 \rightarrow GIE$				
	RETN {uvjet}	$MEM(R7) \rightarrow PC; R7 + 4 \rightarrow R7; 1 \rightarrow IIF$				
	HALT {uvjet}	zaustavi procesor				

Objašnjenja kratica u tablici naredaba:

- src1, src2, dest* i *adrreg* označuju opće registre R0 do R7 (*src2* dodatno može biti broj koji se mora moći dobiti predznačnim proširenjem 20-bitnog broja)
- adr20* označuje adresu koja se mora moći dobiti predznačnim proširenjem 20-bitnog broja
- adr* označuje adresu čija se udaljenost od naredbe JR mora moći prikazati kao 20-bitni predznačeni broj
- offset20* označuje 20-bitni odmak koji mora biti predznačeni broj
- LOAD**{B,H} označuje naredbe **LOADB**, **LOADH** ili **LOAD**, koje učitavaju podatke široke 8, 16 ili 32 bita iz memorije u registar, a preostali viši bitovi registra se popunjavaju ništicama
- STORE**{B,H} označuje naredbe **STOREB**, **STOREH** i **STORE**, koje spremaju podatke široke 8, 16 ili 32 bita iz registra u memoriju, a iz registra se čita samo potreban broj najnižih bitova
- oznaka **MEM**(A) označuje memorijsku lokaciju čija adresa je A
- ext* označuje operaciju predznačnog proširivanja do širine 32 bita
- stanja zastavica nakon izvođenja naredbe: c=prijenos, ov=preljev, s=predznak, z=ništica, ib=izlazni bit od zadnjeg koraka pomaka ili rotacije, a prazno mjesto znači da se zastavica ne mijenja
- {uvjet} označuje jedan od uvjeta zadanih tablicom uvjeta, a ako nije naveden onda je istinit

bit 4	bit 3	bit 2	bit 1	bit 0
GIE	Z	V	C	N

Tablica uvjeta za upravljačke naredbe			
Uvjet	Značenje	Odnos operanada	Način ispitivanja zastavica
_C	carry		C = 1
_NC	not carry		C = 0
_V	overflow		V = 1
_NV	not overflow		V = 0
_N	negative		N = 1
_NN	not negative		N = 0
_M	minus		N = 1
_P	plus (positive)		N = 0
_Z	zero		Z = 1
_NZ	not zero		Z = 0
_EQ	equal	X = Y	Z = 1
_NE	not equal	X ≠ Y	Z = 0
_ULE	unsigned less or equal	X ≤ Y	C = 0 ili Z = 1
_UGT	unsigned greater than	X > Y	C = 1 i Z = 0
_ULT	unsigned less than	X < Y	C = 0
_UGE	unsigned greater or equal	X ≥ Y	C = 1
_SLE	signed less or equal	X ≤ Y	(N ⊕ V) = 1 ili Z = 1
_SGT	signed greater than	X > Y	(N ⊕ V) = 0 i Z = 0
_SLT	signed less than	X < Y	(N ⊕ V) = 1
_SGE	signed greater or equal	X ≥ Y	(N ⊕ V) = 0

Bit **GIE**: 0 zabranjuje, a 1 dozvoljava maskirajući prekid.

Zastavica **IIF** (ne može se programski mijenjati): 0 zabranjuje, a 1 dozvoljava nemaskirajući prekid

Sklop FRISC-CT

Adrese

adresa	pisanje	čitanje
PA	upis u CR	čitanje CR-a
PA + 4	upis u LR i DC	čitanje trenutnog stanja DC-a
PA + 8	potvrda prihvata prekida (tj. brisanje status-bistabila)	čitanje status-bistabila
PA + 12	obavijest o kraju posluživanja	-

Upravljačka riječ (CR)

31 – 3	2	1	0
-	VRSTA PREKIDA	INT	STOP / START
	0 – maskirajući 1 – nemaskirajući	0 – ne postavlja prekid 1 – postavlja prekid	0 – brojilo je zaustavljeno 1 – brojilo broji

Sklop FRISC-PIO

Adrese

adresa	pisanje	čitanje
PA	upis u CR	čitanje CR-a
PA + 4	upis podatka u DR/PIOD	čitanje DR/PIOD
PA + 8	potvrda prihvata prekida (tj. brisanje status-bistabila)	čitanje status-bistabila
PA + 12	obavijest o kraju posluživanja	-

Upravljačka riječ (CR)

31-24	23-16	15-8	7-5	4	3	2	0-1
-	ACTIVE	MASK	-	AND/OR	VRSTA PREKIDA	INT	MODE
	0 – aktivna je 0 1 – aktivna je 1	0 – bit se ne ispituje 1 – bit se ispituje		0 – OR 1 – AND	0 – maskirajući 1 – nemaskirajući	0 – ne postavlja prekid 1 – postavlja prekid	00 – izlazni način 01 – ulazni način 10 – postavljanje bitova 11 – ispitivanje bitova

Sklop FRISC-DMA

Adrese

adresa	pisanje	čitanje
PA	upis adrese izvora	čitanje adrese izvora
PA + 4	upis adrese odredišta	čitanje adrese odredišta
PA + 8	upis u brojač podataka	čitanje brojača podataka
PA + 12	upis u CR	čitanje CR-a
PA + 16	pokretanje prijenosa	-
PA + 20	potvrda prihvata prekida (tj. brisanje status-bistabila)	čitanje bistabila stanja

Upravljačka riječ (CR)

31 – 4	3	2	1	0
-	DESTINATION	SOURCE	MODE	INT
	0 – memorija 1 – vanjska jedinica	0 – memorija 1 – vanjska jedinica	0 – zaustavljanje procesora 1 – krađa ciklusa	0 – ne postavlja prekid 1 – postavlja prekid