

Digitális technika 2.

BMEVIIIAA02

előadás

2020/21 tavaszi félév

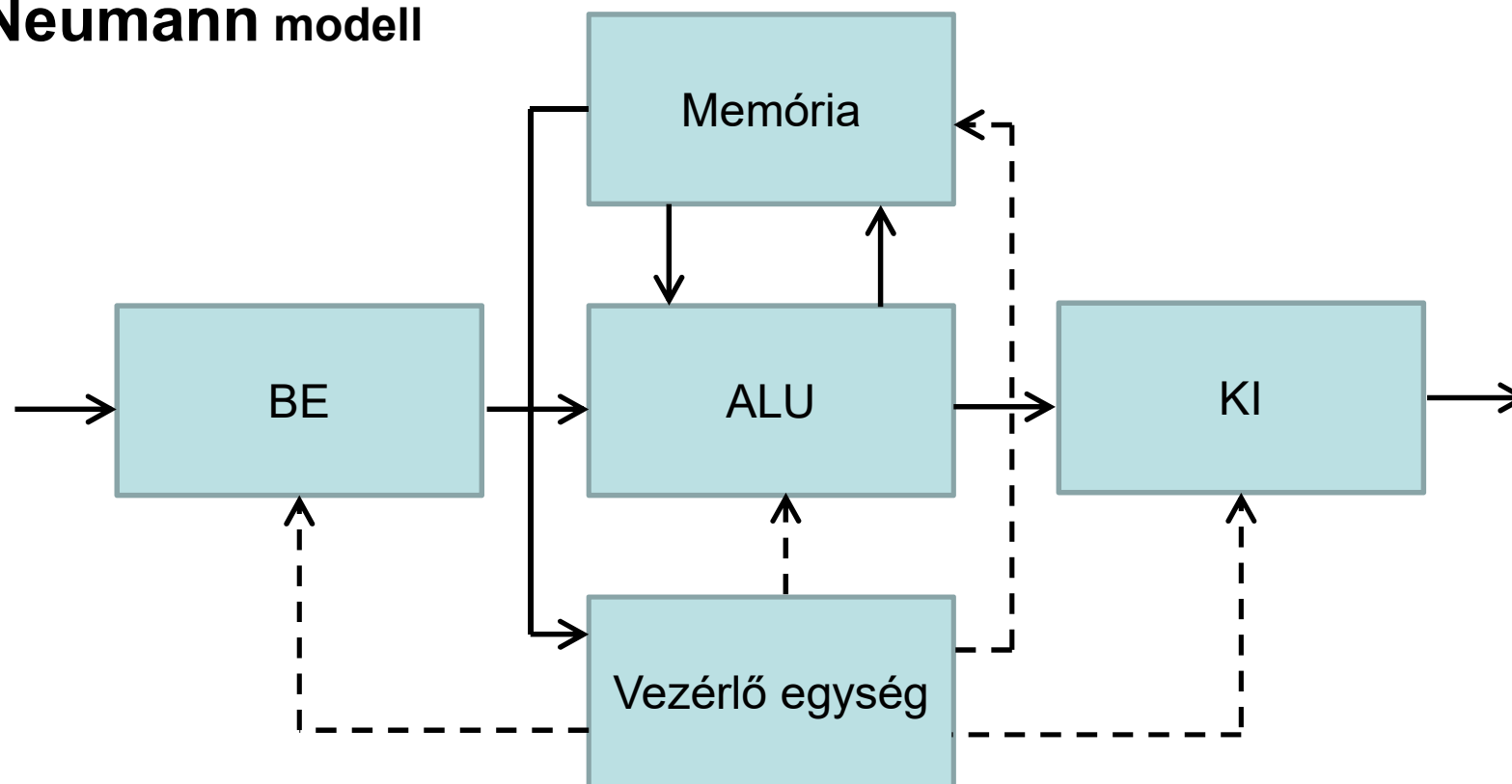
Neumann modell, sín, processzor

Neumann János (1945)

First Draft of a Report on EDVAC

(Electronic Discrete Variable Automatic Computer)

Neumann modell



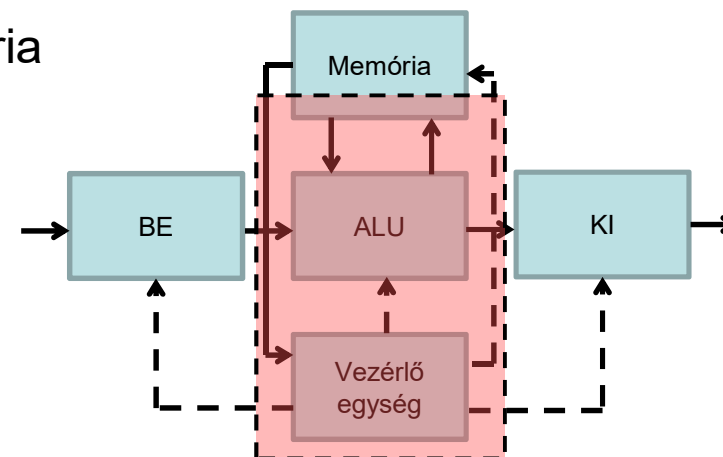
Neumann modell

Alapelvek

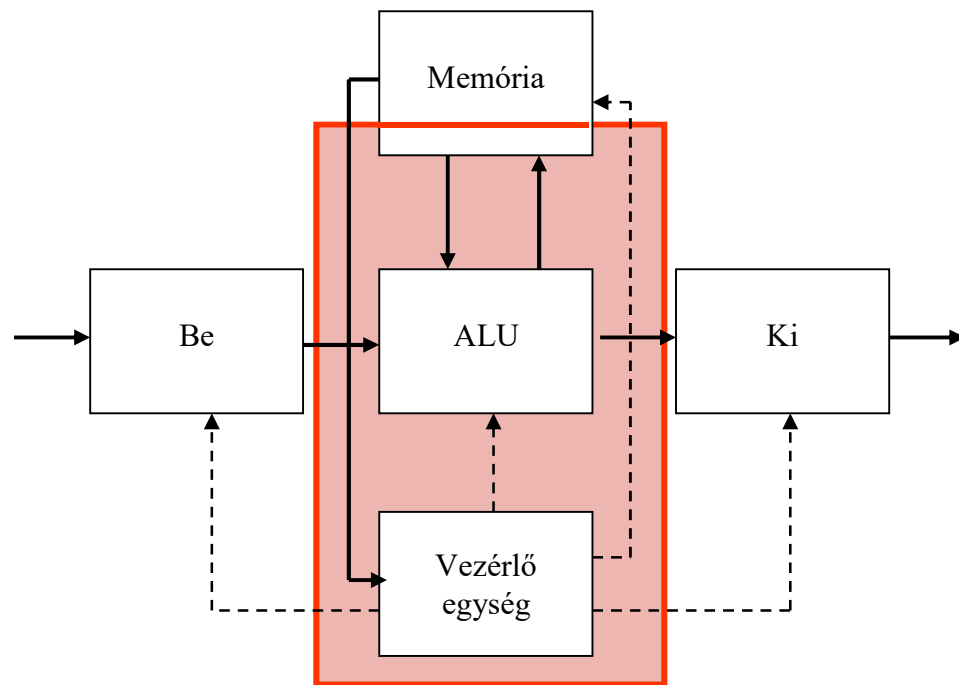
- belső programtárolás és programvezérlés
- utasítás és adat azonos közegben és formában tárolva
 - az értelmezés dönti el, hogy egy memóriatartalom utasítás vagy adat
 - utasítások programmal módosíthatók
 - adattípusok műveletekhez rendelve
 - szekvenciális utasítás végrehajtás
 - egydimenziós, lineáris címzésű memória
 - bináris adatábrázolás

ALU + vezérlő egység \Rightarrow processzor (CPU)

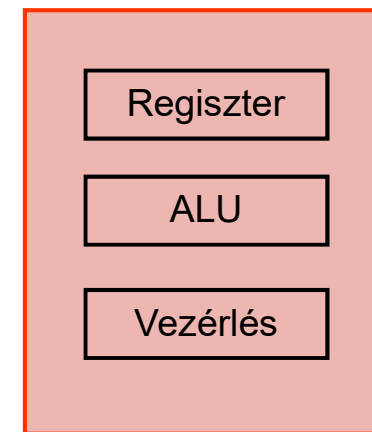
Külső kapcsolatok \Rightarrow perifériák



CPU – Central Processing Unit

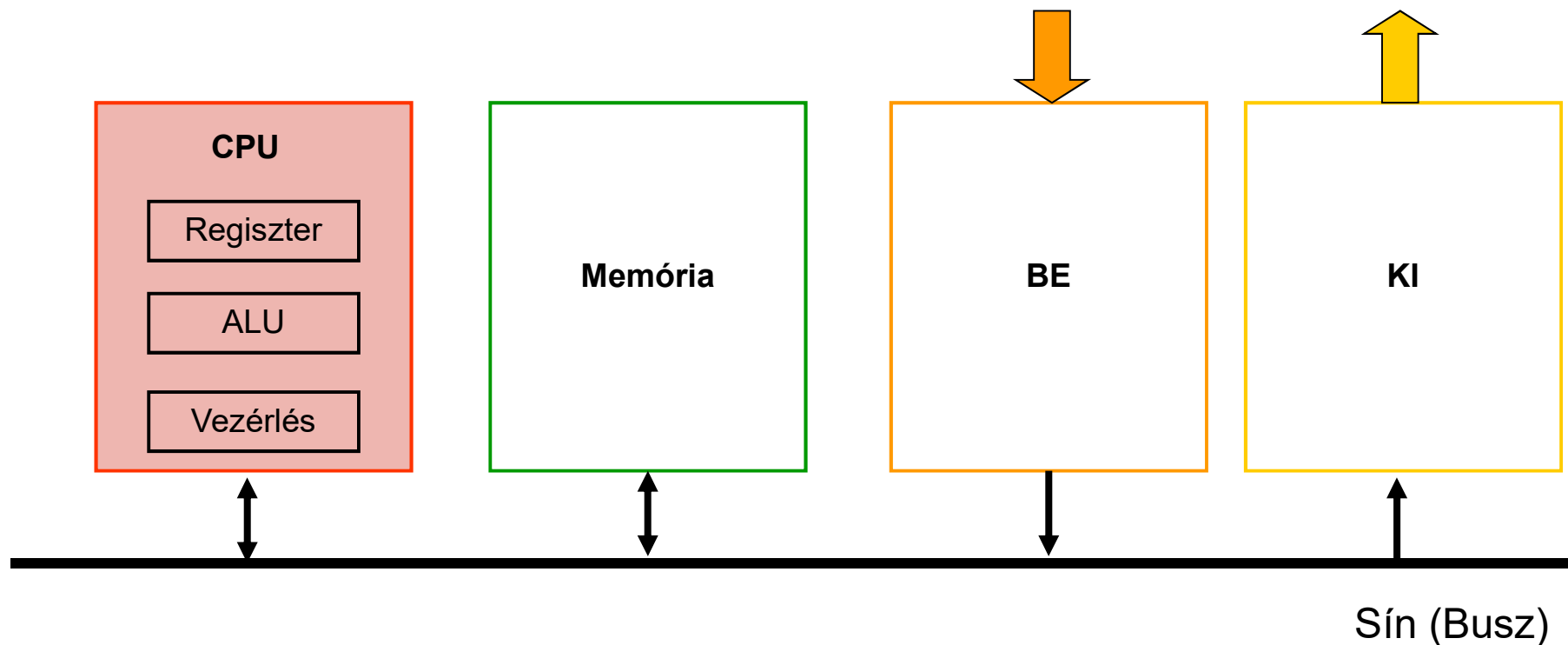


CPU



CPU

Central Processing Unit



Adatok továbbítására szolgáló vezeték halmaza

A műveletben résztvevő egység azonosítása

A művelet adata

A végrehajtás ütemezése

Cím
Adat
Vezérlés

Sín jelek

- Cím - a forrás/cél azonosítása
- Adat - a továbbítani kívánt információ
- Vezérlés - az adatátvitel ütemezése

Az adatátvitel szereplői

V
e
z
é
r
l
é
s

- MASTER - feladata az adatátvitel vezérlése (cím, ütemezés)
- SLAVE - feladata az adatátvitel végrehajtása

1 MASTER – n SLAVE

A
d
a
t

- FORRÁS - az adatot szolgáltató eszköz
- CÉL - az adatot eltároló eszköz

1 FORRÁS – n CÉL

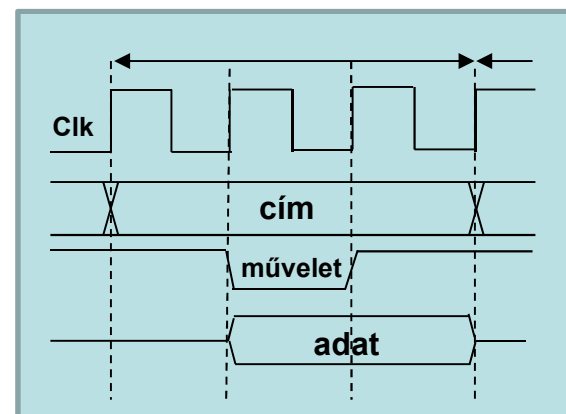
Sín paraméterek

- Adatszélesség (1,8,16, ... 128, ...)
- Címtartomány (16, 20, 24, ...)
- Adatátvitel sebessége

Idő-osztásos sín használat

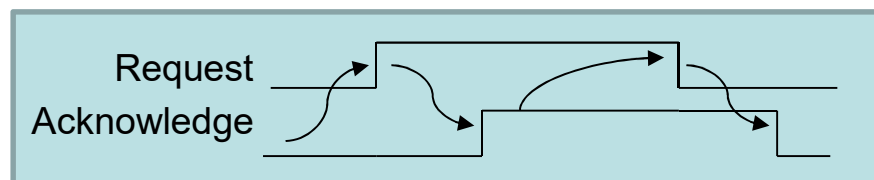
Fizikai megvalósítás

- Three-state
- Nyitott kollektor



Ütemezés megvalósítása

- Szinkron - az adatátvitel ideje meghatározott, órajel ütemezi
- Aszinkron - az adatátvitel ütemezése handshake jelekkel történik



Sín: több modul csatlakozhat rá

Igény: 1 modul - 1 terhelési egység, 20 meghajtási egység

→ a sín jeleket le kell választani (meghajtó áramkörök)

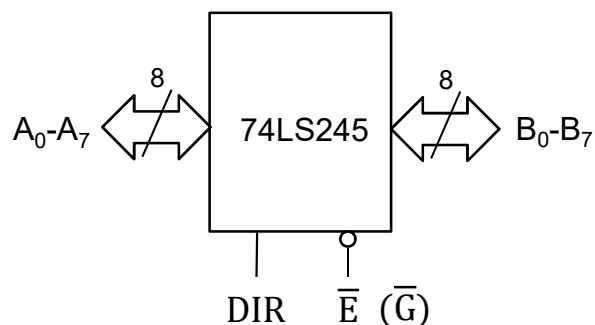
	Cím	Vezérlés
Master	Jelek meghajtása egyirányú erősítő KI	Jelek meghajtása egyirányú erősítő KI
Slave	Jelek leválasztása egyirányú erősítő BE	Jelek leválasztása egyirányú erősítő BE

	Adat
Forrás	Jelek meghajtása egyirányú erősítő KI
Cél	Jelek leválasztása egyirányú erősítő BE

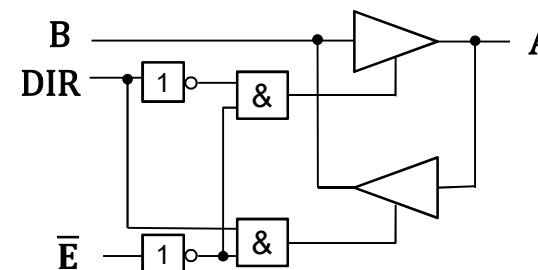
ha a modul
forrás és cél is lehet:
kétirányú erősítő

Egyirányú erősítő: pl. 74LS244

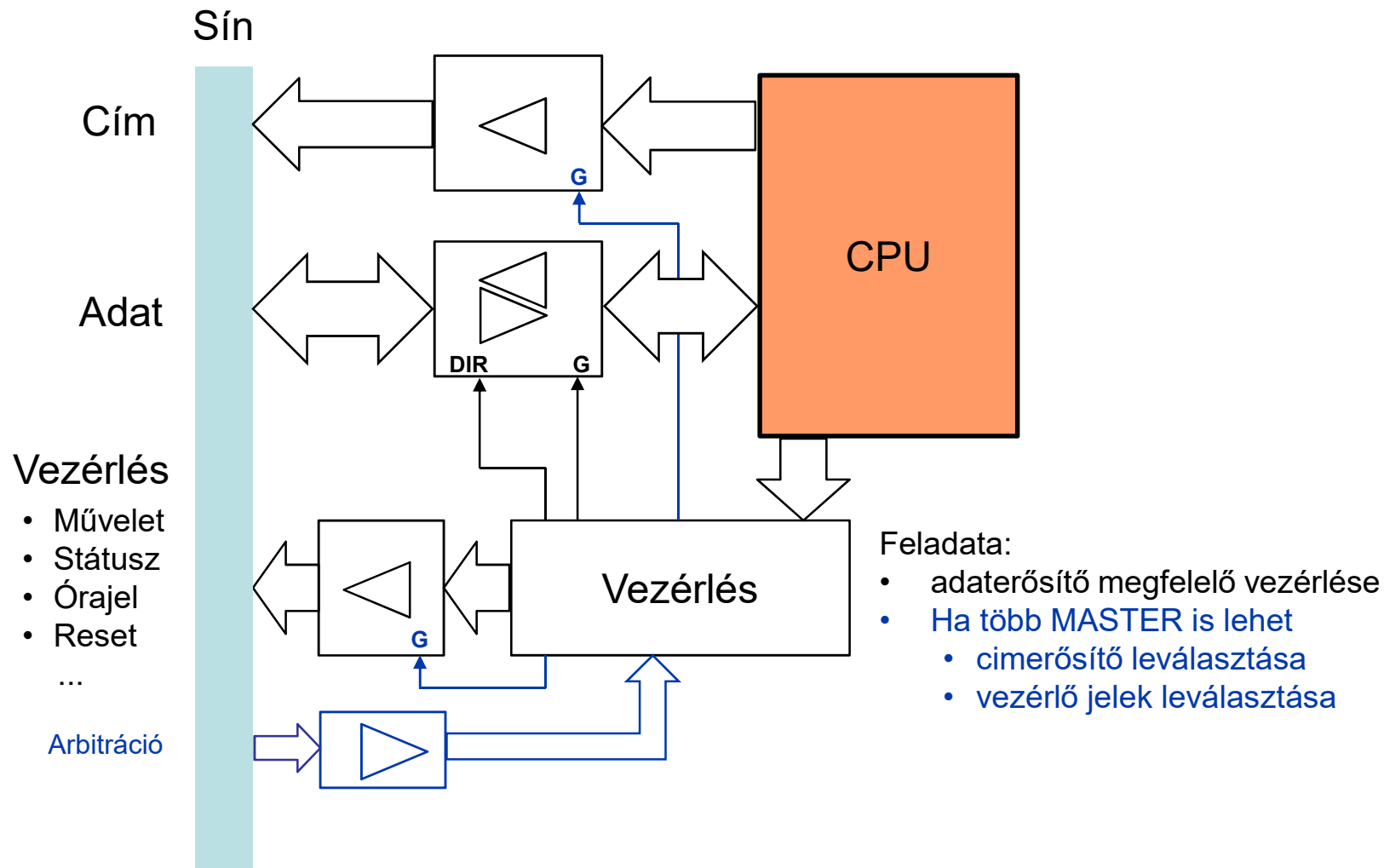
Kétirányú erősítő: pl. 74LS245



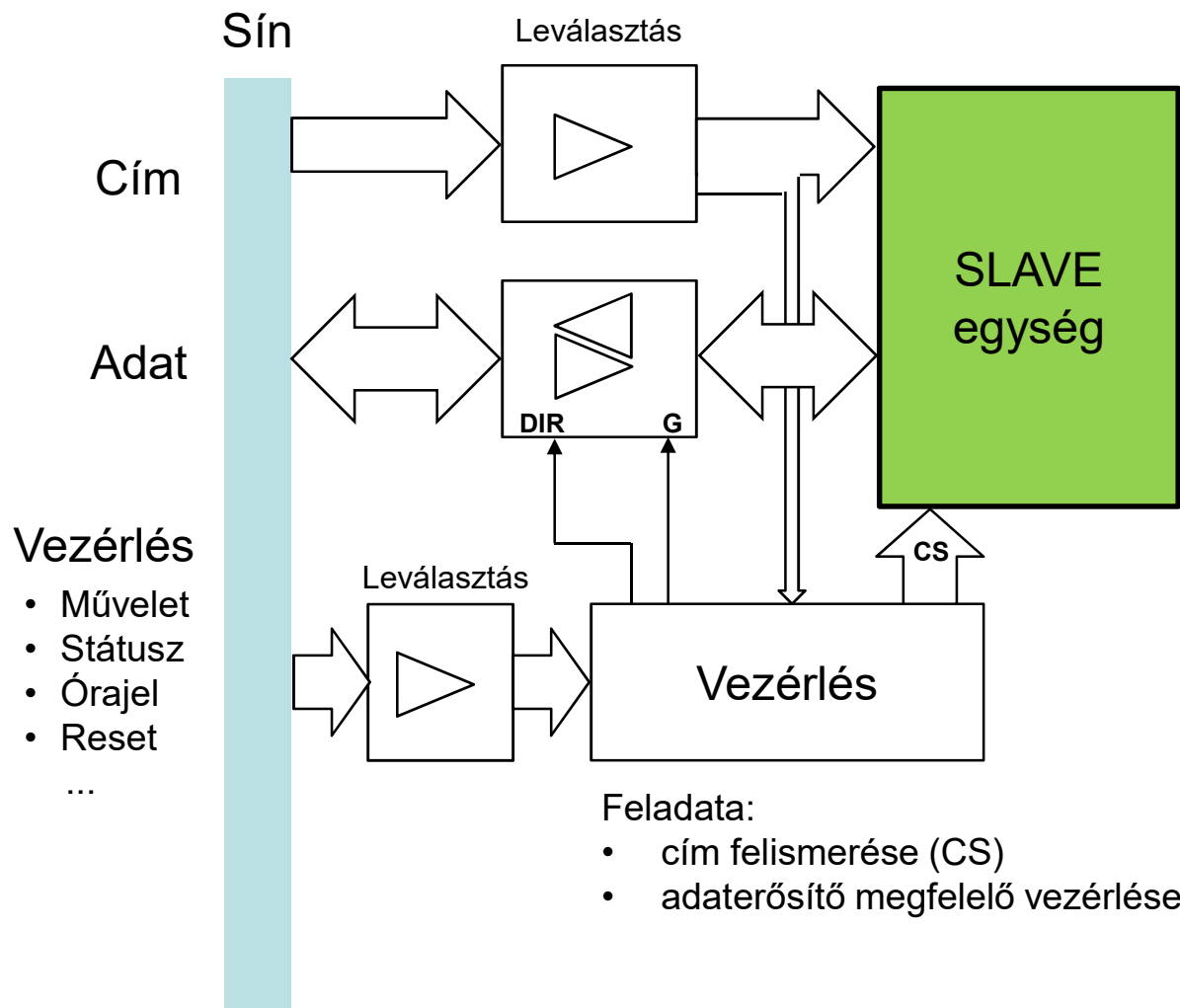
E	DIR	Kimenet
L	L	$B \rightarrow A$
L	H	$A \rightarrow B$
H	x	HiZ



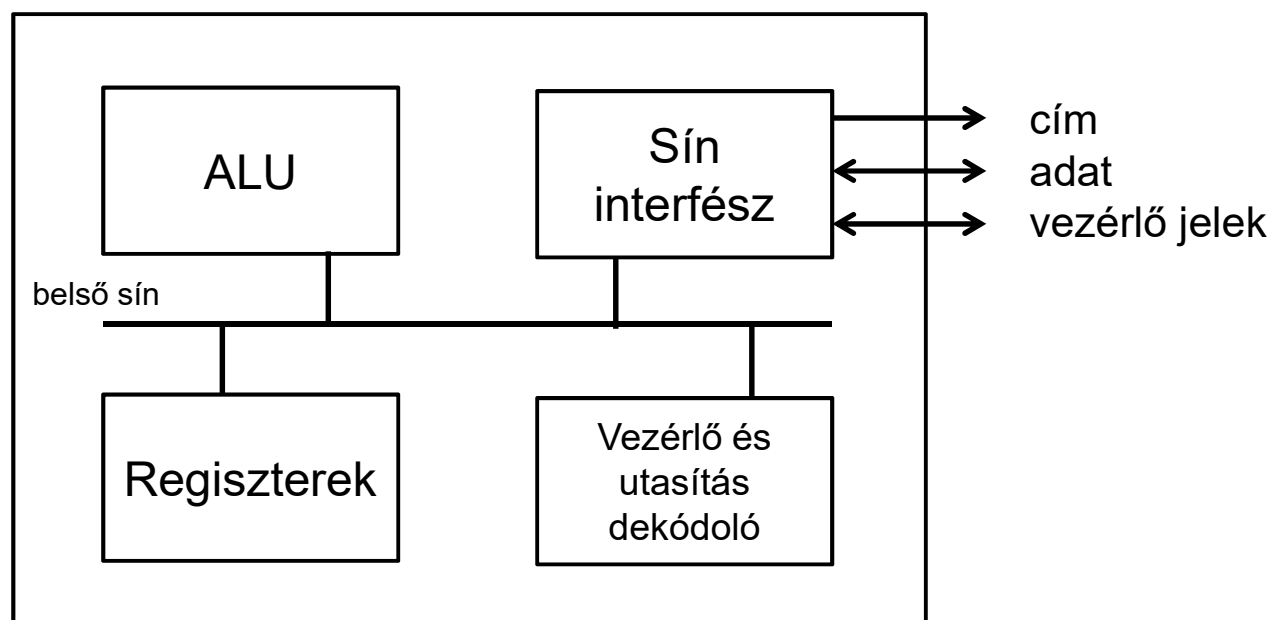
Sín illesztés – MASTER modul (CPU)



Sín illesztés – SLAVE modul (Memória, I/O)



CPU funkcionális felépítése



Sín interfész: kapcsolat a külvilággal

cím: a műveletben résztvevő egység azonosítása

adat: a művelet adata

vezérlő jelek: a művelet végrehajtásának ütemezése

CPU funkcionális felépítése

ALU: aritmetikai logikai egység

- aritmetikai műveletek
 - összeadás/kivonás
(kettes komplement)
 - fixpontos szorzás/osztás
 - lebegőpontos műveletek
- Léptetések
- Logikai műveletek
AND, OR, XOR, NOT

Regiszterek: belső tároló elemek

- általános célú regiszterek
- speciális célú regiszterek

címregiszterek

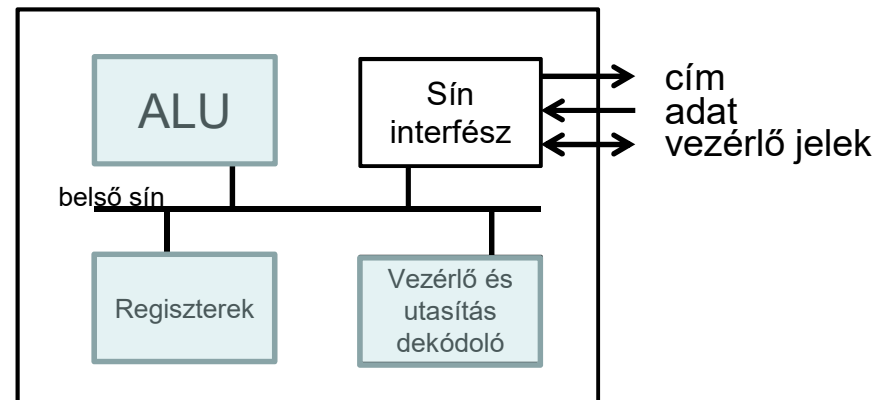
- általános célú címregiszter
- program számláló (PC)
- verem mutató (SP)

adatregiszterek

- akkumulátor (A)
- általános adatregiszter

állapot regiszter (flagok)

- CY – Carry, Z – Zero, S – Sign, P – Parity



Vezérlő egység

- Huzalozott logika
gyors, de bonyolult
- Sorrendi hálózat
fázisregiszter
mikroprogramozott vezérlő egység

Gépi utasítás felépítése

műveleti kód	operandusok
--------------	-------------

Hány cím kell?

<opkód> <op1><op2><eredmény><következő utasítás>

<opkód> <op1><op2><eredmény> → programszámláló (PC)

<opkód> <op1><op2> → $X = X + Y$

<opkód> <op1> → akkumulátor (A) $A = A + X$

négycímű

háromcímű

kettőcímű

egycímű

Adattípusok

bit

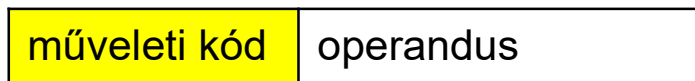
Byte

word

Long word

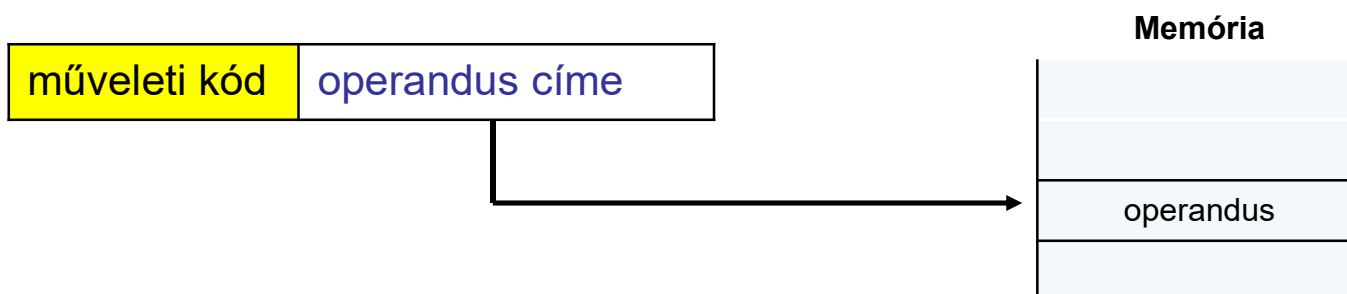
lebegőpontos

Közvetlen címzés – az utasítás tartalmazza az operandust



Direkt címzés

- memória direkt – az utasítás tartalmazza az operandus memóriacímét

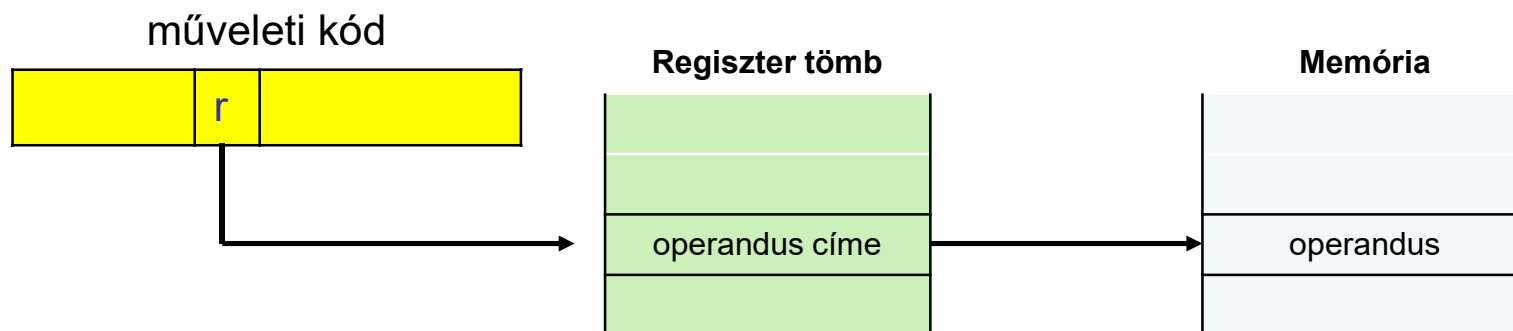


- regiszter direkt – az operandus egy regiszter



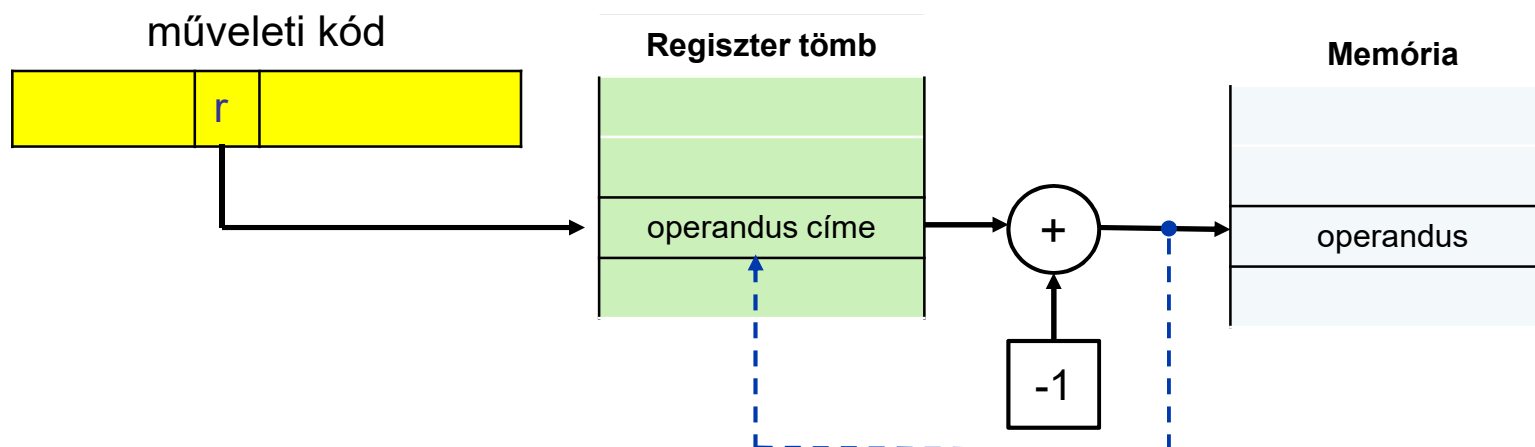
Indirekt címzés

- regiszter indirekt – az operandus címét egy címregiszter tartalmazza

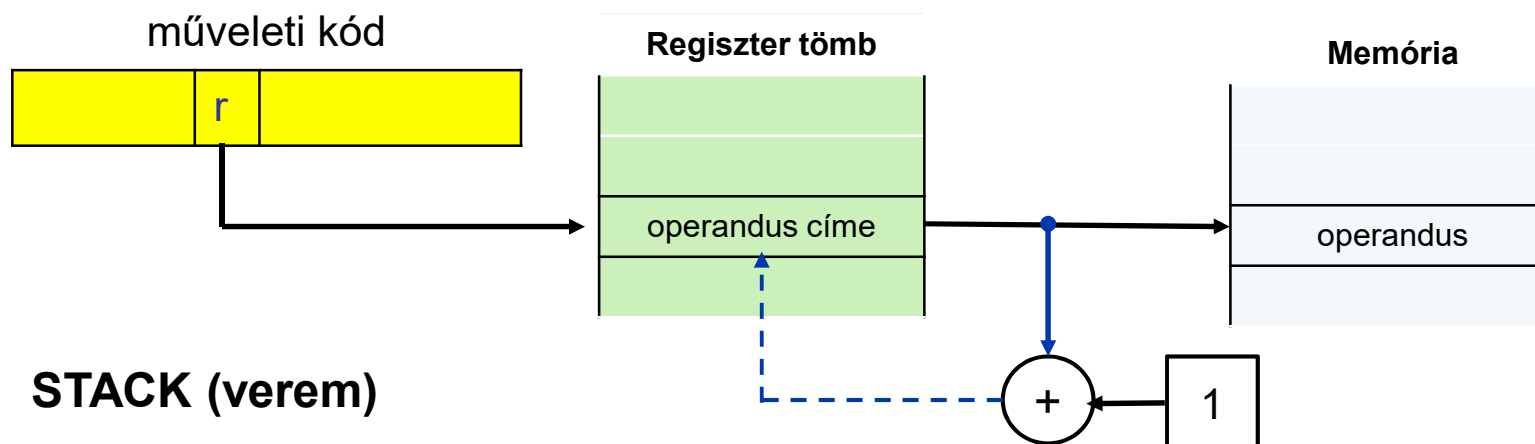


Regiszter indirekt címzés

Pre-dekremens címzés – a művelet elvégzése előtt a címregiszter tartalma csökken



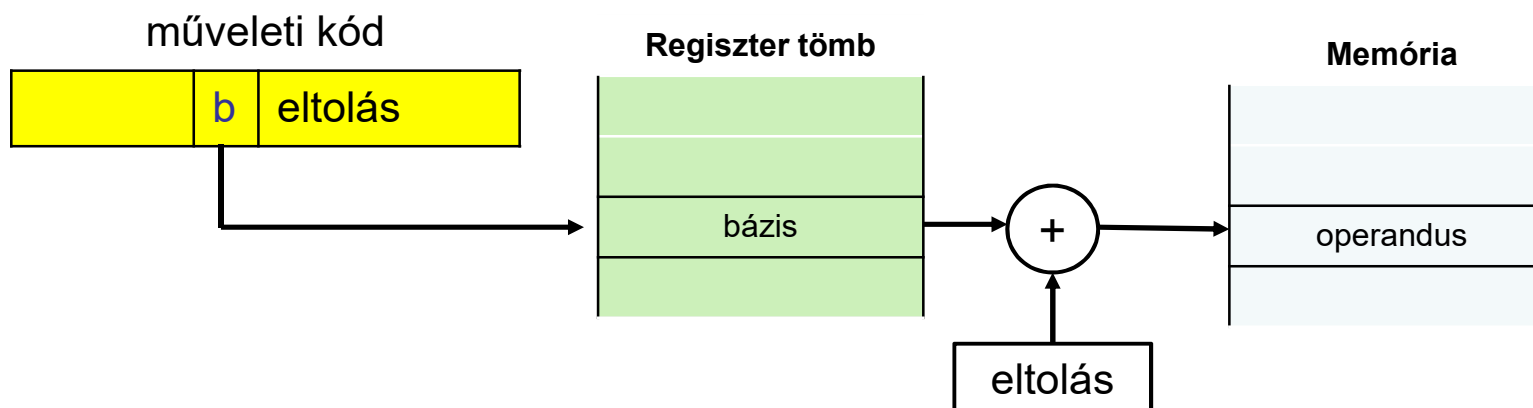
Post-inkremens címzés – a művelet elvégzése után a címregiszter tartalma nő



STACK (verem)

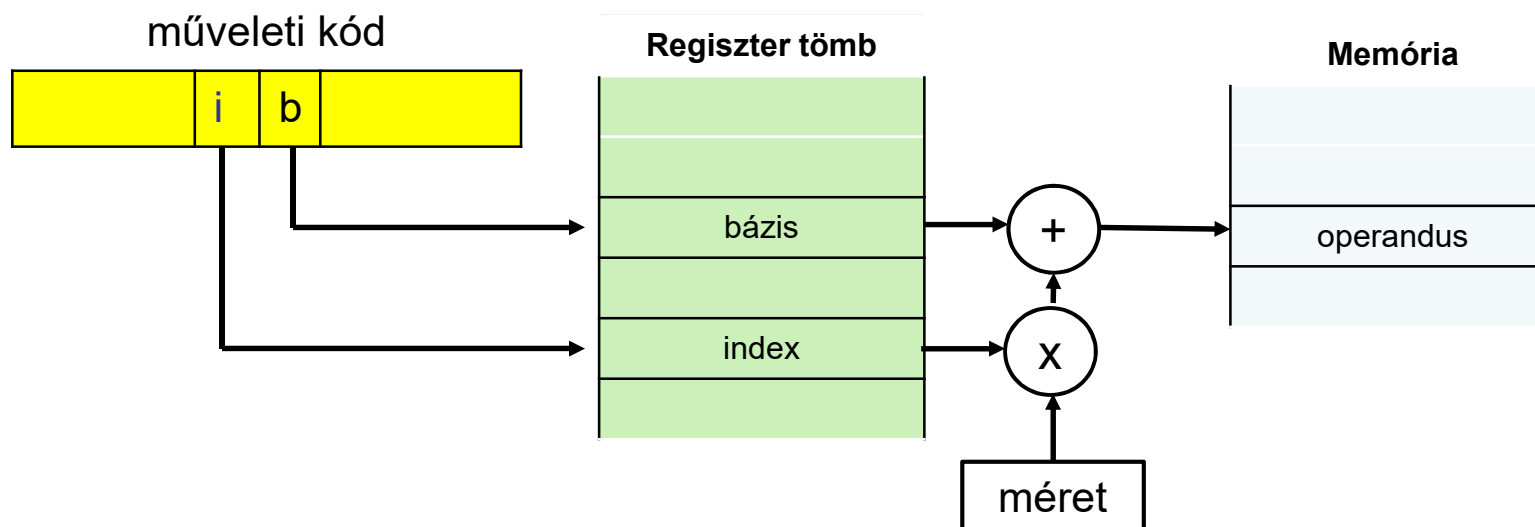
Regiszter indirekt címzés

Eltolt címzés – az operandus címe egy bázisregiszter és egy konstans eltolás összegéből képződik



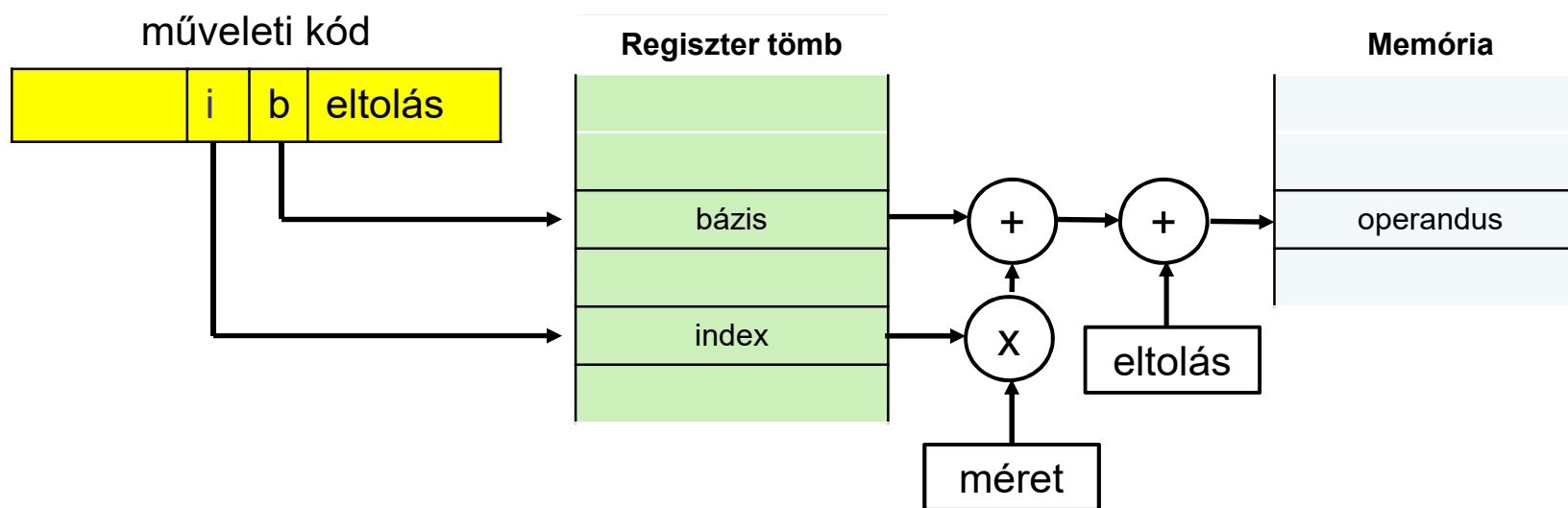
Regiszter indirekt címzés

indexelt címzés – az operandus címe egy bázisregiszter és egy operandusmérettel megszorozott indexregiszter összegéből képződik



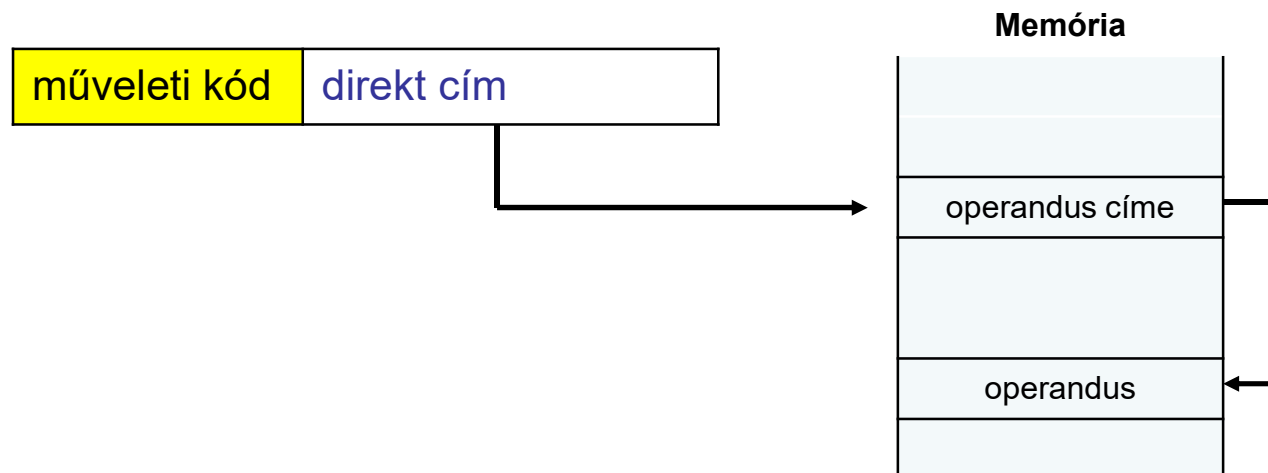
Regiszter indirekt címzés

Indexelt címzés eltolással – az operandus címe egy bázisregiszter, egy operandusmérettel megszorozott indexregiszter és egy konstans eltolás összegéből képződik



Indirekt címzés

- memória indirekt – az utasítás tartalmazza az operandus memóriacímét tartalmazó memóriarekesz címét

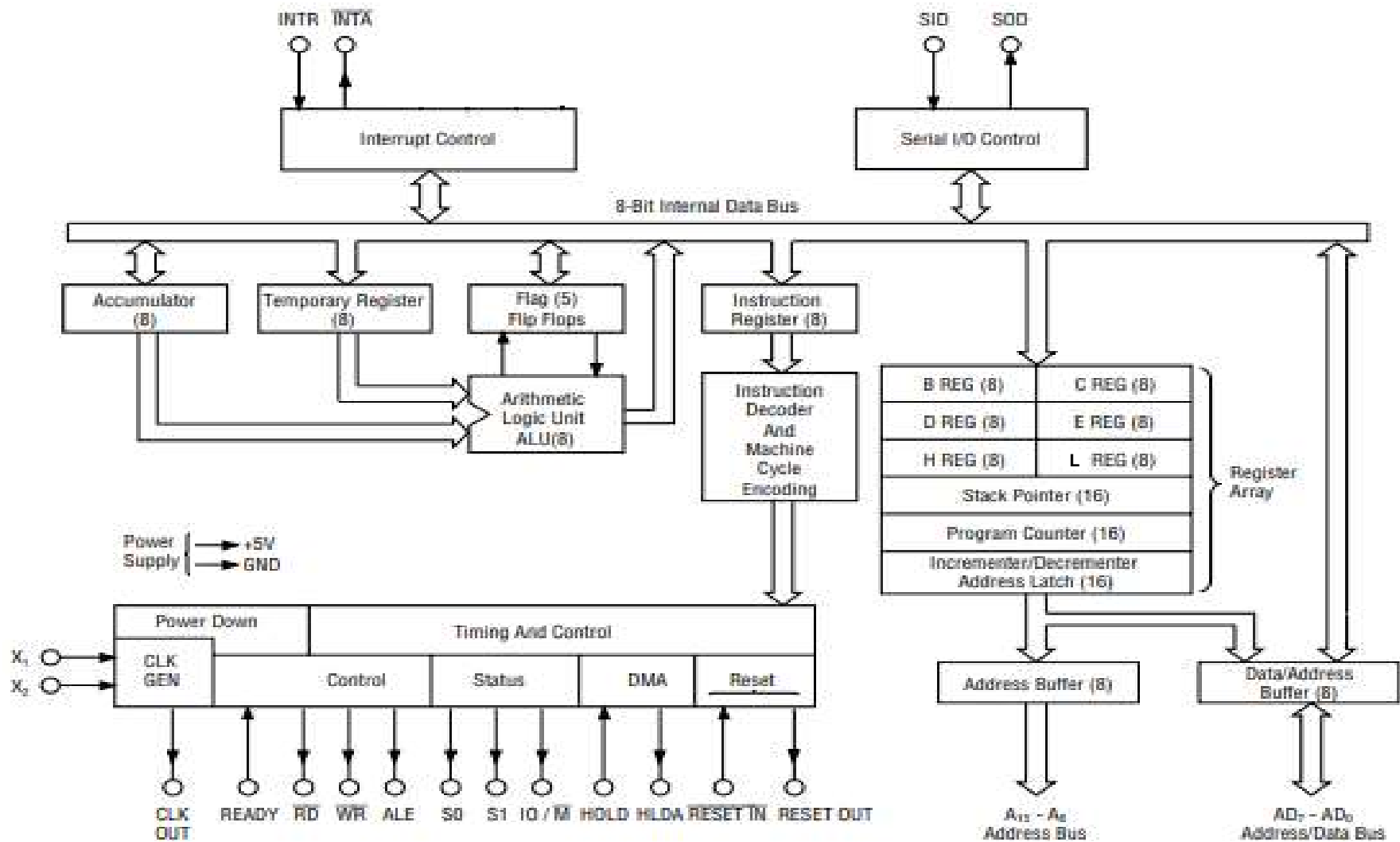


Processzorok fejlődése

Intel processzorok fejlődése

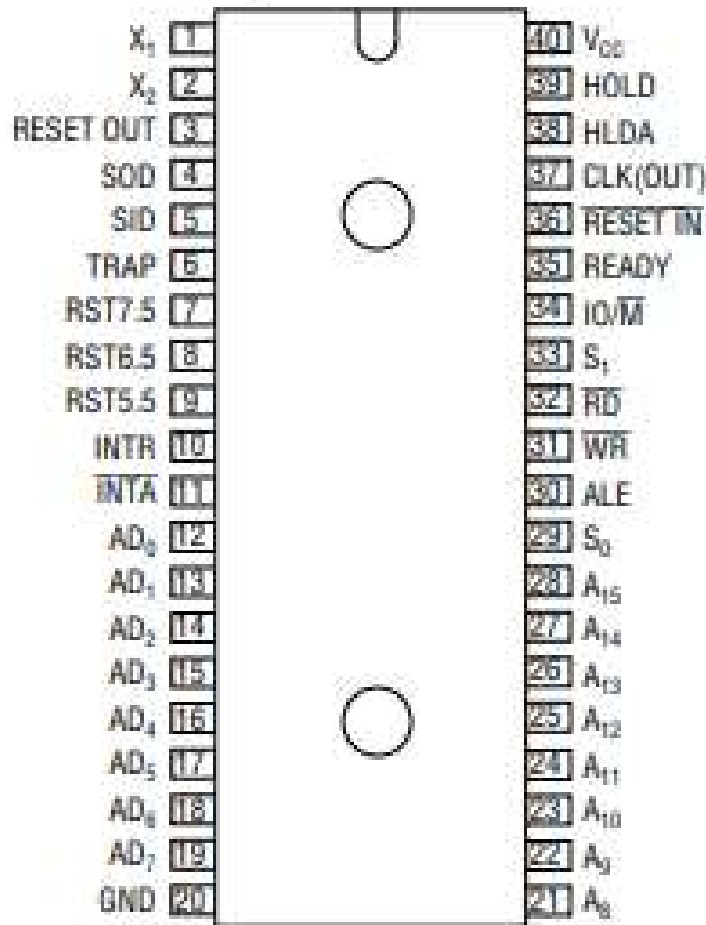
Év	Tranzisztorok száma	Processzor	Jellemzők
1971	~2300	I4004	4 adatbit, 12 címbit
1972	~3500	I8008	8 adatbit, 14 címbit
1974	~4500	I8080	8 adatbit, 16 címbit
1975	~6500	I8085	8080 javított változat
<i>1976</i>	<i>~8500</i>	<i>Z80</i>	<i>8080 javított változat</i>
1978	~30000	I8086	16 adatbit, 20 címbit
1982	~120000	I80286	virtuális memória, védett üzemmód
1985	~275000	I80386	IA-32 architektúra
1989	~1.2M	I80486	aritmetikai processzor
1993	~3M	Pentium	64 bites adatbusz, belső cache
1997	~7.5M	Pentium II	L1, L2 cache, MMX
1999	~9.5M	Pentium III	SSE utasítások
2000	~42M	Pentium IV	Hyper Pipeline
2006	~300M	Dual core	2 mag, L3 cache
2008	~730M	Quad core	4 mag
2010	~2.3G	Xeon Nehalem-EX	8 mag 64 bit
2012	~5G	Xeon Phi	61 mag 32 bit
2016	~8G	Xeon Phi	72 mag 64 bit

8085 CPU



3.072MHz

8085 CPU



8 bites adat

16 bites memória cím ($IO/\overline{M} = 0$)

8 bites I/O cím ($IO/\overline{M} = 1$, $AD_{8..15} = AD_{0..7}$)

Időmultiplexelt cím és adatsín ($AD_{0..7}, ALE$)

Szemiszinkron sín (READY)

Több master lehetősége (HOLD)

Egybites input, output (SID, SOD)

Megszakítás kezelés (INTR)

Belső megszakítás vezérlő (RSTx.x, TRAP)

8 bites akkumulátor

Flagek: CY, Z, S, P, AC

8 bites adat regiszterek (16 bites regiszter párok)

16 bites programszámláló (PC)

16 bites stack mutató (SP)

