

# Analóg áramkörtervezés I.

## Komplex CMOS kapu szimulációja

Alkalmazott eszköz: LTspice XVII

Dokumentáció létrehozásának dátuma: 2021. március 2.

Dokumentáció legutolsó módosításának dátuma: 2021. március 8.

Szerző: Dr. Bognár György, Dr. Takács Gábor

A következő laborgyakorlatok során az LTspice XVII programot fogjuk használni, amely az iparban elterjedten használt áramkörtervező szoftver. Freeware, tehát ingyenesen letölthető és használható, ráadásul se a csomópontokra, se a komponensekre, de még az alárámkörök számára sincs felső korlát.

<https://www.analog.com/en/design-center/design-tools-and-calculators/ltspice-simulator.html>

Lap közepén kattintsunk a

### ***Download for Windows 7, 8 and 10***

gombra, ekkor egy 42 MB méretű telepítőcsomag letöltése fog elindulni. Ha végzett, akkor a szokásos módon telepítsük fel a számítógépünkre. Ha nem változtattuk meg a telepítés helyét, akkor a *c:\Program Files\LTC\LTspiceXVII\* mappában lesz megtalálható a program és a működéséhez szükséges egyéb fileok. Ahhoz, hogy az Austria Microsystems által biztosított integrált áramköri elemekkel (amelyek N és P csatornás MOS tranzisztorok) tudjunk tervezni, ezek szimbólumát és modelljét hozzá kell adnunk *lib* mappa tartalmához.

### **Ehhez töltsük le az AMS komponenseit az EDU rendszerből!**

A kicsomagolást követően (vagy a .zip-be Total Commander-rel belenézve) kettő mappát találunk. A *sym* mappában található egy *AMScells* almappa, amely két .asy kiterjesztésű file-t tartalmaz, amely nem más, mint grafikus editorral szerkesztett hierarchikus szimbólumok (NMOS, PMOS). Nézőkével (TC-ben F3) belenézve láthatjuk, hogy a szimbólumok rajzát írja le egy speciális formátumban. A *sub* mappa tartalmaz egy *AMSLev49.sub* file-t, amelybe betekintve láthatjuk, hogy ez nem más, mint a tranzisztorok modelljének leírása SPICE nyelven. A tranzisztorok BSIM3 49-es szintű leírásáról van szó, ami egy meglehetősen összetett, sok paraméterrel ellátott modell.

A letöltött és kicsomagolt mappa *sub* alkönyvtárának tartalmát másoljuk a *C:\Users\USERNAME\Documents\LTspiceXVII\lib\sub\* mappába<sup>1</sup> (a választott telepítési hely függvényében ez eltérhet), a *sym* mappa tartalmát az almappával együtt másoljuk a *C:\Users\USERNAME\Documents\LTspiceXVII\lib\sym\* mappába. **FONTOS!** NE a *C:\Program Files\LTC\LTspiceXVII\* mappába másoljuk, mert azt nem fogja látni a program.

---

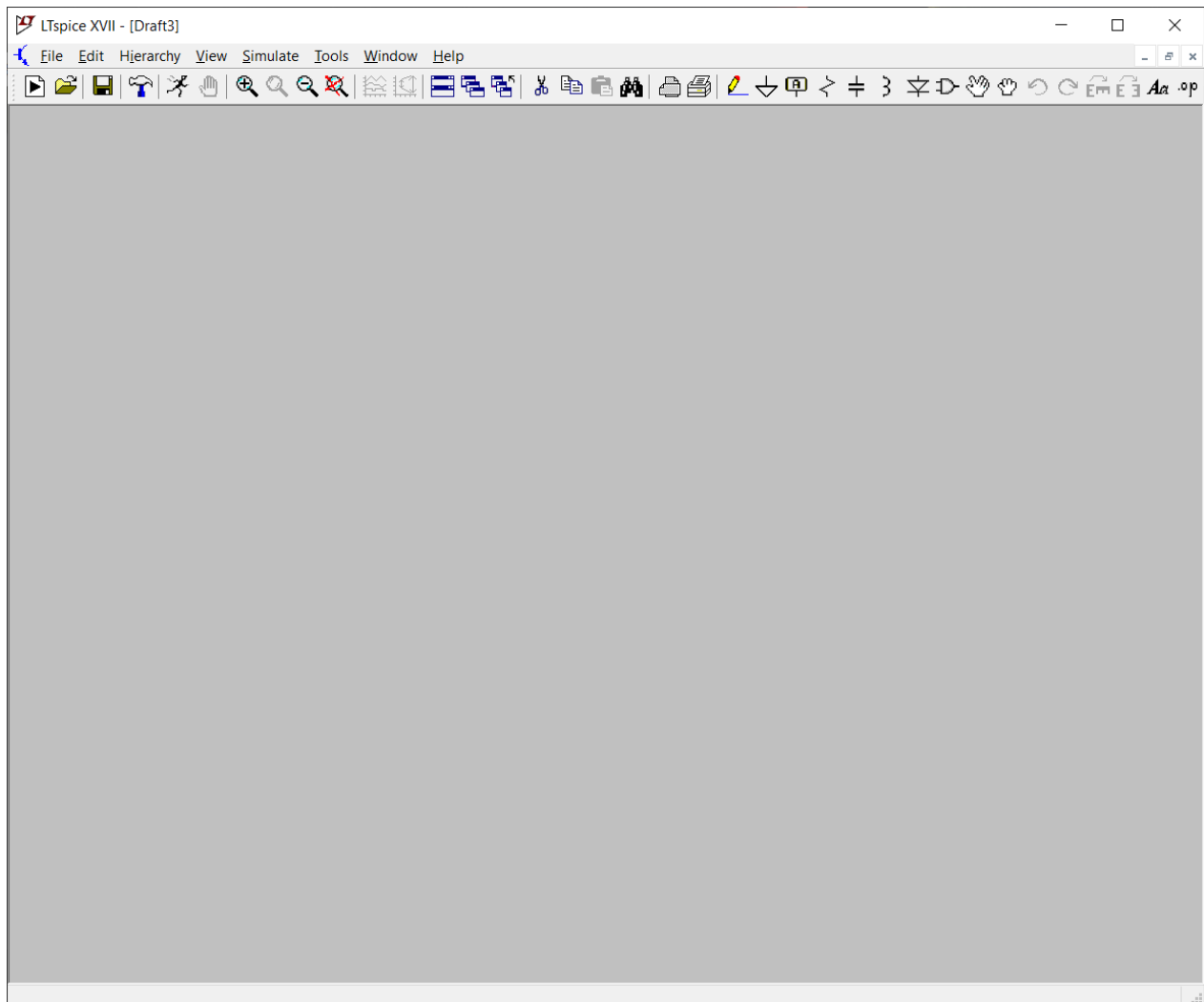
<sup>1</sup> A *C:\Users\USERNAME* értelemszerűen lecserélendő a beállított felhasználói mappa elérésére és/vagy a felhasználó nevére. A *C:\Users\* a Windows 10 rendszerek alapértelmezett felhasználói mappákat tartalmazó könyvtára.

Ahhoz, hogy az újonnan hozzáadott komponenseket tudjuk használni, egy `.include` direktívát kell létrehozni a kapcsolási rajzon, melyről később részletesen is szó lesz.

**A DEMO feladatban – aminek lépéseit részletesen bemutatjuk – egy  $Y = \overline{C \cdot (A + B)}$  logikai funkciót megvalósító alapcella megépítése és működésének szimulációja lesz a feladat!**

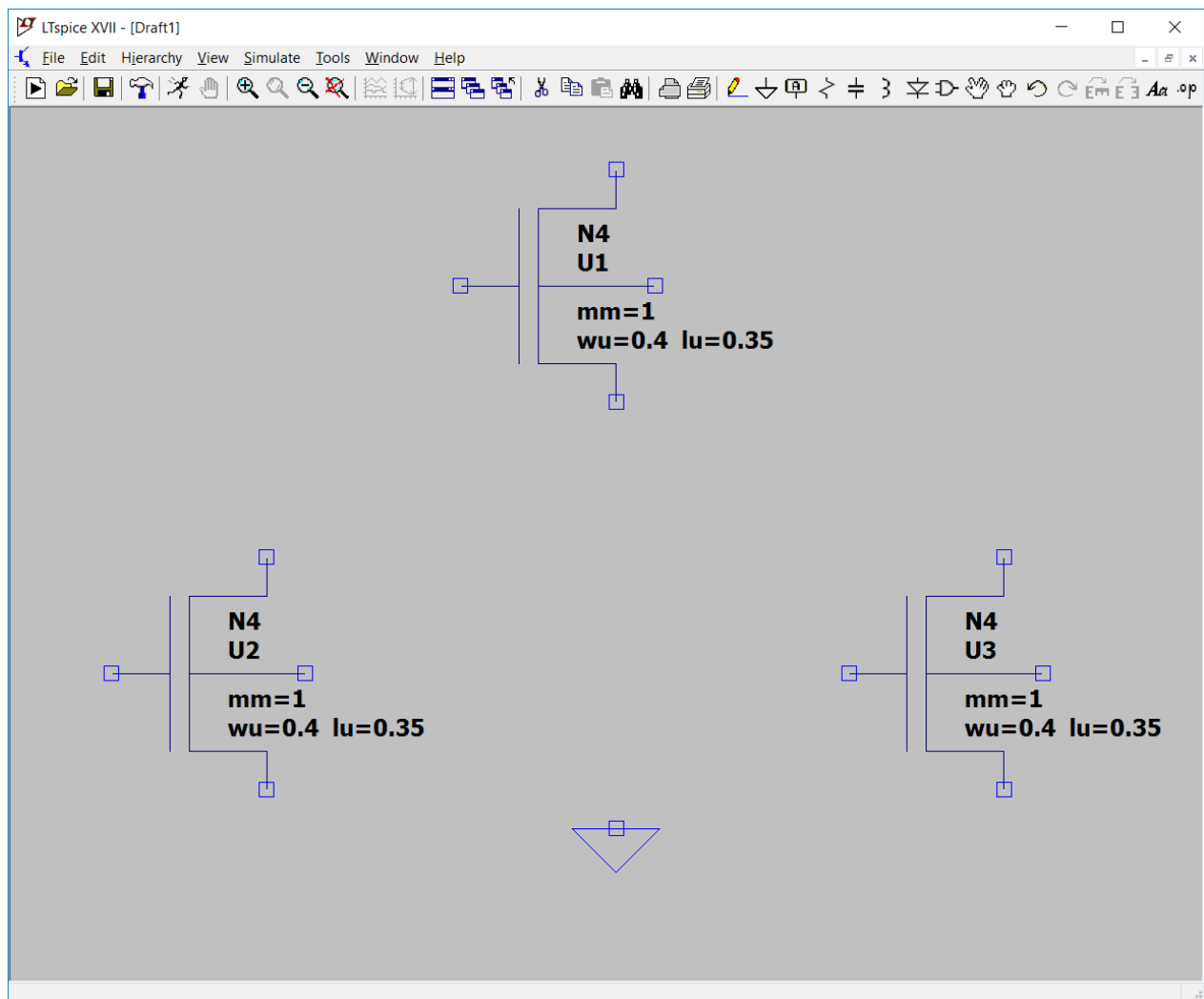
Indítsuk el az áramkörtervező szoftvert az asztalon, vagy a start menüben található ikon segítségével (elérési út: "C:\Program Files\LTC\LTspiceXVII\XVIIx64.exe" – 64 bites telepítő készlet esetén).

File – New Schematic parancs segítségével hozzunk létre egy új kapcsolási rajzot. A komponenseket, vezetékeket, a szimulációs környezetet befolyásoló direktívákat és a szimulációs parancsokat is itt tudjuk elhelyezni.



1. ábra - Az LTspice kapcsolási rajz szerkesztő ablaka

Az *Edit* legördülő menüre kattintva láthatjuk a kapcsolási rajz készítéséhez szükséges parancsok listáját, mellette aposztrófokkal körbezárt gyorsbillentyű parancsok. Némelyik logikusan következik (pl. ellenállás – 'R'), de van pár meglehetősen meredek (pl. vezetékek – F3, visszavonás (magyarul „Ctrl+Z”) F9).

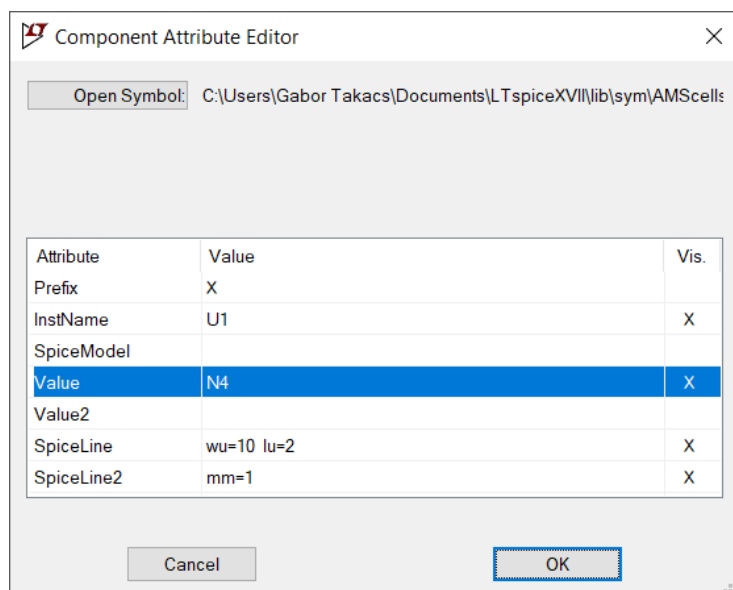


2. ábra – A PDN tranzisztorainak elhelyezése

A kapcsolási rajz első lépéseként helyezzük el a Pull Down Network (azaz a komplex kapu alsó felének) komponenseit. Amire szükségünk lesz: 3 db nMOS tranzisztor, és egy gnd szimbólum.

Kezdjük a tranzisztorokkal! Az Edit – Component 'F2' parancs után megnyílik a Select Component Symbol ablak. Az alapértelmezett mappából (*C:\Users\USERNAME\Documents\LTspiceXVII\lib\sym\*) tudunk alkatrészeket választani. A szögletes zárójelben lévő elnevezések a tartalmazó mappák nevei, amelyekben több alkatrész is található. Ha a saját alkatrészmappánkat a megfelelő helyre másoltuk, akkor, akkor [AMScells] mappa itt megjelenik. Erre kétszer kattintva megnyílik a mappa, és itt ki tudjuk választani, hogy nMOS vagy pMOS tranzisztort helyezünk-e el. A 4-es szám az alkatrészek kapcsainak a számára utal. Válasszuk ki az n4-es jelölésű NMOS tranzisztort és kattintsunk az OK gombra. Egy kattintással el lehet helyezni az alkatrészt a rajzfelületen a 2. ábrának megfelelően.

Az alkatrész szimbólumára jobb gombbal kattintva az adott komponens paramétereit tudjuk megadni.




3. ábra - A komponens paramétereinek szerkesztése

Ezek közül, ami számunkra fontos az a tranzisztor csatornaszélessége (wu) és hossza (lu) mikrométerben (erre utal az 'u' betű), amely a *SpiceLine* sorban található meg, illetve megadhatjuk, hogy ezen tranzisztorból (egységtranzisztor) hány darab legyen egymással párhuzamosan kötve (mm<sup>2</sup> paraméter a *SpiceLine2* sorban). **Állítsuk be a lehelyezett tranzisztorok W és L paramétereit az alábbi táblázatnak megfelelően!**

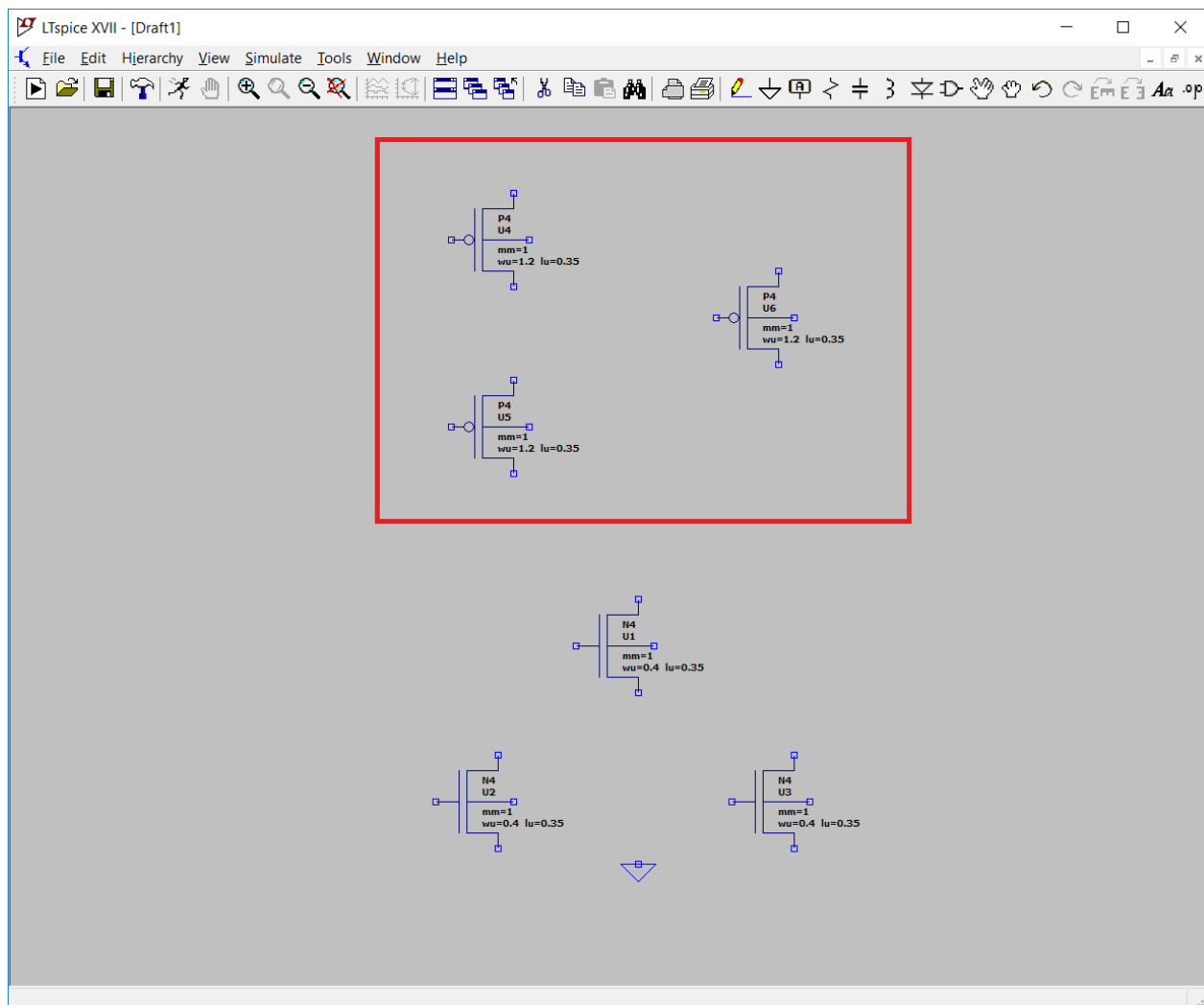
|        | n4 - nMOS-FET | p4 – pMOS-FET |
|--------|---------------|---------------|
| W [μm] | 0.4           | 1.2           |
| L [μm] | 0.35          | 0.35          |

**FONTOS!** Ahhoz, hogy az általunk hozzáadott tranzisztorral áramkör-szimulációt tudjunk végezni, meg kell adni a modellfile helyét egy szimulációs direktíva segítségével. A billentyűzet 's' gombjának megnyomásával megnyíló ablakba gépeljük be, hogy „include C:\Users\USERNAME\Documents\LTspiceXVII\lib\sub\AMSLev49.sub”. (Fontos az include előtti pont, a USERNAME természetesen az aktív felhasználó neve, és az idézőjel sem kell. Ha valami oknál fogva (pl. ékezetes karakter található az elérési útban) nem találja az LTspice a *sub* file-t, akkor nemes egyszerűséggel másoljuk azt valamelyik meghajtó gyökérkönyvtárába, és adjuk meg ezt az egyszerű elérési utat a szimulátornak).


Ne feledjük el hozzáadni a föld potenciál szimbólumát! (Component-ek közül kikeresve) és egy földszimbólumot (gnd)  a 2. ábrához hasonlóan!

A következő lépésben rajzoljuk meg a PDN duálisát, azaz a Pull Up Network-öt pMOS tranzisztorok felhasználásával (ld. 3. ábra). **FONTOS! pMOS!**

<sup>2</sup> NEM millimétert rövidít, hanem a SPICE környezetben az egymással párhuzamosan kötött komponensek számát adhatjuk meg vele.



4. ábra – A Pull Up Network tranzisztorainak hozzáadása

Folytassuk a tápfeszültség rákapcsolásával. Ehhez helyezzünk el egy feszültségforrást (voltage) a kapcsolási rajz bal oldalán. Ehhez válasszuk az Edit – Component menüpontot (vagy használjuk az 'F2' funkcióbillentyűt), ha szükséges egy mappaszintet feljebb lépni, akkor kattintsunk a  ikon, majd keressük ki a **voltage** komponenst és tegyük le. Az 'Esc' billentyű megnyomásával lépünk ki a funkcióból, jobb egérgombbal kattintsunk a feszültségforráson, és állítsuk be a tápfeszültséget 5 V-ra (DC value[V]: 5).

A következő lépésben a három digitális bemenetet meghajtó impulzusgenerátorokat illesztjük be a kapcsolási rajzba. Ehhez három darab, a tápfeszültséghez hasonló módon elhelyezett feszültséggenerátort fogunk használni, tehát valahová, lehetőleg egy sorba tegyünk le három ilyen (voltage) forrást.

A gerjesztő négyszögjelet a következők figyelembevételével állítsuk be:

- 5 V a jelek amplitúdója
- az LSB jel frekvenciája 100 MHz
- 50% a kitöltési tényező
- 10 ps (pikoszekundum) a fel- és lefutási idő
- **az összes lehetséges bemeneti kombináció álljon elő!**

Ez utóbbihoz egy kis segítség: amikor a digitális hálózatokról tanultunk, akkor az igazságtáblában valami olyasmi volt, hogy az LSB 010101... szerint változott, az eggyel magasabb helyiértéken lévő bemenet már 00110011..., és így tovább. Gondoljuk át, hogy ez az LSB (*Least Significant Bit*) jel frekvenciájához képest mit jelent!

Állítsuk be az impulzusgenerátorokat!

Az egyik szélsőn jobb egérgombbal kattintva, majd az Advanced gombot megnyomva az egyszerű DC feszültségforrás komplexebb jeleket előállító függvénygenerátorra konfigurálható. Állítsuk be az értékeket az alábbi ábra szerint:

Independent Voltage Source - V2

Functions

- ☐ (none)
- ☒ PULSE(V1 V2 Tdelay Trise Tfall Ton Period Ncycles)
- ☐ SINE(Voffset Vamp Freq Td Theta Phi Ncycles)
- ☐ EXP(V1 V2 Td1 Tau1 Td2 Tau2)
- ☐ SFFM(Voff Vamp Fcar MDI Fsig)
- ☐ PWL(t1 v1 t2 v2...)
- ☐ PWL FILE:  Browse

Vinitial[V]:

Von[V]:

Tdelay[s]:

Trise[s]:

Tfall[s]:

Ton[s]:

Tperiod[s]:

Ncycles:

Additional PWL Points

Make this information visible on schematic: ☒

DC Value

DC value:

Make this information visible on schematic: ☒

Small signal AC analysis(AC)

AC Amplitude:

AC Phase:

Make this information visible on schematic: ☒

Parasitic Properties

Series Resistance[Ω]:

Parallel Capacitance[F]:

Make this information visible on schematic: ☒

Cancel OK

A második generátor értékét is ugyanígy állítsuk be, **DE NEM MINDEN ÉRTÉK LESZ UGYANENNYI!**

**Independent Voltage Source - V3**

**Functions**

☐ (none)  
☒ PULSE(V1 V2 Tdelay Trise Tfall Ton Period Ncycles)  
☐ SINE(Voffset Vamp Freq Td Theta Phi Ncycles)  
☐ EXP(V1 V2 Td1 Tau1 Td2 Tau2)  
☐ SFFM(Voff Vamp Fcar MDI Fsig)  
☐ PWL(t1 v1 t2 v2...)  
☐ PWL FILE:

Vinitial[V]:   
 Von[V]:   
 Tdelay[s]:   
 Trise[s]:   
 Tfall[s]:   
 Ton[s]:   
 Tperiod[s]:   
 Ncycles:

Make this information visible on schematic: ☒

**DC Value**

DC value:

Make this information visible on schematic: ☒

**Small signal AC analysis(AC)**

AC Amplitude:

AC Phase:

Make this information visible on schematic: ☒

**Parasitic Properties**

Series Resistance[Ω]:

Parallel Capacitance[F]:

Make this information visible on schematic: ☒

A harmadik (MSB) jelgenerátor értékei a következők:

**Independent Voltage Source - V4**

**Functions**

☐ (none)  
☒ PULSE(V1 V2 Tdelay Trise Tfall Ton Period Ncycles)  
☐ SINE(Voffset Vamp Freq Td Theta Phi Ncycles)  
☐ EXP(V1 V2 Td1 Tau1 Td2 Tau2)  
☐ SFFM(Voff Vamp Fcar MDI Fsig)  
☐ PWL(t1 v1 t2 v2...)  
☐ PWL FILE:

Vinitial[V]:   
 Von[V]:   
 Tdelay[s]:   
 Trise[s]:   
 Tfall[s]:   
 Ton[s]:   
 Tperiod[s]:   
 Ncycles:

Make this information visible on schematic: ☒

**DC Value**

DC value:

Make this information visible on schematic: ☒

**Small signal AC analysis(AC)**

AC Amplitude:

AC Phase:

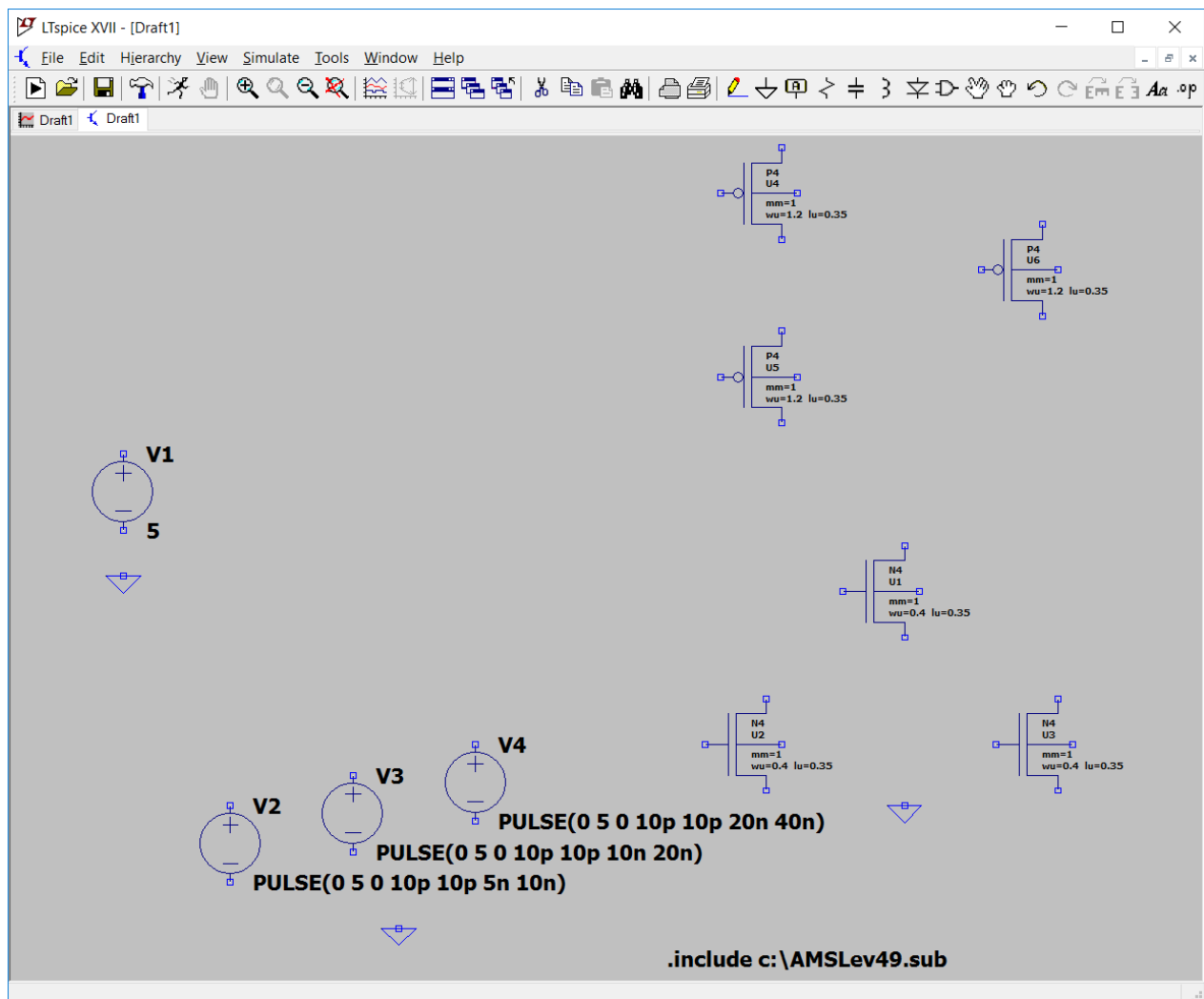
Make this information visible on schematic: ☒

**Parasitic Properties**


Series Resistance[Ω]:   
 Parallel Capacitance[F]:

Make this information visible on schematic: ☒

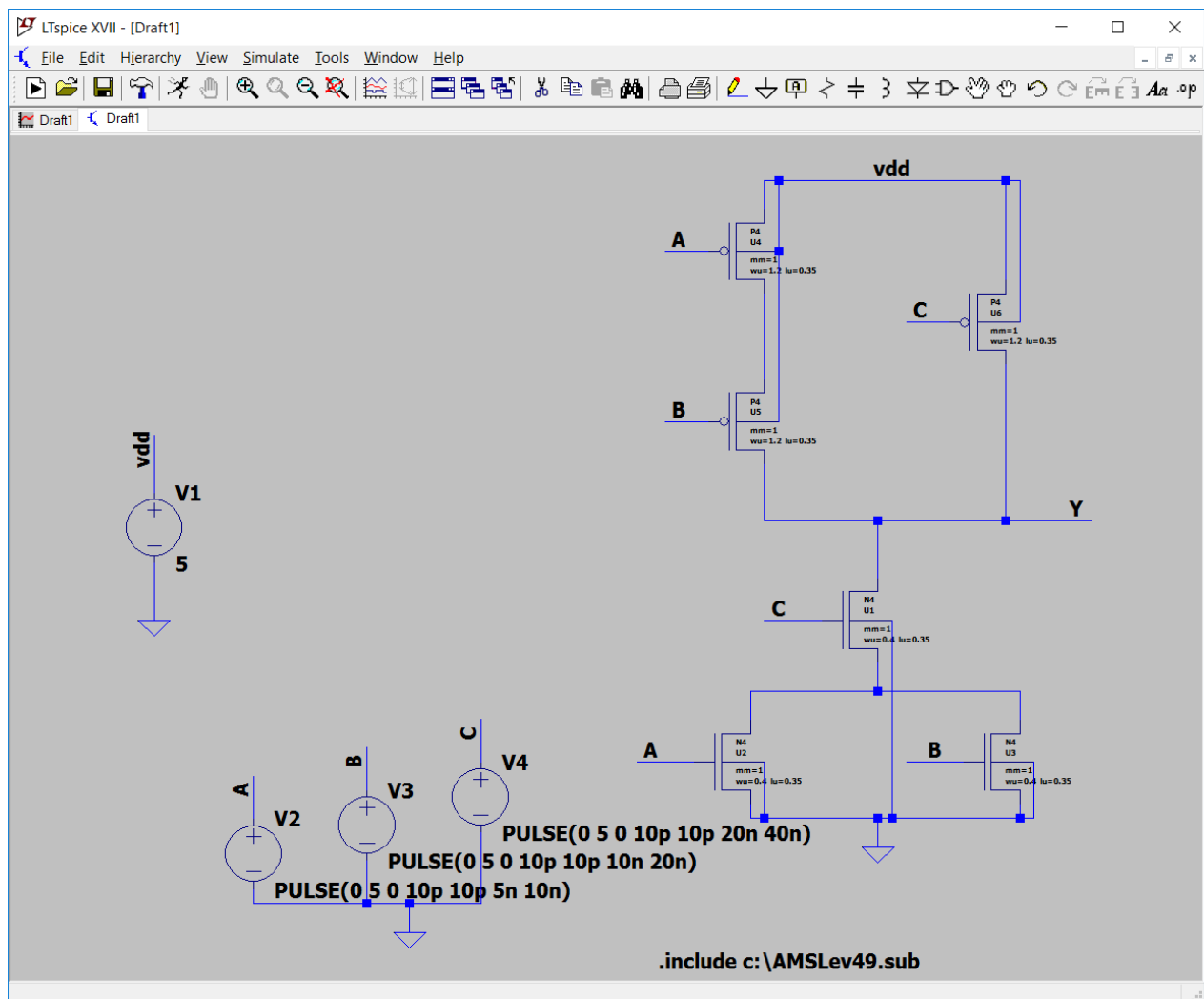
Ha mindent jól csináltunk, akkor a kapcsolási rajzunk valami ehhez hasonló lesz:



Ezután következik a vezetékezés, amelyet F3 segítségével érhetünk el (vagy pedig Edit – Draw Wire).

**FIGYELEM!** Mielőtt az impulzusgenerátorok kimenetét összekötnénk a megfelelő tranzisztorok gate kapcsával, ezzel egy kibogozhatatlan pókhálót létrehozva, használjuk ki, hogy az LTspice képes a vezetékeknek címkét (label) adni. Két azonos címkéjű vezeték virtuálisan össze van kötve! Ehhez a módszerhez elegendő egy rövid vezetékdarabot elhelyezni a megfelelő kapcsokra, majd a  ikonra klikkelve gépeljük be a vezeték nevét (rendre vdd, A, B, C, Y). Természetesen az összeköttetéseket kialakíthatjuk a hagyományos módon is.



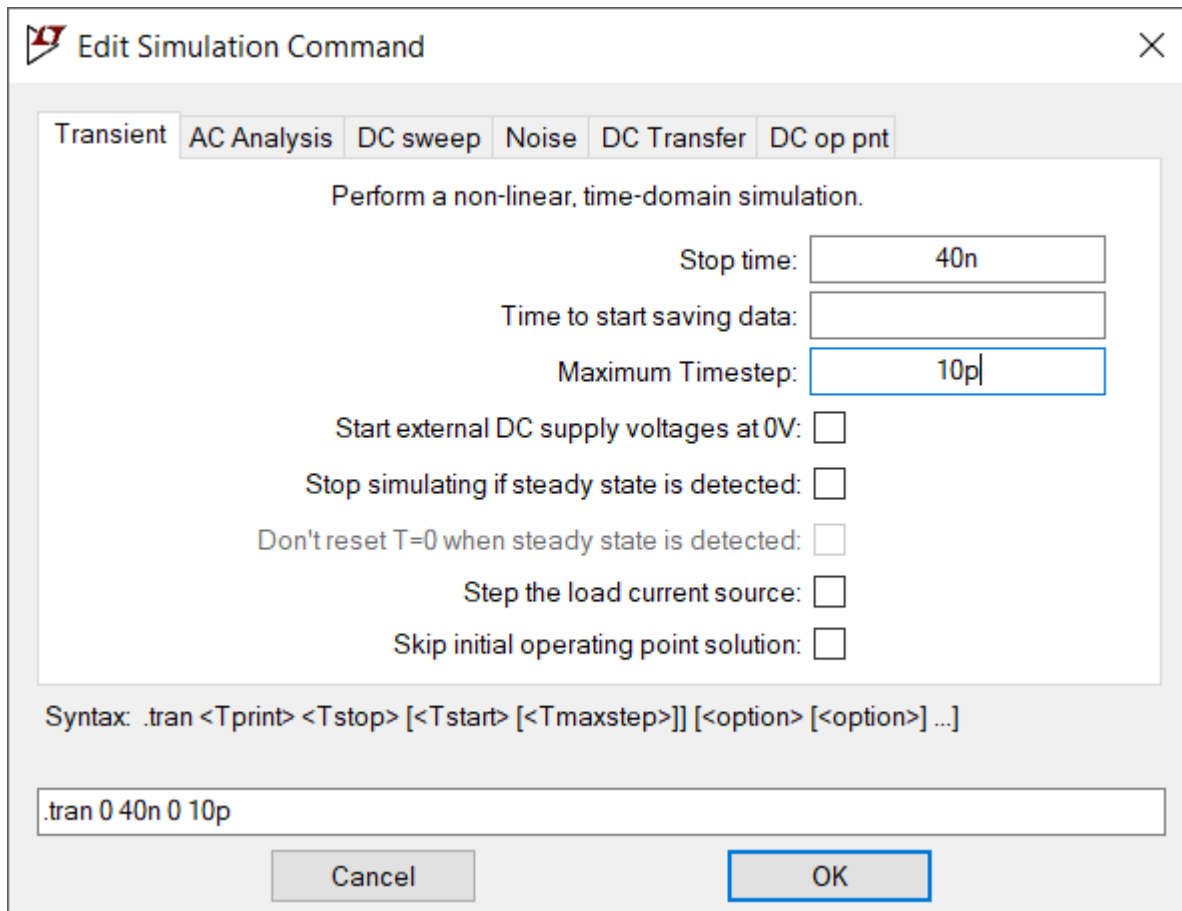


5. ábra - Az elkészült kapcsolási rajz

## Időtartománybeli szimuláció

Az áramkör működését időtartománybeli, vagy másnéven **tranziens szimuláció** segítségével fogjuk megvizsgálni. A legfőbb paraméter, amit meg kell adnunk az az, hogy a szimulációt milyen hosszú ideig végezzük. **FIGYELEM!** Az időtartománybeli szimuláció az egyik legnagyobb erőforrásigényű eljárás, hiszen a szimulátormotornak minden egyes időlépésben meg kell oldania a csomóponti egyenleteket az összes csomópontra. A másik, nem minden esetben szükséges paraméter a legnagyobb időlépés nagyságának meghatározása (maximum timestep), ami tulajdonképpen az időbeli felbontást adja meg.

Válasszuk ki a Simulate – Edit Simulation Cmd parancsot, válasszuk ki a Transient tabot, majd az alábbi ábra szerint töltsük ki az értékeket.



**Edit Simulation Command**

Transient AC Analysis DC sweep Noise DC Transfer DC op pnt

Perform a non-linear, time-domain simulation.

Stop time: 40n

Time to start saving data:

Maximum Timestep: 10p

Start external DC supply voltages at 0V: ☐

Stop simulating if steady state is detected: ☐

Don't reset T=0 when steady state is detected: ☐

Step the load current source: ☐

Skip initial operating point solution: ☐

Syntax: .tran <Tprint> <Tstop> [<Tstart> [<Tmaxstep>]] [<option> [<option>] ...]


.tran 0 40n 0 10p

Cancel OK

6. ábra – Tranziens szimuláció beállítása

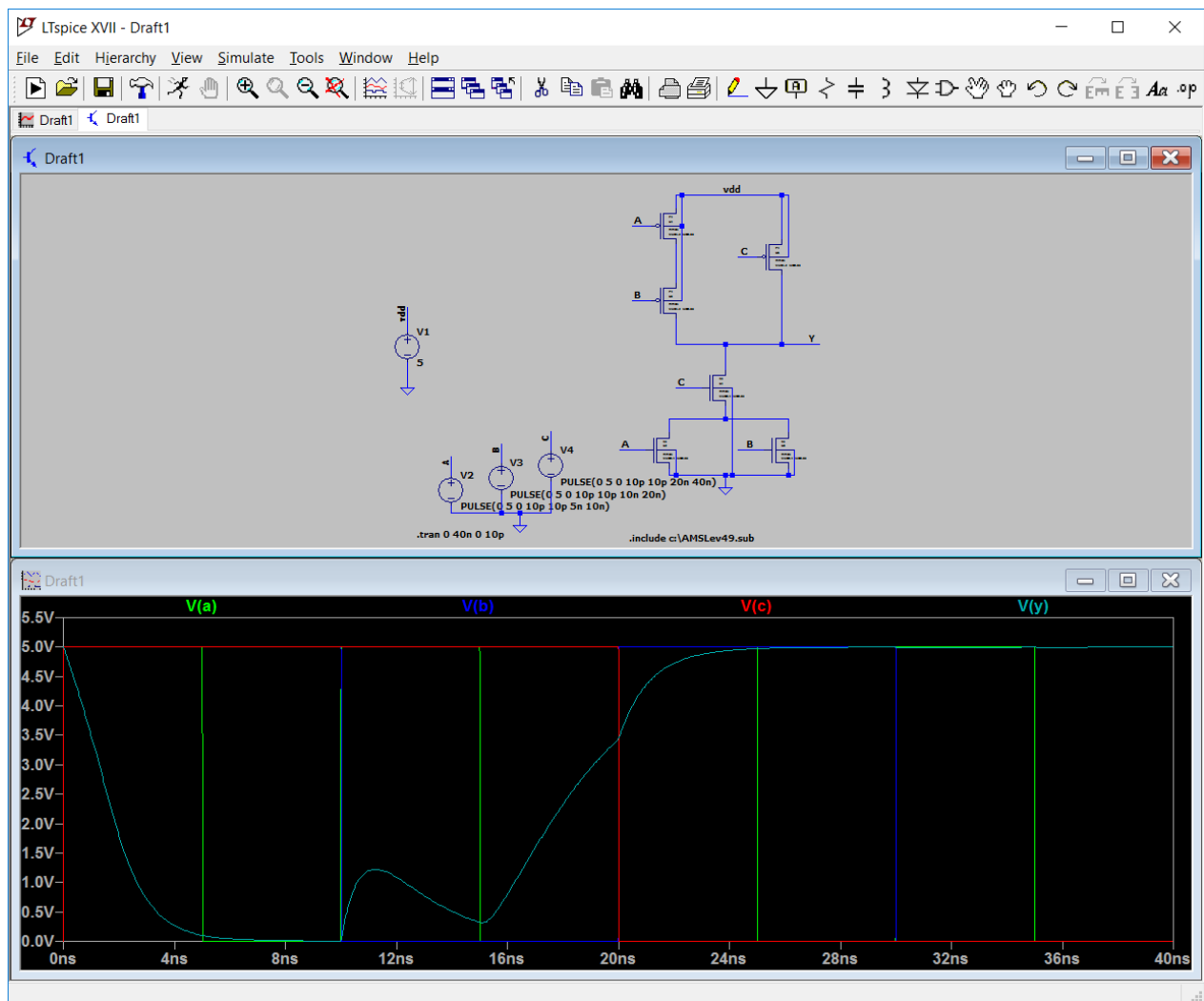
A szimuláció beállítása, hasonlóan a `.include` parancshoz, egy direktívaként jelenik meg, amelyet a kapcsolási rajzon el kell helyezni.



Futtassuk le a szimulációt, amihez kattintsunk a  ikonra! Ha mindent jól csináltunk, akkor egy teljesen üres, fekete háttérű ablakot kapunk. Ha hibaüzenet érkezik, akkor azt olvassuk el alaposan, és értelmezzük az abban foglaltakat. Ha nem sikerült megoldani a problémát, akkor kérjük a laborvezető segítségét.

A be- és kimeneti hullámformák megjelenítéséhez a megváltozott egérmutatóval rá kell kattintani a megfelelő VEZETÉKRE. (Ha csomópontra kattintunk, akkor a csomópont áramát fogja kirajzolni). Kattintsunk az A, B, C, Y **vezetésekre!**

Ha mindent jól csináltunk, akkor a következő ábrának megfelelő eredményt kell látnunk:



A hullámforma követésével ellenőrizzük, hogy a kapu megfelelően működik-e, azaz a bemeneti kombinációknak és a logikai függvénynek megfelelő kimeneti jelet kapunk-e!

## Feladatok:

- 1) Csökkentsük le a legmagasabb frekvenciájú bemeneti jelgenerátor frekvenciáját a tizedére! (A szimuláció idejét ne felejtjük megnyújtani ennek megfelelően! Továbbá a többi bemenetnek is értelemszerűen csökkentsük a frekvenciáját!) Hasonlítsuk össze a korábban kapott kimeneti hullámformával! Mi a fő különbség?

**Értelmezhető, jól átlátható, olvasható képernyőképet kérünk az eredményről! A megváltozott időzítésekről és a tapasztalt különbségek leírását kérjük a jegyzőkönyvbe max. 4 sorban!**

- 2) Alakítsuk át a komplex logikai kaput KÉTBEMENETŰ NOR kapuvá! (Igen, ehhez főként törölni kell, ami az 'F5' gyorsbillentyű segítségével lehetséges). Vizsgáljuk meg, hogy az így kapott áramkör megfelelően működik-e!

**Értelmezhető, jól átlátható, olvasható képernyőképet kérünk az eredményről és a kapcsolási rajzról! Tapasztalatok leírását kérjük a jegyzőkönyvbe max. 2 sorban!**

- 3) Alakítsuk át a kétbemenetű NOR kaput kétbemenetű NAND kapuvá! Így is vizsgáljuk meg a működését!

**Értelmezhető, jól átlátható, olvasható képernyőképet kérünk az eredményről és a kapcsolási rajzról! Tapasztalatok leírását kérjük a jegyzőkönyvbe max. 2 sorban!**

- 4) Határozzuk meg az előbb megtervezett NAND kapu legmagasabb működési frekvenciáját! Defináljuk úgy a legnagyobb frekvenciát, amikor a kimenet a tápfeszültségeket ( $V_{DD}$  vagy föld potenciál) legalább 1 V-on belül meg tudja közelíteni. Tehát addig növeljük a frekvenciát (azaz csökkentsük a periódusidőt és a  $T_{on}$  értékét az 50%-os kitöltésitényező megtartásával, DE a  $T_{rise}$  és  $T_{fall}$  értéke maradjon változatlan), amíg a kimenő jel már csak 4 V-ig tud felmenni (vagy 1V-ig képes lemenni)!

**Értelmezhető, jól átlátható, olvasható képernyőképet kérünk a legmagasabb működési frekvenciához tartozó eredményről és a kapcsolási rajzról! Továbbá egy numerikus értéket – a szimulációk alapján elért legmagasabb frekvencia értékét - kérünk a jegyzőkönyvbe!**

Tehát összesen a jegyzőkönyvben benne kell lennie

- 7 képernyő képnek (4 eredmény, három kapcsolási rajz) – olvasható, jó felbontású, kellően részletes,
- 3 tapasztalati leírásnak (összesen max. 8 sor) és
- 1 numerikus értéknek (mértékegységgel).