

13. Termikus I. - VLSI áramkörök termikus viselkedése - hőtranszfer a tokon belül

Szerző: Dr. Bognár György, Dr. Szabó Péter Gábor

13.1. Termikus rendszerek leírása kompakt modellel - konduktív hőtranszfer

Integrált áramkörök tervezése során törekedni kell arra, hogy az egyes alkatrészek (*tranzisztor aktív zónája, ellenállás*) disszipálódó teljesítménye miatt ne melegedjen túl a chip. Ezért gondosan meg kell tervezni a tok hőátadását, tartani kell a különböző anyagokra megengedhető üzemi hőmérséklettartományt.

A hőátadás jellemzésére a **hővezetési ellenállást** (*hőellenállás, thermal resistance*) használjuk (13-1. ábra). Ha egy hővezető "hasáb" két vége között $\Delta T = T_H - T_C$ hőmérséklet különbség van, és ennek hatására P hőteljesítmény (*disszipálódó teljesítmény*) áramlik át rajta, akkor a hőellenállás

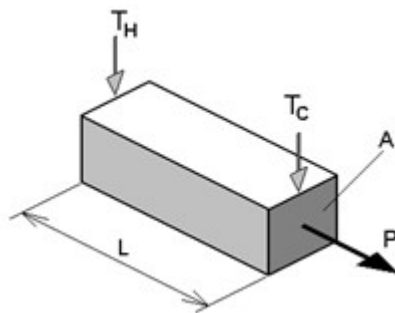
$$R_{th} = \frac{\Delta T}{P} \quad (11 - 1)$$

A hővezetési ellenállás mértékegysége K/W. Értékét a hővezető közeg geometriája és fajlagos hővezetési együtthatója határozza meg:

$$R_{th} = \frac{1}{\lambda} \cdot \frac{L}{A} \quad (11 - 2)$$

- ahol A a hővezetési szakasz keresztmetszete, L a hosszúsága.

Figyeljük meg a nyilvánvaló analógiát az elektromos vezetéssel!



13-1. ábra A hőellenállás magyarázatához

A hőtárolás jellemzésére a **hőkapacitás** (*heat capacitance*) fogalmát használjuk. Ha egy test hőmérsékletének ΔT -vel való emeléséhez W hőenergia szükséges, akkor a hőkapacitás

$$C_{th} = \frac{W}{\Delta T} \quad (11 - 3)$$

A hőkapacitás mértékegysége Ws/K. Értékét a hővezető közeg geometriája és fajlagos hőkapacitása határozza meg:

$$C_{th} = c_v \cdot A \cdot L \quad (11 - 4)$$

Egy félvezető eszköz egyszerű termikus jellemzésére a környezet felé mutatott hőellenállását és a hőkapacitását adhatjuk meg. A kettő szorzata az eszköz **termikus időállandója**:

$$\tau = R_{th} \cdot C_{th} \quad (11 - 5)$$

A félvezető eszköz és környezete közötti hőátadás jósága két tényezőn múlik, ennek megfelelően a hőellenállást két részre bonthatjuk:

1. az eszköz aktív (*hőtermelő*) zóna és az eszköztok közötti belső hőellenállás (*tokkonstrukció*) – R_{thjc} (*junction-case*)
2. az eszköztok és a környezet közötti hőátadás (*javítása érdekében hűtő szerelvény – méret, nagyság, bordázat, forszírozott légáram...*) – R_{thca} (*case-amibent*)

R_{thjc} általában jóval kisebb, mint R_{thca} .

A félvezető eszközök belső hőátadása szinte mindig **hővezetéssel** történik.

A hűtő szerelvénynek hővezetéssel adja át az eszköztok a hőt, abban (pl. egy hűtőszárnyban) vezetéssel terjed tovább, majd annak felületét természetes vagy mesterséges folyadék/légáramlás hűti (*konvekció*).

Az eszköz belső hőmérsékletét (T_j) a környezet hőmérséklete és a disszipált teljesítmény határozza meg:

$$T_j = T_a + P \cdot (R_{thjc} + R_{thca}) \quad (11 - 6)$$

Az integrált áramköröknél az IC alkatrészei eltérő mértékben disszipálnak, azaz a chip felületi hőmérséklet-eloszlása nem egyenletes. (*A felület disszipáló elemekkel való átlagos kitöltése általában maximum 20-30%-os.*) A kialakuló hőmérséklet- és hőáram eloszlás vizsgálatára alkalmasak a termikus szimulációs programok.

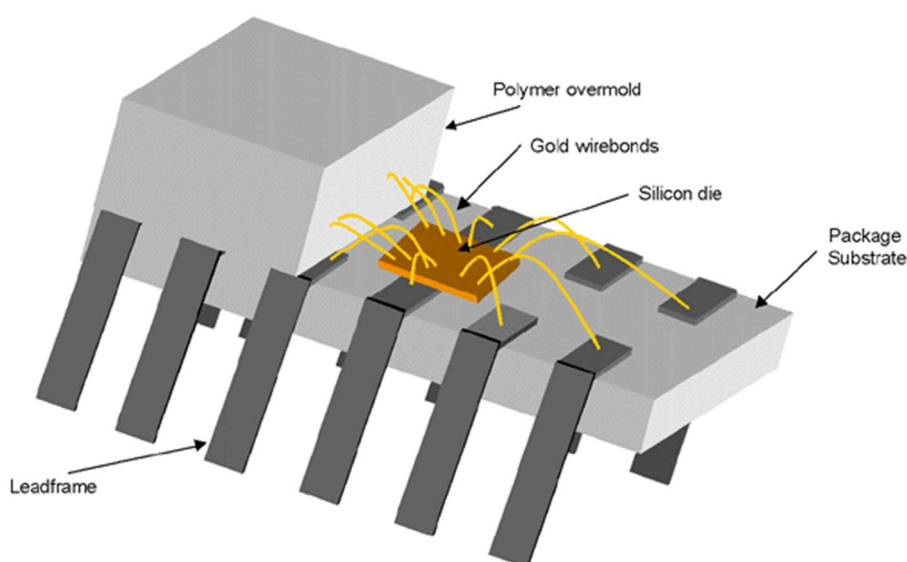
A hővezetési ellenállás ismerete csak stacionárius esetben elegendő a melegedés számításához.

Időfüggő igénybevételnél (*egységugrás, periodikusan ismétlődő, szinuszos jelek*) számolni kell azzal a ténnyel, hogy az eszköz véges **hőkapacitása** miatt a felmelegedés nem követi azonnal a hőtermelést. Ha az igénybevétel rövid idejű (*a struktúra termikus időállandójához képest*), akkor a belső hőmérséklet nem feltétlenül megy a maximálisan megengedhető érték fölé, még akkor sem, ha a stacionáriusan megengedettnek sokszorosa az igénybevétel.

13.2. VLSI áramkörök tokozási kérdései

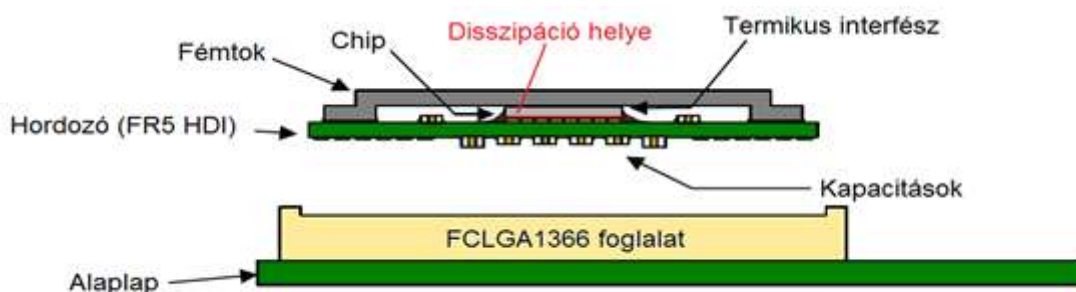
Félvezető eszközök egyre növekvő fogyasztása következtében a disszipált hő elvezetése magáról a félvezető felületéről, és így magának a hőátadás jóságának a minősége a félvezető és a környezete között központi kérdéssé vált. A félvezető eszközök belső hőátadása szinte kizárólag hővezetéssel történik. Így nagyon fontos, hogy a hőt minél gyorsabban, a lehető legkisebb hőellenállású úton sikerüljön elvezetni, mert ellenkező esetben a megnövekedett hőmérséklet a félvezető eszköz túlmelegedéséhez, esetleges meghibásodásához vagy legrosszabb esetben leégéséhez vezethet. Ezért is nagyon fontos a tervezés során és a már meglévő, legyártott eszközökben is a hővezetési utak pontos feltérképezése, vizsgálata.

Félvezető eszközök kiserelése során, még a tokozás előtt az eszközt általában kovarból készült tartólemezre (*leadframe*) rögzítik fel (ez a művelet a *die-attach*) (13-2. ábra), majd a kivezetését aranyhuzállal (kb. 90µm vastagságú) a tok lábaihoz kötik.



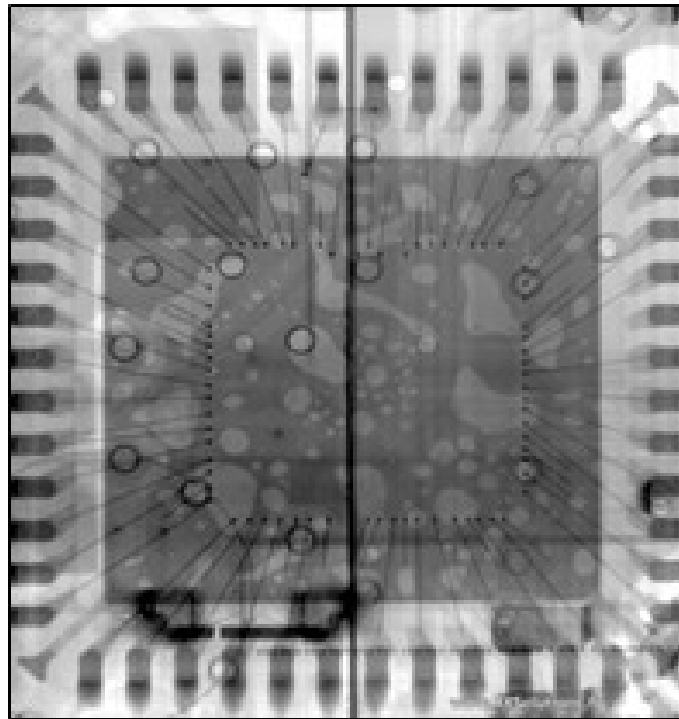
13-2. ábra Félvezető eszköz elhelyezkedése egy DIL tokban [1]

A modern tokozási és szerelési technológiáknál azonban (13-3. ábra) a tokozott integrált áramkörök „fejjel lefelé” kerülnek a foglalatba és a félvezető aktív felülete van a foglalat felé.

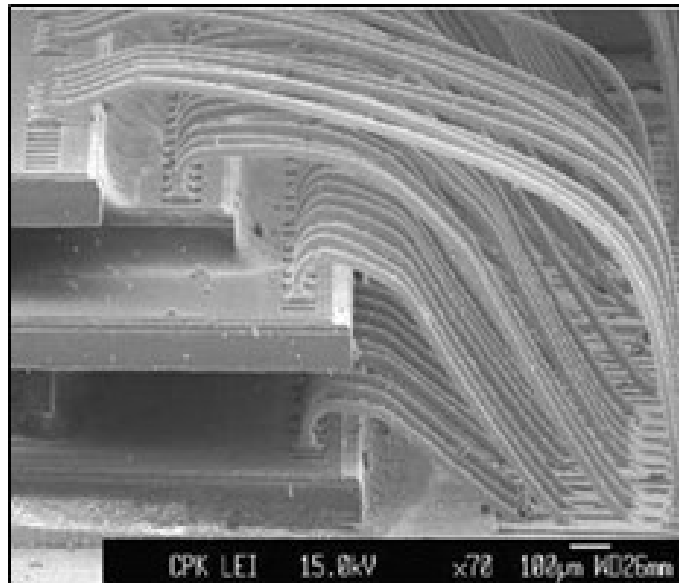


13-3. ábra Modern processzorok tokozási technológiája [2]

A félvezető szubsztrátja felfelé néz, annak érdekében, hogy ide lehessen illeszteni különböző passzív és aktív hűtőeszközöket. Látható azonban, hogy a hővezetés minősége nemcsak a tokozás és a hűtőszerkezet közötti hőátadástól (R_{thca}), hanem a félvezető felülete és a fémtok közötti hőellenállástól is jelentősen függ (R_{thjc}). [1] Mivel a disszipált hőt a lehető legkisebb hőellenállású úton kell elvezetni, ezért nagyon fontos ennek a felrögzítésnek a minősége, hiszen az áramköri tok ilyen kialakítása mellett a fémtokon keresztül futó hőút biztosítja a legkisebb hőellenállást. Ha felrögzítés során légbuborék kerül a félvezető és a tartólemez közé (13-4. ábra), vagy a két felület között ún. rétegelválás (delaminálódás) következik be, akkor a hőellenállás oly mértékben megnőhet, hogy az így megnövekedő üzemi hőmérséklet akár az eszköz meghibásodásához is vezethet.



13-4. ábra légbuborékok a felrögzítésben



13-5. ábra multichip tokozott struktúra [3]

Különösen kellemetlen ez a probléma az ún. 3D multichip tokozás vagy stacked-die struktúra esetén [4]. Ennek egyik módja „vertikális” multichip tokozás, amikor is a lapkákat egymásra ragasztják a kivezetések kényelmes bekötése céljából lépcsősen csökkenő lapkaméretet alkalmazva (piramis szerkezet) (13-5. ábra). Ebben az esetben a félvezető lapkák közötti hőátadás minősége központi kérdéssé válik.

Modern kivezetési és tokozási technológiáknál (pl.: flip-chip, FCBGA tokozás lásd. 13-3. ábra) a fő hővezetési út kiegészül egy parallel ággal: hővezetés a félvezető felületétől az interposer rétegen (pl.: FR5 HDI vagy Through-Silicon-Via hordozó) és a forraszgolyókon (*bump*) át az alaplap felé.

Egy modern processzornak tokozástól függően manapság több mint 1000 kivezetése van. Az Intel Core i7 processzorcsalád tokozásának (*1366-land Flip Chip Land Grid Array*) 1366 kivezetésének majdnem 45%-át a táp (295) és földkivezetések (310) részére használjuk fel. A processzor különböző területeit, különböző funkcionális egységeit (akár az egyes magokat) eltérő táppal ellátva lehetővé válik, hogy működés közben bizonyos nem használt területek áramellátását akár le is kapcsolhatjuk, ezzel is elősegítve a fogyasztás csökkentését. Régebben (Socket 478, illetve LGA 775 tokozás esetén) a processzor lábszámának kb. 80%-át fordították a tápellátásra. A címbuszon, az adatbuszon és pár tucat vezérlőjelen kívül ugyanis nem volt szükség magasabb kivezetés számra. Azonban az a tendencia vált uralkodóvá, hogy a megbízhatóság, a számítási teljesítmény növelése illetve az adatfeldolgozás gyorsítása érdekében minél több funkciót integráljunk magába a processzorba. Így a legtöbb processzorgyártó új processzoraiba már bekerül a közvetlen többcsatornás memóriavezérlés és a processzorok egymás közötti kommunikációját lehetővé tevő busz (ami a processzor belső órajelén működik – jelen példánkban 3GHz frekvencián üzemel az Intel QPI busza).

13.3. VLSI áramkörök hűtése és termikus karakterizációja

Termikus karakterizációs eljárás során a hővezetési út tulajdonságait határozzuk meg mérésekkel és szimulációkkal. Az eljárással megvizsgálható, hogy a felrögzítésbe nem került -e légbuborék, illetve nem történt-e rétegelválás. Egy ilyen rétegszerkezeti eltérés megnövekedett hőellenállást okoz a hővezetési útban. Felvetődik a kérdés, hogy miként tudnánk kideríteni, hogy a szerkezeten belül hol történtek ezek az eltérések. A tokozás szerkezetének minden rétege (pl. chip, lead frame, TIM anyag, kerámia, hűtőborda stb...) jellemezhető egy hőellenállás-hőkapacitás párossal (R_{th} , C_{th}). Tehát nem a teljes rendszer környezet felé mutatott hőellenállására vagyunk kíváncsiak ($R_{thca}+R_{thcj}$), hanem ezekre a parciális hőellenállás-hőkapacitás értékekre, hiszen ebből egyértelműen látszik, hogy a hővezetési út melyik részén (melyik rétegek határán) növekedett meg a hőellenállás. Erre kínál megoldást az Elektronikus Eszközök Tanszékén kidolgozott ún. Termikus Tranzienstesztelés elve és módszere.

Fontos megjegyezni a processzorok növekvő disszipációja mellett, a jelenleg alkalmazott hűtőeszközök kezdik elérni a hűtőtéljesítményük maximumát, ezért az új típusú hűtőeszközök kifejlesztése iránti igény megnövekedett [5][6]. Egyes irodalmi források szerint a lehetséges megoldás a mikroméretű hűtőeszközökben keresendő [7]. Ennek egyik megvalósítása az integrált áramkörök hordozójában kialakított mikroméretű csatornák hálózata, melyben folyadékot keringetve igen jó hatásfokú hűtőrendszert lehetne kifejleszteni. Az elgondolás alapja az, hogy igazából a kb. 150...200 μm vastag szilícium hordozónak csak a felső 1..2 %-át használjuk az áramköri funkció megvalósítására, azaz a félvezető eszközök létrehozására. Az alsó kb. 98% szinte teljesen kihasználatlan marad (eltekintve egyes MEMS eszközökkel egybeintegrált megoldásoktól). Egyes nagyfrekvenciás alkalmazásokban ráadásul ezt az ún. aktív réteget egy szigetelő választja el a hordozó többi részétől (SOI – Silicon on insulator technika), ezáltal teljesen különválasztva ezt a két tartományt. Egyelőre azonban problémás ezen csatornák MEMS technológiával való kialakításának a CMOS gyártási technológiával való összeillesztése.

Az Elektronikus Eszközök Tanszékén zajló kutatások célja egy új mikrofluidikai elven alapuló hűtőrendszerek kialakítása. A tanszéki félvezető laborban ún. utólagos hátoldali megmunkálással (*bulk-micromachining*) csatornákat alakítanak ki a Si hordozó hátoldalában nedves marással (TMAH szelektív marószert alkalmazásával). Ennek nagy előnye, hogy az eljárás teljesen CMOS kompatibilis. Azonban ez a megoldás egyrészt a hordozó szilárdságát gyengítheti (pl. egy 1cm^2 felületű félvezető esetén ez a hatás már jelentős lehet) másrészt, ha a mikroméretű csatornák száma és a sűrűsége nem elég nagy, akkor nem lehet a hőátadási felületet annyira megnövelni, hogy a hőelvezetés igazán hatékony legyen.

A kutatások során adódott az az ötlet, hogy ha nem az integrált áramköri hordozóban valósítjuk meg közvetlenül a csatornákat, akkor helyezzünk egy mikroméretű csatornákkal ellátott kvázi hűtőbordát a félvezető chip hátoldalára. Természetesen ilyen közvetlenül a félvezetőre történő elhelyezésre, csak chip-on-board technikánál nyílik lehetőségünk. Egyéb esetekben az integrált áramkör tokjára lehet közvetlenül ráhelyezni. Egyes az irodalomban említett ilyen integrált hűtőrendszerek segítségével akár $300\text{W}/\text{cm}^2$ hőáram is elérhető [8].

(Egy hagyományos aktív hűtőrendszer – réz hűtőborda és ventilátor – maximális hőárama kb. 50...100 W/cm²).]

13.4. Ajánlott irodalom

- [1] Darrel R. Frear, **Materials Issues in Area-Array Microelectronic Packaging**, JOM, 51:(3), pp. 22-27, 1999
- [2] Intel Corporation, **Your Source for Intel® Product Specifications**, <http://ark.intel.com/>
- [3] RX Solutions, <http://www.rxsolutions.fr>
- [4] M. Rencz, V. Székely, B. Courtois, L. Zhang, N. Howard, L. Nguyen, **Die attach quality control of 3D stacked dies**, In the Proceedings of Semicon West, pp78-84, (2004)
- [5] Sauciuc et al., **Air-cooling extension – performance limits for processor cooling applications**, Proceedings of the XXth SEMI-THERM Symposium, pp. 74-80, (2003)
- [6] Chen Li and R.A. Wirtz, **Development of a high performance heat sink based on screen-fin technology**, Proceedings of the XXth SEMI-THERM Symposium, pp. 55-60, (2003)
- [7] S.V. Garimella, **Advances in mesoscale thermal management technologies for microelectronics**, Proceedings of the 10th THERMINIC Workshop, pp. 185-206, (2004)
- [8] G. Jeffrey Snyder et al, **Hot Spot Cooling using Embedded Thermoelectric Coolers**, Proceedings of the XXIIth SEMI-THERM Symposium, (2006)