

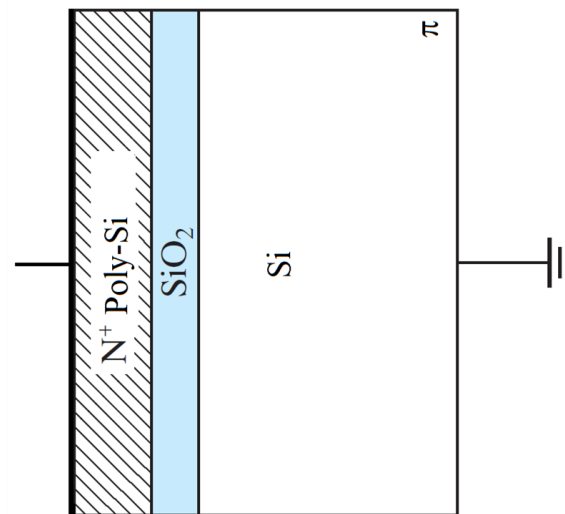
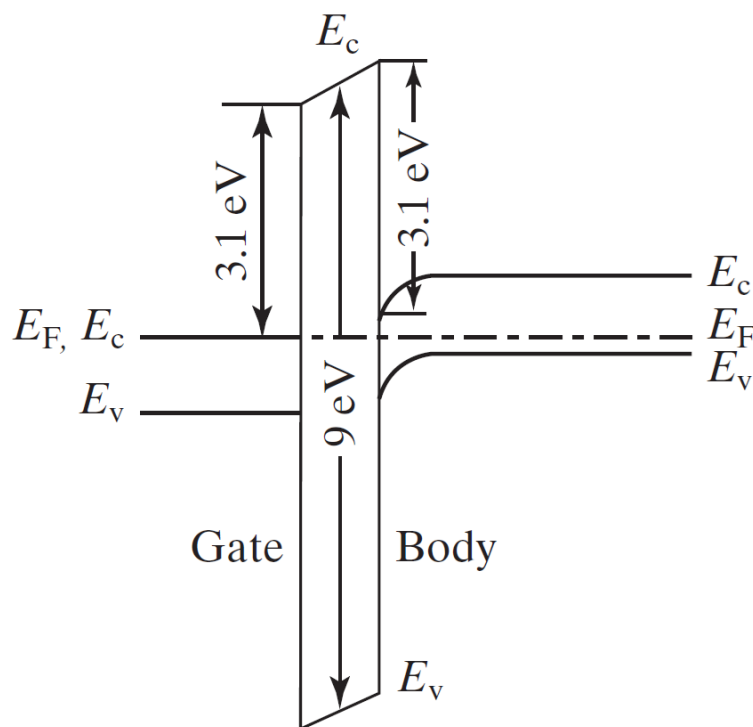
MIKROELEKTRONIKA, VIEEAB01

Térvezérelt tranzisztorok III.

MOS kapacitás, MOS-FET tranzisztor

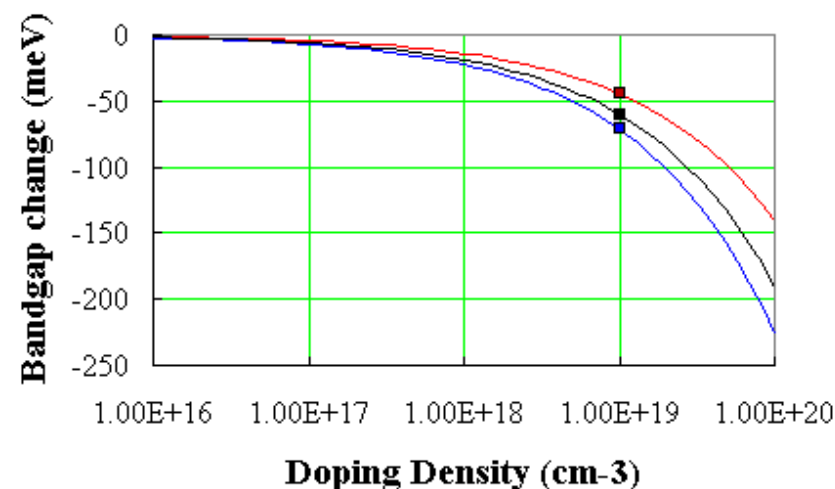
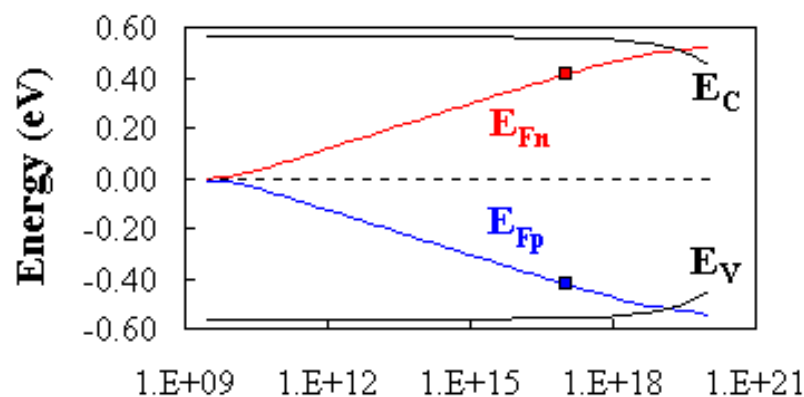
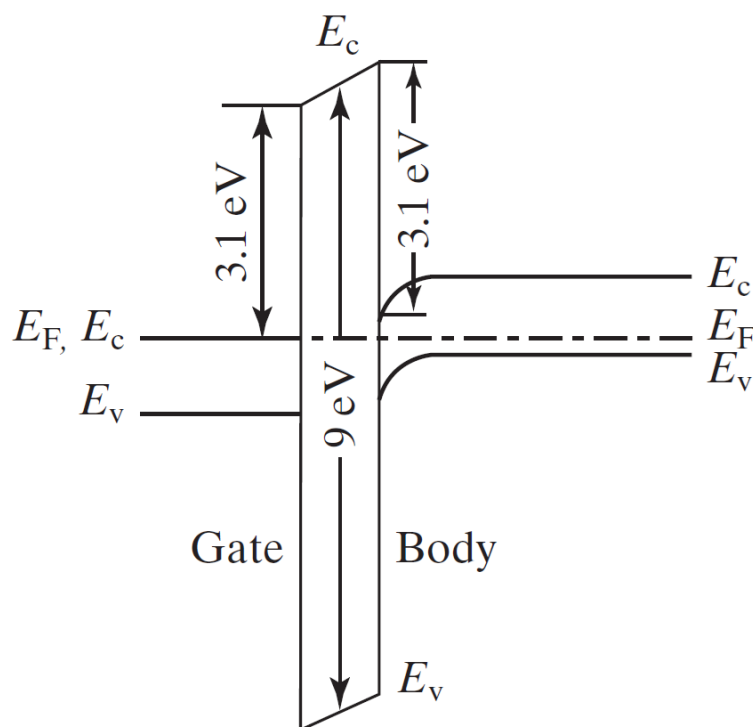
A működés áttekintése

- Felületi jelenségek a MOS kapacitás esetében
 - Térerősségmentes esetben energiasáv diagram
 - *Fermi szintek eltérő E szinten, biztos, hogy valami sávelhajlás bekövetkezik... De itt nincs PN/fém-félvezető átmenet... Hogy lehetséges ez?*



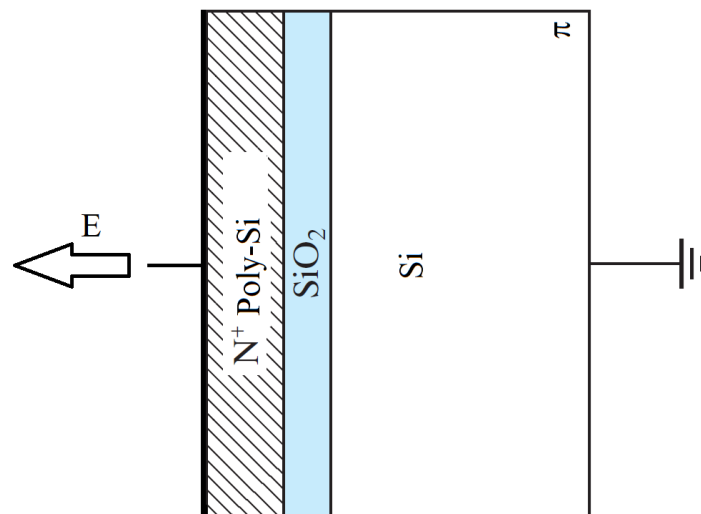
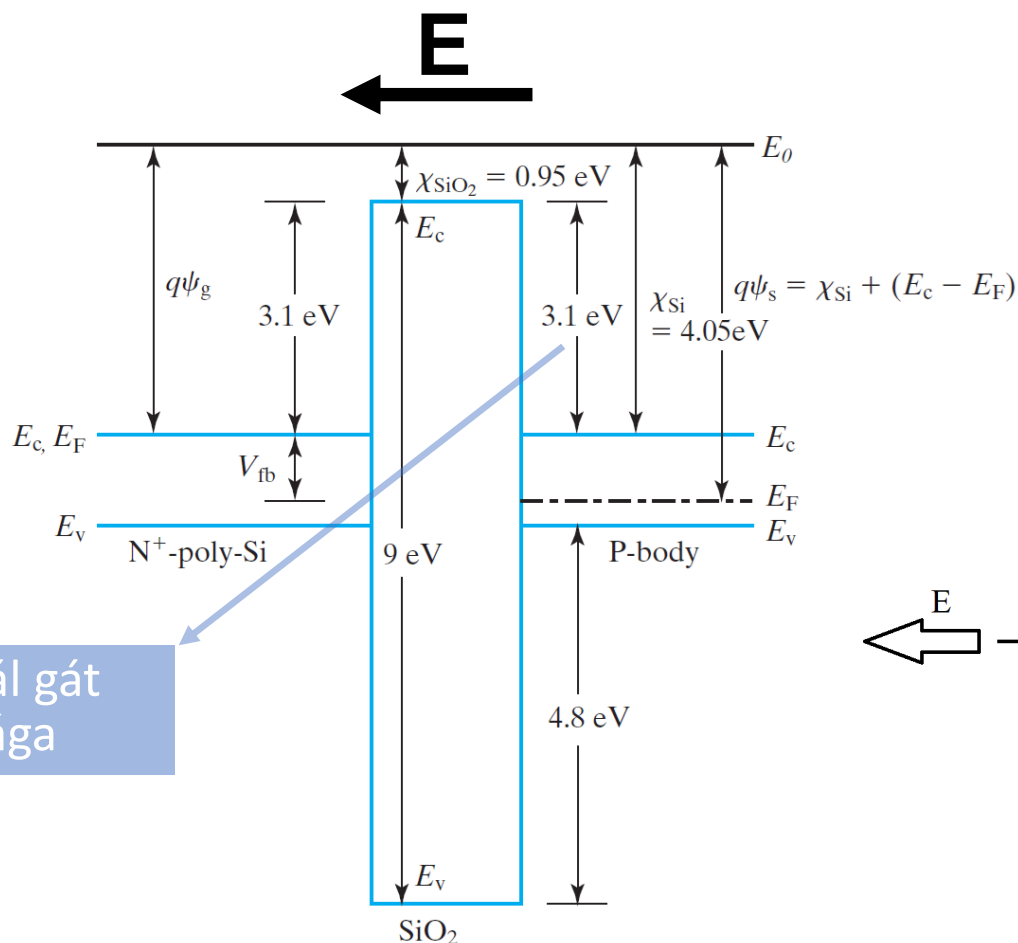
A működés áttekintése

- Felületi jelenségek a MOS kapacitás esetében
 - Térerősségmentes esetben
 - N+ poly-Si $E_C = E_F$



A működés áttekintése

- Felületi jelenségek a MOS kapacitás esetében
 - ún. Flat-Band állapot – Gate-n felülettől elmutató térerősség



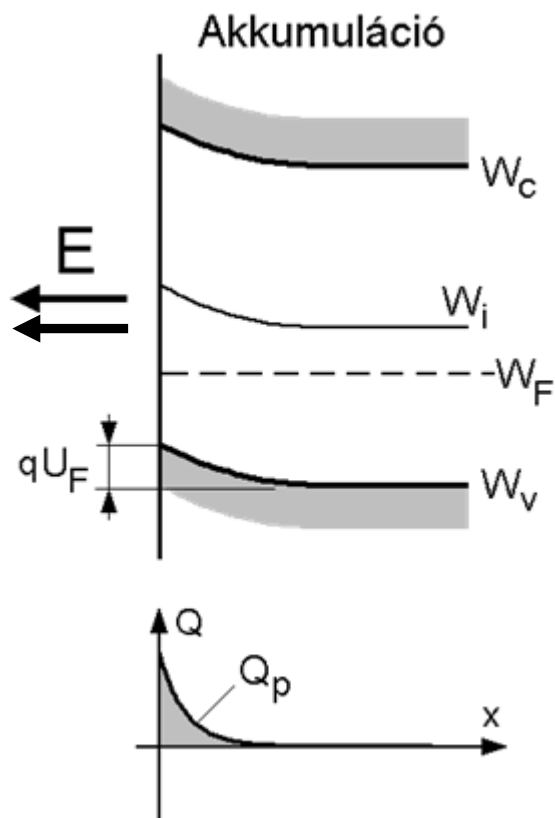
Gate-re akkora negatív feszültség adva, ami a kilépési munkák különbsége: $q \cdot (\Psi_g - \Psi_s)$

Potenciál gát magassága

A működés áttekintése

- Felületi jelenségek a MOS kapacitás esetében

$$\frac{dE}{dx} = \frac{\rho(x)}{\epsilon}$$



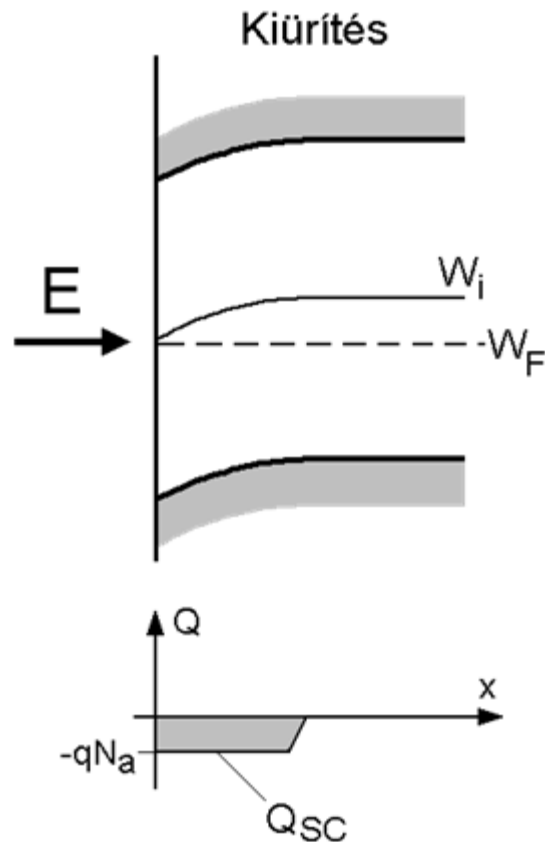
- Térerősség hatására dielektromos megosztás
- $Q = A \cdot \epsilon \cdot E$
- **Többségi töltések felhalmozódása a felület közelében**
- p típusú félvezető esetén lyukak halmozódnak fel
- Energiaviszonyokban változás lép fel
- Sávelhajlás történik qU_F energia értékkel *flat-band állapothoz képest*
- **U_F – Felületi potenciál**

$$p = \text{const } T^{3/2} \exp\left(-\frac{W_F - W_v}{kT}\right)$$

$$p = n_i \cdot \exp\left(\frac{W_i - W_F}{kT}\right)$$

A működés áttekintése

- Felületi jelenségek a MOS kapacitás esetében



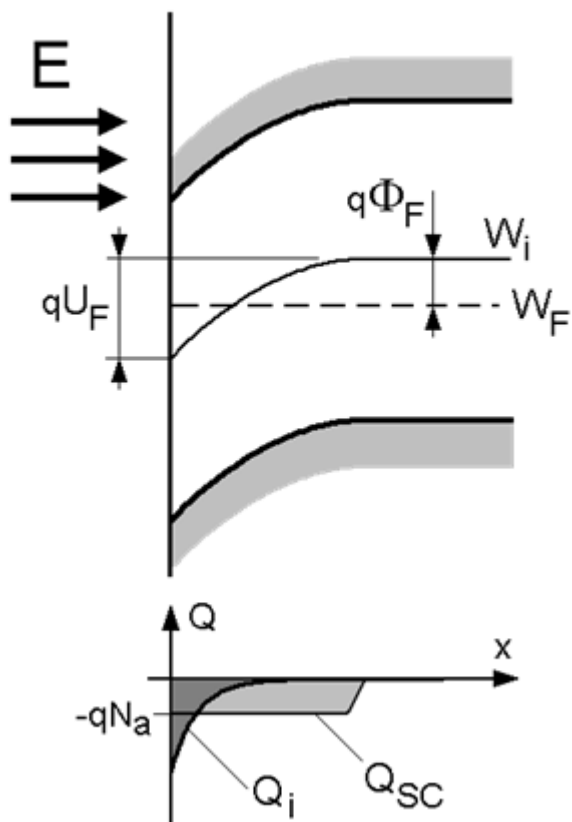
- Ellentétes térerősség hatására a térerősség erővonalának negatív töltéseken kell végződnie
- A felületen kiürülés áll elő
- p hordozó esetén lyukak eltávolodnak a felszíntől, **helyhez kötött negatív töltésű ionok** maradnak ott
- Térerősség fokozatos növelésével a kiürített réteg szélessége (a töltések száma) növekszik
- $Q_{sc} = -q \cdot N_a$

$$p = n_i \cdot \exp\left(\frac{W_i - W_F}{kT}\right)$$

A működés áttekintése

▪ Felületi jelenségek a MOS kapacitás esetében

Inverzió



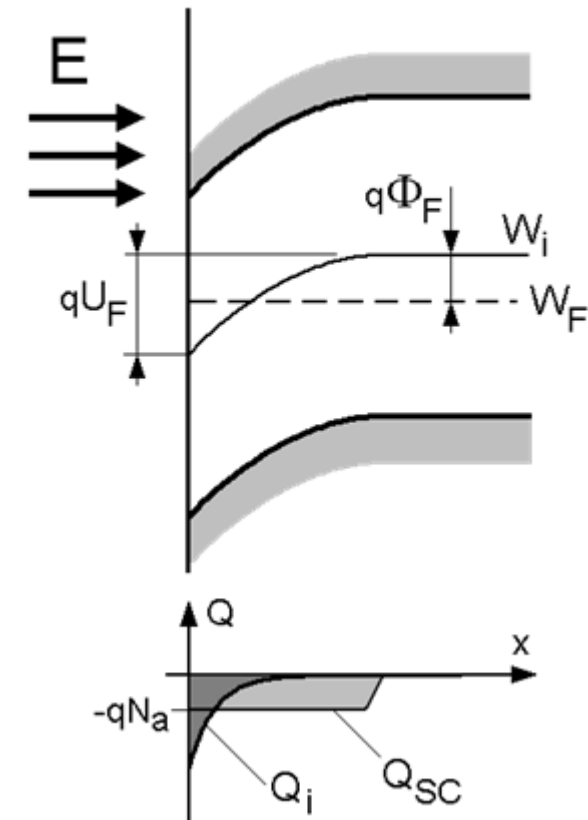
- Térerőt tovább növelve sávközép a Fermi szint alá görbül.
- A Fermi szint közelebb kerül a vezetési sávhoz, mint a vegyértéksávhoz!
- **Inverziós (kisebbségi) töltésfelhalmozás** történik
- p típusú félvezető esetén az anyagból kisebbségi elektronok áramolnak a felület közelébe
- Elektron sűrűség **exponenciálisan** függ a W_F és W_i távolságtól

$$n = n_i \cdot \exp\left(\frac{W_F - W_i}{kT}\right)$$

A működés áttekintése

- Felületi jelenségek a MOS kapacitás esetében

Inverzió



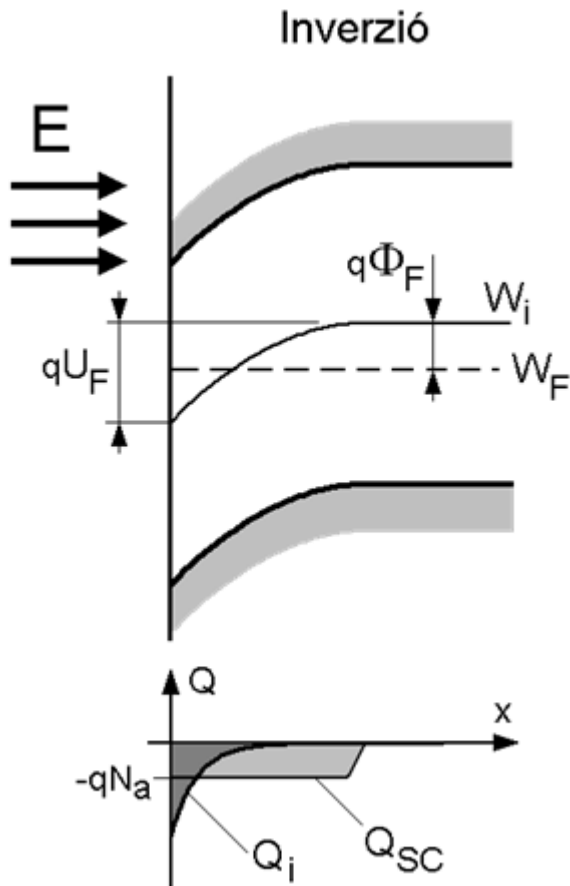
- Φ_F Fermi potenciál
- **Inverzió határa** amikor W_i és W_F találkozik, azaz $U_F = \Phi_F$
- Ebben a pontban az e- és lyukak sűrűsége rendkívül kicsi, erős inverzióra van szükség

$$p = n_i \cdot \exp\left(\frac{W_i - W_F}{kT}\right)$$

$$\Phi_F = \frac{W_i - W_F}{q} = \frac{kT}{q} \ln \frac{p}{n_i} \cong U_T \ln \frac{N_a}{n_i}$$

A működés áttekintése

- Felületi jelenségek a MOS kapacitás esetében



Erős inverzió: $U_F = 2 \Phi_F$

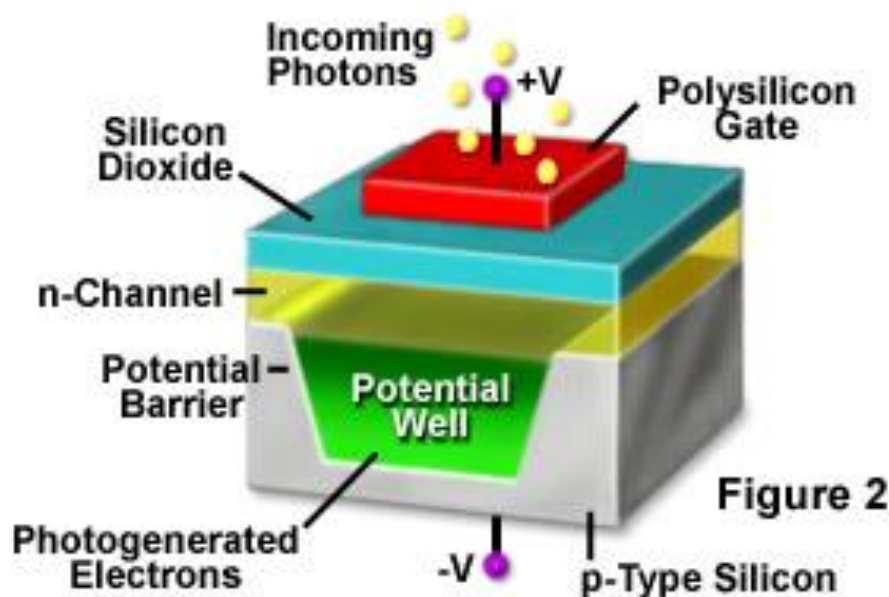
- Erős inverzió esetén annyi az e- sűrűsége, mint alapesetben a lyukak sűrűsége a p adalékolású félvezetőben
- FIGYELEM! Gyenge inverzió esetén is van mozgásképes töltéshordozó az inverziós rétegben!

$$n = n_i \cdot \exp\left(\frac{W_F - W_i}{kT}\right)$$

CCD képérzékelő szenzor

- A MOS kapacitást önmagában is használják, pl. a CCD eszközökben (charge coupled devices)

Metal Oxide Semiconductor (MOS) Capacitor

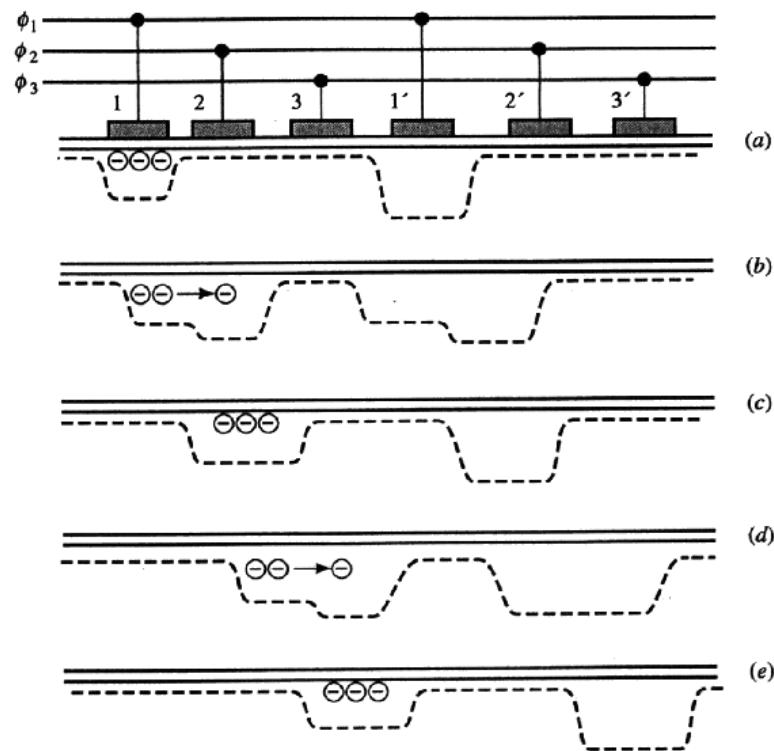
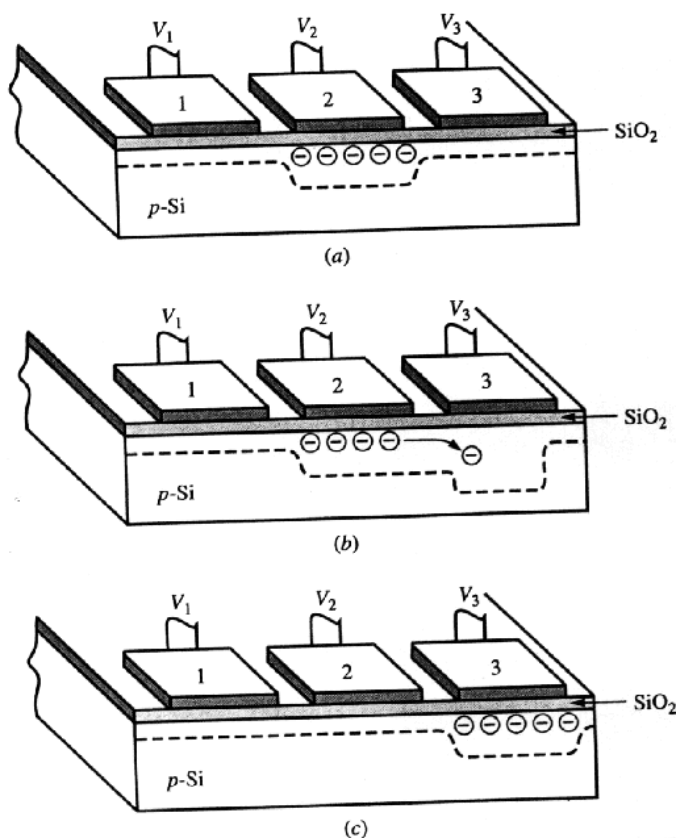


Forrás: Nikon Microscopy

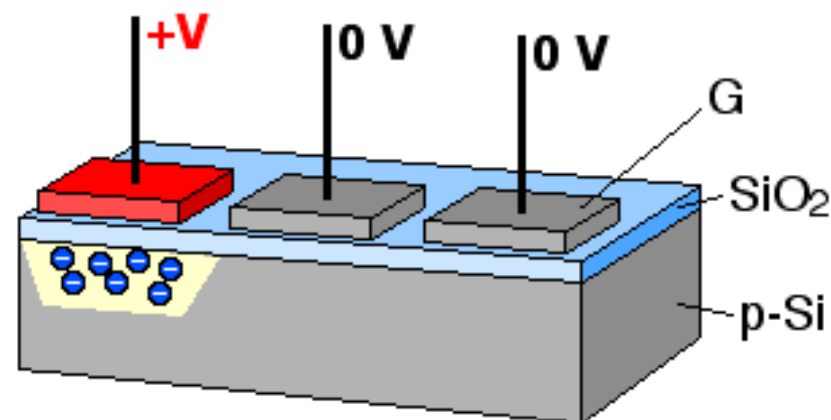
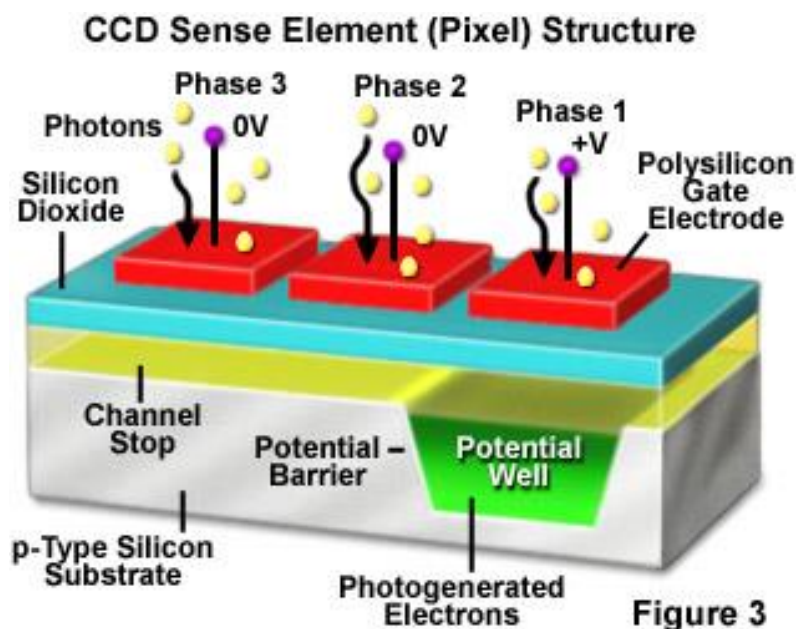
- Polysilicon gate elektróda (400nm – 1100nm közötti spektrumon átlátszó)
- Elektron-lyuk pár generáció a gate alatt, a potenciál zsebben (kiürített réteg)

CCD képérzékelő szenzor

- A MOS kapacitást önmagában is használják, pl. a CCD eszközökben



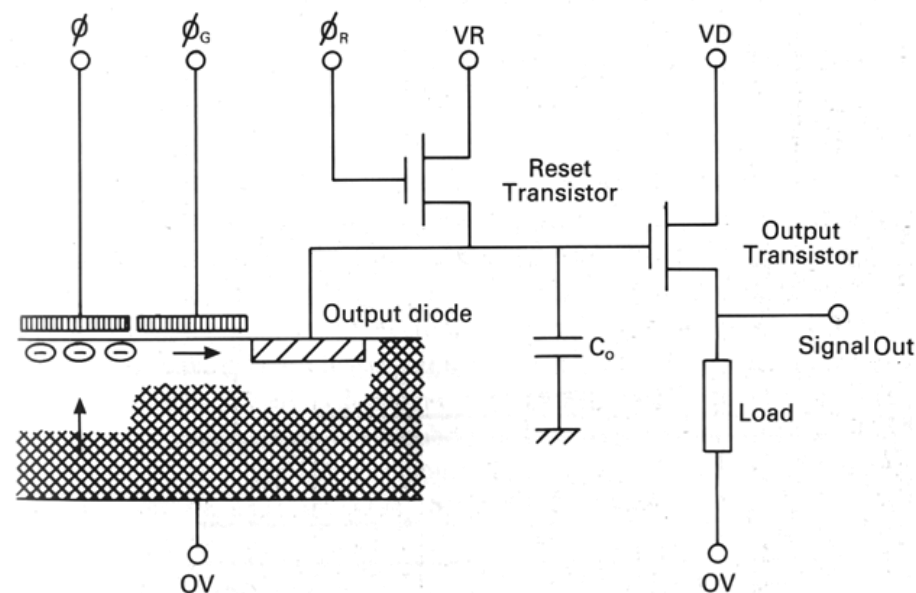
CCD képérzékelő szenzor



Töltés generáció csak fotonelnyeléssel?

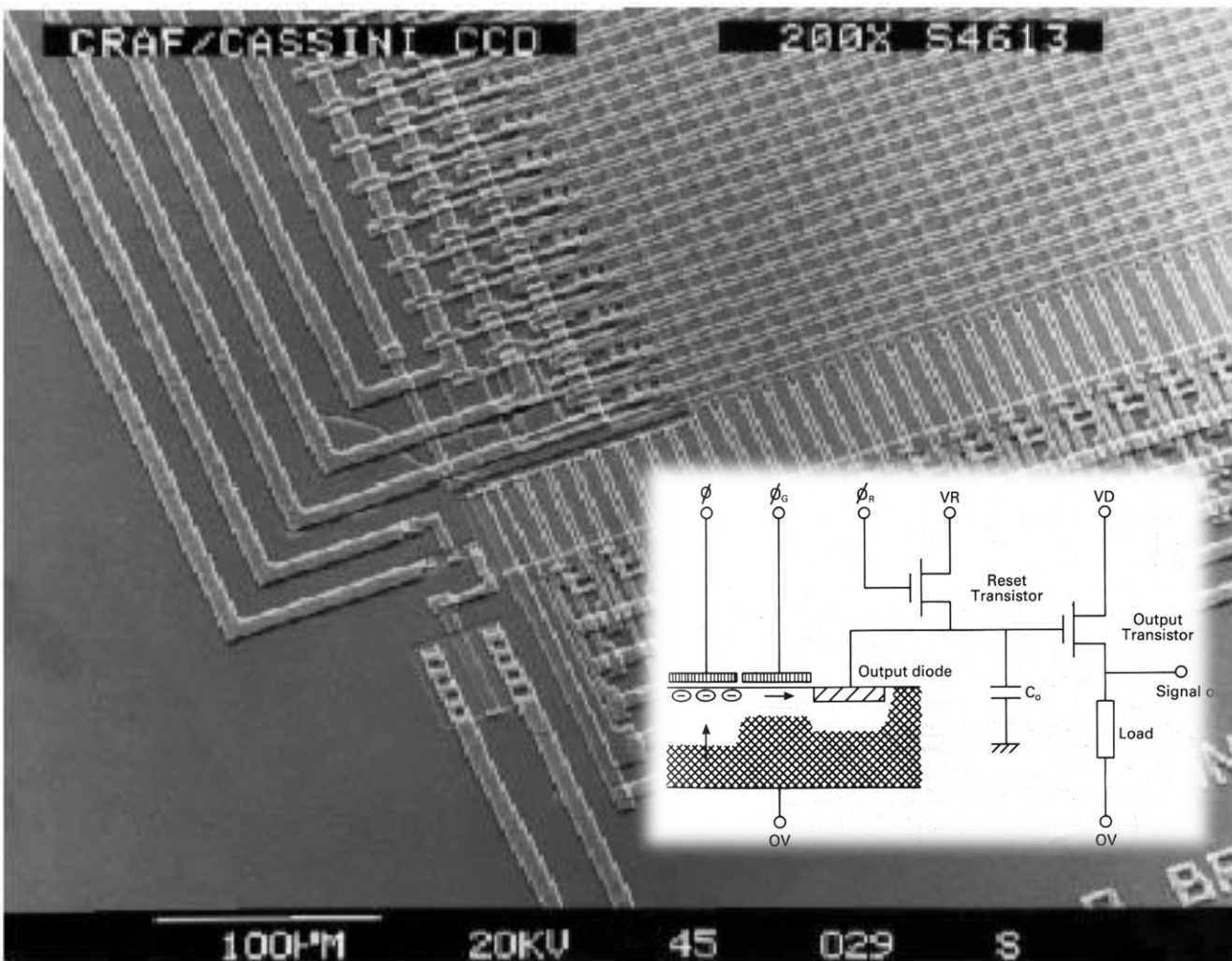
CCD kiolvasó áramkör

- A sor végén dióda, záróirányban előfeszítve (Reset után)
- A kiléptetett töltések számának megfelelően a tértöltési kapacitás kezd kisülni, változik a diódán a záróirányú feszültség
- Ezt a dU feszültségváltozást egy sourcekövető alkapcsolással tudjuk követni
- Nagyimpedanciás bemenete van, így a töltésviszonyokba „nem terheli bele”.
- C_0 parazita kapacitás, ami töltésmegosztást eredményez.

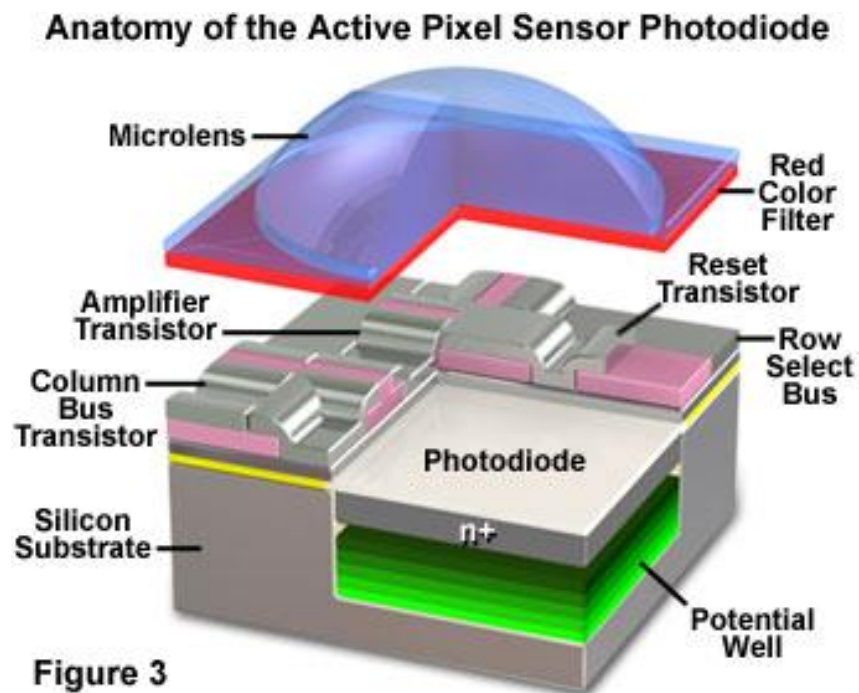
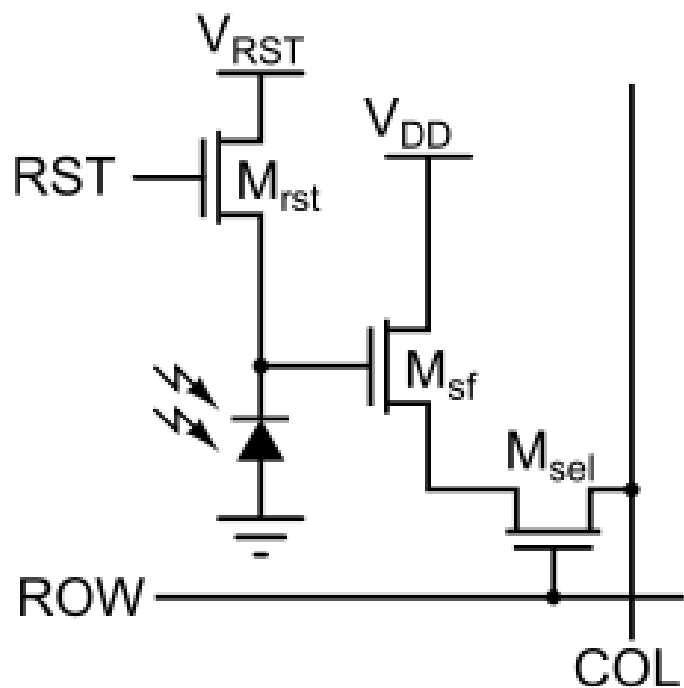


Rochester Institute of Technology – Center for Detectors

CCD kiolvasó áramkör

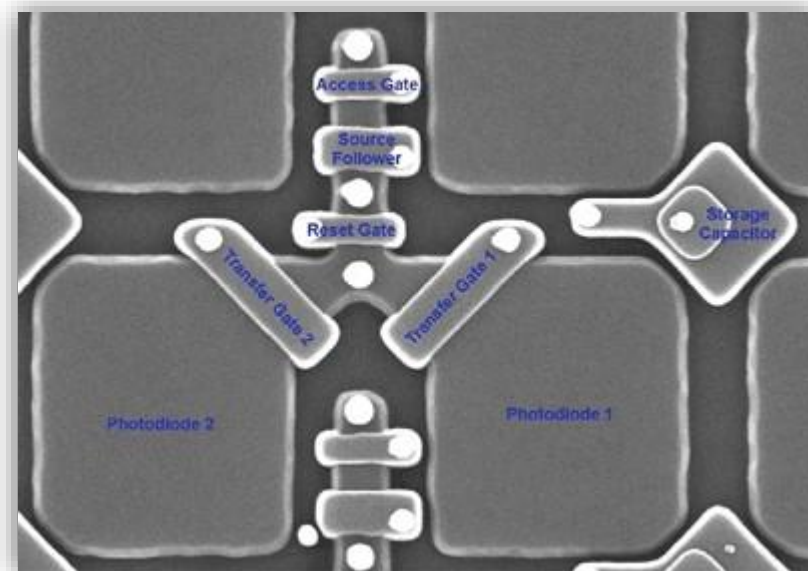
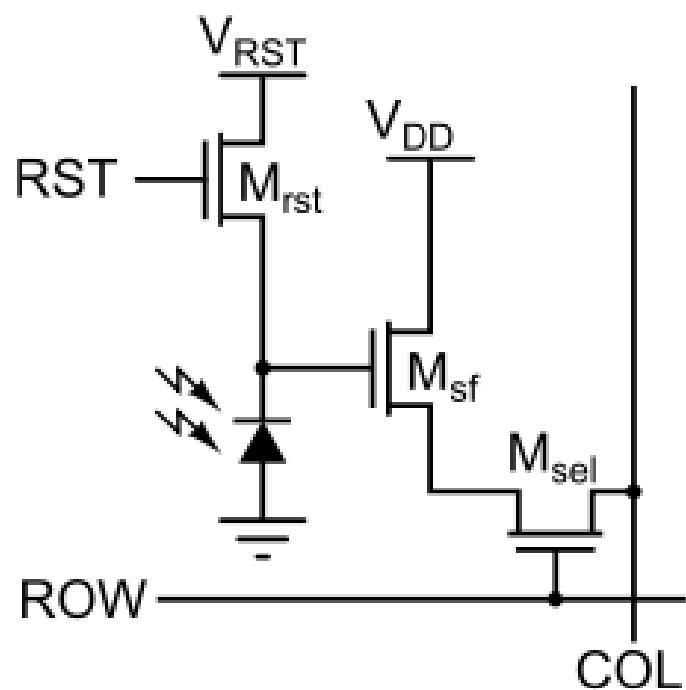


CMOS képérzékelő szenzor



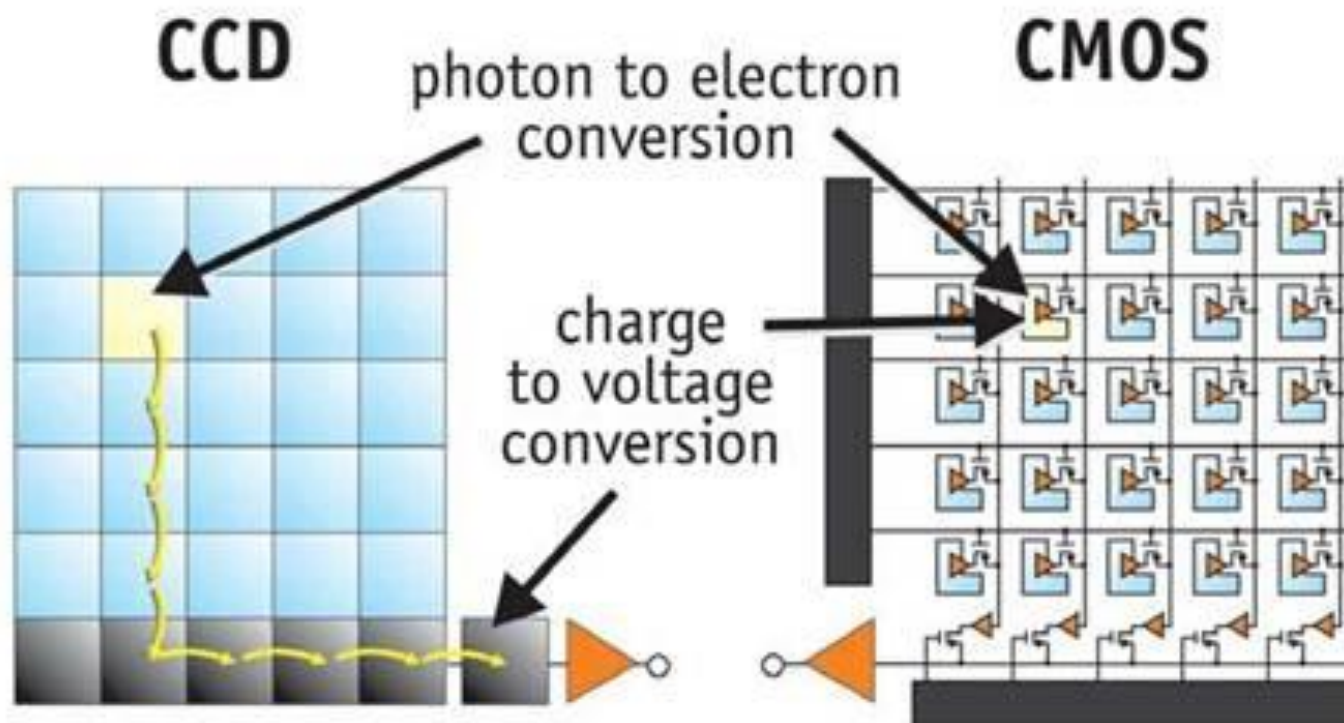
Olympus Microscopy

CMOS képérzékelő szenzor



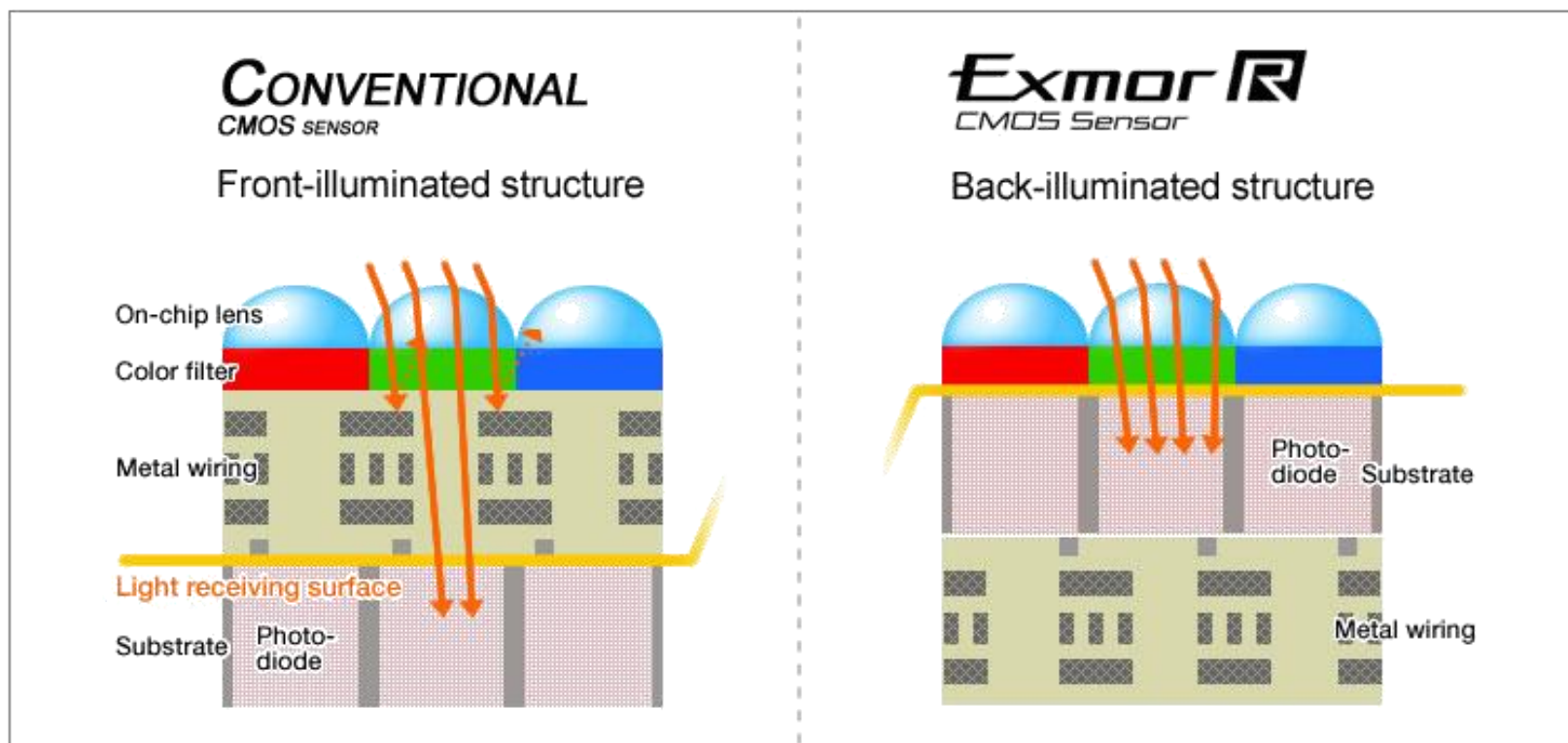
CCD vagy CMOS?

- Méret, felbontás, fill factor, zaj és fogyasztás szempontok...



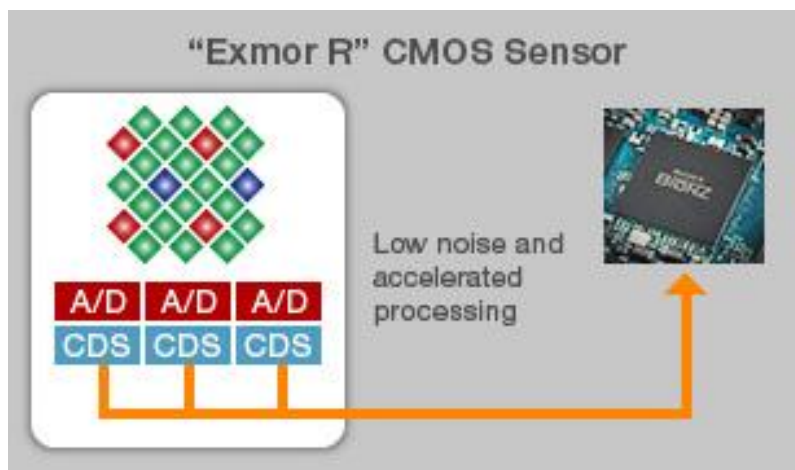
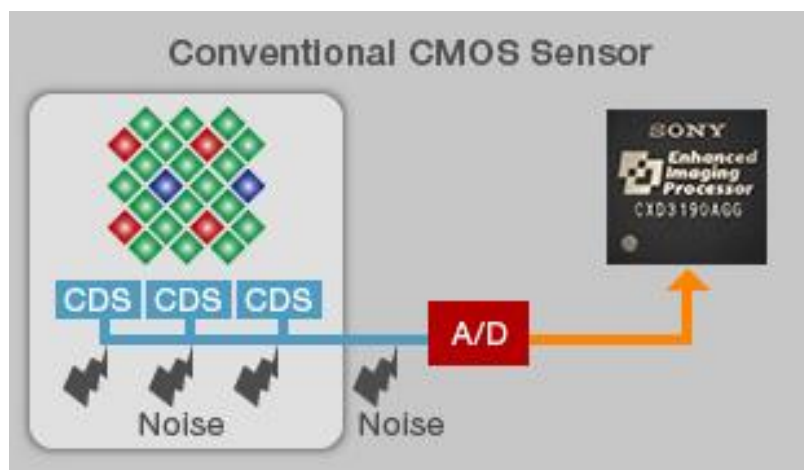
Modern CMOS képérzékelő szenzorok

- Számos technológiai újdonság:
 - Backlit / Back Side Illuminated (BSI)



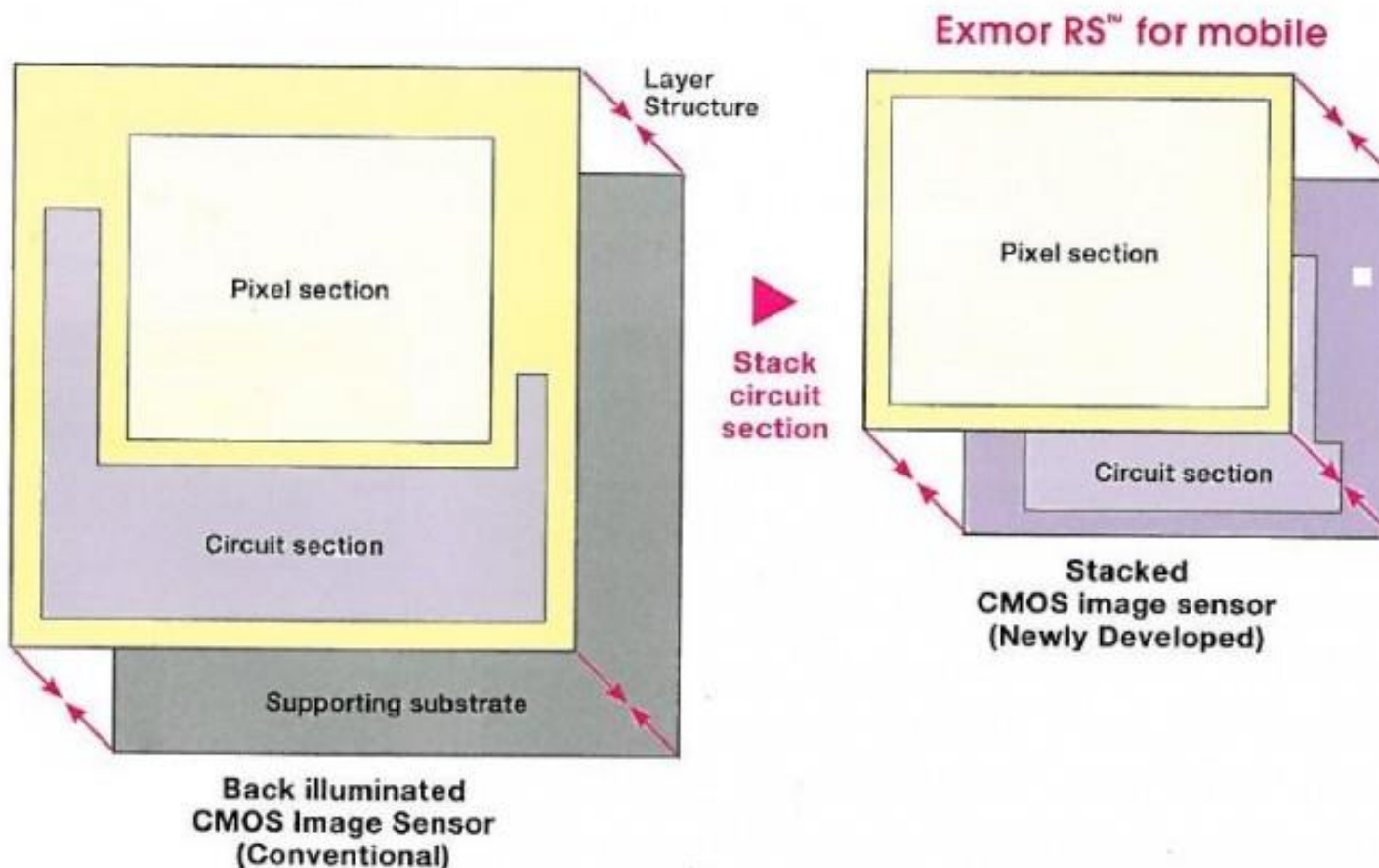
Modern CMOS képérzékelő szenzorok

- Számos technológiai újdonság:
 - Exmor R – 2008



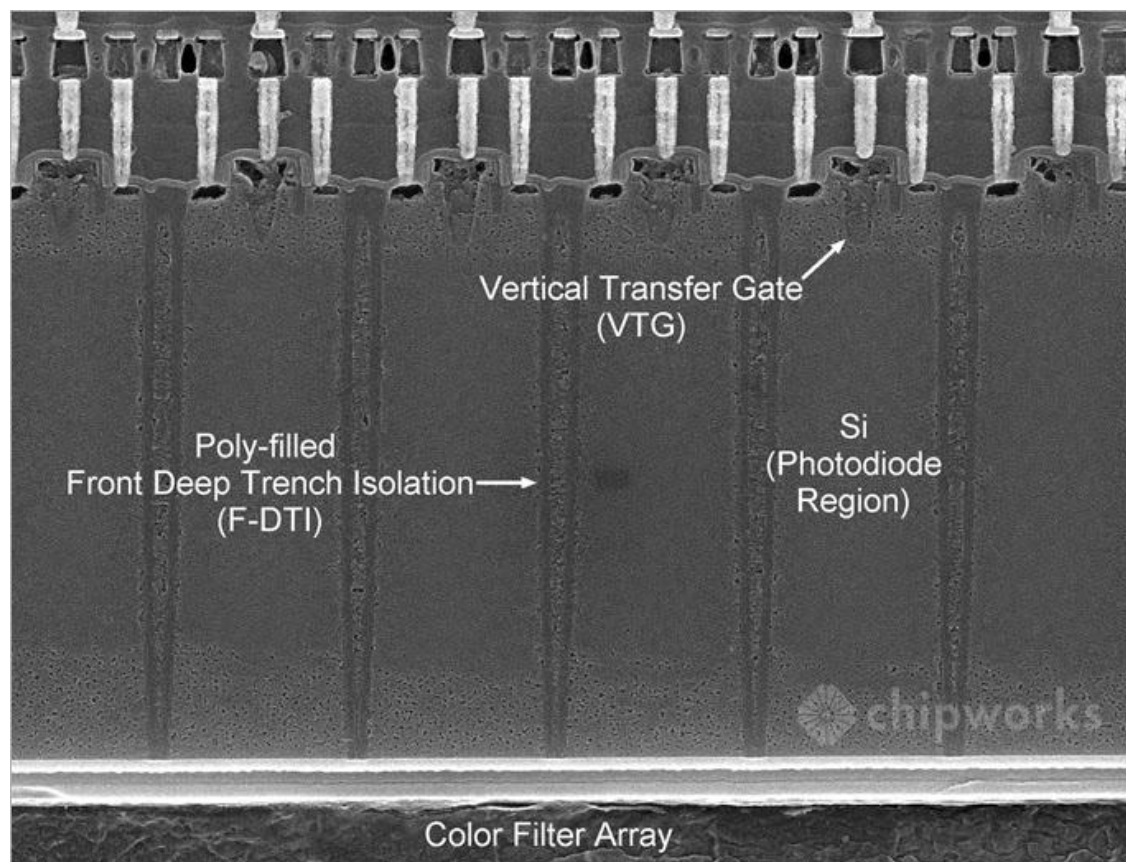
Modern CMOS képérzékelő szenzorok

- Számos technológiai újdonság:
 - Exmor RS – 2013

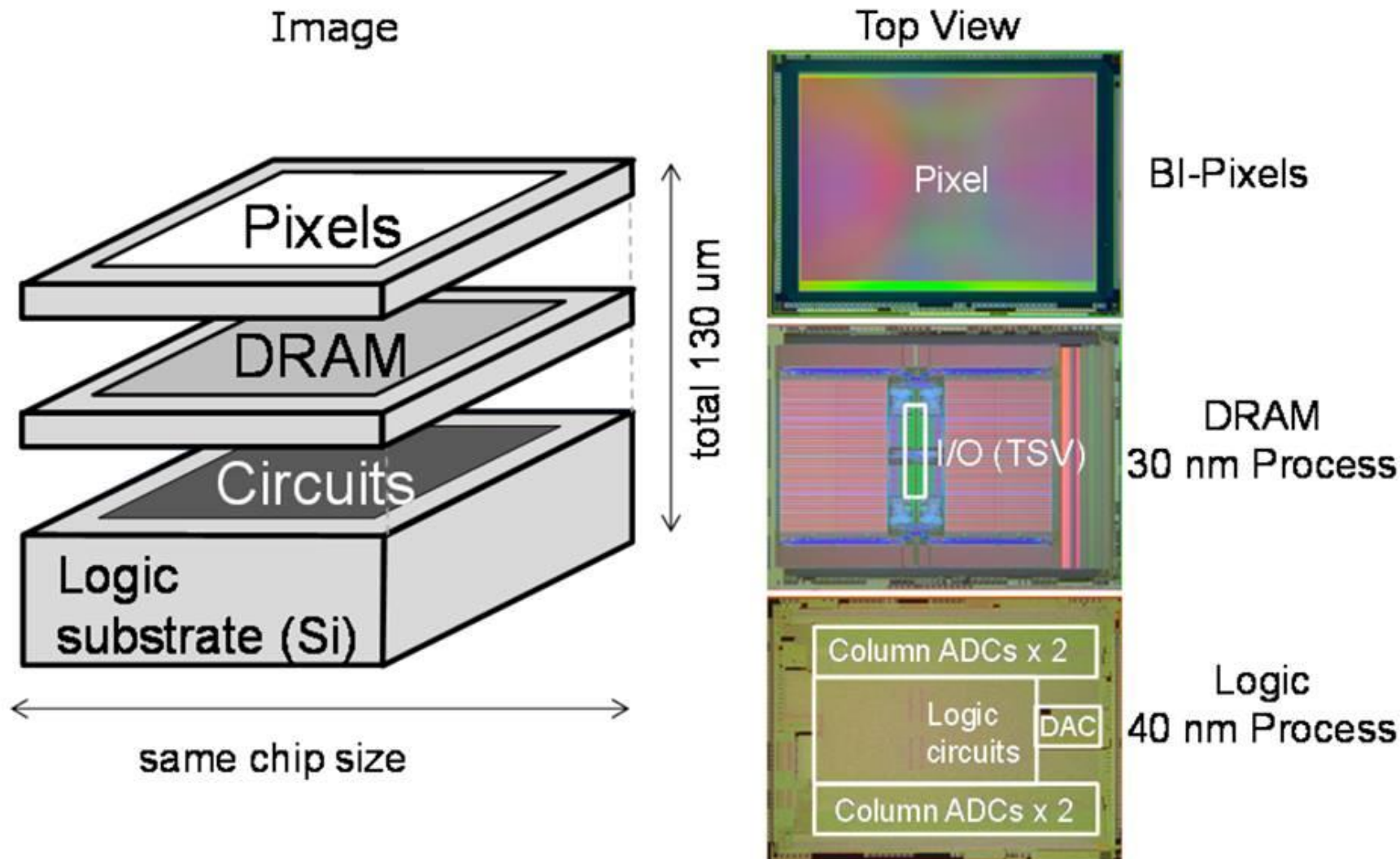


Modern CMOS képérzékelő szenzorok

- Számos technológiai újdonság:
 - ISOCELL - 2014

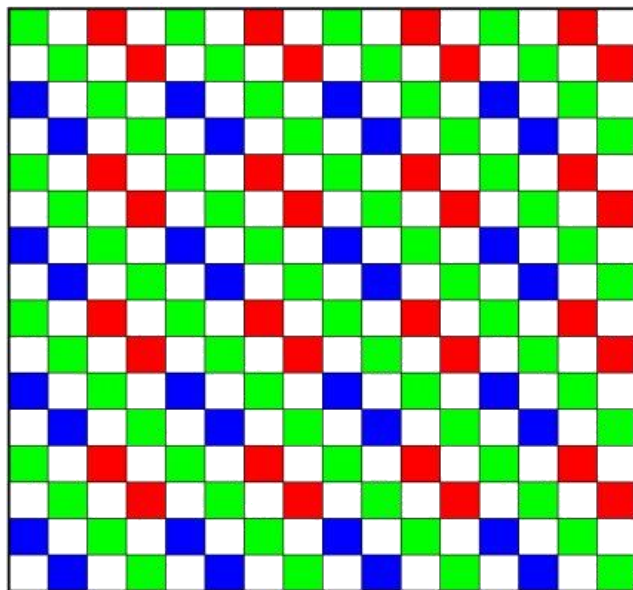


Modern CMOS képérzékelő szenzorok



Modern CMOS képérzékelő szenzorok

- 2019
 - Bayer filter leváltása
 - Single Shot HDR



Dual Bayer & White
HDR Coding array

One shot HDR



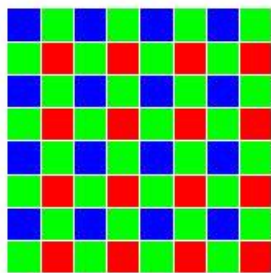
S = short exposure
L = long exposure



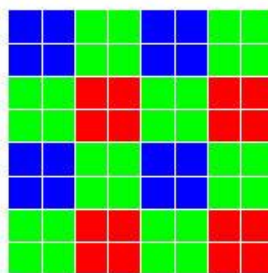
Modern CMOS képérzékelő szenzorok

- 2020
- Pixel binning technique

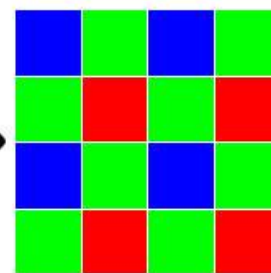
Traditional Bayer



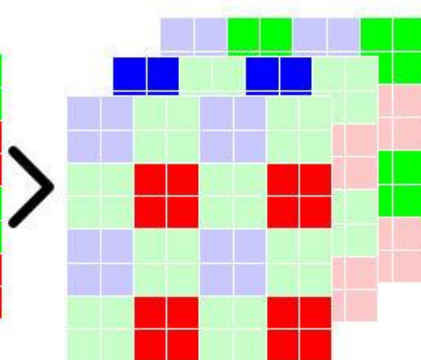
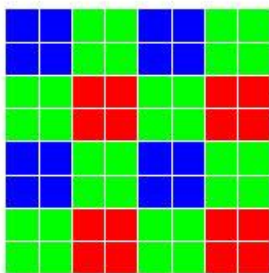
Quad Bayer



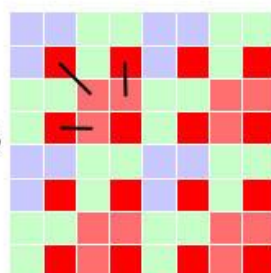
12MP Shot



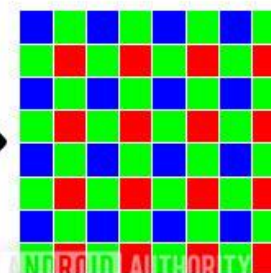
Quad Bayer



Array Convert

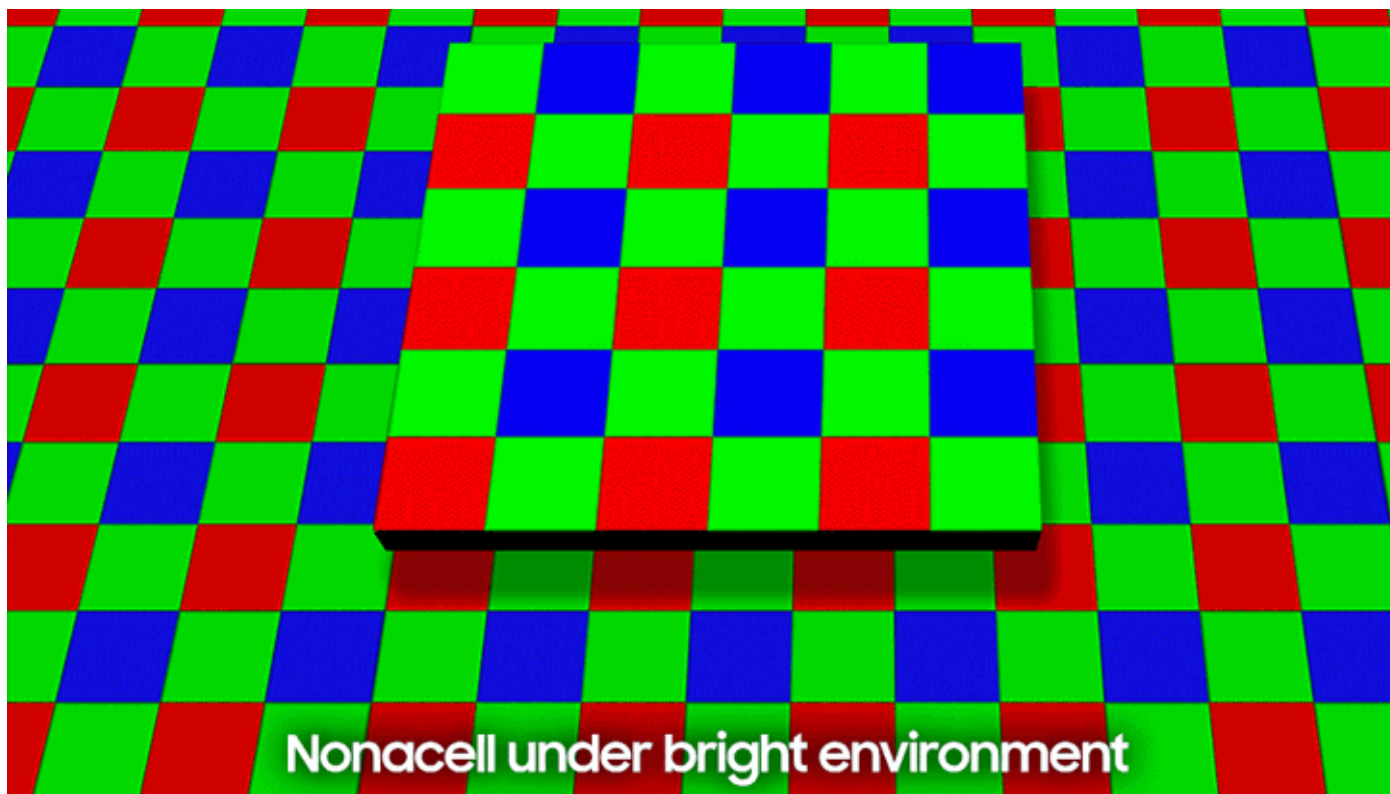


48MP Shot



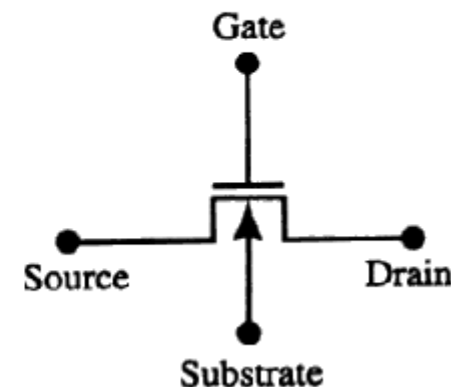
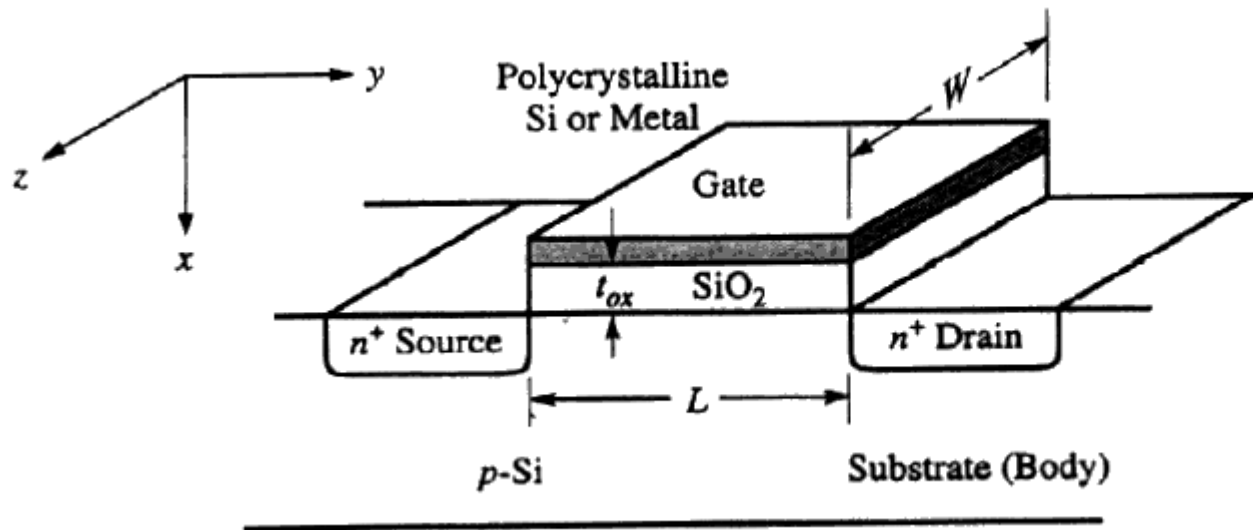
Modern CMOS képérzékelő szenzorok

- 2020
- Pixel binning technique



A MOS FET tranzisztor

- MOS kapacitás a két végén egy-egy elektródával kiegészítve

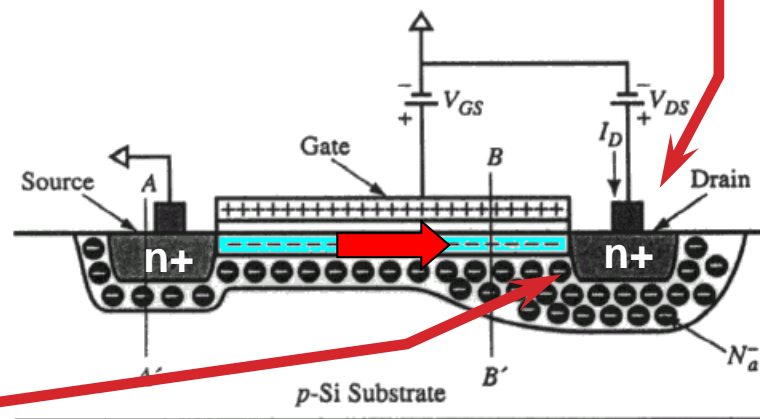
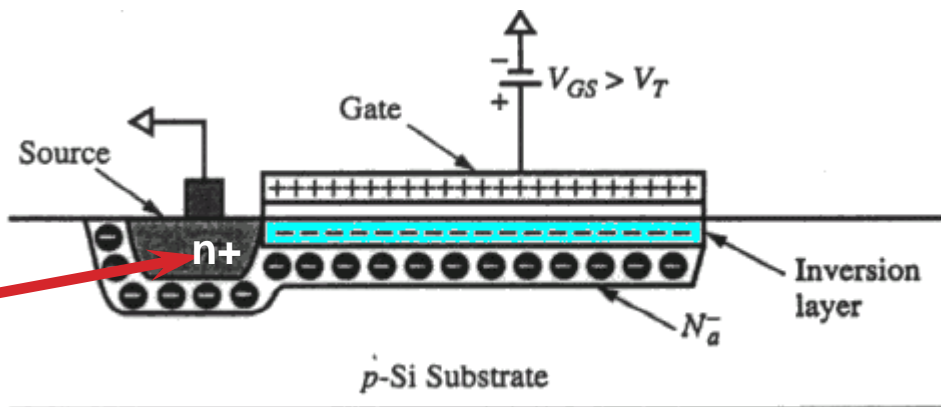


- **n-csatornás eszköz:** elektronok vezetnek
- **p-csatornás eszköz:** lyukak vezetnek

A MOS tranzisztor kvalitatív működése

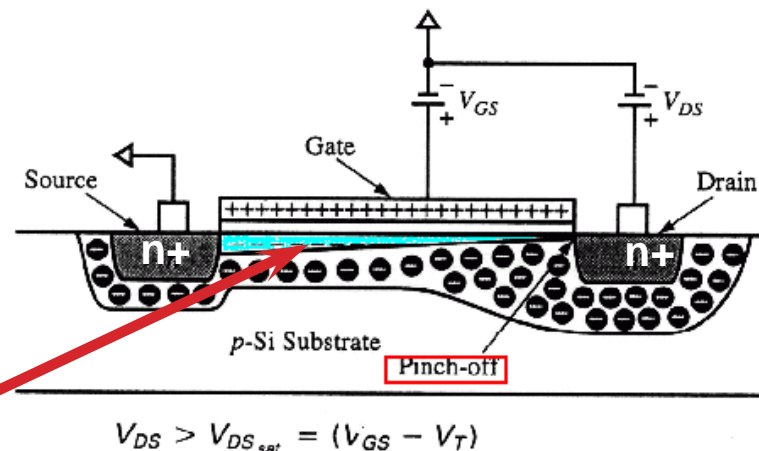
- Ha $V_{GS} > V_T$, kialakul az inverziós réteg

- az n+ régió a **source**-nál elektronokat tud injektálni a csatornába
- a **drain** alkalmas (pozitív) potenciálja beindítja az elektronok áramlását a csatornában,
- a drain pozitív potenciálja záró irányban előfeszíti az n+ régió által formált pn átmenetet
- a csatornában a drain-hez sodródott elektronok itt elnyelődnek és az n+ régióba kerülnek, zárul az áramkör



A MOS tranzisztor kvalitatív működése

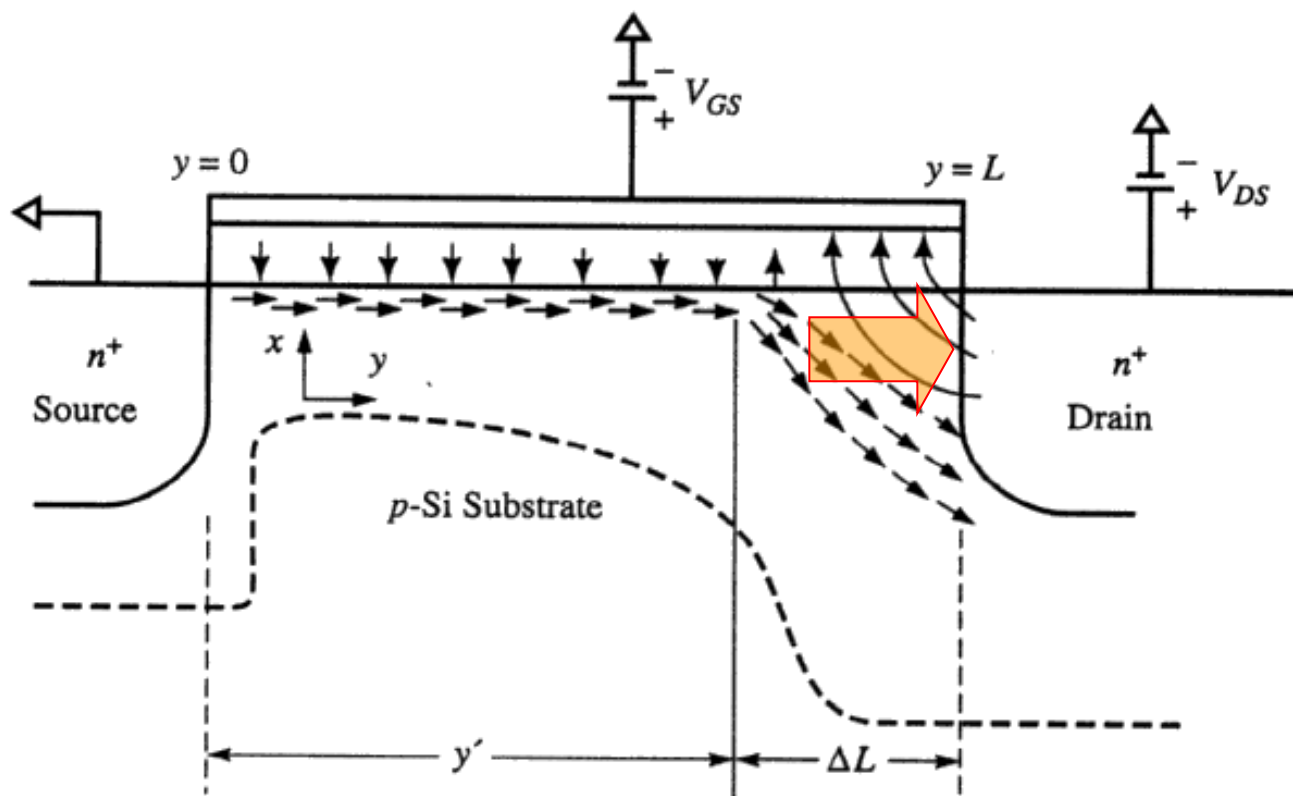
- a csatornában lévő töltéshordozó-sűrűség a V_{GS} feszültségtől függ
- a csatornában feszültségesés jön létre, ezért az inverziós réteg vastagsága a csatorna mentén egyre csökken
- egy adott V_{DSsat} ún. szaturációs feszültségnél a csatorna a drain-nél elzáródik, ez az ún. **pinch-off**



$$V_{DSsat} = V_{GS} - V_T$$

Az elzáródás bekövetkezte után a MOS tranzisztor ún. **telítéses üzemmódban** dolgozik, **a drain feszültség tovább nem befolyásolja a csatorna áramát.**

A MOS tranzisztor kvalitatív működése



A *pinch-off* régióban a töltéstranszport **drift áram** révén valósul meg.

Drain-Bulk PN átmenet záróirányban előfeszítve, kisebbségi töltéshordozókra nézve nyelőként viselkedik, nagy térerősség alakul ki (potenciálgát növekszik)

Feszültség-áram karakterisztikák

- Kimeneti karakterisztika: $I_D = f(U_{DS})$, parameter: U_{GS}
- Transzfer karakterisztika: $I_D = f(U_{GS})$, paraméter: U_{DS}

Kimeneti karakterisztika:

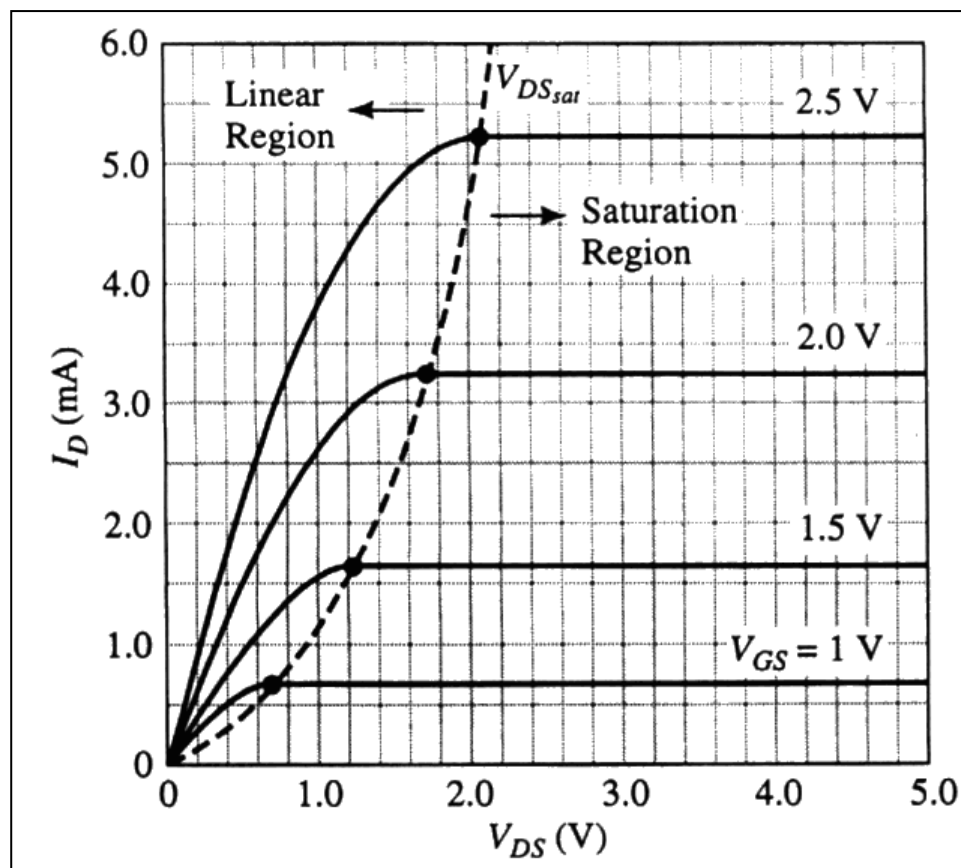
Szaturációban (telítésben):

$$I_D = \frac{W}{L} \frac{\mu_n}{2} \frac{\epsilon_{ox}}{t_{ox}} (V_{GS} - V_T)^2$$

$$K = \frac{\mu_n \epsilon_{ox}}{t_{ox}} \quad \text{áramállandó}$$

Az áramkörtervező
meghatározhatja a
tranzisztor geometriáját:

W-t és **L**-et befolyásolhatja



PÉLDA

Számoljuk ki egy MOS tranzisztor telítési áramát $U_{GS}=5V$ esetében, ha

$$K = \frac{\mu_n \varepsilon_{ox}}{t_{ox}} = 110 \mu A / V^2 \quad V_T = 1V, \text{ és a geometriai méretek}$$

a) $W = 5 \mu m$, $L = 0.4 \mu m$,

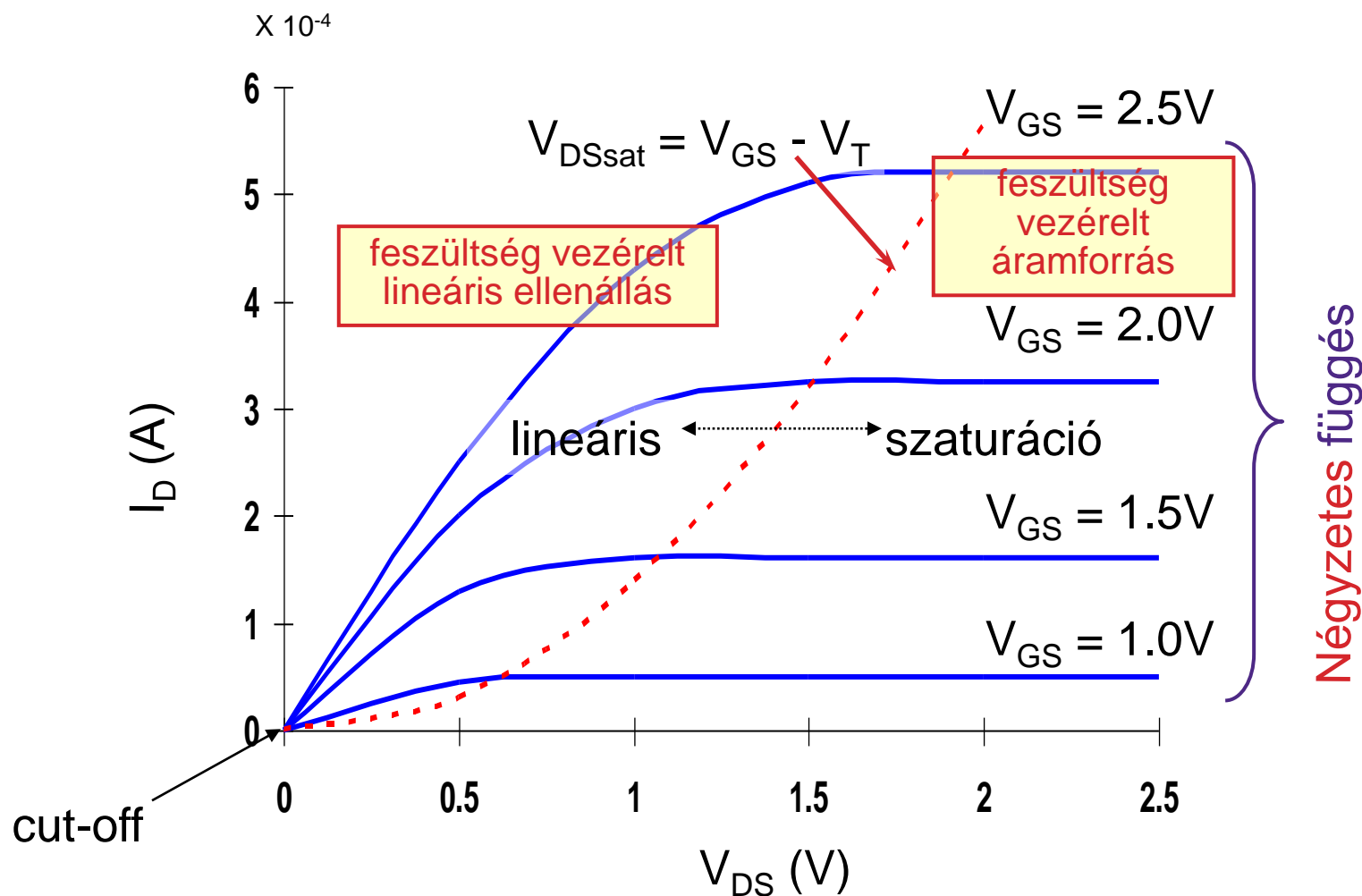
b) $W = 0.8 \mu m$, $L = 5 \mu m$!

$$a) \quad I_D = \frac{W}{L} \frac{K}{2} (U_{GS} - V_T)^2 = \frac{5}{0.4} \frac{110}{2} 10^{-6} (5-1)^2 = 11 \cdot 10^{-3} A = \underline{11mA}$$

$$b) \quad I_D = \frac{W}{L} \frac{K}{2} (U_{GS} - V_T)^2 = \frac{0.8}{5} \frac{110}{2} 10^{-6} (5-1)^2 = 141 \cdot 10^{-6} A = \underline{141\mu A}$$

A **W/L arány** változtatásával a drain áram nagyságrendekkel változtatható

Feszültség-áram karakterisztika



nMOS tranzisztor, $0.25\mu m$, $L_d = 10\mu m$, $W/L = 1.5$, $V_{DD} = 2.5V$, $V_T = 0.4V$

A működés fizikai áttekintése

Töltés és potenciálviszonyok a felületen

A küszöbfeszültség

A karakterisztika levezetése

A MOS struktúra potenciálviszonyai

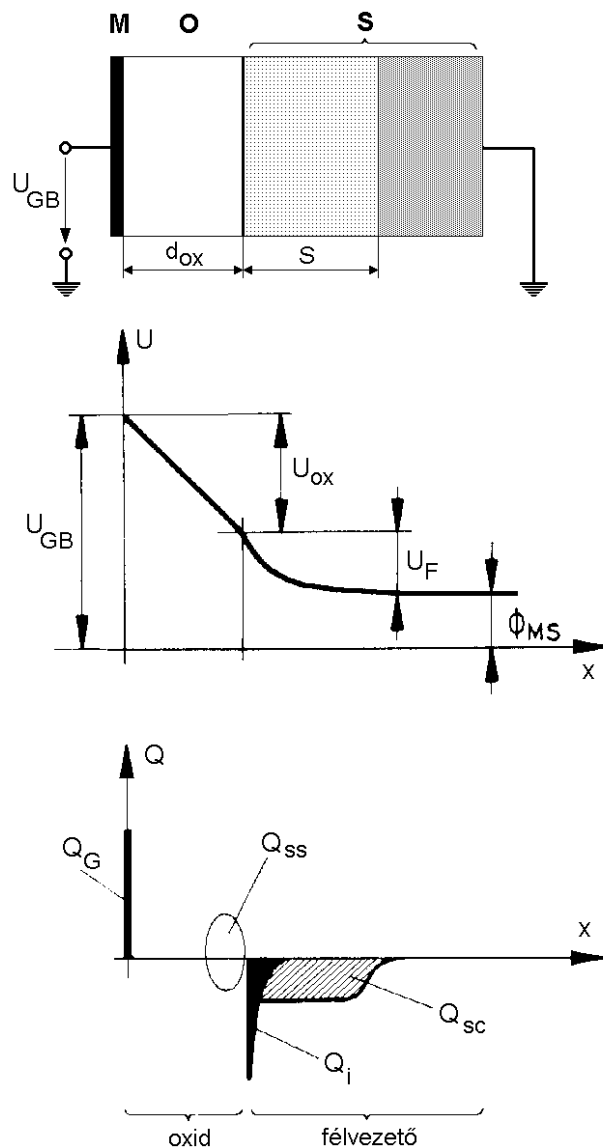
$$U_{GB} = U_{ox} + U_F + \Phi_{MS}$$

$$Q_G = Q_{SC} - Q_{SS} + Q_i$$

$$C_0 = \frac{\epsilon_{ox}}{d_{ox}}$$

$$Q_G = C_0 U_{ox}$$

$$Q_{SC} = qN_a S$$



A MOS struktúra potenciálviszonyai

$$U_{GB} = U_{ox} + U_F + \Phi_{MS}$$

$$Q_G = Q_{SC} - Q_{SS} + Q_i$$

$$Q_G = C_0 U_{ox}$$

$$Q_{SC} = qN_a S$$

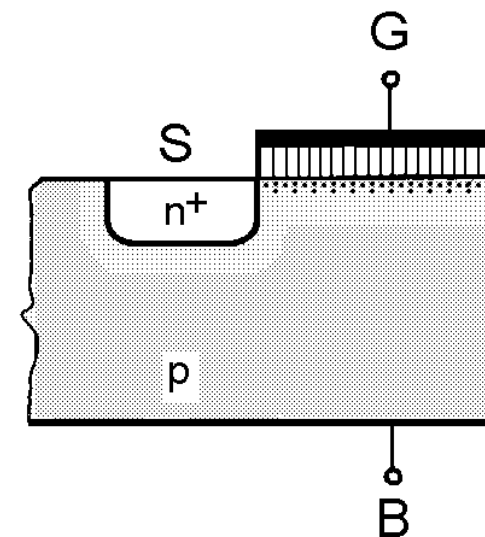
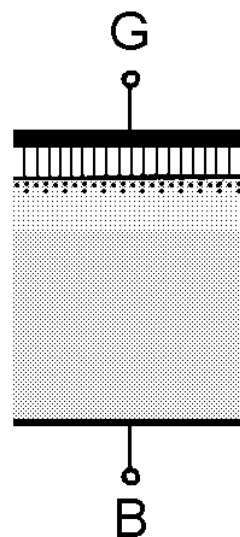
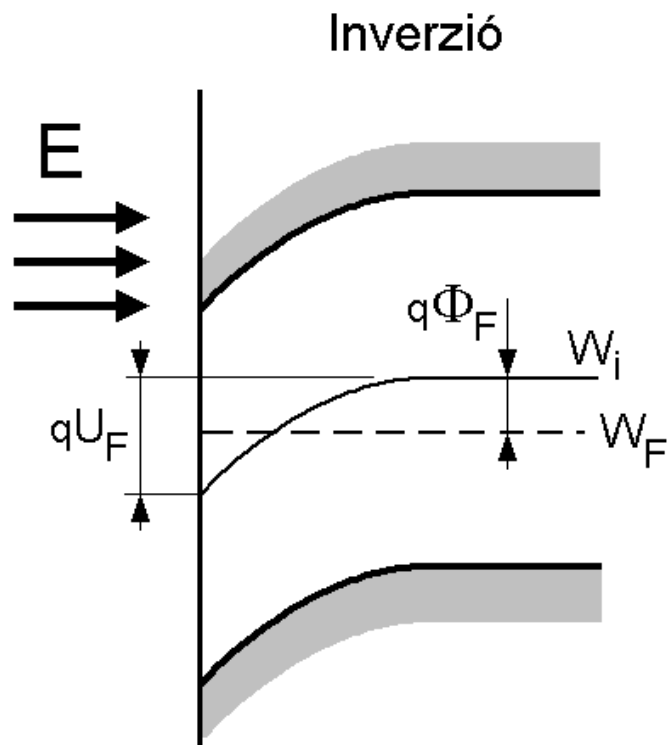
$$\begin{aligned} Q_i &= Q_G - Q_{SC} + Q_{SS} = \\ &= C_0 U_{ox} - \sqrt{2\varepsilon_s q N_a} \sqrt{U_F} + Q_{SS} \end{aligned}$$

$$\begin{aligned} Q_i &= C_0 (U_{GB} - U_F - \Phi_{MS}) - \\ &- \sqrt{2\varepsilon_s q N_a} \sqrt{U_F} + Q_{SS} \end{aligned}$$

$$Q_{SC} = qN_a \sqrt{\frac{2\varepsilon_s}{qN_a}} \sqrt{U_F} = \sqrt{2\varepsilon_s q N_a} \sqrt{U_F}$$

Minden
felületegységre
nézve! $A = 1 \mu\text{m}^2$

A MOS tranzisztor küszöbfeszültsége



$$U_F = 2\Phi_F$$

$$U_F = 2\Phi_F + U_{SB}$$

A MOS tranzisztor küszöbfeszültsége

$$Q_i = C_0 \cdot (U_{GB} - (2\Phi_F + U_{SB}) - \Phi_{MS}) - \sqrt{2\epsilon_S q N_a} \sqrt{2\Phi_F + U_{SB}} + Q_{SS}$$

$$Q_i = C_0 \cdot (U_{GS} - 2\Phi_F - \Phi_{MS}) - \sqrt{2\epsilon_S q N_a} \sqrt{2\Phi_F + U_{SB}} + Q_{SS}$$

$$Q_i = C_0 \cdot \left(U_{GS} - 2\Phi_F - \Phi_{MS} - \frac{\sqrt{2\epsilon_S q N_a} \sqrt{2\Phi_F + U_{SB}}}{C_0} + \frac{Q_{SS}}{C_0} \right)$$

$$V_T = U_{GS} \Big|_{Q_i=0}$$

$$\leftarrow U_{GS} = V_T$$

$$Q_i \cong C_0 (U_{GS} - V_T)$$

$$V_T = 2\Phi_F + \Phi_{MS} - \frac{Q_{SS}}{C_0} + \frac{\sqrt{2\epsilon_s q N_a}}{C_0} \sqrt{2\Phi_F + U_{SB}}$$

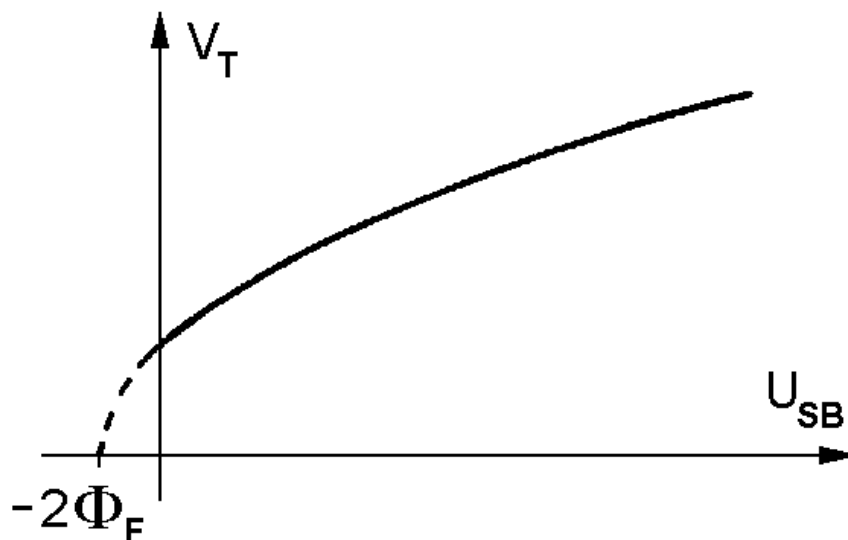
A MOS tranzisztor küszöbfeszültsége

$$V_T = 2\Phi_F + \Phi_{MS} - \frac{Q_{SS}}{C_0} + \frac{\sqrt{2\varepsilon_s q N_a}}{C_0} \sqrt{2\Phi_F + U_{SB}}$$

- Küszöbfeszültséget kis értéken kell tartani
- Pontos beállítása gyártás során
- Függése (minél kisebb érték elérése):
 - N_a bulk adaléksűrűség (minél kisebb lenne jó)
 - C_0 minél nagyobb (ε megválasztása, d_{ox} minél kisebb)
 - Fém anyagának megválasztása (több befolyásoló tényező)
 - Q_{SS} értékének állításával (ionimplatáció $\pm 0,1V$)
 - U_{SB} egyedüli elektromos paraméter!

A MOS tranzisztor küszöbfeszültsége

$$V_T = 2\Phi_F + \Phi_{MS} - \frac{Q_{SS}}{C_0} + \frac{\sqrt{2\varepsilon_s q N_a}}{C_0} \sqrt{2\Phi_F + U_{SB}}$$



Flat-band potenciál:

$$\Phi_{FB} = \Phi_{MS} - \frac{Q_{SS}}{C_0}$$

Bulk állandó:

$$\gamma = \frac{\sqrt{2\varepsilon_s q N_a}}{C_0}$$

$$V_T = 2\Phi_F + \Phi_{FB} + \gamma \sqrt{2\Phi_F + U_{SB}}$$

PÉLDA

Egy MOS struktúra adatai: $N_a = 4 \cdot 10^{15} / \text{cm}^3$, a Si relatív dielektromos állandója **11,8**, az oxidé **3,9**, az oxid vastagsága $d_{ox} = 0,03 \mu\text{m}$, $\Phi_{MS} = 0,2 \text{ V}$, Q_{SS} -t elhanyagoljuk.

Számítsuk ki a Fermi potenciált, az oxid kapacitást, a bulk állandót és a küszöb-feszültséget $U_{SB} = 0 \text{ V}$ mellett!

$$\Phi_F = U_T \ln \frac{N_a}{n_i} = 0,026 \cdot \ln \frac{4 \cdot 10^{15}}{10^{10}} = 0,335 \text{ V}$$

$$C_0 = \frac{\epsilon_{ox}}{d_{ox}} = \frac{8,86 \cdot 10^{-12} \cdot 3,9}{3 \cdot 10^{-8}} = 1,1 \cdot 10^{-3} \text{ F / m}^2 = 1100 \text{ pF / mm}^2$$

$$\gamma = \frac{\sqrt{2\epsilon_s q N_a}}{C_0}$$

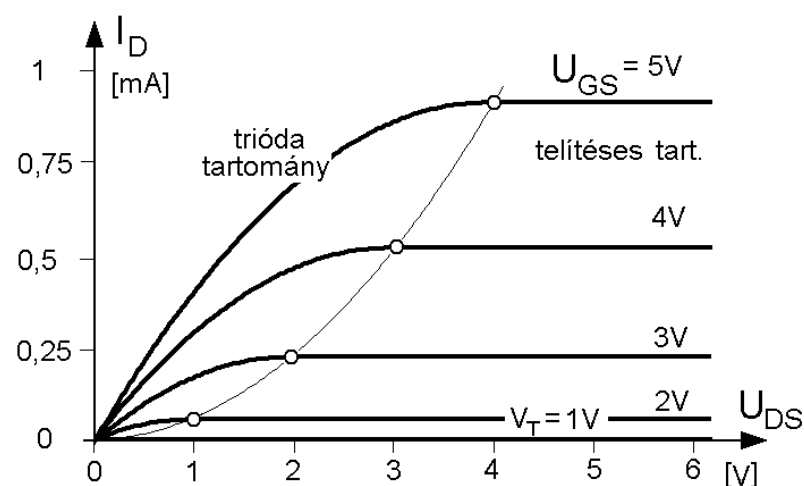
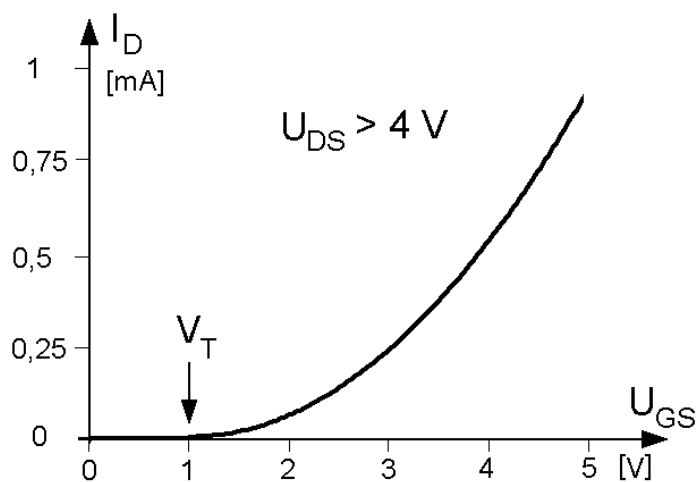
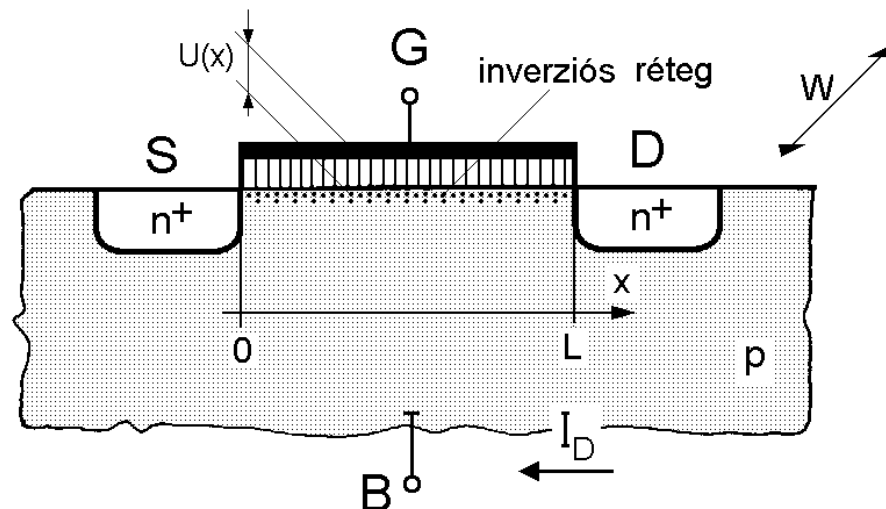
$$\gamma = \frac{\sqrt{2 \cdot 8,86 \cdot 10^{-12} \cdot 11,7 \cdot 1,6 \cdot 10^{-19} \cdot 4 \cdot 10^{21}}}{1,1 \cdot 10^{-3}} = 0,331 \text{ V}^{1/2}$$

$$V_T = 2\Phi_F + \Phi_{MS} - \frac{Q_{SS}}{C_0} + \frac{\sqrt{2\epsilon_s q N_a}}{C_0} \sqrt{2\Phi_F + U_{SB}}$$

$$V_T = 2 \cdot 0,335 + 0,2 + 0,331 \sqrt{2 \cdot 0,335} = 1,14 \text{ V}$$

A növekményes MOS tranzisztor karakterisztikája

- A következőkben kiszámoljuk!



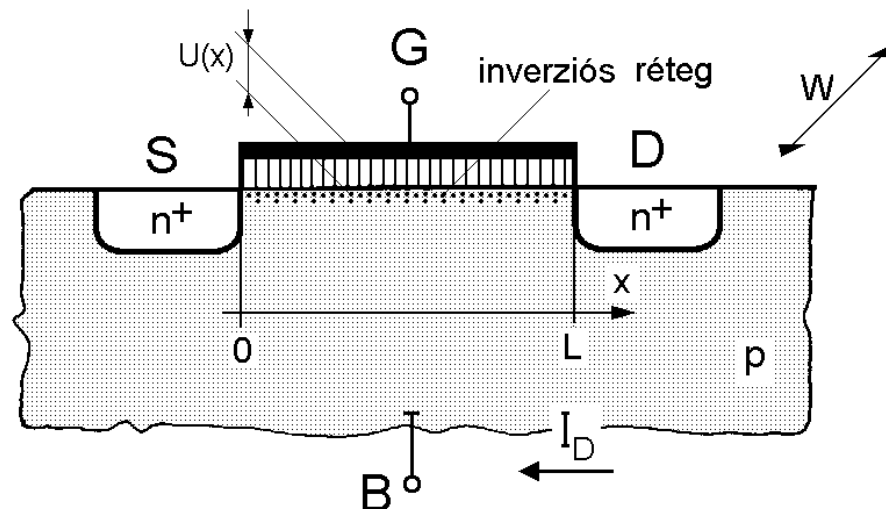
A karakterisztika egyenlet levezetése

$$U(0) = U_{GS}, \quad U(L) = U_{GD}$$

$$Q_i(U) = Q_i[U(x)]$$

$$I_D = Q_i W v$$

$$v = -\mu E = -\mu \frac{dU}{dx}$$

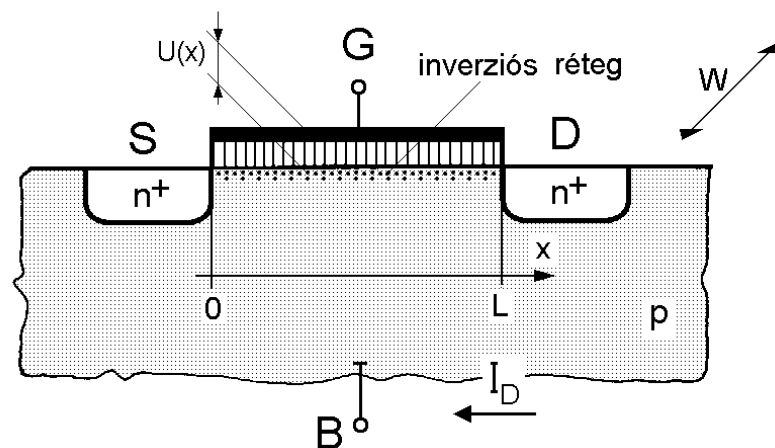


$$I_D = -Q_i(U) W \mu \frac{dU}{dx} \Rightarrow \int_0^L I_D dx = -W \mu \int_0^L Q_i \frac{dU}{dx} dx$$

A karakterisztika egyenlet levezetése

$$\int_0^L I_D dx = -W\mu \int_0^L Q_i \frac{dU}{dx} dx$$

$$I_D L = -W\mu \int_{U_{GS}}^{U_{GD}} Q_i(U) dU$$



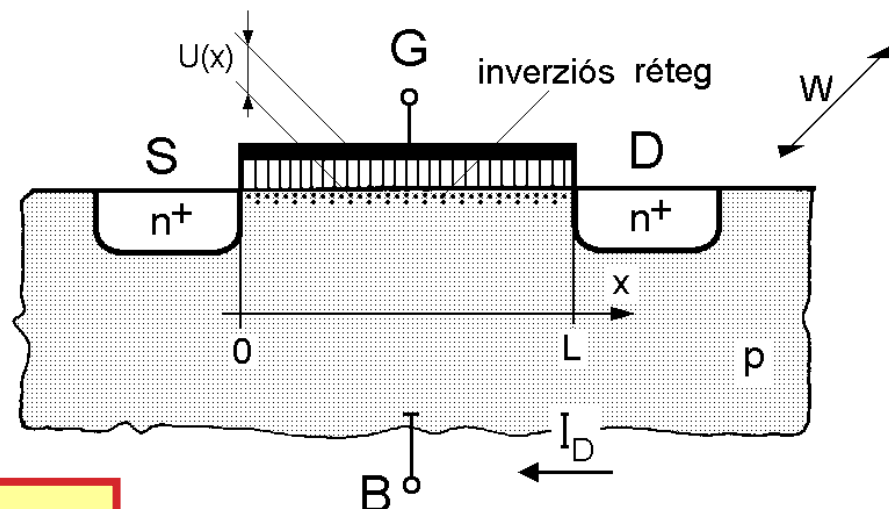
$$Q_i = C_0(U(x) - V_T)$$

$$I_D = -\frac{W}{L} \mu \int_{U_{GS}}^{U_{GD}} C_0(U - V_T) dU = \frac{W}{L} \frac{\mu C_0}{2} (U - V_T)^2 \Big|_{U_{GD}}^{U_{GS}}$$

$$I_D = \frac{W}{L} \frac{\mu C_0}{2} \left[(U_{GS} - V_T)^2 - (U_{GD} - V_T)^2 \right]$$

A karakterisztika egyenlet levezetése

$$I_D = \frac{W}{L} \frac{\mu C_0}{2} \left[(U_{GS} - V_T)^2 - (U_{GD} - V_T)^2 \right]$$



$$I_D = \frac{W}{L} \frac{\mu C_0}{2} [F(U_{GS}) - F(U_{GD})]$$

$$F(U) = \begin{cases} (U - V_T)^2 & \text{ha } U > V_T \\ 0 & \text{ha } U \leq V_T \end{cases}$$

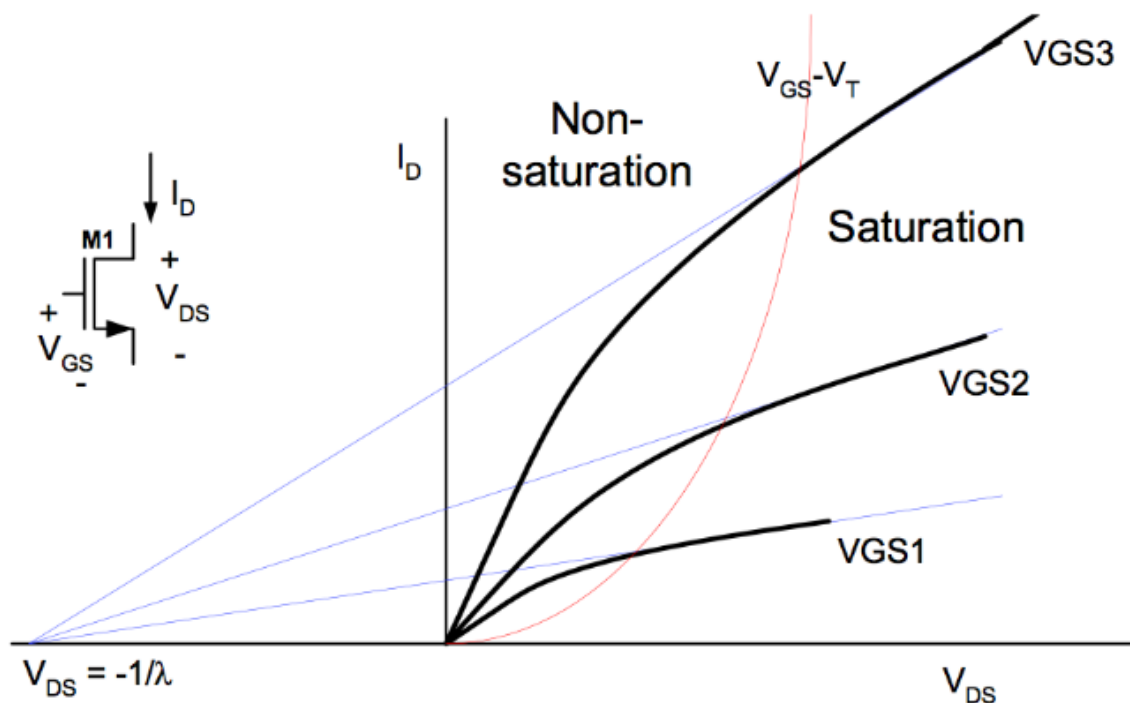
Minden működési tartományra!

Lineáris szakasz:

$$I_D = \frac{W}{L} \frac{\mu C_0}{2} (U_{GS} - V_T) U_{DS}$$

a) N-channel MOSFET

Cut Off	$V_{GS} \leq V_T$	$I_{DS} = 0$
Linear	$V_{GS} > V_T, V_{DS} \leq V_{GS} - V_T$	$I_{DS} = \mu_n C_{ox} \frac{W}{L} \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right] (1 + \lambda V_{DS})$
Saturation	$V_{GS} > V_T, V_{DS} > V_{GS} - V_T$	$I_{DS} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS})$

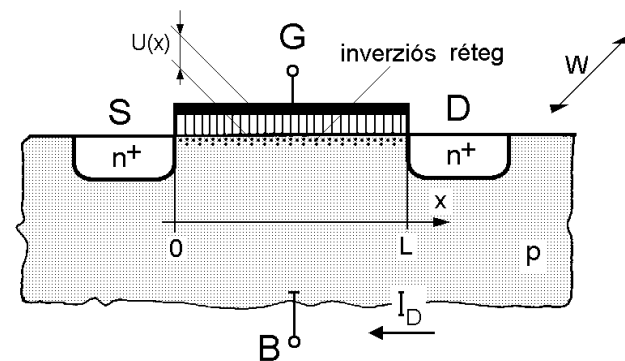


A telítéses működés

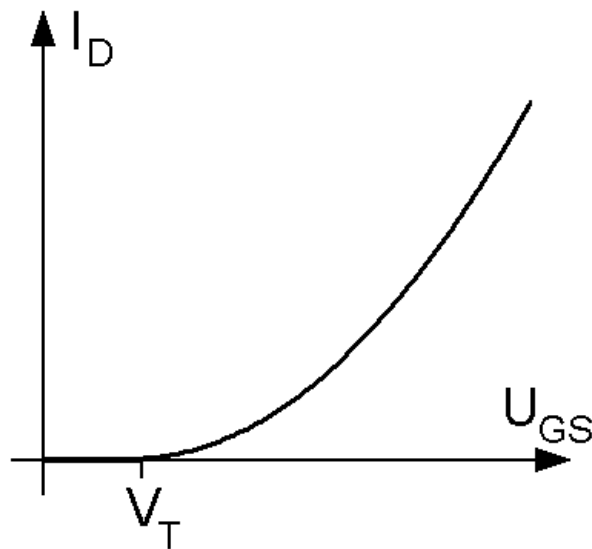
$$I_D = \frac{W}{L} \frac{\mu C_0}{2} [F(U_{GS}) - F(U_{GD})]$$

$$F(U) = \begin{cases} (U - V_T)^2 & \text{ha } U > V_T \\ 0 & \text{ha } U \leq V_T \end{cases}$$

Minden működési tartományra!



Telítés: $U_{GD} < V_T$

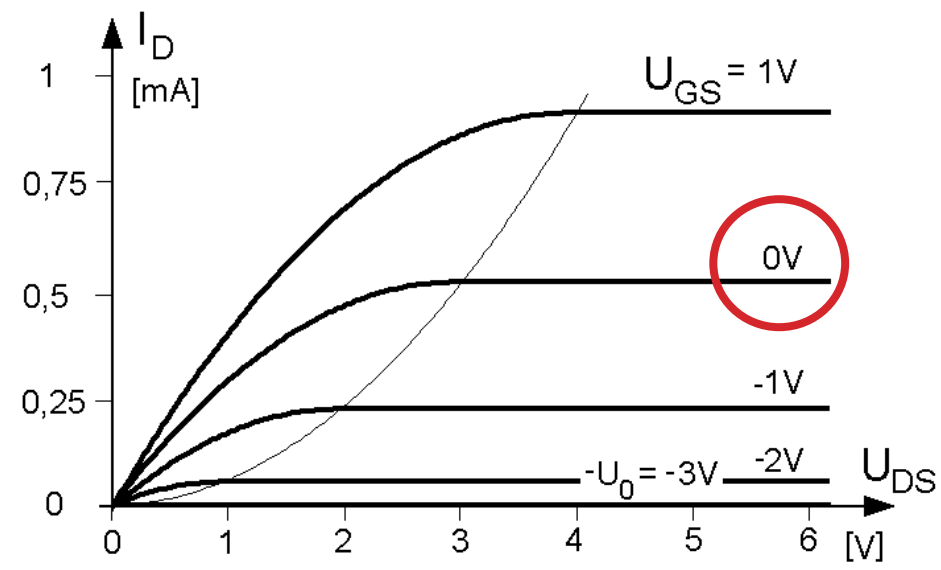
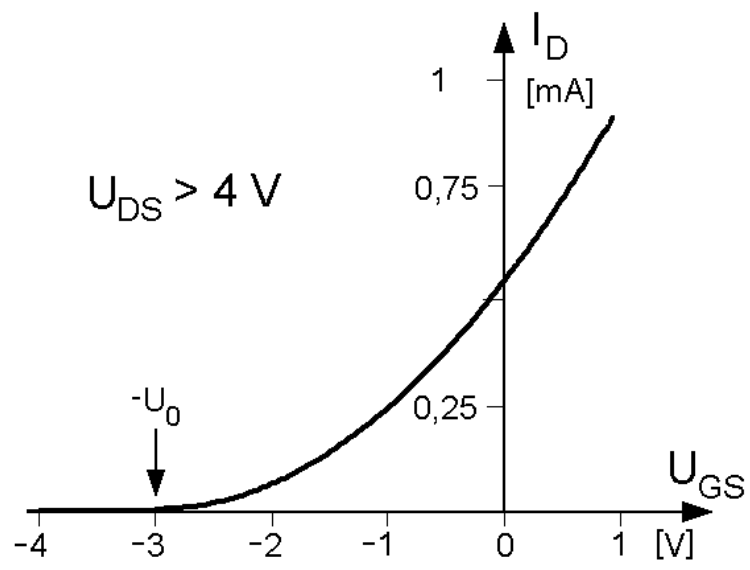


$$I_D = \frac{W}{L} \frac{\mu C_0}{2} (U_{GS} - V_T)^2$$

MOSFET típusok áttekintése

Type	Circuit Symbol	Cross Section	Output Characteristics	Transfer Characteristics
n-Channel Enhancement (Normally Off)				
n-Channel Depletion (Normally On)				
p-Channel Enhancement (Normally Off)				
p-Channel Depletion (Normally On)				

Kiürítéses MOS tranzisztor



Eltolt küszöbfeszültségű növekményes

Kiürítéses MOS tranzisztor

Type	Circuit Symbol	Cross Section	Output Characteristics	Transfer Characteristics
n-Channel Enhancement (Normally Off)				
n-Channel Depletion (Normally On)				
p-Channel Enhancement (Normally Off)				
p-Channel Depletion (Normally On)				

Eltolt
küszöbfeszültségű
növekményes