

# Mikroelektronika

## Mondat gyűjtemény

### **Kellő diszkrécióval kezelje mindenki, nehogy kitudódjon és beszopjuk azzal, hogy full más lesz a zh!**

Ha ezekből lesz a ZH, akkor könnyebb lesz keresgélni egy helyen. Mint a sok diasorban, viszont ha kiderül, hogy van ilyen, akkor tuti nem fogják belerakni ezeket. Mindenki bővítse azokkal a kérdésekkel, amiket ő kapott a laborok előtt és az előadások után. Illetve a kipontozott helyekre írjátok be a megoldást, ha tudjátok biztosan.

színkód:

- **piros behelyettesítés: biztos helyes megoldás, max pontot ért, vagy tényleg 100%-ra tudod**
- **kék behelyettesítés: nem biztos megoldás, diasorban találd**
- **csak részpontot ért**
- **hiányzik**

### **Új kérdések:**

0.1 A szilícium szobahőmérsékleten **rosszabb** hővezető képességű mint a réz.

0.2 Az analóg integrált áramkör tervező laboratórium 3. keretében egy **földelt source-ú** egytranzistoros alapkapsolással, az útmutatóban szereplő adatok alapján kb. **20** dB erősítést valósítottunk meg.

0.3 Egy képzeletbeli differenciál erősítő bemeneti tranzisztorait elhelyezésekor

**Termikus** és **(Technológiai 0.8pont)** szempontokat kell figyelembe vennünk, hogy elkerüljük a munkapontbeli **különbségeket**-kat/-ket.

## 1. Előadás

- 1.1. Félvezető eszközök gyártása során több tucat maszkot alkalmaznak. Az egyik legnagyobb problémát a(z) **maszkillesztés** jelenti.
- 1.2. A félvezető felületén látható elszíneződést a **chip / szilícium / Si** -ről/ről és az **oxid réteg / SiO<sub>2</sub> / oxid** -ről/ről visszaverődő fényhullám interferenciája okozza.
- 1.3. Az egy szeleten lévő chippek a gyártási folyamat során **egyszerre** készülnek.
- 1.4. A fotolitográfia során a helyiség megvilágítása **sárga** színű fényel történik, mert a fotolakk/fotoreziszt érzékeny a(z) **UV** fényre.
- 1.5. Modern félvezető technológiákon a planár tranzisztor kialakítást felváltotta a **FinFET** és a **GAA** 3D tranzisztor konstrukció(k).
- 1.6. Modern gyártástechnológiák jellemző MFS értéke (2020) **5 / 7** nm.
- 1.7. A **SIP** eszközökben jellemző az ún. stacked-die struktúra kialakítása. Az integrált áramkörök a specifikációban előírt funkciót végrehajtó része a **core**.
- 1.8. Heterogén integráció során több, különböző technológián, akár különböző félvezető alapanyagból gyártott chippeket, ún. **chipeket** helyeznek el egy aktív vagy passzív **szilícium** anyagú köztes hordozón.
- 1.9. Jelenleg a modern félvezető gyártástechnológiában alkalmazott szelet átmérő **300mm**

- 1.10. Az integrált áramkör gyártásához szükséges maszkok tervrajzát **Layout**-nak nevezzük, jelenségnek köszönhető.
- 1.11. Az integrált áramkörök felületén gyakran különböző színű részeket lehet megkülönböztetni (főleg régebbi IC-k esetén, pl.: ua741). Ez a különböző vastagságú **oxid / SiO<sub>2</sub> / Szilícium dioxid / szilícium-dioxid** réteggel fedett területeken, a(z) interferencia
- 1.12. A külvilággal való kapcsolat kialakításában a **PAD** áramkörök játszanak szerepet, amik lényegében egy kellően nagy (100 µm × 100 µm) **fém** felületek.
- 1.13. Deep-UV fotolitográfia esetén a fotomaszkokat **üveg** hordozón alakítják ki **króm** mintázattal.
- 1.14. A **SOP** eszközökben az ún. köztes hordozó (interposer) is az áramkör szerves részét képezi.
- 1.15. Egy félvezető szelet gyártása során akár **30** darab maszkra is szükség lehet.
- 1.16. A chiplet 3D heterogén integráció során a cél a **alkatrészsűrűség** növelése és a különböző technológiával megvalósított eszközök szoros integrációja.
- 1.17. Az integrált áramkörök a specifikációban előírt funkciót végrehajtó része a **Core**.
- 1.18. A félvezető chip felületén a különböző vastagságú oxid réteggel fedett területek eltérő színét az **interferencia** jelenség okozza.
- 1.19. A félvezető szeleteket **gyémánttárcsa** -val/-vel darabolják fel.
- 1.20. A MFS megmutatja, hogy mekkora a legkisebb megvalósítható **alakzat** mérete.

## 2. Előadás

- 2.1. Moore 1965-ben kiadott és még mindig fennálló jóslata szerint az egy lapkára integrálható **tranzisztor** száma **14 / 15 / 18** havonta megduplázódik.
- 2.2. Az első híres személyi számítógépekben elérhető processzorok (pl.: 4004, 8080) **nMOS** technológián készült.
- 2.3. Első **IC / monolitikus IC** -t Jack Kilby alkotta 1959-ben.
- 2.4. Az intel **Tick-Tock** stratégiáját felváltotta a process-architecture-optimization modell.
- 2.5. Első germánium alapú **bipoláris tranzisztor** -t Bardeen, Shockley és Brattain alkotta meg 1947-ben.
- 2.6. A Turbo Boost technológia lehetőséget biztosít, hogy bizonyos esetekben egy kiválasztott mag (core) magasabb frekvencián üzemelhessen, amíg el nem ér egy előre definiált maximális **disszipáció / hőmérséklet** értékét.
- 2.7. Frank Wanlass 1963-ban alkotta meg az első **CMOS**. logikai kapcsolást.
- 2.8. Számos technológiai lépésnél (pl. diffúzió, oxidáció) a **félvezető szeleteket** csoportosan ún. partiban kezelik.
- 2.9. A legnagyobb félvezető gyártócégek havonta nagyságrendileg több millió **szelet** -t munkálnak meg.
- 2.10. Az órajelfrekvencia folyamatos növelése helyett, a számítási teljesítmény további növelését a **párhuzamosítás** biztosítja.
- 2.11. Frank Wanlass ismerte fel a MOS-FET eszközök magas nyitófeszültségét okozó fő szennyező anyagot, a **nátrium**.
- 2.12. Az órajelfrekvencia folyamatos növekedése **leállt**, mivel a **disszipáció** korlátozó tényezővé vált.
- 2.13. A **Fab** a félvezetőgyártással foglalkozó üzemeket jelent.
- 2.14. A szeleteket számos technológiai lépésnél (pl.: diffúzió, oxidáció) csoportosan kezelik, az így kialakított csoport szakterminológiai elnevezése **parti**.
- 2.15. Egy modern rendszerchipeszköz maximális disszipáció sűrűsége kb. **130 W/cm<sup>2</sup>** nagyságú.
- 2.16. Első **FET** szabadalmat Lilienfeld nyújtotta be 1925-ben.

- 2.17. Az egyelőre megoldatlan, a további fejlődést gátló problémákat a *roadmap*-ekben egységesen **Red Brick Wall**-nak nevezik.
- 2.18. A félvezető gyártósorokon kialakított tiszta térben **fentről-lefelé** áramló **lamináris** áramlási jellegű légáram kerül kialakításra.
- 2.19. A modern rendszerchip eszközök (pl.: Ryzen 7, Core i7 processzorok) lapka mérete néhány **cm<sup>2</sup>** nagyságú.
- 2.20. A megfelelő **hűtés** kérdése egyre fontosabbá válik a 3D rendszer konstrukciók esetén, növekvő disszipáció sűrűség mellett.
- 2.21. A félvezető gyártástechnológia fotolitográfia művelet egy speciális térben az ún. **tisztatér** -ben végzik.
- 2.22. A mikroelektronika fejlődési trendjeit, jóslatait tartalmazó összefoglalót **roadmap** -nek nevezzük.

### 3. Előadás

- 3.1. A töltéshordozók mozgékonyságát a(z) **szóródás/-ok** akadályozzák.
- 3.2. A generációhoz szükséges energiát a vegyértéksáv elektronjai a **termikus / hő** - vagy **foton / fény** -gerjesztéssel nyerik.
- 3.3. A LED eszközök működése a **direkt rekombináció** jelenségén alapul.
- 3.4. Nagy térerősség esetén a sodródási sebesség (drift velocity) megközelíti a hőmozgás sebességét, így a további térerősség növelésével a sodródási áram **növekedése lelassul**.
- 3.5. A kiűrtett térrészben történő generáció során **töltéshordozó párok** keletkeznek
- 3.6. Az intrinsic félvezetőkben a **Fermi-szint** a sávközépnél található.
- 3.7. A diffúziós hossz a **diffúziós állandótól** és a kisebbségi töltéshordozók **élettartam**-tól függ.
- 3.8. Vezetési sáv elektronsűrűségét a generáció és rekombináció **dinamikus egyensúly / egyensúly** -a határozza meg.
- 3.9. A **folytonossági (+diffúziós) / diffúziós** egyenlet(ek)nek központi szerepük van a félvezető eszközök elméletében.
- 3.10. Intrinsic félvezetőben az elektronok koncentrációja a **hőmérséklettől** valamint a **vezetési sáv alja** és a **intrinsic Fermi-szint** távolságától függ.
- 3.11. Akceptor adalékolású félvezető esetén a többségi töltéshordozók a(z) **lyukak**.
- 3.12. Direkt rekombináció **fényemisszió** -val/-vel jár(hat).
- 3.13. Vizsgálataink során a Bohr atom-modellből indulunk ki: az elektronok **diszkrét** energia szinteken, ún. héjakon helyezkednek el, és az **alacsonyabb** héjak vannak betöltve.
- 3.14. Vegyértéksávban lévő elektronok nem képesek **elmozdulás / mozgás** -ra.
- 3.15. Indirekt rekombináció nem radiatív, de mindig **hődisszipáció** -val jár.
- 3.16. Adalékolt szilícium félvezetőben a töltéshordozó sűrűség közvetlen összefüggésben van a **Fermi-szint** és a **intrinsic Fermi-szint** távolságával.
- 3.17. A Fermi-Dirac statisztikában az elektronok **megkülönböztethetetlenek / nem különböztethetőek meg**.
- 3.18. Az indirekt sávú félvezetők esetén a fényelnyelés okozhat **generáció** -t.
- 3.19. Indirekt sávú félvezető esetén rekombináció és generáció esetén az **impulzus- és energiamegmaradás** törvényének teljesülnie kell.
- 3.20. A diffúziós hossz megmutatja, hogy milyen **átlagos mélység**-ig hatolnak be a **kisebbségi** töltéshordozók, mielőtt rekombinálódnak.
- 3.21. Töltéshordozók mozgékonyága szilícium félvezető esetén növekvő adalékolással **csökken**.
- 3.22. Az egyedülálló atom energiaszintjei a kristályokban szinte **sávok**-ká szélesednek.
- 3.23. Akceptor adalékolású félvezető esetén létrejön egy plusz **energianívó** , ami a **vegyérték sáv tetejéhez** van közel.

- 3.24. A vegyérték és vezetési sáv között a **tiltott sáv** található.
- 3.25. Kémiai kötések kialakításába a **vegyértéksáv** elektronjai vesznek részt.
- 3.26. A töltéshordozó koncentrációk szorzata nem függ az **adalékolás**-tól/-től.
- 3.27. Parabolikus sávszélsőközelítés esetén a töltéshordozók **effektív tömeg** számolunk.
- 3.28. Többségi töltéshordozó sűrűség **független** a hőmérséklettől.
- 3.29. Intrinsic félvezetőben a Fermi-szint a **tiltott sáv közepén** található.
- 3.30. A töltéshordozó koncentrációk sorozata nem függ az **adalékolás** -tól/-től.
- 3.31. Az Intrinsic félvezetőben a **Fermi-szint** a sávközépnél található.
- 3.32. Direkt sávú félvezetők sávszerkezetén a vegyértéksáv teteje és a vezetési sáv alja **ugyanannál az impulzus** értéknél található.
- 3.33. Donor adalékolású félvezető esetén a többlet elektron úgy perturbálja a sáv diagramot, hogy létrejön egy plusz **energia nivå**, ami a **vezetési sáv aljához** van közel.
- 3.34. Félvezetők sávszerkezete az **impulzus** függvényében ábrázolja az elektronok **energia(munka?)** -át.
- 3.35. Donor adalékolású félvezető esetén, a többségi töltéshordozó élettartama, az az átlagos idő, amit egy **elektron** a **vezetési sáv**-ban tölt.
- 3.36. Szilícium félvezetőben a töltéshordozók mozgékonyága növekvő hőmérséklettel **csökken**.

## 4. Előadás

- 4.1. PN átmenet esetén a beépített potenciál értéke a két oldal **adalékolásának** függvénye.
- 4.2. PN átmenet esetén a diffúziós árammal szemben fellépő sodródási áram kialakulásához szükséges térerősséget a **kiürített réteg / tértöltés réteg** hozza létre.
- 4.3. PN átmenet esetén a kiürített réteg mindig a **gyengébben** adalékolt oldalon szélesebb.
- 4.4. A P és N adalékolású félvezető darabok „összeérintésével” mindkét oldal **többségi töltéshordozói** áramolnak a túloldal felé, amíg a **Fermi szintek** ki nem egyenlítődnek.
- 4.5. Fém és félvezető anyag kontaktálásakor a félvezetőben **sávelhajlás** következik be. (p típusnál e- többlet, n típusnál e- hiány)
- 4.6. Fém és n adalékolású félvezető kontaktálása esetén a félvezetőben **elektron hiány** lép fel, a félvezető Fermi-szintje **lesüllyed**, a fémbe **negatív potenciál** alakul ki.
- 4.7. PN átmenetnél a kiürített réteg szélessége a záróirányú feszültség növelésével **nő**.
- 4.8. PN átmenet esetén a kiürített réteg töltéshordozói **mozgás / elmozdulás / áramlás** -ra nem képesek, a **diffúziós potenciál** létrehozásában van szerepük.
- 4.9. Az elektrosztatika Gauss törvénye kapcsolatot teremt a **térerősség** és a **töltéssűrűség** között. (-->nekem maxosan jó, ha töltéssűrűség van írva, meg terek plíz)
- 4.10. Fém-fém kontaktus esetén a kontaktpotenciált a különböző anyagú fémek eltérő **Fermi-szint** -je/-ja okozza.
- 4.11. A PN átmenet sávábrájáról leolvasható, hogy a p oldalon lévő sávok energiaszintje **megemelkedik**, a n oldalon lévő sávok energiaszintje **lesüllyed**.
- 4.12. A félvezető belsejében kialakított erős adalékolás (pl.: HALO) kialakítása csak **ionimplantáció** -val/-vel lehetséges.
- 4.13. PN átmenet esetén a kiürített rétegben a potenciálfüggvény **négyzetes** jellegű, szemben a síkkondenzátorral, ahol **lineáris** jellegű.

- 4.14. Abrupt átmenet előállítására **epitaxiális rétegnövesztés** technológiai lépés alkalmazásával van lehetőség.
- 4.15. A metallurgiai átmenetnél a félvezető anyag úgy viselkedik, mintha **intrinsic** lenne. (Nekem **adalekolatlan** is max pont)
- 4.16. A Poisson egyenlet kapcsolatot teremt a **potenciál különbség / feszültség** és **térerősség / térerősség eloszlás** között.
- 4.17. Az adalékprofil megmutatja az **adaléksűrűség**-ét a **mélység** függvényében.
- 4.18. Az adalékprofil jellege a(z) **előállítási technológia**-tól/-től függ.
- 4.19. Metallurgiai átmenetnél a donor és akceptor adalékkoncentráció **megegyezik**.
- 4.20. Fém és **p** adalékolású félvezető kontaktálása esetén a félvezetőben **elektron többlet** lép fel, a félvezető Fermi-szintje **megemelkedik**, a fémben **pozitív potenciál** alakul ki.
- 4.21. PN átmenet esetén a kiürített rétegben a térerősség eloszlás függvénye **lineáris** jellegű, szemben a síkkondenzátor struktúrával, ahol **konstans** jellegű.

## 5. Előadás

- 5.1. Az ütközéses ionizáció jelenség a **lavina** letörésre jellemző.
- 5.2. Diódára kapcsolt nyitóirányú előfeszítés esetén a p oldalon, az átmenet közelében **elektronok** halmozódnak fel.
- 5.3. A modellegyenletek a **szimulációs program kódjába** vannak beépítve.
- 5.4. Nyitóirányú előfeszítés esetén mindkét oldal **többségi töltéshordozó** injektálódnak a másik oldal felé.
- 5.5. A PN átmenet **gyengébben adalékolt oldalának** az adalékolás növelésével, **csökken** a letöréshez tartozó  $U_L$  feszültség érték.
- 5.6. PN átmenet esetén a generációs áram tipikusan **záró irányú** előfeszítés esetén jellemző.
- 5.7. A PN átmenet **diffúziós kapacitása** a **nyitó irány / nyitó tartomány** -ban/-ben jellemző.
- 5.8. Záróirányú előfeszítés hatására a PN átmeneten **növekszik** a potenciálgát magassága, **növekszik** a térerősség a tértöltésrétegben, így a **sodródási áram** kerül túlsúlyba.
- 5.9. Az ütközéses ionizáció során a térerősség által felgyorsított **töltéshordozók** a kristályrács atomokkal ütközve a vegyértéksávból további **elektronokat** szakítanak ki.
- 5.10. Diódák soros ellenállásának a csökkentése érdekében **epitaxiális szerkezet/réteg, erősebb szubsztrát adalékolás** -t alkalmazunk. **-mindkettő jó**
- 5.11. PN átmenet esetén, **nyitófeszültség** hatására az potenciálgát  **$q \cdot U$**  értékkel csökken, így az n oldal **elektronjainak** nagyobb része tud átlépni a p oldalra.
- 5.12.  $I_0$  a **kisebbségi** töltéshordozó sűrűséggel arányos!
- 5.13. A rekombinációs áram a PN átmenet **nyitó irányú** működésekor fellépő, tipikusan **kis áramoknál** jellemző jelenség.
- 5.14. Záróirányú előfeszítés esetén mindkét oldal **kisebbségi töltéshordozó** -nak/-nek sodródása jellemző a másik oldal felé.
- 5.15. A *Shockley-Read-Hall* (SRH) rekombináció esetén a vegyérték sáv és a vezetési sáv között „áthaladó” elektron a **tiltott sávban** található lokalizált állapotokkal (ezek az ún. **mély-nívók**) kerül kölcsönhatásba.
- 5.16. Kényszerített, nyitóirányú áram mellett a PN átmenet nyitófeszültsége nagyon jó **hőmérséklet-érzékelő**
- 5.17. A Zener letörés az ún. **alagúthatás** fizikai jelenségen alapul.
- 5.18. A diódára kapcsolt előfeszítés függvényében a **potenciállépcső / potenciálgát** magassága változik.



- 5.19. PN átmenetnél a letörési feszültség a gyengébben adalékolt oldal **adalékolás** -tól/-től függ.
- 5.20. PN átmenet nyitóirányú előfeszítése esetén a p oldalra átjutott elektronokat - a p oldalon - a **térerő** mozgatja a kontaktus felé.
- 5.21. A modellparamétereket **katalógus fájl** -ból/-ből tudjuk meghatározni.
- 5.22. A záróirányú feléledési jelenség miatt, **nyitó tartományból a záró tartományba** történő gyors átkapcsolás esetén a dióda még véges ideig vezet, köszönhetően a **diffúziós kapacitásnak**.
- 5.23. Záróirányú előfeszítés esetén a PN átmenet **nyelőként** viselkedik kisebbségi töltéshordozókra.
- 5.24. PN átmenet esetén a záró irányú áram nagyságát a töltéshordozó **generáció** sebessége határozza meg.
- 5.25. A PN átmenet **tértöltési kapacitása** a **záró tartomány** -ban/-ben domináns.
- 5.26. Nyitóirányú előfeszítés hatására a PN átmeneten **csökken** a potenciálgát magassága, **csökken** a térerősség a tértöltésrétegben, így a **diffúziós áram** kerül túlsúlyba.
- 5.27. PN átmenet esetén a generáció a **kiürített réteg**-ban/-ben jelentősebb, mint a normál p vagy n adalékolású rétegekben.
- 5.28. A diffúziós kapacitás káros, lassítja a dióda működését. **keskenybázisú** dióda kialakítással és a kisebbségi töltéshordozó élettartam **csökkentésével** lehet csökkenteni.
- 5.29. A modellparamétereket **PDK** -ból tudjuk meghatározni.

## 6. Előadás

- 6.1. A bipoláris tranzisztorok háromelemes fizikai helyettesítőképei **kisjelű, lineáris** modellek, amik az **rbb' soros ellenállás** okozta parazita hatást is figyelembe veszik.
- 6.2. A bipoláris tranzisztor működésének feltétele, hogy az egyik **szélső** réteg nagyságrendekkel **jobban adalékolt** legyen, mint a **középső** réteg.
- 6.3. A bipoláris tranzisztor működés feltétele, hogy a **középső** réteg sokkal **vékonyabb** legyen, mint a kisebbségi töltéshordozók **diffúziós hosszúsága**.
- 6.4. Az inverziós tartományban a bipoláris tranzisztor áramerősítési tényezője maximum **0.1** értéket érheti el.
- 6.5. Bipoláris tranzisztorok esetén az egyenáramú áramerősítési tényező értéke közel **1**.
- 6.6. Bipoláris tranzisztorok esetén az egyenáramú áramerősítési tényező értéke közel **1**.
- 6.7. Inverz működés esetén az áramerősítési tényező alacsony értékéért az **inhomogén adalékolás**, valamint a CB átmenettől **diffúziós hossz** -nál/-nél távolabb található EB átmenet a felelős.
- 6.8. Homogén bázisadalékolású bipoláris tranzisztor esetén a kisebbségi töltéshordozó eloszlás **lineáris**, mivel a **gradiens** minden pontban állandó kell, hogy legyen.
- 6.9. A földelt bázisú alkapcsolás, normál aktív üzemmódú működése során a BE átmenet **nyitva**, a CB átmenet **zárva** van.
- 6.10. A kollektorköri ellenállás csökkentése céljából az integrált áramköri bipoláris tranzisztor struktúrák esetén **rejtett réteg / eltemetett réteg** kialakítását alkalmazzák.
- 6.11. Inhomogén bázisadalékolású bipoláris tranzisztor esetén a fő cél a **diffúziós kapacitás / bázistöltés** csökkentése.
- 6.12. Széles bázisú PN átmenet esetén a diffúziós töltések mennyisége a(z) **diffúziós áram**-tól és a kisebbségi töltéshordozók **élettartam** -tól függ.

- 6.13. Transzporthatásfok értéke a bázis **szélesség** -tól/-től és a **diffúziós hosszúság** hányadosának négyzetétől függ.
- 6.14. Injektálási hatásfok értéke egyhez közeli és nagyban függ az emitter és a bázis **adalékolás** -nak/-nek arányától.
- 6.15. Inhomogén bázisadalékolású bipoláris tranzisztor esetén a kisebbségi töltéshordozókat főleg a **térerősség/belső térerősség** fogja mozgatni a lezárt CB átmenet irányába.
- 6.16. Közepes teljesítményű bipoláris tranzisztor esetén az emitter ún. **fésűs** kialakítású.
- 6.17. Inhomogén bázisadalékolású bipoláris tranzisztoroknál a beépített tér nagysága körülbelül **100 / 120 / 130** mV nagyságrendű. **(mindhárom jó volt)**
- 6.18. Inhomogén bázisadalékolású bipoláris tranzisztor esetén a kisebbségi töltéshordozó eloszlás a bázisban **konstans**, mivel **állandó térerősség** mellett, minden keresztmetszeten állandó áram folyik.
- 6.19. Az Ebers-Moll egyenletek **nagyjelű, nemlineáris működést** reprezentáló modell, amely **minden üzemmódban** helyesen írja le a bipoláris tranzisztor működését!
- 6.20. Inhomogén bázisadalékolású bipoláris tranzisztor esetén a kisebbségi töltéshordozókat főleg a **beépített térerősség /belső térerősség** fogja mozgatni a lezárt CB átmenet irányába.

## 7. Előadás

- 7.1. FET eszközöket áramgenerátorok kialakítása esetén a(z) **telítésszerű** üzemmódban használjuk, mert ekkor nagy a kimenő **impedancia** értéke.
- 7.2. JFET eszközöknél a maximális  $I_D$  áramot ( $U_{GS}=0$  mellett)  **$I_{DSS}/I_0$**  jelöljük és **áramállandó**-nak nevezzük.
- 7.3. A növekményes MOS-FET eszközök **unipoláris** eszközök és **normally-off** működésűek.
- 7.4. JFET eszközöknél az  $U_0$  elzáródási feszültségérték a csatorna **vastagság(á)** -tól és a csatorna **adalékolás(á)** -tól függ.
- 7.5. A JFET és a kiürítéses MOS-FET eszközök **normally-on** működésűek.
- 7.6. Követő (puffer) erősítőket tipikusan **közös drain/földelt drain** alkapcsolással szoktak megvalósítani.
- 7.7. MOS-FET eszközök esetén a fém gate-s struktúrát a **poly-szilícium / polyszilícium / polyszilikát** gate anyagú struktúra váltotta fel, mert így gyártás során megvalósulhat az **önillesztés** és kisebb lehet a **küszöbfeszültség**.
- 7.8. Térvezérlésű tranzisztorok vezérlő teljesítménye közel **0 W**.
- 7.9. JFET eszközök transzkonduktancia értéke **négyzetgyökösen** változik a  $U_{GS}$  feszültség függvényében.
- 7.10. JFET eszközöknél (a MOS-FET eszközöktől eltérően) nem jellemző a **villódzási-zaj**.
- 7.11. A kiürítéses MOS-FET eszközök **unipoláris** eszközök és **normally-on** működésűek.
- 7.12. FET eszközök lineáris (trióda) tartományban **feszültség vezérelt ellenállásként** -ként viselkednek.
- 7.13. Az Elektronikus Eszközök Tanszéke félvezető laboratóriumában **p-MOS** technológia áll rendelkezésre.
- 7.14. JFET eszközökben a PN átmenetekre kapcsolt **záróirányú** feszültséggel változtatható meg a kiürített réteg **szélessége** így a csatorna effektív **vastagság** -e/-a.
- 7.15. AMS 0.35  $\mu m$  CMOS technológián - amin a laboratóriumi gyakorlatok során is dolgoztunk - kb. **13/22** maszk kell a gyártáshoz.

- 7.16. JFET eszközök esetén a(z) **bemeneti impedancia** sokkal nagyobb, mint a bipoláris tranzisztoroknál.
- 7.17. JFET eszközök esetén a **telítéss** működési tartományban az ID áram nem változik a **UDS** feszültség változásával
- 7.18. A JFET tranzisztor karakterisztika egyenlete **négyzetes** összefüggést mutat.
- 7.19. JFET eszközöknek alacsonyabb a(z) **gate áram** értéke, mint a bipoláris tranzisztoroknak.
- 7.20. JFET eszközök unipoláris eszközök, ami azt jelenti, hogy (a) **többségi töltéshordozók** vesznek részt a vezetésben.
- 7.21. JFET eszközök működése során feltétlen el kell kerülni a **letörési** „működési tartományt”!
- 7.22. JFET eszközöknek alacsonyabb a(z) **transzkonduktancia** értéke, mint a bipoláris tranzisztoroknak.

## 8. Előadás

- 8.1. A növekményes MOS-FET tranzisztorok karakterisztika egyenlete **négyzetes** összefüggést mutat.
- 8.2. QSC a **kiürített réteg** -ben található töltések mennyisége.
- 8.3. CCD és CMOS képérzékelőkben egyaránt **földelt drain** erősítő alapkapcsolást alkalmazunk.
- 8.4. A sony által alkalmazott Exmor R technológia esetén **A/D átalakítókat** helyezünk el követlenül a képérzékelő lapkán.
- 8.5. FIMS az **érintkezési potenciálkülönbség** .
- 8.6. A **felületi potenciál** értéke megmutatja, hogy mekkora energia értékkel hajlik el a sáv a félvezetőben.
- 8.7. MOS-FET tranzisztorok esetén a csatorna elzáródás bekövetkezte után, az elzáródott tartományban a töltéstranszport **drift áram** révén valósul meg.
- 8.8. ISOCELL technológiával a képérzékelő pixelek közötti **áthallás** -t csökkenthetjük.
- 8.9. MOS-FET tranzisztorok esetén a Source-Bulk és a Drain-Bulk PN átmenetei **záróirány** -ban vannak előfeszítve.
- 8.10. Az erős inverziót a felületi **Fermi-potenciál kétszeresénél** definiáljuk.
- 8.11. A MOS kapacitás struktúra esetén megismert felületi jelenségek: **akkumuláció, kiürítés, inverzió**
- 8.12. A Fermi potenciál megmutatja, hogy mekkora az a **felületi potenciál érték** , amikor kialakul az **inverzió határhelyzete** .
- 8.13. CCD képérzékelők esetén **MOS kapacitást** alkalmazunk képérzékelő eszközként.
- 8.14. Az inverziós csatornában található töltések száma az **oxidkapacitás** és az ( $U_{GS} - V_{Th}$ ) szorzataként számítható.
- 8.15. Az egységnyi felületre számított gate kapacitás növekedésével a  $V_{Th}$  küszöbfeszültség értéke **csökken**.
- 8.16. Kiürülés során az elmozdulásra nem képes, helyhez kötött **adalékionok** tartanak egyensúlyt a Gate elektróda **töltésével** .
- 8.17. Flat-Band állapot eléréséhez a Gate elektródára akkora feszültséget kell kapcsolni, mint amekkora a gate anyaga és a félvezető **kilépési munkáinak** a különbsége.
- 8.18. A **fill factor** megmutatja, hogy a pixelfelület hány százaléka a **fényérzékeny** felület.
- 8.19.  $Q_{SS}$  értékének növelésével (pl.: ion-implantációval) **csökken** a  $V_{Th}$  küszöbfeszültség értéke.
- 8.20. A kiürítéses MOS-FET tranzisztor felfogható úgy, mint egy **eltolt küszöbfeszültségű** növekményes MOS-FET tranzisztor.
- 8.21.  $Q_{SS}$  a félvezető és az oxid határfelületén található **elkötetlen vegyérték állapotokon** megülő töltések.



- 8.22.  $U_{BS}$  feszültség növelésével a  $V_{TH}$  küszöbfeszültség értéke **csökken**.
- 8.23.  $U_{SB}$  feszültség növelésével a  $V_{TH}$  küszöbfeszültség értéke **növekszik**.
- 8.24. Kiürülés során nem lesznek **töltéshordozók ... (lyukak és elektronok 0 pont)** a Gate alatt a félvezető felületén.
- 8.25. A sávelhajlás következtében változik a(z) **intrinsic Fermi-szint** és a **sávközép** távolsága, ami a töltéshordozó **koncentrációval/sűrűséggel** van közvetlen kapcsolatban.
- 8.26. Félvezető anyagra adott pozitív feszültség hatására a sávabrán, a megengedett energia szintek/sávok **potenciális energiája csökken**, azaz a sáv **lefelé hajlik**.
- 8.27. Akkumuláció során **többségi töltéshordozók** halmozódnak fel a félvezető felületén a Gate elektróda alatt.
- 8.28. A bulk adaléksűrűség növelésével **négyzetgyökösen növekszik** a  $V_{TH}$  küszöbfeszültség értéke.
- 8.29. Pixel binning technika alkalmazására főleg **sötét fényviszonyok** esetén van szükség.
- 8.30.  $\Phi_{MS}$  az **... beépített potenciál??** random pdf-ben találtam.

## 9. **Előadás** // ez már nem lesz ZH-ban

- 9.1. Állandó térerősséget megtarthalosourceó skálázás legfőbb korlátozó tényezője, hogy a **küszöbfeszültség** nem csökkenthető akármeddig.
- 9.2. A HALO a **szubsztrát adalékolással megegyező**, annál **jelentősen magasabb** adalékkoncentrációjú implantált zseb.
- 9.3. A 45 nm alatti fém gate-s MOSFET tranz. fiMS értékét a gate **kompozit struktúra**-vel lehet beállítani.
- 9.4. Küszöbfeszültség túl alacsony értéke esetén ... a legnagyobb probléma, hogy jelentősen megnövekszik a **küszöb alatti áram** értéke.
- 9.5. Az átszúrás jelenség kiküszöbölésére a **HALO** implantációt alkalmaznak.
- 9.6. A dark silicon terület megmutatja, hogy a teljes rendszerchip eszköz **áramkörü részegységeinek** hány százalékát nem tudjuk bekapcsolni anélkül, hogy **túlmelegedne az eszköz**.
- 9.7. A **szilícid** gate technológia esetén a poly-szilícium gate elektródát pl **Ni** anyaggal ad..
- 9.8. Dennard törvénye az **arányos méretcsökkenés** alapelveit fekteti le. **(4. dia)**
- 9.9. A subthreshold swing értéke megmutatja, hogy **tízszeres áramérték csökkenés**-hez mekkora **feszültségváltozás** tartozik.
- 9.10. A subthreshold slope értéke megmutatja, hogy **tízszeres áramérték növekedés**-hez mekkora **feszültségváltozás** tartozik.alatti
- 9.11. A feszített szilícium technológia alkalmazásával a töltéshordozók **mozgékonyysága**-t lehet növelni.
- 9.12. Egyes jóslatok szerint a 7 nm csékszélességen a sötét szilícium területe meghaladhatja akár a **80 %-ot** is.
- 9.13. A rövidcsatornás eszközöknél a **szaturáció** hamarabb (kisebb  $U_{DS}$  feszültségnél) következik be.
- 9.14. A DIBL jelenség értelmében a **drain** feszültségváltozása hatással van a rövidcsatornás MOS-FET tranzisztor **küszöbfeszültség**-re.
- 9.15. A küszöbalatti áram csökkentése érdekében ... **kisebb**-nek
- 9.16. CD értékének csökkentésével a subthreshold swing értéke **csökken**, így a küszöbalatti áram értéke **csökken**
- 9.17. A gate alatti kiürített térrészben található töltések száma (QD) a **bulk adaléksűrűség** értékének **négyzetgyökével** arányos. **(a második helyre ezek a**

lehetőségek vannak: négyzetével / exponenciális értékével / logaritmusával / köbgyökével / négyzetgyökével)

- 9.18. Strained silicon technológia esetén a pMOS-FET struktúráknál tipikusan **SI-GE (germánium?)** anyagot alkalmaznak a szilícium kristályrács „szétfeszítésére”. (37. dia) (SiN Nem jó!)
- 9.19. Szilicid gate kialakításakor a legnagyobb problémát a szilícium és szilicid közötti **hőtágulási együttható** különbség okozza. (58. dia)
- 9.20. FD-SOI esetén teljesen **kiürített** a gate alatti **5-20** nanométer vastagságú **szilícium** réteg. (22. dia)
- 9.21. CD a **gate alatti kiürített réteg?** kapacitása. (15. dia) (“kiürített réteg”-et nem fogadta el)
- 9.22. A gate alatti kiürített térrész kapacitása (CD) a **kiürített térrész szélesség?** értékének **négyzetgyökével** arányos
- 9.23. SOI technológia esetén CD csökkentése érdekében egy **nagyobb értékű kapacitást** kötünk vele sorba. (17. - 22. dia) (“kisebb értékű kapacitást” nem jó, “rossz hővezető anyagot” sem jó)
- 9.24. Az LDD egy a **drain adalékolással azonos?**, annál **gyengébb?** adalékkoncentrációjú régió, ami a **Gate** alá nyúlik. (33. dia) (első helyre “bulk adalékolással ellentétes” nem jó. Második helyre “jelentősen magasabb” nem jó.)
- 9.25. A **gate** alatti kiürített térrész a ..... -nél kisebb **gate feszültség** esetén tűnik el.
- 9.26. A küszöbalatti áram csökkentése érdekében a subthreshold **slope** (SS) értékének minél **nagyobb?** -nak/-nek kell lennie.(kisebb nem volt jó)
- 9.27. A küszöbalatti áram csökkentése érdekében a subthreshold swing (S) értékének minél **kisebb** -nak/-nek kell lennie.
- 9.28. A subthreshold **slope** értéke megmutatja, hogy ..... -hez mekkora **áramváltozás** tartozik. (elsőnél “tízszeres gate kapacitás növeléséhez” nem volt jó)
- 9.29. A 45 nm alatti csíkszélességű technológiákon a MOS-FET tranzisztorok **fém gate elektródája** a .....(áram nem volt jó) beállításáért felelős rétegstruktúrából és alacsony **ellenállású** fém rétegből épül fel.
- 9.30. A **gate** alatti kiürített térrészben lévő töltések száma ( $Q_D$ ) az **inverzió** -nál/-nél éri el maximumát.
- 9.31. **FinFET** illetve **Tri-Gate** struktúra alkalmazásával sikerült növelni a ... -t a teljes tranzisztor helyfoglalásának növelése nélkül.
- 9.32. **C<sub>D</sub>** értékének **csökkentésével** a subthreshold **swing** értéke **csökken** , így a küszöbalatti áram értéke **csökken** .
- 9.33. Egyes jóslatok szerint a 7 nm csíkszélességen a sötét szilícium (dark silicon) területe meghaladhatja akár a(z) **70** %-ot is.

## 10. Előadás

- 10.1. CMOS kapcsolástechnika esetén az alkalmazható minimális tápfeszültséget a **küszöbfeszültség** és a ..... értéke korlátozza, határozza meg. (nekem max

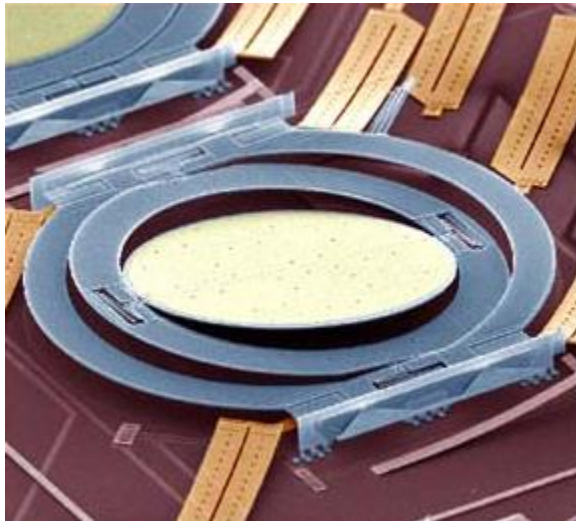
pontot adott úgy hogy beírtam mind a 2 helyre a küszöb feszültséget, de ha nem gép javítja akkor gyanús hogy csak fél pont jár érte)

- 10.2. Dinamikus CMOS kapcsolástechnikával megvalósított logikai kapuk esetén két fázis követi egymást periodikusan: az **előtöltés** és a **kiértékelés**.
- 10.3. CMOS inverter kapcsolás aktív terhelésű, ami azt jelenti, hogy az aktív terhelés is **vezérelt**.
- 10.4. SCL kapcsolástechnikával ..... kapcsolásokat tudunk realizálni CMOS gyártástechnológián.
- 10.5. CMOS kapcsolástechnika esetén a csökkenő tápfeszültség alkalmazásával ..... loada fogyasztás, **növekszik** a kapukésleltetés és **csökken** a logikai swing értéke.
- 10.6. Dinamikus CMOS kapcsolástechnikával megvalósított logikai kapuk esetén szükség van .....
- 10.7. CMOS gyártástechnológián **CMOS nMOS pMOS és SCL** kapcsolástechnikával lehet megvalósítani logikai áramköri családokat.
- 10.8. SCL kapcsolástechnikánál a bemeneti ..... állapota határozza meg, hogy a ..... melyik tranzisztorán folyjon át az áramgenerátor árama.
- 10.9. Low-K anyagként tipikusan ..... alkalmazunk.
- 10.10. BiCMOS kapcsolástechnikával **nagyfrekvenciás** áramkörökben találkozhatunk.
- 10.11. Passzív terhelésű nMOS inverter kapcsolás fő előnye, hogy **kevés tranzisztorral** megvalósítható.
- 10.12. CMOS inverter kapcsolás aktív terhelésű, ami azt jelenti, hogy az aktív terhelés **vezérelt**.
- 10.13. A rendelkezésre álló eszközökből alkotott logikai áramkörök áramköri kapcsolástechnikájának kiválasztása a **specifikációban rögzített kívánalmak**-en és magán a **tervező** -en múlik.
- 10.14. Dinamikus CMOS kapcsolástechnikával megvalósított logikai kapuk esetén két fázis követi egymást periodikusan: **előtöltés** és a **kiértékelés**.
- 10.15. Passzív terhelésű nMOS inverter kapcsolás esetén a Load (terhelő) ellenállást **Trióda tartományban működő, kiürítéses, nmos tranzisztorral** valósítják meg.
- 10.16. SCL kapcsolástechnikánál a bemeneti ....(egységugrás jel) állapota határozza meg, hogy a **differenciál pár** melyik tranzisztorán folyjon át az áramgenerátor árama..
- 10.17. CMOS inverter kapcsolás esetén **állandósult állapotban** a két tranzisztor közül **csak az egyik vezet, a másik lezárt állapotban van.**
- 10.18. Passzív terhelésű nMOS inverter kapcsolás fő hátránya, hogy **statikus fogyasztása** van és a **logikai 0 értékhez tartozó jelszint nem tisztán GND.**
- 10.19. Az áramköri kapcsolás megalkotásához a rendelkezésre álló **eszközök**-et az alkalmazott mikroelektronikai **gyártástechnológia** határozza meg.
- 10.20. A réz vezetékezés kialakítása a **dual damascene** technológiával válik lehetővé.
- 10.21. Dinamikus CMOS kapcsolástechnikával megvalósított logikai kapuk esetén szükség van ....(komplex áramutak nem jó)
- 10.22. Egymásután sorba kötött két CMOS inverter kapcsolással lehetővé válik egy bemeneti jel szintjeinek és jelalakjának a .....(visszaállítása nem jó).
- 10.23. Nagy tápfeszültség alkalmazása esetén a CMOS inverter átkapcsolásakor fellép olyan állapot, amikor mind a két tranzisztor **vezetési** állapotban van.
- 10.24. Az azonos áramköri kapcsolástechnikával megalkotott logikai kapuáramkörök alkotnak egy-egy **logikai áramköri család** -ot.
- 10.25. A töltés-pumpálás fogyasztás összetevő értéke a **tápfeszültség négyzetével** és **működési frekvencia** a szorzatával arányos.
- 10.26. Az  $U_k$  komparálási feszültség értéke - CMOS inverter kapcsolás esetén - a tranzisztorok **áramállandó** -nak/-nek arányától függ.

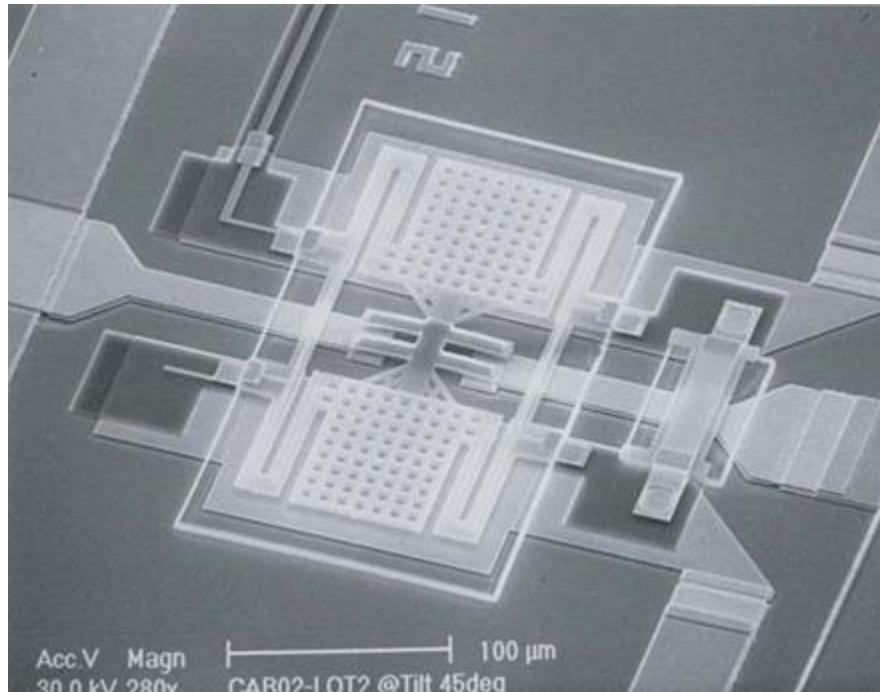
- 10.27. A DRC a PDK része és a ... -ra tervezés szabályait tartalmazza.
- 10.28. Dinamikus CMOS kapcsolástechnika fő előnye a statikus CMOS áramkörökhöz képest, hogy **kevesebb** tranzisztorra van szükség, **csak dinamikus** teljesítményfelvétel van és a p és n csatornás MOS tranzisztorok **geometria arányai** nem számít.

11. (és 13.)Előadás

- 11.1. Napelemekben történő rekombináció **csökkenti** a foto-áram nagyságát és a cella **felmelegedés**-hez/-hoz vezet.
- 11.2. A MEMS angol mozaikszó jelentése: **Microelectromechanical systems**
- 11.3. A rövid hullámhosszúságú fénysugárzás **nagy energiájú** a(z) .....(antireflexiós rétegben nem jó) anszorbeálódik.
- 11.4. A spektrális válaszfüggvény megmutatja a **generált fotóáram** és az adott hullámhosszúságú fény teljesítményének hányadosát egységnyi felületen.
- 11.5. A projektorokban található DMD mikrorendszer rövidítés a **Digitális micromirror array** jelenti.
- 11.6. Az alábbi fényképen egy MEMS **DMD** szerkezet látható.



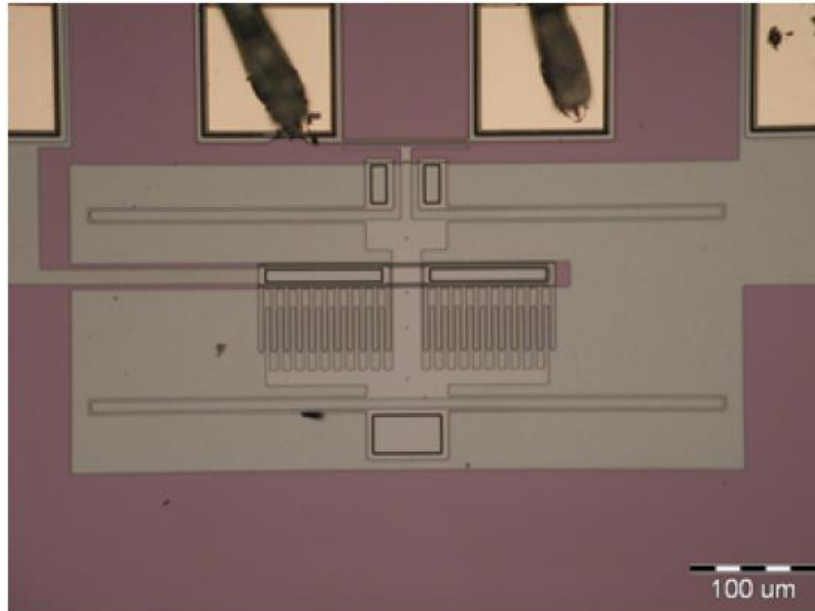
- 11.7. Az alábbi elektronmikroszkópos felvételen egy MEMS **RF kapcsoló** látható.



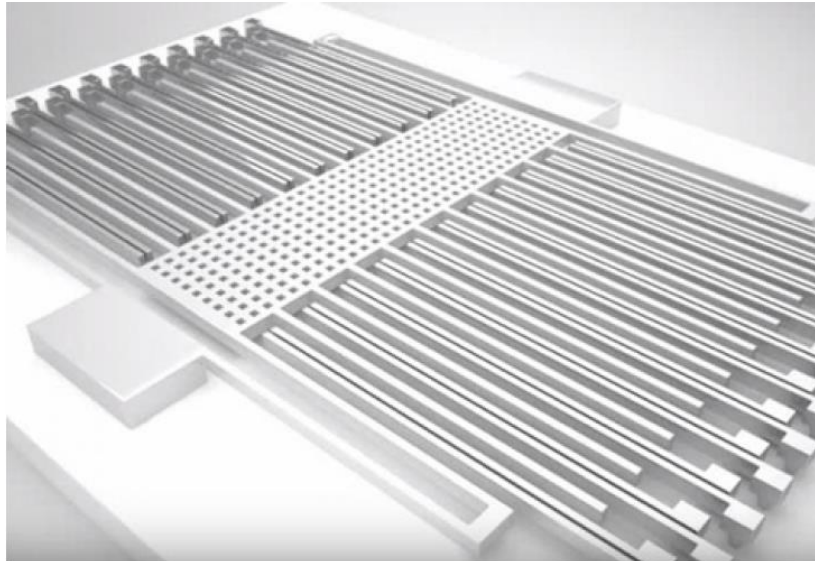
- 11.8. Kristályos szilícium napelemeket **lyukak** kialakításával vagy **monograin** struktúra kialakításával lehet fényáteresztővé tenni.
- 11.9. Egyátmenetes szilícium napelemcellák maximális hatásfoka **28-33 %** lehet, Nap spektrumot feltételezve és AM=1 mellett.
- 11.10. Többátmenetes napelem struktúrák esetén különböző **tiltott sáv szélességű anyagokat** alkalmazunk, hogy a spektrum minél **szélesebb** tartományában történhessen foton-gerjesztés.
- 11.11. Felületi mikromechanikai megmunkálás során alapvetően a **szelektív marás** alakítunk ki mikroszerkezeteket.
- 11.12. A többátmenetes napelem struktúrákban a megvilágított oldal felől a napelem struktúra belseje felé haladva egyre **csökkenő tiltott sáv szélességű** anyagokat alkalmazunk.
- 11.13. Tömbi mikromechanikai megmunkálás során alapvetően a **hátoldalon** alakítunk ki mikroszerkezeteket.



11.14. Az alábbi képen egy **MEMS fésűs** meghajtó látható.



11.15. Az alábbi felvételen egy MEMS **gyorsulásérzékelő** látható.



11.16. A **skála** tényező megmutatja, hogy az egyes fizikai effektusok nagysága, hogyan változik a makrovilághoz képest, a rendszer hosszmereteinek csökkenésekor.

11.17. Egy félvezetőben csak akkor történhet foton-gerjesztés, ha a beérkező foton energiája **nagyobb**, mint a **tiltott sáv szélessége**.

11.18. Az **izotróp** és **anizotróp** marás közötti legfőbb különbség az, hogy az egyik függ, míg a másik nem függ  $a(z)$  ..... -tól/-től.

11.19. Vörös- és infratartományú fénysugárzásnak kisebb az energiája,  $a(z)$  ..... -ben abszorbeálódik.

11.20. Napelem felületének strukturálása és felületére felvitt **ARC réteg** együttes alkalmazása jelentősen csökkenti a reflexiót.

- 11.21. Az alábbi mikroszkópos felvételen egy MEMS **fésűs meghajtó** látható.



- 11.22. Napelem struktúrákban nagyobb tiltott sáv szélességű anyagok alkalmazásával az ... érték növekszik.

- 11.23. A Fill faktor (FF) megmutatja a maximális leadható **teljesítmény** viszonyát az adott megvilágításhoz tartozó ... és ... szorzatához képest (elméleti maximum).

- 11.24.

#### 14. Előadás

- 14.1. Egy **elektromos fényforrás** egy olyan hatásfok jellegű mennyiség, amely azt mutatja meg, hogy egységnyi betáplált **villamos teljesítmény** révén mekkora össz **fényáram**-t bocsájt ki a fényforrás.
- 14.2. Egy LED **csúcshullámhossza** a PN átmenet hőmérsékletének növekedtével **nő**, mert a félvezető anyagok tiltott sávszélessége a hőmérséklet növekedtével **csökken**.
- 14.3. Az izzólámpa fénye **folytonos** spektrumú, nagyon jelentős **infravörös** tartalommal, ezért az izzólámpák nagyon rossz hatásfokú fényforrások.
- 14.4. Egy fényforrás által kibocsájtott sugárzás **fényhasznosítása** egyenlő a fényforrás által kibocsájtott **teljes fényáram** és a kibocsájtott **teljes optikai teljesítmény** hányadosával.
- 14.5. Egy LED **energiakonverziós hatásfoka** egyenlő a LED által **optikai teljesítmény** és a betáplált **villamos teljesítmény** hányadosával.
- 14.6. A fényáram SI mértékegysége **lumen**.
- 14.7. A gázkisülő lámpák fényére **vonalas** spektrum jellemző.
- 14.8. Egy LED **energiakonverziós hatásfoka** a nyitókarakterisztika nagy áramú szakaszán a nyitóáram további növelésével **csökken**.
- 14.9. Egy LED eszköz **belső kvantumhatásfoka** azt mutatja meg, hogy a pn átmenetbe beinjektált ( és rekombinálódó ) összes **elektron** hányad része okoz **vesztéséget**-t.
- 14.10. A nagyhatékonyságú LED-ek működésének fizikai alapját az ún. **direkt sávátmenet** jelenti.

- 14.11. Egy színes LED fénye kvázi **monokromatikus**, a spektrum csúcsához tartozó hullámhossz a LED pn-átmenetét alkotó félvezető anyag **foton emisszió** -val/-vel fordítottan arányos.
- 14.12. Mai LED eszközök maximális fényhasznosítása **300 lm/W**.
- 14.13. Egy LED eszköz energiakonverziós hatásfoka a PN átmenet hőmérsékletének növekedtével **csökken**.
- 14.14. Egy LED eszköz **kicsatolása hatásfoka** azt mutatja meg, hogy a pn átmenetben generált ..... hányad része hasznosul úgy, hogy a ..... a szabad térbe kijut.
- 14.15. Rövidebb hullámhosszal jellemezhető fényű (pl. kék) LED-ek nyitófeszültsége **nagyobb**, mint a nagyobb csúcs hullámhosszal (pl.: vörös) jellemezhető LED-ek nyitófeszültsége.
- 14.16. Gázkisülő lámpákban az elsődleges fénykeltés a lámpában lévő **ionizált gáz** -ban/-ben történik és az elektronok **diszkrét atomi energiaállapotok** közötti átmenethez kötődik.

## Fakultatív ZH feladatok

1. A félvezető gyártástechnológia fotolitográfia műveletét egy speciális térben az ún. **tisztatér** -ben végzik.
2. A ring oszcillátor kimenő frekvenciájának meghatározására **tranzien**s szimulációt érdemes futtatni.
3. CMOS félvezető technológián, CMOS áramkörü kapcsolástechnikával megvalósított ring oszcillátor kapcsolás parazita kapacitásainak (pl.: *következő fokozatok bemenő kapacitásai, inverter kapcsolást alkotó tranzisztorok kapacitásai, stb.*) csökkenésével, az oszcilláció frekvenciája **nő**.
4. A tranzszkonduktancia mértékegysége **S / siemens** .---**lehetne piros is**
5. A megfelelő **hűtés** kérdése egyre fontosabbá válik a 3D rendszer konstrukciók esetén, növekvő disszipáció sűrűség mellett.
6. **Nedves oxidáció** gyártástechnológiai eljárással vastagabb, de szennyezéseket tartalmazó oxid réteg hozható létre, főleg elektromos szigetelés és maszkolás céljából.
7. Az analóg tervező laboratórium keretében egy **földelt source-ú** egytranzisztoros alapkapsolással, az útmutatóban szereplő adatok alapján kb. **17** dB erősítést valósítottunk meg.
8. Szobahőmérséklet felett, fokozatosan növekvő hőmérséklet esetén, a (*hőmérsékletfüggő*) mozgékonyság változás hatására a CMOS inverter késleltetése **nő**.
9. Alacsony, 200 K alatti hőmérsékleten az erősebben adalékolt félvezetők esetén a **fonon->nem jó** -szórás lesz domináns. Ezért a mozgékonyság csökkenő hőmérséklettel egyre meredekebben **növekvő?->ez se** tendenciát mutat.
10. A 2. analóg tervező laboratóriumban a **töltéshordozó-mozgékonyság (kötőjellel vagy a nélkül?)** hőmérsékletfüggése volt domináns, ezért növekvő hőmérséklet mellett az ring oszcillátor oszcillációs frekvenciája **csökkent**.
11. A MOS-FET tranzisztorok gate dielektrikum kialakításánál, nagy tisztaságú, szennyező atomoktól mentes, **vékony oxidot** alakítanak ki kémiai gőzfázisú leválasztás (CVD) / katódporlasztás gyártástechnológiai eljárással.
12. A JFET tranzisztor drain-árama telítéss tartományban a **Ugs** feszültséggel **négyzetes** kapcsolatban áll. (**8. előadás 00:39:40**)
13. PN átmenet esetén a beépített potenciál értéke a két oldal **adalékolásának** függvénye.
14. Növekvő hőmérséklet esetén, a (*hőmérsékletfüggő*) küszöbfeszültség ( $V_{TH}$ ) változásának hatására a CMOS inverter késleltetése **csökken**.

15. A hőmérséklet növekedésével a MOS tranzisztor küszöbfeszültsége **csökken**
16. Jelenleg a modern félvezető gyártástechnológiában alkalmazott szelet átmérő **30 cm**.
17. Egy félvezető szelet gyártása során akár **70** darab maszkra is szükség lehet.
18. Frank Wanlass ismerte fel a MOS-FET eszközök magas nyitófeszültségét okozó fő szennyező anyagot, a **nátriumot**
19. A ring oszcillátor oszcillációs frekvenciája (sajátfrekvencia) az inverter fokozatok **számától** -tól és a **késleltetési idő** -től függ.
20. A ring-oszcillátor **páratlan** számú **inverter** -ből épül fel.
21. A MOS tranzisztor áramának a hőmérsékletfüggése a **küszöbfeszültség** -nek és a **töltéshordozók mozgékonyaságá** -nak hőmérsékletfüggéséből származik
22. Egy CMOS technológián, CMOS kapcsolástechnikával megvalósított logikai kapu n-csatornás MOS tranzisztorainak *bulk*-ját a **föld/gnd** -ra/-re kell kapcsolni.
23. Egy CMOS technológián, CMOS kapcsolástechnikával megvalósított logikai kapu p-csatornás MOS tranzisztorainak *bulk*-ját a **táp/vdd**-ra/-re kell kapcsolni.
24. Az **adiabatikus** peremfeltétel azt jelenti, hogy **0** hőáram halad át a határfelületen.
25. Az áramkörü hordozók FR4 vagy FR5 alapanyaga **üvegszál** erősítésű epoxy műgyanta laminátum.

## 1. Labor

1.1.

1.2. SS

## 2. Labor

2.1. Mit jelent a 100-as tér fogalma?

**2.1.1. Azt jelenti, hogy legfeljebb 100 darab 0,5  $\mu\text{m}$ -esnél nagyobb részecske lehet egy köbláb levegőben**

2.2. A szilícium egykristály előállítására felhasználható eljárás:

**2.2.1. Mindkettő: Czochralski növesztési eljárás, Floating zone eljárás**

2.3. Az egyes áramkörü elemek felismerését és azonosítását a következő vizsgálati módszerekkel végezhetjük:

**2.3.1. mind igaz: SEM, TEM, Optikai mikroszkóp**

2.4. Milyen alkatelemek jellemzőek a bipoláris, és milyenek a MOS integrált áramkörökre?

**2.4.1. Bipoláris alkatelemek: PNP, NPN tranzisztor, dióda; MOS alkatelemek: növekményes és kiürítéses tranzisztorok**

2.5. A szilícium a periódusos rendszer 16-os rendszámú eleme, négy vegyértékelektronja van

**2.5.1. Az állítás első része hamis, második része igaz**

2.6. Mit jelent a HEPA szűrő, mi a szerepe a tisztatér működésében?

**2.6.1. High Efficiency Particulate Air: a befűvott levegő utolsó, finomszűrő fokozataként használt szűrő**

2.7. Leggyakrabban a félvezető technológiában az adalékolás

**2.7.1. tipikusan III. és V. vegyértékű atomokkal történik**

2.8. A tiszta levegő áramlása minden esetben fentről lefelé történik, a külvilág és a különböző tisztaságú térrészek között kis mértékű túlnyomás uralkodik

**2.8.1. A fenti állítás igaz**

- 2.9. Milyen tisztatéri osztályok vannak? (Soroljon fel legalább három tisztatéri osztályt)  
**2.9.1. 10, 100, 100000**
- 2.10. Mire használjuk a litográfiát?  
**2.10.1. Mindkettőre (Ábrakialakítási módszer, Fotoreziszt anyag felvitele és megmunkálása)**
- 2.11. A szilícium egykristály előállítására felhasználható eljárás:  
**2.11.1. Mindkettő (Floating zone eljárás, Czochralski növesztési eljárás)**

### 3. Labor

- 3.1. A pull-down network (PDN): v: **csak n-csatornás tranzisztorokból áll.**
- 3.2. Mit igaz a küszöb alatti tartományban működő MOS tranzisztorra? v: **a gate feszültség és a drain áram között az összefüggés exponenciális**
- 3.3. Milyen állapot NEM jöhet létre félvezetőben? v: **telítődés**
- 3.4. A CMOS komplex kapuáramkörök... v: **n-csatornás és p-csatornás tranzisztorokból állnak.**
- 3.5. A pull-up network (PUN) **csak p-csatornás tranzisztorokból áll.**
- 3.6. Milyen potenciára szabad kapcsolni az n-csatornás MOS tranzisztor bulk-ját? v: **a tápfeszültség negatív (gnd) feszültségére**
- 3.7. Miért kell erősen adalékolni a drain és source tartományokat? v: **hogyan a kontaktus ohmikus legyen**
- 3.8. Mi a hatásos vezérlőfeszültség MOS tranzisztorok esetén? v: **a gate feszültség küszöbfeszültség feletti része**
- 3.9. Mi igaz a növekményes MOS tranzisztor transzfer karakterisztikájára telítéses tartományban? v: **a gate feszültséggel a drain áram négyzetes összefüggésben áll a küszöbfeszültség feletti tartományon**
- 3.10. Mi NEM igaz a növekményes MOS tranzisztor csatornájára? v: **a kialakult inverziós csatorna vezetési típusa a bulk-kal megegyezik**
- 3.11.

### 4. Labor

- 4.1. Az inverter terhelő kapacitásának növelése esetén v: **nő az inverter késleltetése**
- 4.2. Milyen feltétele van az oszcillációnak? v: **amplitúdó és fázisfeltétel**
- 4.3. Az oszcilláció kialakulásához v: **a hurokerősítésnek legalább 0 dB-nek kell lennie**
- 4.4. Mi történik a tranziens szimuláció során? v: **a szimulátormotor (engine) adott időlépésként meghatározza a hálózat minden pontjának feszültségét és áramát**
- 4.5. A hőmérséklet növekedésével a MOS tranzisztorok árama v: **nő a küszöbfeszültség csökkenésével, de csökken a töltéshordozók mozgékonyosságának csökkenése miatt**
- 4.6. Az oszcillátor kimenő frekvenciájának meghatározására milyen szimulációt érdemes futtatni? v: **tranziens szimulációt**
- 4.7. A ring-oszcillátor v: **páratlan számú inverterből épül fel**
- 4.8. A MOS tranzisztor áramának a hőmérsékletfüggése v: **a küszöbfeszültség és a töltéshordozók mozgékonyosságának hőmérsékletfüggéséből származik**
- 4.9. Az CMOS inverter v: **egy n-csatornás és egy p-csatornás tranzisztorból áll**
- 4.10. A ring-oszcillátor kimenő frekvenciája: v: **az inverterek késleltetésével fordítottan arányos**
- 4.11.



## 5. Labor

- 5.1. A közös source-ú alapkapcsolás jellemzői
  - 5.1.1. a nagy bemeneti impedancia, fázisfordító, nagy feszültségerősítés.
- 5.2. A közös source-ú nMOS-FET alapkapcsolás esetén
  - 5.2.1. a source-t földpotenciálra kötjük, a gate a bemenet, a drain pedig a kimenet.
- 5.3. Nagy bemeneti impedanciával rendelkeznek
  - 5.3.1. a földelt source és a földelt drain alapkapcsolások.
- 5.4. A földelt gate-ű nMOS-FET alapkapcsolás esetén
  - 5.4.1. a gate-t földpotenciálra kötjük, a source a bemenet, a drain pedig a kimenet.
- 5.5. A földelt source-ú alapkapcsolás erősítése tovább növelhető, ha a rezisztív terhelés helyett
  - 5.5.1. aktív terhelést (áramtüköröt) alkalmazunk.
- 5.6. Földelt source-ú erősítő alapkapcsolás erősítését
  - 5.6.1. a transzkonduktancia és a drain körüli ellenállás szorzatával lehet meghatározni.
- 5.7. Földelt source-ú erősítő alapkapcsolás esetén
  - 5.7.1. a telítéses (elzáródásos) tartományban kell üzemeltetni a tranzisztort.
- 5.8. A közös gate alapkapcsolás esetén
  - 5.8.1. az erősítő közel 1x-es áramerősítésre képes, azonban jó teljesítményerősítő.
- 5.9. Közös drain alapkapcsolás esetén
  - 5.9.1. az erősítő 1x-es feszültségerősítésre képes, tipikusan CMOS képszenzorok kiolvasó áramkörében alkalmazzuk.
- 5.10. A közös drain-ű alapkapcsolás jellemzői
  - 5.10.1. a nagy bemeneti impedancia, nem fázisfordító, 1x-es feszültségerősítés.

## 6. Labor

- 6.1. Mit nevezünk hőkapacitásnak? v: A hőtárolás jellemzésére használt fogalom, melyben egy test hőmérsékletének  $\Delta T$ -vel való emeléséhez  $W$  hőenergia szükséges, akkor a hőkapacitás  $C_{th}=W/\Delta T$
- 6.2. Mit jellemez az  $R_{thjc}$  hőellenállás értéke? v: Az eszköz aktív (hőtermelő) zóna és az eszköztok közötti belső hőellenállás (tokkonstrukció)
- 6.3. Mi a hőkapacitás mértékegysége? v:  $W \cdot s/K$
- 6.4. Mit nevezünk termikus időállandónak? v: A termikus időállandó mutatja meg azt az időt, ami eltelik addig, ameddig egy termikus egységugrás gerjesztés következtében az állandósult állapot  $1/e$  részét éri el a vizsgált jel.
- 6.5. Mi a fajlagos hővezetési együttható mértékegysége? v:  $W/(m \cdot K)$
- 6.6. Mekkora az  $R_{thja}$  hőellenállás értéke DIL tokozás esetén, ha a tápfeszültség 3V, az átlagos tápáram felvétel 0,5A, melynek következtében 30°C hőmérsékletkülönbség jön létre a hőtermelő zóna és a tok széle között. v: 20 K/W
- 6.7. Mit nevezünk hővezetési ellenállásnak? v: Egy hővezető "hasáb" két vége között  $\Delta T = T_H - T_C$  hőmérsékletkülönbség van, és ennek hatására  $P$  hőteljesítmény áramlik át rajta. Ebben az esetben a hőellenállás  $R_{th} = \Delta T/P$

- 6.8. Modern processzoroknál hány domináns hőúttal kell számolni? v: **2**
- 6.9. Mi a hővezetési ellenállás mértékegysége? **K/W**
- 6.10. Egy modern asztali számítógépekben használt processzornak kb. hány kivezetése van? **Több, mint ezer**
- 6.11.

## 7. Labor

- 7.1. Mit csinál egy multiplexer? v: **Több bemeneti jel közül kiválaszt egyet, amit kiad a kimeneten.**
- 7.2. Jellemzően melyik absztrakciós szinten alkalmazzuk a HDL-eket? v: **Kapu- és regiszter átviteli szint.**
- 7.3. Hogyan definiálunk egy négybites buszt Verilogban? v: **wire [3:0] LEDs;**
- 7.4. Mire jó a szintézer szoftver? v: **Egy formális nyelven leírt működést olyan építőelemekre tudja felbontani, melyeket egy programozható eszközben (FPGA) automatizáltan megvalósíthatók.**
- 7.5. Milyen kulcsszóval lehet definiálni egy tervezési egységet Verilog nyelven? v: **Module**
- 7.6. Szintetizálható-e a testbench? v: **Nem, ez csak a funkcionális és időzítési tesztelést segíti.**
- 7.7. Mire való a hardver leíró nyelv? v: **Digitális áramkörök működését lehet megfogalmazni egy formális leírással.**
- 7.8. Mit jelent a setup és hold time? Mit definiálunk velük? v: **Egy szinkron hálózatban a setup time az az idő, amennyivel az órajel felfutó éle előtt a mintavételezett adatnak már stabilnak kell lennie. A hold time az az idő, amennyivel az órajel felfutó éle után még stabilnak kell maradnia a mintavételezett jelnek.**
- 7.9. A folytonos értékadás Verilogban a(z) ... kulcsszóval adható meg. v: **assign**
- 7.10. A Verilog testbench célja: v: **a vizsgálandó Verilog modul példányosítása, és a szimulációhoz szükséges gerjesztések megadása.**
- 7.11. Mire kell törekedni egy testbench írásakor? v: **Arra, hogy a lehető legkimerítőbben leteszteljük az áramkör funkcionális működését.**
- 7.12. Mi igaz a folytonos értékadásra? v: **Egy jobb oldali értéket rendelünk hozzá az adott jelhez.**

## 8. Labor

### 9. Vizsgában volt:

- 1. A jelterjedési idő helyett CMOS inverterek jellemzésére a **késleltetést** használjuk.
- 2. Fésűs mikrostruktúra előnye a síkkondenzátor kialakításához képest, hogy a felületegységre vetített kapacitás értéke **nagyobb**.
- 3. Modern MOS-FET struktúrákban a gate dielektrikum **magas dielektromos állandójú, hafnium** tartalmú anyag.
- 4. Átszúrás esetén a Gate alatt a Source-Bulk és Drain-Bulk átmenetek **kiürített rétegei** összeérnek, így közvetlen áramutat teremtve a Source és Drain között, ami a továbbiakban a **gate source** feszültséggel nem befolyásolható.
- 5. Napelemek működése a **fényelektromos** hatáson alapul.
- 6. A küszöbalatti áram nagysága **exponenciálisan** függ a **Gate-Source** feszültségtől.

7. A rövid hullámhosszúságú fénysugárzás **nagy energiájú, a(z) szelet felületének közelében** abszorbeálódik.
8. P adalékolású alaphordozón kialakított MOS kapacitás struktúra esetén **negatív ... (NEM JÓ: negatív U<sub>ds</sub> feszültséget)** kell alkalmazni a Flat-Band állapot eléréséhez.
9. A CDO-ban kialakított pórusos struktúra legnagyobb előnye, hogy **csökkenteni lehet a késleltetést (alkalmazásával könnyebbek lesznek a rendszerchip eszközeink->rossz)**
10. Salicide technológia az **önillesztés** és szilicid alapú kialakítást jelenti.
11. Analóg áramkörök tervezésekor a tranzisztorok geometriai csatorna hosszúságát az MFS többszörösére kell választani