B CSOPORT	Mikroelektronika VIEEAB00	NZH, 2018. április 27	
Név:	Hallgató aláírása:	Össz pont:	
Neptun kód:			
Terem: Szék:			
L A teljes feladatsor megoldására 60 perc ál	l rendelkezésre.		
helyes állításokat! ( <b>30 pont</b> ) Hibás válaszért "büntetőpontokat" nen	ábbi mondatok kiegészítésével alkosson igaz, s n lehet kapni. ny figyelembevételéhez az I. feladatlapon 50% ered		
Modern MOS-FET eszközök esetén	a forró elektron jelenség megelőzésére		
alakítanak ki. (1 pont)			
	ET tranzisztorok esetén a drain és source tartomár		
legyen. (1 pont)			
	ködése a pixelekben található fotodióda		
4. CMOS félvezető technológián, CMC	OS áramköri kapcsolástechnikával megvalósított inv	verter kapcsolás	
tápfeszültség csökkenésével az árai	mkör késleltetése	(1 pont)	
Bipoláris technológián megvalósított integrált áramkörök jellemző alkatrészei a			
(legalább négyet adjon meg). (2 po			
Egy CMOS technológián, CMOS kapcsolástechnikával megvalósított logikai kapu n-csatornás MOS			
tranzisztorainak bulk-ját a	potenciálra k	cell kapcsolni. (1 pont)	
7. A JFET tranzisztor drain-árama telít	éses tartományban a		
feszültséggel	kapcsolatban áll. (1 pont)		
8. Egy tisztatéri laboratóriumban a tis	zta levegő áramlása minden esetben	ból	
irányba t	örténik, a külvilághoz képest a légnyomás	(2 pont	
9. A ring-oszcillátor	számú	ből épül fel. (2 pont)	
10. PN átmenetnél a letörési feszültség	g a oldal	függ.	

(2 pont)

11.	Az MFS megmutatja, hogy mekkora a(1 por	nt)		
12.	Processzorokban, rendszerchip ezközökben a mia az órajel frekvencia növekedése megtorpant. A megoldást a			
13.	Az indirekt rekombináció mindigjár, és nem eredményez			
14.	JFET eszközöknél az elzáródási feszültség értéke a függ. (2 pont)			
15.	Fotolitográfiában alkalmazott 193nm hullámhosszúságú fény alkalmazásával technikával tudunk létrehozni modern CMOS technológiában realizált, az alkalmazott fény hullámhosszánál			
16.	nagyságrenddel kisebb alakzatokat. (1 pont)  Az erős inverzió kialakulásának határát MOS kapacitások esetén a	verzió kialakulásának határát MOS kapacitások esetén a		
17.	Modern CMOS technológián megvalósított MOS-FET eszközök gate <u>dielektrikum</u> anyaga a hagyományosan alkalmazott			
18.	Egy egyszerű földelt source-ú erősítő alapkacsolás erősítésének meghatározásáraszimulációt érdemes futtatni. (1 pont)			
19.	A MOS tranzisztor áramának a hőmérsékletfüggése aés a			
20.	A drift tranzisztorok esetén a diffúziós töltésfelhalmozás csökkentése érdekébenalkalmaznak. (1 pont)	· • • •		