**Mikroelektronika**

**Mondat gyűjtemény**

**Kellő diszkrécióval kezelje mindenki, nehogy kitudódjon és beszopjuk azzal, hogy full más lesz a zh!**

Ha ezekből lesz a ZH, akkor könnyebb lesz keresgélni egy helyen. Mint a sok diasorban, viszont ha kiderül, h van ilyen, akkor tuti nem fogják belerakni ezeket.

Mindenki bővítse azokkal a kérdésekkel, amiket ő kapott a laborok előtt és az előadások után. Illetve a kipontozott helyekre írjátok be a megoldást, ha tudjátok biztosan.

színkód:

* **piros behelyettesítés: biztos helyes megoldás, max pontot ért, vagy tényleg 100%-ra tudod**
* **kék behelyettesítés: nem biztos megoldás, diasorban találtad**
* **csak részpontot ért**
* **hiányzik**

**Új kérdések:**

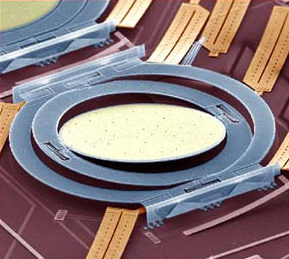
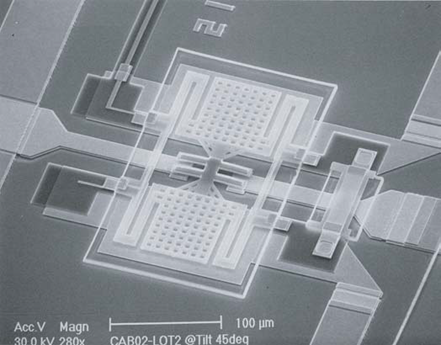
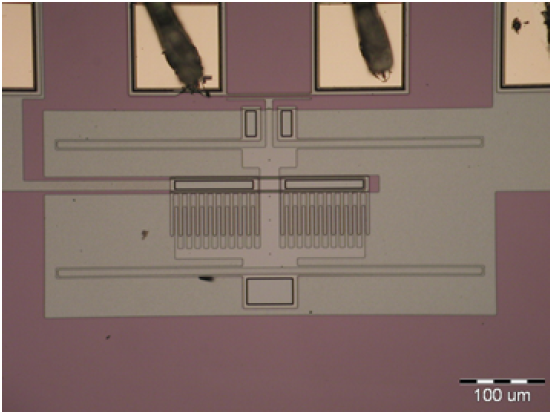
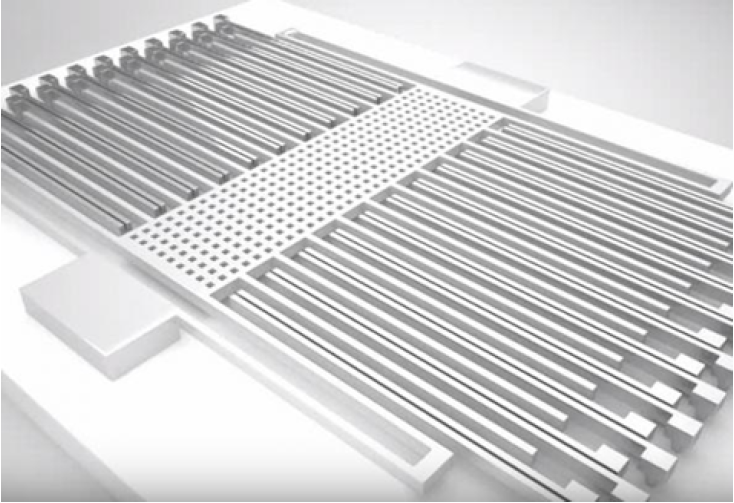
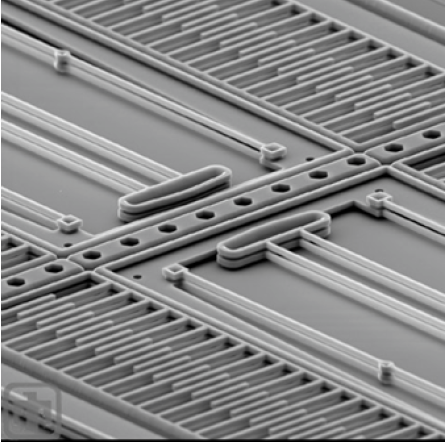
0.1 A szilícium szobahőmérsékleten **rosszabb** hővezető képességű mint a réz.

0.2 Az analóg integrált áramkör tervező laboratórium 3. keretében egy **földelt source-ú** egytranzisztoros alapkapcsolással, az útmutatóban szereplő adatok alapján kb. **20** dB erősítést valósítottunk meg.

0.3Egy képzeletbeli differenciál erősítő bemeneti tranzisztorait elhelyezésekor

**Termikus** és (Technológiai 0.8pont) szempontokat kell figyelembe vennünk, hogy elkerüljük a munkapontbeli **különbségeket**-kat/-ket.

1. **Előadás**
   1. Félvezető eszközök gyártása során több tucat maszkot alkalmaznak. Az egyik legnagyobb problémát a(z) **maszkillesztés** jelenti.
   2. A félvezető felületén látható elszíneződést a **chip / szilícium / Si** -ról/ről és az **oxid réteg / SiO2 / oxid** -ról/ről visszaverődő fényhullám interferenciája okozza.
   3. Az egy szeleten lévő chipek a gyártási folyamat során **egyszerre** készülnek.
   4. A fotolitográfia során a helyiség megvilágítása **sárga** színű fénnyel történik, mert a fotolakk/fotoreziszt érzékeny a(z) **UV** fényre.
   5. Modern félvezető technológiákon a planár tranzisztor kialakítást felváltotta a **FinFET** és a **GAA** 3D tranzisztor konstrukció(k).
   6. Modern gyártástechnológiák jellemző MFS értéke (2020) **5 /** **7** nm.
   7. A **SIP** eszközökben jellemző az ún. stacked-die struktúra kialakítása.Az integrált áramkörök a specifikációban előírt funkciót végrehajtó része a **core** .
   8. Heterogén integráció során több, különböző technológián, akár különböző félvezető alapanyagból gyártott chipeket, ún. **chipleteket** helyeznek el egy aktív vagy passzív **szilícium** anyagú köztes hordozón.
   9. Jelenleg a modern félvezető gyártástechnológiában alkalmazott szelet átmérő **300mm**
   10. Az integrált áramkör gyártásához szükséges maszkok tervrajzát **Layout**-nak nevezzük.jelenségnek köszönhető.
   11. Az integrált áramkörök felületén gyakran különböző színű részeket lehet megkülönböztetni (főleg régebbi IC-k esetén, pl.: ua741). Ez a különböző vastagságú **oxid / SiO2 / Szilícium dioxid / szilícium-dioxid** réteggel fedett területeken, a(z) interferencia
   12. A külvilággal való kapcsolat kialakításában a **PAD** áramkörök játszanak szerepet, amik lényegében egy kellően nagy (100 µm × 100 µm) **fém** felületek.
   13. Deep-UV fotolitográfia esetén a fotomaszkokat **üveg** hordozón alakítják ki **króm**  mintázattal.
   14. A **SOP** eszközökben az ún. köztes hordozó (interposer) is az áramkör szerves részét képezi.
   15. Egy félvezető szelet gyártása során akár **30** darab maszkra is szükség lehet.
   16. A chiplet 3D heterogén integráció során a cél a **alkatrészsűrűség** növelése és a különböző technológiával megvalósított eszközök szoros integrációja.
   17. Az integrált áramkörök a specifikációban előírt funkciót végrehajtó része a **Core**.
   18. A félvezető chip felületén a különböző vastagságú oxid réteggel fedett területek eltérő színét az **interferencia** jelenség okozza.
   19. A félvezető szeleteket **gyémánttárcsa** -val/-vel darabolják fel.
   20. A MFS megmutatja, hogy mekkora a legkisebb megvalósítható **alakzat** mérete.
2. **Előadás**
   1. Moore 1965-ben kiadott és még mindig fennálló jóslata szerint az egy lapkára integrálható **tranzisztor** száma **14 / 15 / 18** havonta megduplázódik.
   2. Az első híres személyi számítógépekben elérhető processzorok (pl.: 4004, 8080) **nMOS** technológián készült.
   3. Első **IC / monolitikus IC** -t Jack Kilby alkotta 1959-ben.
   4. Az intel **Tick-Tock** stratégiáját felváltotta a process-architecture-optimization modell.
   5. Első germánium alapú **bipoláris tranzisztor** -t Bardeen, Schockley és Brattain alkotta meg 1947-ben.
   6. A Turbo Boost technológia lehetőséget biztosít, hogy bizonyos esetekben egy kiválasztott mag (core) magasabb frekvencián üzemelhessen, amíg el nem ér egy előre definiált maximális **disszipációs /hőmérséklet** értékét.
   7. Frank Wanlass 1963-ban alkotta meg az első **CMOS.** logikai kapcsolást.
   8. Számos technológiai lépésnél (pl. diffúzió, oxidáció) a **félvezető szeleteket** csoportosan ún. partiban kezelik.
   9. A legnagyobb félvezető gyártócégek havonta nagyságrendileg több millió **szelet** -t munkálnak meg.
   10. Az órajelfrekvencia folyamatos növelése helyett, a számítási teljesítmény további növelését a **párhuzamosítás** biztosítja.
   11. Frank Wanlass ismerte fel a MOS-FET eszközök magas nyitófeszültségét okozó fő szennyeződ anyagot, a **nátrium**.
   12. Az órajelfrekvencia folyamatos növekedése **leállt**, mivel a **disszipáció** korlátozó tényezővé vált.
   13. A **Fab** a félvezetőgyártással foglalkozó üzemeket jelent.
   14. A szeleteket számos technológiai lépésnél (pl.: diffúzió, oxidáció) csoportosan kezelik, az így kialakított csoport szakterminológiai elnevezése **parti**.
   15. Egy modern rendszerchipeszköz maximális disszipáció sűrűsége kb. **130** W/cm2 nagyságú.
   16. Első **FET** szabadalmat Lilienfeld nyújtotta be 1925-ben.
   17. Az egyelőre megoldatlan, a további fejlődést gátló problémákat a *roadmap*-ekben egységesen **Red Brick Wall**-nak nevezik.
   18. A félvezető gyártósorokon kialakított tiszta térben **fentről-lefelé** áramló **lamináris** áramlási jellegű légáram kerül kialakításra.
   19. A modern rendszerchip eszközök (pl.: Ryzen 7, Core i7 processzorok) lapka mérete néhány **cm2** nagyságú.
   20. A megfelelő **hűtés** kérdése egyre fontosabbá válik a 3D rendszer konkstrukciók esetén, növekvő disszipáció sűrűség mellett.
   21. A félvezető gyártástechnológia fotolitográfia művelet egy speciális térben az ún. **tisztatér** -ben végzik.
   22. A mikroelektronika fejlődési trendjeit, jóslatait tartalmazó összefoglalót **roadmap** -nek nevezzük.
3. **Előadás**
   1. A töltéshordozók mozgékonyságát a(z) **szóródás/-ok** akadályozzák.
   2. A generációhoz szükséges energiát a vegyértéksáv elektronjai a **termikus / hő** - vagy **foton / fény** -gerjesztéssel nyerik.
   3. A LED eszközök működése a **direkt rekombináció** jelenségén alapul.
   4. Nagy térerősség esetén a sodródási sebesség (drift velocity) megközelíti a hőmozgás sebességét, így a további térerősség növelésével a sodródási áram **növekedése lelassul**.
   5. A kiürített térrészben történő generáció során **töltéshordozó párok** keletkeznek
   6. Az intrinsic félvezetőkben a **Fermi-szint** a sávközépnél található.
   7. A diffúziós hossz a **diffúziós állandótól** és a kisebbségi töltéshordozók **élettartam**-tól függ.
   8. Vezetési sáv elektronsűrűségét a generáció és rekombináció **dinamikus egyensúly / egyensúly** -a határozza meg.
   9. A **folytonossági (+diffúziós) / diffúziós** egyenlet(ek)nek központi szerepük van a félvezető eszközök elméletében.
   10. Intrinsic félvezetőben az elektronok koncentrációja a **hőmérséklettől** valamint a **vezetési sáv alja** és a **intrinsic Fermi-szint** távolságától függ.
   11. Akceptor adalékolású félvezető esetén a többségi töltéshordozók a(z) **lyukak**.
   12. Direkt rekombináció **fényemisszió** -val/-vel jár(hat).
   13. Vizsgálataink során a Bohr atom-modellből indulunk ki: az elektronok **diszkrét** energia szinteken, ún. héjakon helyezkednek el, és az **alacsonyabb** héjak vannak betöltve.
   14. Vegyértéksávban lévő elektronok nem képesek **elmozdulás / mozgás** -ra.
   15. Indirekt rekombináció nem radiatív, de mindig **hődisszipáció** -val jár.
   16. Adalékolt szilícium félvezetőben a töltéshordozó sűrűség közvetlen összefüggésben van a **Fermi-szint** és a **intrinsic Fermi-szint** távolságával.
   17. A Fermi-Dirac statisztikában az elektronok **megkülönböztethetetlenek / nem különböztethetőek meg**.
   18. Az indirekt sávú félvezetők esetén a fényelnyelés okozhat **generáció** -t.
   19. Indirekt sávú félvezető esetén rekombináció és generáció esetén az **impulzus- és energiamegmaradás** törvényének teljesülnie kell.
   20. A diffúziós hossz megmutatja, hogy milyen **átlagos** **mélység**-ig hatolnak be a **kisebbségi** töltéshordozók, mielőtt rekombinálódnak.
   21. Töltéshordozók mozgékonysága szilícium félvezető esetén növekvő adalékolással **csökken.**
   22. Az egyedülálló atom energiaszintjei a kristályokban szinte **sávok**-ká szélesednek.
   23. Akceptor adalékolású félvezető esetén létrejön egy plusz **energianívó** , ami a **vegyérték** sáv **tetejéhez** van közel.
   24. A vegyérték és vezetési sáv között a **tiltott sáv** található.
   25. Kémiai kötések kialakításába a **vegyértéksáv** elektronjai vesznek részt.
   26. A töltéshordozó koncentrációk szorzata nem függ az **adalékolás**-tól/-től.
   27. Parabolikus sávszélközelítés esetén a töltéshordozók **effektív tömeg** számolunk.
   28. Többségi töltéshordozó sűrűség **független** a hőmérséklettől.
   29. Intrinsic félvezetőben a Fermi-szint a **tiltott sáv közepén** található.
   30. A töltéshordozó koncentrációk sorozata nem függ az **adalékolás** -tól/-től.
   31. Az Intrinsic félvezetőben a **Fermi-szint** a sávközépnél található.
   32. Direkt sávú félvezetők sávszerkezetén a vegyértéksáv teteje és a vezetési sáv alja **ugyanannál az impulzus** értéknél található.
   33. Donor adalékolású félvezető esetén a többlet elektron úgy perturbálja a sáv diagramot, hogy létrejön egy plusz **energia nívó**, ami a **vezetési** sáv **aljához** van közel.
   34. Félvezetők sávszerkezete az **impulzus** függvényében ábrázolja az elektronok **energia(munka?)** -át.
   35. Donor adalékolású félvezető esetén, a többségi töltéshordozó élettartama, az az átlagos idő, amit egy **elektron** a **vezetési sáv**-ban tölt.
   36. Szilícium félvezetőben a töltéshordozók mozgékonysága növekvő hőmérséklettel **csökken**.
4. **Előadás**
   1. PN átmenet esetén a beépített potenciál értéke a két oldal **adalékolásának** függvénye.
   2. PN átmenet esetén a diffúziós árammal szemben fellépő sodródási áram kialakulásához szükséges térerősséget a **kiürített réteg / tértöltés réteg** hozza létre.
   3. PN átmenet esetén a kiürített réteg mindig a **gyengébben** adalékolt oldalon szélesebb.
   4. A P és N adalékolású félvezető darabok „összeérintésével” mindkét oldal **többségi töltéshordozói** áramolnak a túloldal felé, amíg a **Fermi szintek** ki nem egyenlítődnek.
   5. Fém és félvezető anyag kontaktálásakor a félvezetőben **sávelhajlás** következik be. (p típusnál e- többlet, n típusnál e- hiány)
   6. Fém és n adalékolású félvezető kontaktálása esetén a félvezetőben **elektron hiány** lép fel, a félvezető Fermi-szintje **lesüllyed**, a fémben **negatív potenciál** alakul ki.
   7. PN átmenetnél a kiürített réteg szélessége a záróirányú feszültség növelésével **nő**.
   8. PN átmenet esetén a kiürített réteg töltéshordozói **mozgás / elmozdulás / áramlás** -ra nem képesek, a **diffúziós potenciál** létrehozásában van szerepük.
   9. Az elektrosztatika Gauss törvénye kapcsolatot teremt a **térerősség** és a **töltéssűrűség** között. (-->nekem maxosan jó, ha töltéssűrűség van írva, meg terek plíz)
   10. Fém-fém kontaktus esetén a kontaktpotenciált a különböző anyagú fémek eltérő **Fermi-szint** -je/-ja okozza.
   11. A PN átmenet sávábrájáról leolvasható, hogy a p oldalon lévő sávok energiaszintje **megemelkedik**, a n oldalon lévő sávok energiaszintje **lesüllyed**.
   12. A félvezető belsejében kialakított erős adalékolás (pl.: HALO) kialakítása csak **Ionimplantáció** -val/-vel lehetséges.
   13. PN átmenet esetén a kiürített rétegben a potenciálfüggvény **négyzetes** jellegű, szemben a síkkondenzátorral, ahol **lineáris** jellegű.
   14. Abrupt átmenet előállítására **epitaxiális rétegnövesztés** technológiai lépés alkalmazásával van lehetőség.
   15. A metallurgiai átmenetnél a félvezető anyag úgy viselkedik, mintha **intrinsic** lenne. (Nekem **adalékolatlan** is max pont)
   16. A Poisson egyenlet kapcsolatot teremt a **potenciál különbség / feszültség** és **térerősség / térerősség eloszlás** között.
   17. Az adalékprofil megmutatja az **adaléksűrűség**-ét a **mélység** függvényében.
   18. Az adalékprofil jellege a(z) **előállítási technológia**-tól/-től függ.
   19. Metallurgiai átmenetnél a donor és akceptor adalékkoncentráció **megegyezik.**
   20. Fém és **p** adalékolású félvezető kontaktálása esetén a félvezetőben **elektron többlet** lép fel, a félvezető Fermi-szintje **megemelkedik** , a fémben **pozitív potenciál** alakul ki.
   21. PN átmenet esetén a kiürített rétegben a térerősség eloszlás függvénye **lineáris** jellegű, szemben a síkkondenzátor struktúrával, ahol **konstans** jellegű.
5. **Előadás**
   1. Az ütközéses ionizáció jelenség a **lavina** letörésre jellemző.
   2. Diódára kapcsolt nyitóirányú előfeszítés esetén a p oldalon, az átmenet közelében **elektronok** halmozódnak fel.
   3. A modellegyenletek a **szimulációs program kódjába** vannak beépítve.
   4. Nyitóirányú előfeszítés esetén mindkét oldal **többségi töltéshordozó** injektálódnak a másik oldal felé.
   5. A PN átmenet **gyengébben adalékolt oldalának** az adalékolás növelésével, **csökken** a letöréshez tartozó UL feszültség érték.
   6. PN átmenet esetén a generációs áram tipikusan **záró irányú** előfeszítés esetén jellemző.
   7. A PN átmenet **diffúziós kapacitása** a **nyitó irány / nyitó tartomány** -ban/-ben jellemző.
   8. Záróirányú előfeszítés hatására a PN átmeneten **növekszik** a potenciálgát magassága, **növekszik** a térerősség a tértöltésrétegben, így a **sodródási áram** kerül túlsúlyba.
   9. Az ütközéses ionizáció során a térerősség által felgyorsított **töltéshordozók** a kristályrács atomokkal ütközve a vegyértéksávból további **elektronokat** szakítanak ki.
   10. Diódák soros ellenállásának a csökkentése érdekében **epitaxiális szerkezet/réteg,erősebb szubsztrát adalékolás** -t alkalmazunk. **-mindkettő jó**
   11. PN átmenet esetén, **nyitófeszültség** hatására az potenciálgát **q\*U** értékkel csökken, így az n oldal **elektronjainak** nagyobb része tud átlépni a p oldalra.
   12. I0 a **kisebbségi** töltéshordozó sűrűséggel arányos!
   13. A rekombinációs áram a PN átmenet **nyitó irányú** működésekor fellépő, tipikusan **kis áramoknál** jellemző jelenség.
   14. Záróirányú előfeszítés esetén mindkét oldal **kisebbségi töltéshordozó** -nak/-nek sodródása jellemző a másik oldal felé.
   15. A *Shockley-Read-Hall* (SRH) rekombináció esetén a vegyérték sáv és a vezetési sáv között „áthaladó” elektron a **tiltott sávban** található lokalizált állapotokkal (ezek az ún. **mély-nívók** ) kerül kölcsönhatásba.
   16. Kényszerített, nyitóirányú áram mellett a PN átmenet nyitófeszültsége nagyon jó **hőmérséklet-érzékelő**
   17. A Zener letörés az ún. **alagúthatás** fizikai jelenségen alapul.
   18. A diódára kapcsolt előfeszítés függvényében a **potenciállépcső / potenciálgát** magassága változik.
   19. PN átmenetnél a letörési feszültség a gyengébben adalékolt oldal **adalékolás** -tól/-től függ.
   20. PN átmenet nyitóirányú előfeszítése esetén a p oldalra átjutott elektronokat - a p oldalon - a **térerő** mozgatja a kontaktus felé.
   21. A modellparamétereket **katalógus fájl** -ból/-ből tudjuk meghatározni.
   22. A záróirányú feléledési jelenség miatt, **nyitó tartományból a záró tartományba** történő gyors átkapcsolás esetén a dióda még véges ideig vezet, köszönhetően a **diffúziós kapacitásnak.**
   23. Záróirányú előfeszítés esetén a PN átmenet **nyelőként** viselkedik kisebbségi töltéshordozókra.
   24. PN átmenet esetén a záró irányú áram nagyságát a töltéshordozó **generáció** sebessége határozza meg.
   25. A PN átmenet **tértöltési kapacitása** a **záró tartomány** -ban/-ben domináns.
   26. Nyitóirányú előfeszítés hatására a PN átmeneten **csökken** a potenciálgát magassága, **csökken** a térerősség a tértöltésrétegben, így a **diffúziós áram** kerül túlsúlyba.
   27. PN átmenet esetén a generáció a **kiürített réteg**-ban/-ben jelentősebb, mint a normál p vagy n adalékolású rétegekben.
   28. A diffúziós kapacitás káros, lassítja a dióda működését. **keskenybázisú** dióda kialakítással és a kisebbségi töltéshordozó élettartam **csökkentésével** lehet csökkenteni.
   29. A modellparamétereket **PDK** -ból tudjuk meghatározni.
6. **Előadás**
   1. A bipoláris tranzisztorok háromelemes fizikai helyettesítőképei **kisjelű, lineáris** modellek, amik az **rbb’ soros ellenállás** okozta parazita hatást is figyelembe veszik.
   2. A bipoláris tranzisztor működésének feltétele, hogy az egyik **szélső** réteg nagyságrendekkel **jobban adalékolt** legyen, mint a **középső** réteg.
   3. A bipoláris tranzisztor működés feltétele, hogy a **középső** réteg sokkal **vékonyabb** legyen, mint a kisebbségi töltéshordozók **diffúziós hosszúsága.**
   4. Az inverziós tartományban a bipoláris tranzisztor áramerősítési tényezője maximum **0.1** értéket érheti el.
   5. Bipoláris tranzisztorok esetén az egyenáramú áramerősítési tényező értéke közel **1** .
   6. Bipoláris tranzisztorok esetén az egyenáramú áramerősítési tényező értéke közel **1**.
   7. Inverz működés esetén az áramerősítési tényező alacsony értékéért az **inhomogén adalékolás**, valamint a CB átmenettől **diffúziós hossz** -nál/-nél távolabb található EB átmenet a felelős.
   8. Homogén bázisadalékolású bipoláris tranzisztor esetén a kisebbségi töltéshordozó eloszlás **lineáris**, mivel a **gradiens** minden pontban állandó kell, hogy legyen.
   9. A földelt bázisú alapkapcsolás, normál aktív üzemmódú működése során a BE átmenet **nyitva**, a CB átmenet **zárva** van.
   10. A kollektorköri ellenállás csökkentése céljából az integrált áramköri bipoláris tranzisztor struktúrák esetén **rejtett réteg / eltemetett réteg** kialakítását alkalmazzák.
   11. Inhomogén bázisadalékolású bipoláris tranzisztor esetén a fő cél a **diffúziós kapacitás** / **bázistöltés** csökkentése.
   12. Széles bázisú PN átmenet esetén a diffúziós töltések mennyisége a(z) **diffúziós áram**-tól és a kisebbségi töltéshordozók  **élettartam** -tól függ.
   13. Transzporthatásfok értéke a bázis **szélesség** -tól/-től és a **diffúziós hosszúság** hányadosának négyzetétől függ.
   14. Injektálási hatásfok értéke egyhez közeli és nagyban függ az emitter és a bázis **adalékolás** -nak/-nek arányától.
   15. Inhomogén bázisadalékolású bipoláris tranzisztor esetén a kisebbségi töltéshordozókat főleg a **térerősség**/**belső térerősség** fogja mozgatni a lezárt CB átmenet irányába.
   16. Közepes teljesítményű bipoláris tranzisztor esetén az emitter ún. **fésűs** kialakítású.
   17. Inhomogén bázisadalékolású bipoláris tranzisztoroknál a beépített tér nagysága körülbelül **100 / 120 / 130** mV nagyságrendű. **(mindhárom jó volt)**
   18. Inhomogén bázisadalékolású bipoláris tranzisztor esetén a kisebbségi töltéshordozó eloszlás a bázisban **konstans**, mivel **állandó térerősség** mellett, minden keresztmetszeten állandó áram folyik.
   19. Az Ebers-Moll egyenletek **nagyjelű, nemlineáris működést** reprezentáló modell, amely **minden üzemmódban** helyesen írja le a bipoláris tranzisztor működését!
   20. Inhomogén bázisadalékolású bipoláris tranzisztor esetén a kisebbségi töltéshordozókat főleg a **beépített térerősség /belső térerősség** fogja mozgatni a lezárt CB átmenet irányába.
7. **Előadás**
   1. FET eszközöket áramgenerátorok kialakítása esetén a(z) **telítéses** üzemmódban használjuk, mert ekkor nagy a kimenő **impedancia** értéke.
   2. JFET eszközöknél a maximális ID áramot (UGS=0 mellett) **Idss/I0** jelöljük és **áramállandó**-nak nevezzük.
   3. A növekményes MOS-FET eszközök **unipoláris** eszközök és **normally-off** működésűek.
   4. JFET eszközöknél az U0 elzáródási feszültségérték a csatorna **vastagság(á)** -tól és a csatorna **adalékolás(á)** -tól függ.
   5. A JFET és a kiürítéses MOS-FET eszközök **normally-on** működésűek.
   6. Követő (puffer) erősítőket tipikusan **közös drain/földelt drain** alapkapcsolással szoktak megvalósítani.
   7. MOS-FET eszközök esetén a fém gate-s struktúrát a **poly-szilícium / poli-szilícium / polyszilikát** gate anyagú struktúra váltotta fel, mert így gyártás során megvalósulhat az **önillesztés** és kisebb lehet a **küszöbfeszültség**.
   8. Térvezérlésű tranzisztorok vezérlő teljesítménye közel **0** W.
   9. JFET eszközök transzkonduktancia értéke **négyzetgyökösen** változik a UGS feszültség függvényében.
   10. JFET eszközöknél (a MOS-FET eszközöktől eltérően) nem jellemző a **villódzási**-zaj.
   11. A kiürítéses MOS-FET eszközök **unipoláris** eszközök és **normally-on** működésűek.
   12. FET eszközök lineáris (trióda) tartományban **feszültség vezérelt ellenállásként** -ként viselkednek.
   13. Az Elektronikus Eszközök Tanszéke félvezető laboratóriumában **p-MOS** technológia áll rendelkezésre.
   14. JFET eszközökben a PN átmenetekre kapcsolt **záróirányú** feszültséggel változtatható meg a kiürített réteg **szélessége** így a csatorna effektív **vastagság** -e/-a.
   15. AMS 0.35 um CMOS technológián - amin a laboratóriumi gyakorlatok során is dolgoztunk - kb. **13/22** maszk kell a gyártáshoz.
   16. JFET eszközök esetén a(z) **bemeneti impedancia** sokkal nagyobb, mint a bipoláris tranzisztoroknál.
   17. JFET eszközök esetén a **telítéses** működési tartományban az ID áram nem változik a **UDS** feszültség változásával
   18. A JFET tranzisztor karakterisztika egyenlete **négyzetes** összefüggést mutat.
   19. JFET eszközöknek alacsonyabb a(z) **gate áram** értéke, mint a bipoláris tranzisztoroknak.
   20. JFET eszközök unipoláris eszközök, ami azt jelenti, hogy (a) **többségi töltéshordozók** vesznek részt a vezetésben.
   21. JFET eszközök működése során feltétlen el kell kerülni a **letörési** „működési tartományt”!
   22. JFET eszközöknek alacsonyabb a(z) **transzkonduktancia** értéke, mint a bipoláris transzisztoroknak.
8. **Előadás**
   1. A növekményes MOS-FET tranzisztorok karakterisztika egyenlete **négyzetes** összefüggést mutat.
   2. QSC a **kiürített réteg** -ben található töltések mennyisége.
   3. CCD és CMOS képérzékelőkben egyaránt **földelt drain** erősítő alapkapcsolást alkalmazunk.
   4. A sony által alkalmazott Exmor R technológia esetén **A/D átalakítókat** helyezünk el követlenül a képérzékelő lapkán.
   5. FIMS az **érintkezési potenciálkülönbség** .
   6. A **felületi potenciál** értéke megmutatja, hogy mekkora energia értékkel hajlik el a sáv a félvezetőben.
   7. MOS-FET tranzisztorok esetén a csatorna elzáródás bekövetkezte után, az elzáródott tartományban a töltéstranszport **drift áram** révén valósul meg.
   8. ISOCELL technológiával a képérzékelő pixelek közötti **áthallás** -t csökkenthetjük.
   9. MOS-FET tranzisztorok esetén a Source-Bulk és a Drain-Bulk PN átmenetei **záróirány** -ban vannak előfeszítve.
   10. Az erős inverziót a felületi **Fermi-potenciál kétszeresénél** definiáljuk.
   11. A MOS kapacitás struktúra esetén megismert felületi jelenségek: **akkumuláció, kiürítés, inverzió**
   12. A Fermi potenciál megmutatja, hogy mekkora az a **felületi potenciál érték** , amikor kialakul az **inverzió határhelyzete** .
   13. CCD képérzékelők esetén **MOS kapacitást** alkalmazunk képérzékelő eszközként.
   14. Az inverziós csatornában található töltések száma az **oxidkapacitás** és az (UGS-VTh) szorzataként számítható.
   15. Az egységnyi felületre számított gate kapacitás növekedésével a VTh küszöbfeszültség értéke **csökken**.
   16. Kiürülés során az elmozdulásra nem képes, helyhez kötött **adalékionok** tartanak egyensúlyt a Gate elektróda **töltésével** .
   17. Flat-Band állapot eléréséhez a Gate elektródára akkora feszültséget kell kapcsolni, mint amekkora a gate anyaga és a félvezető **kilépési munkáinak** a különbsége.
   18. A *fill factor* megmutatja, hogy a pixelfelület hány százaléka a **fényérzékeny** felület.
   19. QSS értékének növelésével (pl.: ion-implantációval) **csökken** a VTh küszöbfeszültség értéke.
   20. A kiürítéses MOS-FET tranzisztor felfogható úgy, mint egy **eltolt küszöbfeszültségű** növekményes MOS-FET tranzisztor.
   21. QSS a félvezető és az oxid határfelületén található **elkötetlen vegyérték állapotokon** megülő töltések.
   22. UBS feszültség növelésével a VTH küszöbfeszültség értéke **csökken**.
   23. USB feszültség növelésével a VTH küszöbfeszültség értéke **növekszik**.
   24. Kiürülés során nem lesznek **töltéshordozók** **… (lyukak és elektronok 0 pont)** a Gate alatt a félvezető felületén.
   25. A sávelhajlás következtében változik a(z) **intrinsic Fermi-szint** és a **sávközép** távolsága, ami a töltéshordozó **koncentrációval/sűrűséggel** van közvetlen kapcsolatban.
   26. Félvezető anyagra adott pozitív feszültség hatására a sávábrán, a megengedett energia szintek/sávok **potenciális energiája csökken**, azaz a sáv **lefelé hajlik**.
   27. Akkumuláció során **többségi töltéshordozók** halmozódnak fel a félvezető felületén a Gate elektróda alatt.
   28. A bulk adaléksűrűség növelésével **négyzetgyökösen növekszik** a VTh küszöbfeszültség értéke.
   29. Pixel binning technika alkalmazására főleg **sötét fényviszonyok** esetén van szükség.
   30. ΦMS az **…** **beépített potenciál??** random pdf-ben találtam.
9. **Előadás** // ez már nem lesz ZH-ban
   1. Állandó térerősséget megtarthalosourceó skálázás legfőbb korlátozó tényezője, hogy a **küszöbfeszültség** nem csökkenthető akármeddig.
   2. A HALO a **szubsztrát adalékolással megegyező** , annál **jelentősen magasabb** adalékkoncentrációjú implantált zseb.
   3. A 45 nm alatti fém gate-s MOSFET tranz. fiMS értékét a gate **kompozit struktúra** -vel lehet beállítani.
   4. Küszöbfeszültség túl alacsony értéke esetén … a legnagyobb probléma, hogy jelentősen megnövekszik a **küszöb alatti áram** értéke .
   5. Az átszúrás jelenség kiküszöbölésére a **HALO** implantációt alkalmaznak.
   6. A dark silicon terület megmutatja, hogy a teljes rendszerchip eszköz **áramköri részegységeinek** hány százalékát nem tudjuk bekapcsolni anélkül, hogy **túlmelegedne az eszköz**.
   7. A **szilicid** gate technológia esetén a poly-szilícium gate elektródát pl **Ni** anyaggak ad..
   8. Dennard törvénye az **arányos méretcsökkenés** alapelveit fekteti le. **(4. dia)**
   9. A subtreshold swing értéke megmutatja, hogy **tízszeres áramérték csökkenés** -hez mekkora **feszültségváltozás** tartozik.
   10. A subtreshold slope értéke megmutatja, hogy **tízszeres áramérték növekedés** -hez mekkora **feszültségváltozás** tartozik.alatti
   11. A feszített szilícium technológia alkalmazásával a töltéshordozók **mozgékonysága** -t lehet növelni.
   12. Egyes jóslatok szerint a 7 nm csékszélességen a sötét szilícium területe meghaladhatja akár a **80** %-ot is.
   13. A rövidcsatornás eszközöknél a **szaturáció** hamarabb (kisebb UDS feszültségnél) következik be.
   14. A DIBL jelenség értelmében a **drain** feszültségváltozása hatással van a rövidcsatornás MOS-FET tranzisztor **küszöbfeszültség** -re.
   15. A küszöbalatti áram csökkentése érdekében … **kisebb** -nek
   16. CD értékének csökkentésével a subtreshold swing értéke **csökken**, így a küszöbalatti áram értéke **csökken**
   17. A gate alatti kiürített térrészben található töltések száma (QD) a **bulk adaléksürüség** értékének **négyzetgyökével** arányos. **(a második helyre ezek a lehetőségek vannak: négyzetével / exponenciális értékével / logaritmusával / köbgyökével / négyzetgyökével)**
   18. Strained silicon technológia esetén a pMOS-FET struktúráknál tipikusan **SI-GE (germánium?)** anyagot alkalmaznak a szilícium kristályrács „szétfeszítésére”. **(37. dia) (SiN Nem jó!)**
   19. Szilicid gate kialakításakor a legnagyobb problémát a szilícium és szilicid közötti **hőtágulási együttható** különbség okozza. **(58. dia)**
   20. FD-SOI esetén teljesen **kiürített** a gate alatti **5-20** nanométer vastagságú **szilícium** réteg. **(22. dia)**
   21. CD a **gate alatti kiürített réteg?** kapacitása. **(15. dia) (“kiürített réteg”-et nem fogadta el)**
   22. A gate alatti kiürített térrész kapacitása (CD) a **kiürített térrész szélesség?** értékének **négyzetgyökével** arányos
   23. SOI technológia esetén CD csökkentése érdekében egy **nagyobb értékű kapacitást** kötünk vele sorba. **(17. - 22. dia) (“kisebb értékű kapacitást” nem jó, “rossz hővezető anyagot” sem jó)**
   24. Az LDD egy a **drain adalékolással azonos?**, annál **gyengébb?** adalékkoncentrációjú régió, ami a **Gate** alá nyúlik. **(33. dia) (első helyre “bulk adalékolással ellentétes” nem jó. Második helyre “jelentősen magasabb” nem jó.)**
   25. A **gate** alatti kiürített térrész a ….. -nél kisebb **gate feszültség** esetén tűnik el.
   26. A küszöbalatti áram csökkentése érdekében a subthreshold **slope** (SS) értékének minél **nagyobb?** -nak/-nek kell lennie.**(kisebb nem volt jó)**
   27. A küszöbalatti áram csökkentése érdekében a subthreshold swing (S) értékének minél **kisebb** -nak/-nek kell lennie.
   28. A subthreshold **slope** értéke megmutatja, hogy ….. -hez mekkora **áramváltozás** tartozik. **(elsőnél “tízszeres gate kapacitás növeléséhez” nem volt jó)**
   29. A 45 nm alatti csíkszélességű technológiákon a MOS-FET tranzisztorok **fém gate elektródája** a ………(áram nem volt jó) beállításáért felelős rétegstruktúrából és alacsony **ellenállású** fém rétegből épül fel.
   30. A **gate** alatti kiürített térrészben lévő töltések száma (QD) az **inverzió** -nál/-nél éri el maximumát.
   31. **FinFET** illetve **Tri-Gate** struktúra alkalmazásával sikerült növelni a **...** -t a teljes tranzisztor helyfoglalásának növelése nélkül.
   32. **CD** értékének **csökkentésével** a subthreshold **swing** értéke **csökken** , így a küszöbalatti áram értéke **csökken** .
   33. Egyes jóslatok szerint a *7 nm* csíkszélességen a sötét szilícium (dark silicon) területe meghaladhatja akár a(z) **70** %-ot is.

1. **Előadás**
   1. CMOS kapcsolástechnika esetén az alkalmazható minimális tápfeszültséget a **küszöbfeszültség** és a …… értéke korlátozza, határozza meg. (nekem max pontot adott úgy hogy beírtam mind a 2 helyre a küszöbfeszültséget, de ha nem gép javítja akk gyanús hogy csak fél pont jár érte)
   2. Dinamikus CMOS kapcsolástechnikával megvalósított logikai kapuk esetén két fázis követi egymást periodikusan: az **előtöltés** és a **kiértékelés.**
   3. CMOS inverter kapcsolás aktív terhelésű, ami azt jelenti, hogy az aktív terhelés is **vezérelt**.
   4. SCL kapcsolástechnikával ….. kapcsolásokat tudunk realizálni CMOS gyártástechnológián.
   5. CMOS kapcsolástechnika esetén a csökkenő tápfeszültség alkalmazásával …… loada fogyasztás, **növekszik** a kapukésleltetés és **csökken** a logikai swing értéke.
   6. Dinamikus CMOS kapcsolástechnikával megvalósított logikai kapuk esetén szükség van ……
   7. CMOS gyártástechnológián **CMOS nMOS pMOS és SCL** kapcsolástechnikával lehet megvalósítani logikai áramköri családokat.
   8. SCL kapcsolástechnikánál a bemeneti …… állapota határozza meg, hogy a …… melyik tranzisztorán folyjon át az áramgenerátor árama.
   9. Low-K anyagként tipikusan ….. alkalmazunk.
   10. BiCMOS kapcsolástechnikával **nagyfrekvenciás** áramkörökben találkozhatunk.
   11. Passzív terhelésű nMOS inverter kapcsolás fő előnye, hogy **kevés tranzisztorral** megvalósítható.
   12. CMOS inverter kapcsolás aktív terhelésű, ami azt jelenti, hogy az aktív terhelés **vezérelt.**
   13. A rendelkezésre álló eszközökből alkotott logikai áramkörök áramköri kapcsolástechnikájának kiválasztása a **specifikációban rögzített kívánalmak**-en és magán a **tervező** -en múlik.
   14. Dinamikus CMOS kapcsolástechnikával megvalósított logikai kapuk esetén két fázis követi egymást periodikusan: **előtöltés** és a **kiértékelés.**
   15. Passzív terhelésű nMOS inverter kapcsolás esetén a Load (terhelő) ellenállást **Trióda tartományban működő,kiürítéses,nmos tranzisztorral**valósítják meg.
   16. SCL kapcsolástechnikánál a bemeneti ….(egységugrás jel) állapota határozza meg, hogy a **differenciál pár** melyik tranzisztorán folyjon át az áramgenerátor árama..
   17. CMOS inverter kapcsolás esetén **állandósult állapotban** a két tranzisztor közül **csak az egyik vezet, a másik lezárt állapotban van.**
   18. Passzív terhelésű nMOS inverter kapcsolás fő hátránya, hogy **statikus fogyasztása**  van és a **logikai 0 értékhez tartozó jelszint nem tisztán GND.**
   19. .Az áramköri kapcsolás megalkotásához a rendelkezésre álló **eszközök**-et az alkalmazott mikroelektronikai **gyártástechnológia** határozza meg.
   20. A réz vezetékezés kialakítása a dual damascene technológiával válik lehetővé.
   21. Dinamikus CMOS kapcsolástechnikával megvalósított logikai kapuk esetén szükség van ….(komplex áramutak nem jó)
   22. Egymásután sorba kötött két CMOS inverter kapcsolással lehetővé válik egy bemeneti jel szintjeinek és jelalakjának a ……(visszaállítása nem jó).
   23. Nagy tápfeszültség alkalmazása esetén a CMOS inverter átkapcsolásakor fellép olyan állapot, amikor mind a két tranzisztor **vezetési** állapotban van.
   24. Az azonos áramköri kapcsolástechnikával megalkotott logikai kapuáramkörök alkotnak egy-egy **logikai áramköri család** -ot.
   25. A töltés-pumpálás fogyasztás összetevő értéke a **tápfeszültség négyzetével** és **működési frekvencia** a szorzatával arányos.
   26. Az Uk komparálási feszültség értéke - CMOS inverter kapcsolás esetén - a tranzisztorok **áramállandó** -nak/-nek arányától függ.
   27. A DRC a PDK része és a **...** -ra tervezés szabályait tartalmazza.
   28. Dinamikus CMOS kapcsolástechnika fő előnye a statikus CMOS áramkörökhöz képest, hogy **kevesebb** tranzisztorra van szükség, **csak dinamikus** teljesítményfelvétel van és a p és n csatornás MOS tranzisztorok **geometria arányai** nem számít.
2. **(és 13.)Előadás**
   1. Napelemekben történő rekombináció **csökkenti** a foto-áram nagyságát és a cella **felmelegedés**–hez/–hoz vezet.
   2. A MEMS angol mozaikszó jelentése: **Microelectromechanical systems**
   3. A rövid hullámosszúságú fénysugárzás **nagy energiájú** a(z) ………..(antireflexiós rétegben nem jó) anszorbeálódik.
   4. A spektrális válaszfüggvény megmutatja a **generált fotóáram** és az adott hullámhosszúságú fény teljesítményének hányadosát egységnyi felületen.
   5. A projektorokban található DMD mikrorendszer rövidítés a **Digitális micromirror array** jelenti.
   6. Az alábbi fényképen egy MEMS **DMD** szerkezet látható. 
   7. Az alábbi elektronmikroszkópos felvételen egy MEMS **RF kapcsoló** látható.
   8. Kristályos szilícium napelemeket **lyukak** kialakításával vagy **monograin** struktúra kialakításával lehet fényáteresztővé tenni.
   9. Egyátmenetes szilícium napelemcellák maximális hatásfoka **28-33** % lehet, Nap spektrumot feltételezve és AM=1 mellett.
   10. Többátmenetes napelem struktúrák esetén különböző **tiltott sávszélességű anyagokat** alkalmazunk, hogy a spektrum minél **szélesebb** tartományában történhessen foton-gerjesztés.
   11. Felületi mikromechanikai megmunkálás során alapvetően a **szelektív marás** alakítunk ki mikroszerkezeteket.
   12. A többátmenetes napelem struktúrákban a megvilágított oldal felől a napelem struktúra belseje felé haladva egyre **csökkenő tiltott sáv szélességű** anyagokat alkalmazunk.
   13. Tömbi mikromechanikai megmunkálás során alapvetően a **hátoldalon** alakítunk ki mikroszerkezeteket.
   14. Az alábbi képen egy **MEMS fésűs** meghajtó látható.
   15. Az alábbi felvételen egy MEMS **gyorsulásérzékelő** látható.
   16. A **skála** tényező megmutatja, hogy az egyes fizikai effektusok nagysága, hogyan változik a makrovilághoz képest, a rendszer hosszméreteinek csökkenésekor.
   17. Egy félvezetőben csak akkor történhet foton-gerjesztés, ha a beérkező foton energiája **nagyobb** , mint a **tiltott sáv szélessége**.
   18. Az **izotróp** és **anizotróp** marás közötti legfőbb különbség az, hogy az egyik függ, míg a másik nem függ a(z) ……………... -tól/-től.
   19. Vörös- és infratartományú fénysugárzásnak kisebb az energiája, a(z) ……… -ben abszorbeálódik.
   20. Napelem felületének strukturálása és felületére felvitt **ARC réteg** együttes alkalmazása jelentősen csökkenti a reflexiót.
   21. Az alábbi mikroszkópos felvételen egy MEMS **fésűs meghajtó** látható.
   22. Napelem struktúrákban nagyobb tiltott sáv szélességű anyagok alkalmazásával az … érték növekszik.
   23. A Fill faktor (FF) megmutatja a maximális leadható **teljesítmény** viszonyát az adott megvilágításhoz tartozó … és … szorzatához képest (elméleti maximum).
3. **Előadás**
   1. Egy **elektromos fényforrás** egy olyan hatásfok jellegű mennyiség, amely azt mutatja meg, hogy egységnyi betáplált **villamos teljesítmény** révén mekkora össz **fényáram**-t bocsájt ki a fényforrás.
   2. Egy LED **csúcshullámhossza** a PN átmenet hőmérsékletének növekedtével **nő**, mert a félvezető anyagok tiltott sávszélessége a hőmérséklet növekedtével **csökken**.
   3. Az izzólámpa fénye **folytonos** spektrumú, nagyon jelentős **infravörös** tartalommal, ezért az izzólámpák nagyon rossz hatásfokú fényforrások.
   4. Egy fényforrás által kibocsájtott sugárzás **fényhasznosítása** egyenlő a fényforrás által kibocsájtott **teljes fényáram** és a kibocsájtott **teljes optikai teljesítmény** hányadosával.
   5. Egy LED **energiakonverziós hatásfoka** egyenlő a LED által **optikai teljesítmény** és a betáplált **villamos teljesítmény** hányadosával.
   6. A fényáram SI mértékegysége **lumen**.
   7. A gázkisülő lámpák fényére **vonalas** spektrum jellemző.
   8. Egy LED energiakonverziós hatásfoka a nyitókarakterisztika nagy áramú szakaszán a nyitóáram további növelésével **csökken**.
   9. Egy LED eszköz **belső kvantumhatásfoka** azt mutatja meg, hogy a pn átmenetbe beinjektált ( és rekombinálódó ) összes **elektron** hányad része okoz **veszteséget**-t.
   10. A nagyhatékonyságú LED-ek működésének fizikai alapját az ún. **direkt sávátmenet** jelenti.
   11. Egy színes LED fénye kvázi **monokromatikus**, a spektrum csúcsához tartozó hullámhossz a LED pn-átmenetét alkotó félvezető anyag **foton emisszió** -val/-vel fordítottan arányos.
   12. Mai LED eszközök maximális fényhasznosítása **300** lm/W.
   13. Egy LED eszköz energiakonverziós hatásfoka a PN átmenet hőmérsékletének növekedtével **csökken.**
   14. Egy LED eszköz **kicsatolása hatásfoka** azt mutatja meg, hogy a pn átmenetben generált …….. hányad része hasznosul úgy, hogy a ……... a szabad térbe kijut.
   15. Rövidebb hullámhosszal jellemezhető fényű (pl. kék) LED-ek nyitófeszültsége **nagyobb**, mint a nagyobb csúcshullámhosszal (pl.: vörös) jellemezhető LED-ek nyitófeszültsége.
   16. Gázkisülő lámpákban az elsődleges fénykeltés a lámpában lévő **ionizált gáz** -ban/-ben történik és az elektronok **diszkrét atomi energiaállapotok** közötti átmenethez kötődik.

**Fakultatív ZH feladatok**

1. A félvezető gyártástechnológia fotolitográfia műveletét egy speciális térben az ún. **tisztatér** -ben végzik.
2. A ring oszcillátor kimenő frekvenciájának meghatározására **tranziens** szimulációt érdemes futtatni.
3. CMOS félvezető technológián, CMOS áramköri kapcsolástechnikával megvalósított ring oszcillátor kapcsolás parazita kapacitásainak *(pl.: következő fokozatok bemenő kapacitásai, inverter kapcsolást alkotó tranzisztorok kapacitásai, stb.*) csökkenésével, az oszcilláció frekvenciája **nő**.
4. A transzkonduktancia mértékegysége **S /** **siemens** .---**lehetne piros is**
5. A megfelelő **hűtés** kérdése egyre fontosabbá válik a 3D rendszer konkstrukciók esetén, növekvő disszipáció sűrűség mellett.
6. **Nedves oxidáció** gyártástechnológiai eljárással vastagabb, de szennyezéseket tartalmazó oxid réteg hozható létre, főleg elektromos szigetelés és maszkolás céljából.
7. Az analóg tervező laboratórium keretében egy **földelt source-ú** egytranzisztoros alapkapcsolással, az útmutatóban szereplő adatok alapján kb. **17** dB erősítést valósítottunk meg.
8. Szobahőmérséklet felett, fokozatosan növekvő hőmérséklet esetén, a (*hőmérsékletfüggő*) mozgékonyság változás hatására a CMOS inverter késleltetése **nő.**
9. Alacsony, 200 K alatti hőmérsékleten az erősebben adalékolt félvezetők esetén a **fonon->nem jó** -szórás lesz domináns. Ezért a mozgékonyság csökkenő hőmérséklettel egyre meredekebben **növekvő?->ez se** tendenciát mutat.
10. A *2. analóg tervező laboratórium*ban a **töltéshordozó-mozgékonyság (kötőjellel vagy a nélkül?)** hőmérsékletfüggése volt domináns, ezért növekvő hőmérséklet mellett az ring oszcillátor oszcillációs frekvenciája **csökkent.**
11. A MOS-FET tranzisztorok gate dielektrikum kialakításánál, nagy tisztaságú, szennyező atomoktól mentes, **vékony oxidot** alakítanak ki kémiai gőzfázisú leválasztás (CVD) / katódporlasztás gyártástechnológiai eljárással.
12. A JFET tranzisztor drain-árama telítéses tartományban a **Ugs** feszültséggel **négyzetes** kapcsolatban áll. **(8. előadás 00:39:40)**
13. PN átmenet esetén a beépített potenciál értéke a két oldal **adalékolásának** függvénye.
14. Növekvő hőmérséklet esetén, a (*hőmérsékletfüggő*) küszöbfeszültség (VTH) változásának hatására a CMOS inverter késleltetése **csökken.**
15. A hőmérséklet növekedésével a MOS tranzisztor küszöbfeszültsége **csökken**
16. Jelenleg a modern félvezető gyártástechnológiában alkalmazott szelet átmérő **30 cm** .
17. Egy félvezető szelet gyártása során akár **70** darab maszkra is szükség lehet.
18. Frank Wanlass ismerte fel a MOS-FET eszközök magas nyitófeszültségét okozó fő szennyeződ anyagot, a **nátriumot**
19. A ring oszcillátor oszcillációs frekvenciája (sajátfrekvencia) az inverter fokozatok **számától** -tól és a **késleltetési idő** -től függ.
20. A ring-oszcillátor **páratlan** számú **inverter** -ből épül fel.
21. A MOS tranzisztor áramának a hőmérsékletfüggése a **küszöbfeszültség** -nek és a **töltéshordozók mozgékonyságá** -nak hőmérsékletfüggéséből származik
22. Egy CMOS technológián, CMOS kapcsolástechnikával megvalósított logikai kapu n-csatornás MOS tranzisztorainak *bulk*-ját a **föld/gnd**  -ra/-re kell kapcsolni.
23. Egy CMOS technológián, CMOS kapcsolástechnikával megvalósított logikai kapu p-csatornás MOS tranzisztorainak *bulk*-ját a **táp/vdd**-ra/-re kell kapcsolni.
24. Az **adiabatikus** peremfeltétel azt jelenti, hogy **0** hőáram halad át a határfelületen.
25. Az áramköri hordozók FR4 vagy FR5 alapanyaga **üvegszál** erősítésű epoxy műgyanta laminátum.
26. **Labor**
    1. ss
27. **Labor**
    1. Mit jelent a 100-as tér fogalma?
       1. **Azt jelenti, hogy legfeljebb 100 darab 0,5 µm-esnél nagyobb részecske lehet egy köbláb levegőben**
    2. A szilícium egykristály előállítására felhasználható eljárás:
       1. **Mindkettő:Czochralski növesztési eljárás, Floating zone eljárás**
    3. Az egyes áramköri elemek felismerését és azonosítását a következő vizsgálati módszerekkel végezhetjük:
       1. **mind igaz:SEM, TEM, Optikai mikroszkóp**
    4. Milyen alkatelemek jellemzőek a bipoláris, és milyenek a MOS integrált áramkörökre?
       1. **Bipoláris alkatelemek: PNP, NPN tranzisztor, dióda; MOS alkatelemek: növekményes és kiürítéses tranzisztorok**
    5. A szilícium a periódusos rendszer 16-os rendszámú eleme, négy vegyértékelektronja van
       1. **Az állítás első része hamis, második része igaz**
    6. Mit jelent a HEPA szűrő, mi a szerepe a tisztatér működésében?
       1. **High Efficiency Particulate Air: a befúvott levegő utolsó, finomszűrő fokozataként használt szűrő**
    7. Leggyakrabban a félvezető technológiában az adalékolás
       1. **tipikusan III. és V. vegyértékű atomokkal történik**
    8. A tiszta levegő áramlása minden esetben fentről lefelé történik, a külvilág és a különböző tisztaságú térrészek között kis mértékű túlnyomás uralkodik
       1. . **A fenti állítás igaz**
    9. Milyen tisztatéri osztályok vannak? (Soroljon fel legalább három tisztatéri osztályt)
       1. **10, 100, 100000**
    10. Mire használjuk a litográfiát?
        1. **Mindkettőre (Ábrakialakítási módszer, Fotoreziszt anyag felvitele és megmunkálása)**
    11. A szilícium egykristály előállítására felhasználható eljárás:
        1. **Mindkettő (Floating zone eljárás, Czochralski növesztési eljárás)**
28. **Labor**
    1. A pull-down network (PDN): v:**csak n-csatornás tranzisztorokból áll.**
    2. Mit igaz a küszöb alatti tartományban működő MOS tranzisztorra? v:**a gate feszültség és a drain áram között az összefüggés exponenciális**
    3. Milyen állapot NEM jöhet létre félvezetőben? v:**telítődés**
    4. A CMOS komplex kapuáramkörök… v:**n-csatornás és p-csatornás tranzisztorokból állnak.**
    5. A pull-up network (PUN) **csak p-csatornás tranzisztorokból áll.**
    6. Milyen potenciára szabad kapcsolni az n-csatornás MOS tranzisztor bulk-ját? v:**a tápfeszültség negatív (gnd) feszültségére**
    7. Miért kell erősen adalékolni a drain és source tartományokat? v:**hogy a kontaktus ohmikus legyen**
    8. Mi a hatásos vezérlőfeszültség MOS tranzisztorok esetén? **v: a gate feszültség küszöbfeszültség feletti része**
    9. Mi igaz a növekményes MOS tranzisztor transzfer karakterisztikájára telítéses tartományban? **v: a gate feszültséggel a drain áram négyzetes összefüggésben áll a küszöbfeszültség feletti tartományon**
    10. Mi NEM igaz a növekményes MOS tranzisztor csatornájára? **v: a kialakult inverziós csatorna vezetési típusa a bulk-kal megegyezik**
29. **Labor**
    1. Az inverter terhelő kapacitásának növelése esetén v:**nő az inverter késleltetése**
    2. Milyen feltétele van az oszcillációnak? v:**amplitúdó és fázisfeltétel**
    3. Az oszcilláció kialakulásához v:**a hurokerősítésnek legalább 0 dB-nek kell lennie**
    4. Mi történik a tranziens szimuláció során?v: **a szimulátormotor (engine) adott időlépésenként meghatározza a hálózat minden pontjának feszültségét és áramát**
    5. A hőmérséklet növekedésével a MOS tranzisztorok árama v:**nő a küszöbfeszültség csökkenésével, de csökken a töltéshordozók mozgékonyságának csökkenése miatt**
    6. Az oszcillátor kimenő frekvenciájának meghatározására milyen szimulációt érdemes futtatni? v:**tranziens szimulációt**
    7. A ring-oszcillátor v:**páratlan számú inverterből épül fel**
    8. A MOS tranzisztor áramának a hőmérsékletfüggése v: **a küszöbfeszültség és a töltéshordozók mozgékonyságának hőmérsékletfüggéséből származik**
    9. Az CMOS inverter v: **egy n-csatornás és egy p-csatornás tranzisztorból áll**
    10. A ring-oszcillátor kimenő frekvenciája: v:**az inverterek késleltetésével fordítottan arányos**
30. **Labor**
    1. A közös source-ú alapkapcsolás jellemzői
       1. **a nagy bemeneti impedancia, fázisfordító, nagy feszültségerősítés.**
    2. A közös source-ú nMOS-FET alapkapcsolás esetén
       1. **a source-t földpotenciálra kötjük, a gate a bemenet, a drain pedig a kimenet.**
    3. Nagy bemeneti impedanciával rendelkeznek
       1. **a földelt source és a földelt drain alapkapcsolások.**
    4. A földelt gate-ű nMOS-FET alapkapcsolás esetén
       1. **a gate-t földpotenciálra kötjük, a source a bemenet, a drain pedig a kimenet.**
    5. A földelt source-ú alapkapcsolás erősítése tovább növelhető, ha a rezisztív terhelés helyett
       1. **aktív terhelést (áramtükröt) alkalmazunk.**
    6. Földelt source-ú erősítő alapkapcsolás erősítését
       1. **a transzkonduktancia és a drain köri ellenállás szorzatával lehet meghatározni.**
    7. Földelt source-ú erősítő alapkapcsolás esetén
       1. **a telítéses (elzáródásos) tartományban kell üzemeltetni a tranzisztort.**
    8. A közös gate alapkapcsolás esetén
       1. **az erősítő közel 1x-es áramerősítésre képes, azonban jó teljesítményerősítő.**
    9. Közös drain alapkapcsolás esetén
       1. **az erősítő 1x-es feszültségerősítésre képes, tipikusan CMOS képszenzorok kiolvasó áramkörében alkalmazzuk.**
    10. A közös drain-ű alapkapcsolás jellemzői
        1. **a nagy bemeneti impedancia, nem fázisfordító, 1x-es feszültségerősítés.**
31. **Labor**
    1. Mit nevezünk hőkapacitásnak? v:**A hőtárolás jellemzésére használt fogalom, melyben egy test hőmérsékletének ΔT-vel való emeléséhez W hőenergia szükséges, akkor a hőkapacitás Cth=W/ΔT**
    2. Mit jellemez az Rthjc hőellenállás értéke? v: **Az eszköz aktív (hőtermelő) zóna és az eszköztok közötti belső hőellenállás (tokkonstrukció)**
    3. Mi a hőkapacitás mértékegysége? v: **W∙s/K**
    4. Mit nevezünk termikus időállandónak? v: **A termikus időállandó mutatja meg azt az időt, ami eltelik addig, ameddig egy termikus egységugrás gerjesztés következtében az állandósult állapot 1/e részét éri el a vizsgált jel.**
    5. Mi a fajlagos hővezetési együttható mértékegysége? v: **W/(m∙K)**
    6. Mekkora az Rthja hőellenállás értéke DIL tokozás esetén, ha a tápfeszültség 3V, az átlagos tápáram felvétel 0,5A, melynek következtében 30°C hőmérsékletkülönbség jön létre a hőtermelő zóna és a tok széle között. v: **20 K/W**
    7. Mit nevezünk hővezetési ellenállásnak? v: **Egy hővezető ”hasáb” két vége között ΔT=TH−TC hőmérsékletkülönbség van, és ennek hatására P hőteljesítmény áramlik át rajta. Ebben az esetben a hőellenállás Rth=ΔT/P**
    8. Modern processzoroknál hány domináns hőúttal kell számolni? v:**2**
    9. Mi a hővezetési ellenállás mértékegysége? **K/W**
    10. Egy modern asztali számítógépekben használt processzornak kb. hány kivezetése van? **Több, mint ezer**
32. **Labor**
    1. Mit csinál egy multiplexer? v:**Több bemeneti jel közül kiválaszt egyet, amit kiad a kimeneten.**
    2. Jellemzően melyik absztrakciós szinten alkalmazzuk a HDL-eket? v:**Kapu- és regiszter átviteli szint.**
    3. Hogyan definiálunk egy négybites buszt Verilogban? **v:wire [3:0] LEDs;**
    4. Mire jó a szintézer szoftver? v:**Egy formális nyelven leírt működést olyan építőelemekre tudja felbontani, melyeket egy programozható eszközben (FPGA) automatizáltan megvalósíthatók.**
    5. Milyen kulcsszóval lehet definiálni egy tervezési egységet Verilog nyelven? v:**Module**
    6. Szintetizálható-e a testbench? v:**Nem, ez csak a funkcionális és időzítési tesztelést segíti.**
    7. Mire való a hardver leíró nyelv? v:**Digitális áramkörök működését lehet megfogalmazni egy formális leírással.**
    8. Mit jelent a setup és hold time? Mit definiálunk velük? v:**Egy szinkron hálózatban a setup time az az idő, amennyivel az órajel felfutó éle előtt a mintavételezett adatnak már stabilnak kell lennie. A hold time az az idő, amennyivel az órajel felfutó éle után még stabilnak kell maradnia a mintavételezett jelnek.**
    9. A folytonos értékadás Verilogban a(z) ... kulcsszóval adható meg. v:**assign**
    10. A Verilog tesztbench célja: v:**a vizsgálandó Verilog modul példányosítása, és a szimulációhoz szükséges gerjesztések megadása.**
    11. Mire kell törekedni egy testbench írásakor? v:**Arra, hogy a lehető legkimerítőbben leteszteljük az áramkör funkcionális működését.**
    12. Mi igaz a folytonos értékadásra? v:**Egy jobb oldali értéket rendelünk hozzá az adott jelhez.**
33. **Labor**
34. **Vizsgában volt:**

**1. A jelterjedési idő helyett CMOS inverterek jellemzésére a késleltetést használjuk.**

**2. Fésűs mikrostruktúra előnye a síkkondenzátor kialakításához képest, hogy a felületegységre vetített kapacitás értéke nagyobb.**

**3. Modern MOS-FET struktúrákban a gate dielektrikum magas dielektromos állandójú, hafnium tartalmú anyag.**

**4. Átszúrás esetén a Gate alatt a Source-Bulk és Drain-Bulk átmenetek kiürített rétegei összeérnek, így közvetlen áramutat teremtve a Source és Drain között, ami a továbbiakban a gate source feszültséggel nem befolyásolható.**

**5. Napelemek működése a fényelektromos hatáson alapul.**

**6. A küszöbalatti áram nagysága exponenciálisan függ a Gate-Source feszültségtől.**

**7. A rövid hullámhosszúságú fénysugárzás nagy energiájú, a(z) szelet felületének közelében abszorbeálódik.**

**8. P adalékolású alaphordozón kialakított MOS kapacitás struktúra esetén negatív … (NEM JÓ: negatív Uds feszültséget)kell alkalmazni a Flat-Band állapot eléréséhez.**

**9. A CDO-ban kialakított pórusos struktúra legnagyobb előnye, hogy csökkenteni lehet a késleltetést (alkalmazásával könnyebbek lesznek a rendszerchip eszközeink->rossz)**

1. **Salicide technológia az önillesztés és szilicid alapú kialakítást jelenti.**
2. **Analóg áramkörök tervezésekor a tranzisztorok geometriai csatorna hosszúságát az MFS többszörösére kell választan**