

Francisco Gomes Soares Sanches Manso

Belo Horizonte

24 de julho de 2021

Francisco Gomes Soares Sanches Manso

Dissertação submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Minas Gerais, como parte dos requisitos necessários à obtenção do título de Mestre em Engenharia Elétrica.

Universidade Federal de Minas Gerais – UFMG

Escola de Engenharia

Programa de Pós-Graduação em Engenharia Elétrica

Orientador: Dalton Martini Colombo

Belo Horizonte

24 de julho de 2021

Resumo

Palavras-Chave: Palavras-chave

Abstract

Key-words: Key-words.

Lista de ilustrações

Figura 1 – Exemplo de Conversor Tensão-Tempo - VTC	19
Figura 2 – Detalhes das definições de tempo do VTC	19
Figura 3 – Implementação de um VCDU	20
Figura 4 – VCDU - Carga do capacitor	20
Figura 5 – VCDU - Descarga do capacitor	20
Figura 6 – VTC de referência	21
Figura 7 – VTC de referência - Carga do capacitor	22
Figura 8 – VTC de referência - Descarga do capacitor	22

Lista de abreviaturas e siglas

ADC	Analog to Digital Converter
DAC	Digital to Analog Converter
VTC	Voltage to Time Converter
VCDU	Voltage Controlled Delay Unit

Lista de símbolos

f_s	Frequência de amostragem
-------	--------------------------

Sumário

1	INTRODUÇÃO	15
2	REVISÃO BIBLIOGRÁFICA	17
2.1	Conversores tensão-tempo	18
2.1.1	Princípio de conversão	19
2.1.2	Características dos conversores	21
2.2	Conversores tempo-digital	21
	REFERÊNCIAS	23

1 Introdução

2 Revisão Bibliográfica

(Essa primeira parte eu fiz mais como um brainstorm pra guiar meu pensamento. Provavelmente não está organizada de maneira ideal e possivelmente parte é desnecessária)

A realização de operações matemáticas de dois sinais ou de duas variáveis são comumente calculadas ou no domínio de sinais analógicos ou no domínio dos sinais digitais. Cada domínio oferece uma vantagens e desvantagens que podem ser melhor aproveitadas em situações específicas. Em ambos casos, operações matemáticas podem ser implementadas por circuitos elétricos.

Um exemplo de operações matemáticas no domínio analógicos é recorrente nos filtros analógicos. Os filtros analógicos são comumente empregados nos filtros anti-aliasing. Tais circuitos são em geral utilizados para remover as frequências mais altas, fora da região de interesse, de um dado sinal de entrada. A importância desses filtros se baseia na preservação do Teorema da Amostragem, a fim de respeitar a frequência de Nyquist(INCORPORATED, 2004).

A filtragem de um dado valor pode ser modelado como a convolução deste sinal no tempo com uma *sinc* com amplitude e frequência específicas. A convolução, por sua vez, nada mais é que a integral de um produto(OPPENHEIM RONALD SCHAFER, 1999).

$$y(t) = \int_{-\infty}^{+\infty} f(t)g(x-t)dt = f(t) * g(t)$$

De maneira análoga, têm-se os filtros do domínio digital. Os chamados filtros de reconstrução são utilizados para converter um dado sinal amostrado em uma forma de onda fidedigna às frequências amostradas. Esse filtro é implementado na versão discreta da filtragem analógica(OPPENHEIM RONALD SCHAFER, 1999).

$$x_r(t) = \sum_{n=-\infty}^{+\infty} x[n]h_r(t-nT)$$

$$h_r(t) = \text{sinc}(\pi t f_s)$$

Na equação acima, fica evidente como duas operações fundamentais como o produto e a soma podem ser utilizadas para implementar filtros e operações elaboradas entre sinais.

Em tecnologias mais recentes, há uma escalada em direção à miniaturização dos sistemas e suas unidades de processamento(KUO, 2019). Muitas vezes essa miniaturização é refletida na redução da escala dos componentes fundamentais dos sistemas analógicos

e digitais: os transistores. Uma das características mais salientes da redução do comprimento do canal de um transistor de efeito de campo é a redução da tensão de ruptura do semiconductor (SZE, 2007). Por consequência, faz-se necessária a redução da tensão de operação do dispositivo a fim de evitar o estresse do transistor (KUO, 2019).

Tecnologias que utilizam tensão de operação reduzida tendem a dificultar a manutenção de uma boa relação sinal-ruído de sinais analógicos. Com a tensão de operação reduzida, há uma redução na faixa de excursão do sinal, mas não necessariamente uma redução na amplitude do ruído. Os sistemas analógicos não vêm conseguindo acompanhar a escalada das tecnologias no mesmo passo: com a redução cada vez maior dos níveis de operação, manter uma boa relação sinal-ruído têm-se tornado um desafio. (KUO, 2019)

Por muitas vezes, faz-se necessário a interface entre os domínios analógicos e digital de tal forma que é necessário uma conversão entre as grandezas discretas e contínuas. Alguns conversores são utilizados para tais situações, como os conversores analógico-digital (*Analog to Digital Converter* - ADC) e os conversores digital-analógico (*Digital Analog Converter* - DAC). Tais conversores atuam no sentido converter grandezas entre os domínios analógico e digital, em que o primeiro é naturalmente contínuo em tempo e amplitude de tensão, e o segundo é discreto tanto em tempo quanto em amplitude de tensão. Apesar das diferenças entre os domínios, ambos utilizam a amplitude de tensão como meio de representar a informação. Podemos assim dizer que ambos domínios analógico e digital estão inseridos no **domínio tensão**.(fonte?)

Dessa forma, pode-se utilizar um **conversor tensão-tempo** (*Voltage to Time Converter* - VTC), para converter tanto um sinal analógico quanto um sinal digital para o domínio do tempo. Já o caminho inverso é bifurcado, podendo-se converter um signal no domínio tempo tanto para analógico, utilizando um conversor tempo-analógico (), quanto para digital, utilizando um conversor tempo-digital *Time to Digital Converter* - TDC).

2.1 Conversores tensão-tempo

Os VTCs **mapeiam** uma dada amplitude de tensão de entrada em um intervalo de tempo de saída relativo. Esse mapeamento pode ser interpretado como a conversão de um sinal no **domínio tensão** para um sinal no **domínio tempo**. Seja um sinal de entrada com amplitude de tensão t_{in} e o tempo relativo entre dois eventos que mapeiam a tensão de entrada t_{delay} , a relação entre tais grandezas pode ser expressa por um ganho G_ϕ (PARMAR, 2017). Um VTC ideal relaciona de maneira linear ambas grandezas conforme abaixo.

$$t_{delay} = G_\phi v_{in}$$

Assim como os conversores ADC e DAC, os VTCs também possuem um período de tempo em que o sinal a ser convertido será amostrado, denominado de tempo de amostragem (*sampling time*) t_s , para que seja realizada a conversão de uma grandeza em outra, denominado tempo de conversão (*conversion time*) t_c . O t_{delay} pode ter definição variada dependendo do VTC utilizado. A Figura 1 abaixo exemplifica a conversão de um dado sinal de entrada no domínio tensão em um sinal de saída no domínio tempo.

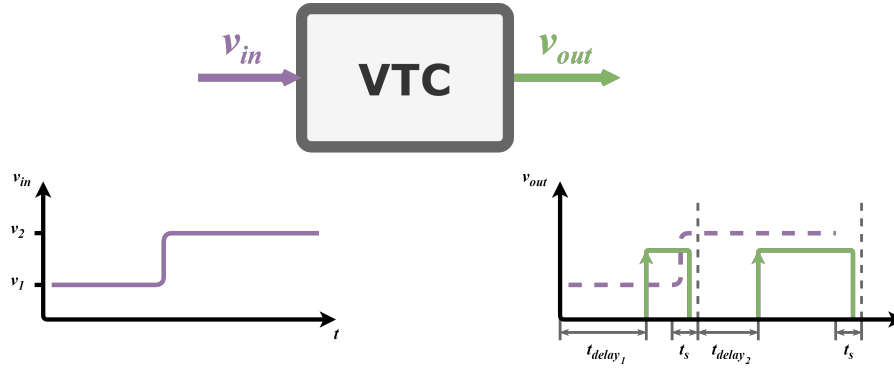


Figura 1 – Exemplo de Conversor Tensão-Tempo - VTC

Nesse exemplo, a variável de tempo t_{delay} é associada ao tempo entre o início da conversão e a borda de subida da tensão de saída v_{out} , como apresentado em detalhes na Figura 2 abaixo. O período de amostragem T compreende o tempo de amostragem (*sample time*) t_s , o tempo de atraso t_{delay} e o tempo em alta do sinal de saída. A borda de descida da tensão de saída ocorre em algum instante de tempo dentro do intervalo t_s . O período de amostragem T é o intervalo de tempo entre duas conversões.

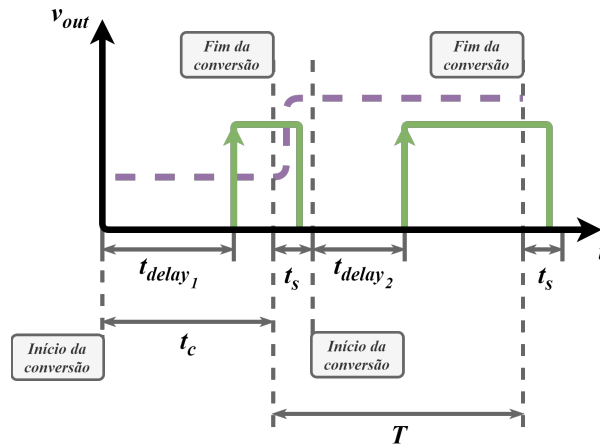


Figura 2 – Detalhes das definições de tempo do VTC

2.1.1 Princípio de conversão

Uma implementação primária de um circuito VTC pode ser vista na Figura 3. Esta implementação é denominada unidade de atraso controlada por tensão, ou VCDU(YUAN,

2016). O período de amostragem T é controlado pelo sinal ϕ . O princípio de funcionamento se baseia no chaveamento entre a carga e descarga do capacitor pelo sinal ϕ enquanto que a taxa de descarga, e por tanto o tempo t_{delay} , é determinado pela amplitude de tensão do sinal v_{in} . Os estados de carga e descarga são apresentados nas Figuras 4 e 5.

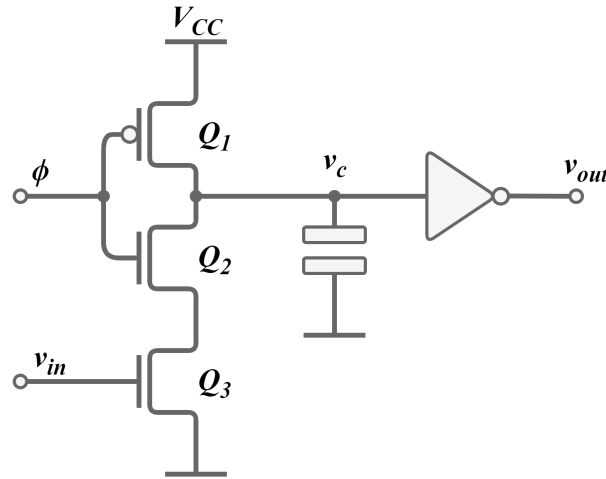


Figura 3 – Implementação de um VCDU

Quando ϕ possui nível de tensão $\phi = 0V$, o capacitor é carregado até a tensão V_{CC} pelo transistor de *pull-up* Q_1 , como mostrado na figura abaixo. Já quando ϕ possui nível de tensão $\phi = V_{CC}$, o capacitor é descarregado pelos transistores Q_2 e Q_3 . O tempo em que $\phi = V_{CC}$ é o que determina o tempo de conversão t_c .

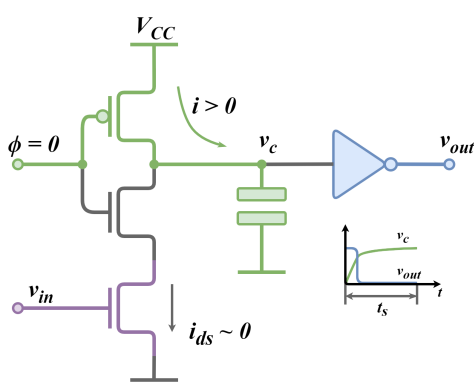


Figura 4 – VCDU - Carga do capacitor

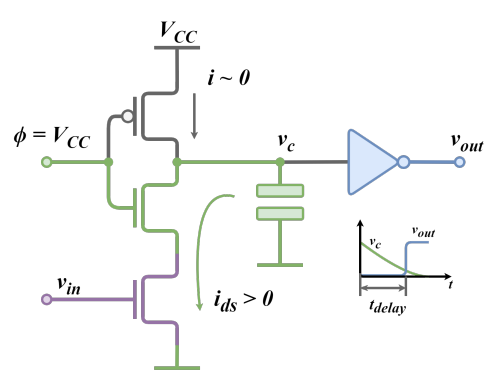


Figura 5 – VCDU - Descarga do capacitor

A corrente de descarga i_{ds} é majoritariamente determinada pelo transistor Q_3 , que por sua vez é proporcional à tensão v_{in} . É importante notar que o tempo de carga deve ser menor que o tempo de amostragem t_s e o tempo de descarga deve ser menor que o tempo de conversão t_c . O t_{delay} é definido entre o início da descarga e o momento em que a tensão v_c abaixar do valor limiar inferior do inversor de saída, ou seja, a borda de subida de v_{out} .

Uma outra implementação mais refinada de um VTC é o chamado VTC de referência (YUAN, 2016), apresentado na Figura 6. O valor de t_{delay} para esse VTC é o intervalo entre a borda de descida de ϕ e quando a tensão no capacitor ultrapassa a tensão v_{in} . O princípio de funcionamento é apresentado na Figura 7.

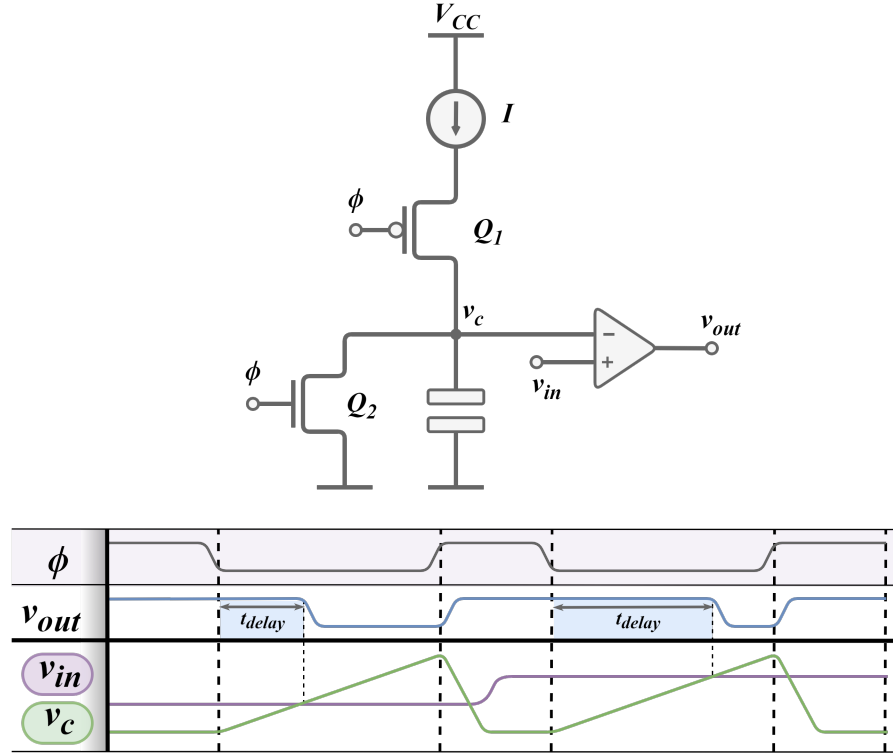


Figura 6 – VTC de referência

O capacitor é carregado por uma fonte de corrente durante a conversão. Quando a tensão do capacitor ultrapassa a tensão v_{in} , a tensão $v_{out} = 0V$. Após o ciclo de conversão, o capacitor é descarregado pelo transistor Q_2 .

Há uma gama de implementações de VTCs, cada uma com vantagens e desvantagens que podem ser mais adequadas para cada aplicação. A fim de utilizar métricas para analisar os conversores de tensão para tempo, algumas características podem ser atribuídas aos conversores.

2.1.2 Características dos conversores

2.2 Conversores tempo-digital

Os TDCs quantizam um dado valor t_{delay} em uma representação binária de um ou mais *bits*. Seja um sinal no domínio tempo com valor t_{delay}

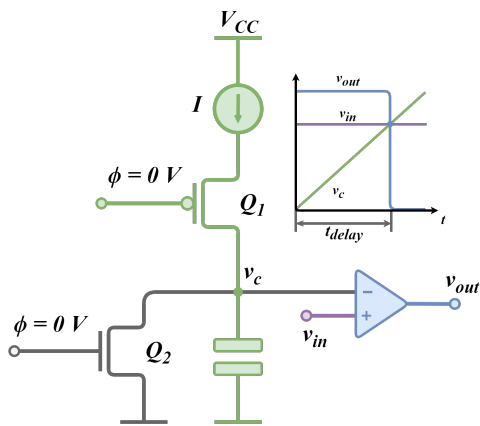


Figura 7 – VTC de referência - Carga do capacitor

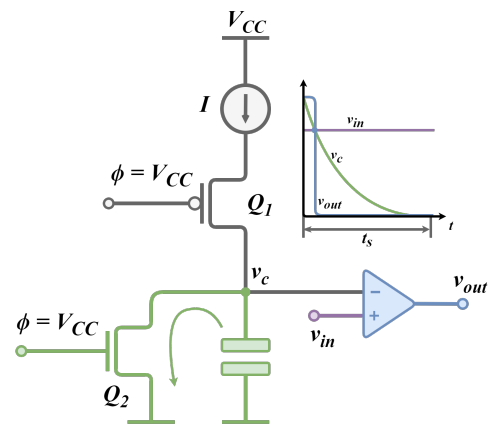


Figura 8 – VTC de referência - Descarga do capacitor

Referências

- INCORPORATED, T. I. *AN-236 An Introduction to the Sampling Theorem*. 2004. Disponível em: <<http://www.ti.com/lit/an/snaa079c/snaa079c.pdf>>. Citado na página 17.
- KUO, A. *Time-Domain Analog Design: Why and How*. 2019. Disponível em: <<https://www.design-reuse.com/articles/48067/time-domain-analog-design-why-and-how.html>>. Citado 2 vezes nas páginas 17 e 18.
- OPPENHEIM RONALD SCHAFFER, J. B. A. Discrete-time signal processing. In: _____. [S.l.]: Prentice-Hall, 1999. cap. 2.9, p. 60. Citado na página 17.
- PARMAR, S. *Fully Digital Time Domain Multiplier*. Dissertação (Mestrado) — Dalhousie University, 2017. Citado na página 18.
- SZE, K. K. N. S. M. Physics of semiconductor devices. In: _____. [S.l.]: Wiley-Interscience, 2007. cap. 2.4, p. 107. Citado na página 18.
- YUAN, F. Cmos time-mode circuits and systems. In: _____. [S.l.]: CRC Press, 2016. Citado 2 vezes nas páginas 20 e 21.