

Entwicklung eines BLDC-Motorcontrollers

Studienarbeit II (T3_3200)

des Studienganges Elektrotechnik

an der Duale Hochschule Baden-Württemberg Karlsruhe

von

Pascal Lauer

Abgabedatum:	09.04.2026
Bearbeitungszeitraum:	12 Wochen
Matrikelnummer, Kurs:	5558179, TEL23AT
Dualer Partner:	ARKU Maschinenbau GmbH 76532 Baden-Baden
Betreuer der Dualen Hochschule:	Prof. Dr. Markus Bell

Eidesstattliche Erklärung

Ich versichere hiermit, dass ich meine Studienarbeit mit dem Thema: „Entwicklung eines BLDC-Motorcontrollers“ selbstständig verfasst und keine anderen als die angegebenen Quellen und Hilfsmittel benutzt habe.

Baden-Baden, 6. Februar 2026

Ort, Datum

Unterschrift

Gender-Disclaimer

Die in der vorliegenden Arbeit verwendeten Personenbezeichnungen beziehen sich gleichermaßen auf weibliche, männliche und diverse Personen. Auf eine Doppelnennung und gegenderte Bezeichnung wird zugunsten einer besseren Lesbarkeit verzichtet.¹

KI-Disclaimer

Zur sprachlichen Überarbeitung einzelner Abschnitte wurde das Sprachmodell Gemini von Google verwendet. Die inhaltliche Verantwortung liegt vollständig beim Verfasser. Es wurden ausschließlich vorhandene, selbst verfasste Inhalte überarbeitet, nicht generiert.

Inhaltsverzeichnis

1. Einleitung	1
1.1. Motivation	1
1.2. Zielsetzung	1
1.3. Abgrenzung	1
1.4. Aufbau der Arbeit	1
2. Theoretische Grundlagen	2
2.1. Der BLDC-Motor	2
2.2. Ansteuerverfahren	2
2.3. Raumzeigermodulation (SVPWM)	2
3. Voruntersuchung und Prototyping	3
3.1. Teilesponder Hoverboard	3
3.2. Diskreter Aufbau (Breadboard)	3
3.3. Erste Inbetriebnahme	4
4. Überführung zum finalen Konzept	5
4.1. Erkenntnisse aus dem Prototyp	5
4.2. Vergleich: Prototyp vs. Finale Bauteile	5
4.3. Festlegung der Systemarchitektur	5
5. Entwurf der Leistungselektronik	6
5.1. Anforderungsanalyse	6
5.2. Auslegung der B6-Endstufe	6
5.3. Gate-Beschaltung	6
5.4. Bootstrap-Schaltung	6
5.5. Verlustleistung und Thermik	7
6. Hardware-Realisierung und Inbetriebnahme	8
6.1. Spannungsversorgung	8
6.2. Platinenlayout (PCB)	8
6.3. Inbetriebnahme und Messungen	8

7. Diskussion und Ausblick	9
7.1. Bewertung	9
7.2. Grenzen und Ausblick	9
8. Fazit und Ausblick	10
8.1. Zusammenfassung	10
8.2. Ausblick	10
Literatur	11
A. Gesamtschaltplan	12
B. PCB-Layout	13
C. Quellcode	14

1. Einleitung

1.1. Motivation

Text: E-Mobilität, Kleinantriebe.

1.2. Zielsetzung

Text: 36V/30A Controller, diskreter Aufbau.

1.3. Abgrenzung

Text: Open-Loop SVPWM, kein FOC, Fokus Hardware.

1.4. Aufbau der Arbeit

Kurzer Abriss: Von Grundlagen über Prototyp zur finalen Auslegung.

2. Theoretische Grundlagen

2.1. Der BLDC-Motor

Text: Funktionsweise, Hall-Sensoren (120 Grad).

BILD: Prinzipskizze Kommutierung (Blockkommutierung Signalverlauf) einfügen.

2.2. Ansteuerverfahren

Text: Block vs. FOC vs. SVPWM.

2.3. Raumzeigermodulation (SVPWM)

Text: Erklärung Raumzeiger, Sektoren, Bus-Ausnutzung.

BILD: Das SVPWM-Hexagon (Zeigerdiagramm) ist hier PFLICHT!

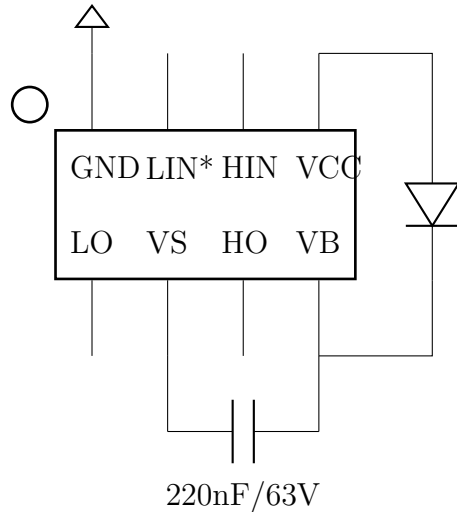
3. Voruntersuchung und Prototyping

3.1. Teilesperder Hoverboard

Text: Motivation Recycling. Entnahme K4145 MOSFETs und FDS2103S Treiber.

BILD: Foto der Hoverboard-Platine oder der ausgelöteten Teile.

SMD Löttaufsatz



3.2. Diskreter Aufbau (Breadboard)

Text: Aufbau der Testschaltung auf dem Steckbrett. Herausforderung: Induktivitäten.

BILD: Foto des Breadboard-Aufbaus (zeigt 'Bastel'-Charakter).

3.3. Erste Inbetriebnahme

Text: Ansteuerung mit Arduino DUE (3.3V Logic). Erste Drehversuche (Open Loop).

VERWEIS: Der Test-Code für den Arduino befindet sich in Anhang C.

4. Überführung zum finalen Konzept

4.1. Erkenntnisse aus dem Prototyp

Text: Was lief gut, was wurde heiß?

4.2. Vergleich: Prototyp vs. Finale Bauteile

Text: Tabelle mit Gegenüberstellung (K4145 vs IPP034N08N5).

4.3. Festlegung der Systemarchitektur

Text: Neuer Aufbau mit Buck-Converter, LDO, STM32.

BILD: Blockschaltbild des Gesamtsystems (Akku -> Buck -> MCU -> Treiber -> B6 -> Motor).

5. Entwurf der Leistungselektronik

5.1. Anforderungsanalyse

Text: 30A Dauerstrom, 42V Spitzen, passiv gekühlt.

5.2. Auslegung der B6-Endstufe

Text: MOSFET-Wahl (Infineon), High-Side/Low-Side Prinzip.

BILD: Prinzipschaltbild EINER Halbbrücke (mit Treiber, R_G, Diode). Nicht der ganze Plan!

5.3. Gate-Beschaltung

Text: Dimensionierung Gate-Vorwiderstand (z.B. 10 Ohm) und Pulldown (10k).

5.4. Bootstrap-Schaltung

Text: Berechnung C_{Boot} für den IR2104. Formeln aus unseren Notizen (Q_{total} / dV).

BILD: Skizze der Bootstrap-Schleife.

5.5. Verlustleistung und Thermik

Text: Berechnung $P_{\text{Cond}} + P_{\text{SW}}$.

Text: Berechnung R_{th} (Wärmewiderstand) für den Kühlkörper.

BILD: Thermisches Ersatzschaltbild.

Folie 133 Leistungselektronik Gate Vorwiderstand berechnen mit t_{rr}

6. Hardware-Realisierung und Inbetriebnahme

6.1. Spannungsversorgung

Text: Auswahl Buck-Converter (XL7015) und LDO. Warum zweistufig?

6.2. Platinenlayout (PCB)

Text: Layout-Strategie. Trennung Power-GND / Signal-GND. THT vs. SMD.

BILD: Screenshot KiCad Layout (Ausschnitt Endstufe).

VERWEIS: Das vollständige Layout ist in Anhang B dargestellt.

6.3. Inbetriebnahme und Messungen

Text: Tests am Labornetzteil (Strombegrenzung!) und am 36V Akku.

BILD: Foto des fertigen Aufbaus.

BILD: Oszi-Shot Gate-Signale (Totzeit).

7. Diskussion und Ausblick

7.1. Bewertung

Text: Ziel erreicht? Ja. Thermik stabil?

7.2. Grenzen und Ausblick

Text: Was kommt in Version 2.0? (SMD, Strommessung, FOC).

8. Fazit und Ausblick

8.1. Zusammenfassung

In dieser Studienarbeit wurde erfolgreich ein Motorcontroller für einen 36 V E-Kart-Antrieb entwickelt. Die Hardware wurde für Ströme bis 30 A dimensioniert, wobei besonderer Wert auf die thermische Auslegung und die Dimensionierung der Bootstrap-Schaltung gelegt wurde.

Die Entscheidung für die Ansteuerung mittels SVPWM (statt FOC) hat sich für diesen Anwendungsfall als zielführend erwiesen. Sie ermöglichte eine schnelle Inbetriebnahme und einen zuverlässigen Motoranlauf, ohne die hohe Rechenlast und Reglerkomplexität einer FOC-Lösung.

8.2. Ausblick

Für zukünftige Iterationen des Projekts könnten folgende Erweiterungen betrachtet werden:

- Integration einer Strommessung zur Überlastsicherung (Hardware-Schutz).
- Untersuchung, ob eine FOC-Regelung bei niedrigen Drehzahlen akustische Vorteile bietet (obwohl die SVPWM bereits effizient arbeitet).
- Layout-Optimierung zur weiteren Verkleinerung der Platine.

Literatur

- [1] ON Semiconductor, *AN-6076: Design and Application Guide of Bootstrap Circuit for High-Voltage Gate-Drive IC*, Rev. 3, 2021. Adresse: <https://www.onsemi.com/download/application-notes/pdf/and9674-d.pdf>.

A. Gesamtschaltplan

Hier das PDF des kompletten Schaltplans (alle Seiten) einfügen.

B. PCB-Layout

Hier Bilder von Top-Layer, Bottom-Layer und 3D-Ansicht einfügen.

C. Quellcode

Hier den relevanten C-Code (Main-Loop, Timer-Config) einfügen oder Link zum Git-Repo.