

Entwicklung eines BLDC-Motorcontrollers

Studienarbeit II (T3_3200)

des Studienganges Elektrotechnik
an der Duale Hochschule Baden-Württemberg Karlsruhe

von
Pascal Lauer

Abgabedatum:	09.04.2026
Bearbeitungszeitraum:	12 Wochen
Matrikelnummer, Kurs:	5558179, TEL23AT
Dualer Partner:	ARKU Maschinenbau GmbH 76532 Baden-Baden
Betreuer der Dualen Hochschule:	Prof. Dr. Markus Bell

Eidesstattliche Erklärung

Ich versichere hiermit, dass ich meine Studienarbeit mit dem Thema: „Entwicklung eines BLDC-Motorcontrollers“ selbstständig verfasst und keine anderen als die angegebenen Quellen und Hilfsmittel benutzt habe.

Baden-Baden, 18. Februar 2026

Ort, Datum

Unterschrift

Gender-Disclaimer

Die in der vorliegenden Arbeit verwendeten Personenbezeichnungen beziehen sich gleichermaßen auf weibliche, männliche und diverse Personen. Auf eine Doppelnennung und gegenderte Bezeichnung wird zugunsten einer besseren Lesbarkeit verzichtet.¹

KI-Disclaimer

Zur sprachlichen Überarbeitung einzelner Abschnitte wurde das Sprachmodell Gemini von Google verwendet. Die inhaltliche Verantwortung liegt vollständig beim Verfasser. Es wurden ausschließlich vorhandene, selbst verfasste Inhalte überarbeitet, nicht generiert.

Inhaltsverzeichnis

1	Einleitung	1
1.1	Motivation	1
1.2	Zielsetzung	2
1.3	Abgrenzung	2
1.4	Aufbau der Arbeit	3
2	Theoretische Grundlagen	4
2.1	Der BLDC-Motor	4
2.1.1	Aufbau und physikalisches Wirkprinzip	4
2.1.2	Elektrisches Ersatzmodell und BEMF	5
2.2	Kommutierung und Rotorlageerfassung	7
2.2.1	Hall-Sensorik	7
2.2.2	Blockkommutierung	7
2.3	Leistungselektronische Ansteuerung	8
2.3.1	Brückentopologie	8
2.3.2	Ansteuerung und Bootstrap-Prinzip	9
2.3.3	Pulsweitenmodulation (PWM)	9
2.4	Modulationsverfahren	9
2.4.1	Grundlagen der Raumzeigermodulation	9
2.4.2	Synthese des Referenzspannungszeigers	10
2.4.3	Vorteile gegenüber klassischer PWM	11
2.5	Verlustmechanismen in MOSFETs	11
2.5.1	Leitverluste (Conduction Losses)	11
2.5.2	Schaltverluste (Switching Losses)	12
2.6	Thermisches Modell	12
3	Anforderungen und Systemkonzept	13
3.1	Elektrische Anforderungen	13
3.2	Systemarchitektur	13
3.3	Gewähltes Ansteuerverfahren	13

4 Entwurf der Leistungselektronik	14
4.1 MOSFET-Auswahl	14
4.2 Verlustanalyse	14
4.3 Gate-Treiber	14
4.4 Bootstrap	14
4.5 Zwischenkreis	15
5 Thermische Auslegung	16
5.1 Wärmewiderstandsmodell	16
5.2 Temperaturberechnung	16
5.3 Kühlkörperdimensionierung	16
5.4 Worst-Case-Betrachtung	16
6 Aufbau und Messungen	17
6.1 Hardwareaufbau	17
6.2 Inbetriebnahme	17
6.3 Messungen	17
6.4 Vergleich Rechnung und Messung	17
6.5 Bewertung des thermischen Konzepts	17
7 Fazit und Ausblick	19
Literatur	20
A Berechnung des Bootstrap-Kondensators	21
Literatur	24
B Gesamtschaltplan	25
C Quellcode	26

1 Einleitung

Die vorliegende Studienarbeit behandelt die Entwicklung eines leistungselektronischen Motorcontrollers zur Ansteuerung eines bürstenlosen Gleichstrommotors (BLDC) im Niederspannungsbereich. Ziel ist die hardwareseitige Realisierung einer dreiphasigen Leistungsendstufe für eine Betriebsspannung von 36 V und Ströme bis 30 A. Im Mittelpunkt stehen die Auslegung der Leistungshalbleiter, die Dimensionierung der Treiberstufen sowie die Analyse elektrischer Verlustmechanismen und thermischer Randbedingungen. Darüber hinaus werden Aspekte der elektromagnetischen Verträglichkeit und des leiterplattentechnischen Designs berücksichtigt, da diese maßgeblich die Zuverlässigkeit und Funktion des Gesamtsystems beeinflussen.

Die Entwicklung eines diskreten Motorcontrollers erfordert ein fundiertes Verständnis der maschinen- und leistungselektronischen Zusammenhänge. Hohe Stromanstiege, schnelle Schaltvorgänge und dynamische Lastwechsel führen zu elektrischen und thermischen Belastungen, die bei der Auslegung aller Komponenten berücksichtigt werden müssen. Neben der rein elektrischen Dimensionierung spielen parasitäre Effekte, Layoutführung und Wärmeabfuhr eine zentrale Rolle. Ziel ist die Realisierung eines robusten und reproduzierbaren Prototyps, der unter realistischen Betriebsbedingungen zuverlässig arbeitet.

1.1 Motivation

Elektrische Antriebssysteme gewinnen sowohl im industriellen Umfeld als auch in mobilen und privaten Anwendungen zunehmend an Bedeutung. Bürstenlose Gleichstrommotoren zeichnen sich durch hohe Leistungsdichte, geringe Wartungsanforderungen und gute Regelbarkeit aus und werden daher in einer Vielzahl moderner Systeme eingesetzt. Mit steigenden Leistungsanforderungen wachsen jedoch auch die Anforderungen an die zugehörige Leistungselektronik.

Die Auslegung eines Motorcontrollers ist mit mehreren technischen Herausforderungen verbunden. Steile Schaltflanken und hohe Transienten führen zu elektromagnetischen Störungen und zusätzlichen Verlusten. Gleichzeitig entstehen in den Leistungshalbleitern sowohl Leit- als auch Schaltverluste, die eine sorgfältige thermische Auslegung

erfordern. Unzureichend dimensionierte Bauteile oder eine ungünstige Leiterplattenführung können zu Instabilitäten, erhöhter Bauteilbelastung oder im Extremfall zu Bauteilversagen führen.

Zwar sind kommerzielle Motorcontroller verfügbar, diese bieten jedoch häufig nur eingeschränkte Transparenz hinsichtlich ihrer Auslegung oder sind für spezifische Anwendungen optimiert. Eine eigenständige Entwicklung ermöglicht es, die leistungselektronischen Zusammenhänge systematisch zu analysieren und alle relevanten Parameter gezielt auf die vorgegebenen Betriebsbedingungen abzustimmen. Insbesondere hohe Anlaufströme und schnelle Lastwechsel machen eine robuste und nachvollziehbare Dimensionierung erforderlich.

1.2 Zielsetzung

Ziel dieser Arbeit ist die Entwicklung eines BLDC-Motorcontrollers für eine Gleichspannungsversorgung von 36 V und einen Dauerstrom von bis zu 30 A. Der Schwerpunkt liegt auf einem diskreten Aufbau der Leistungselektronik unter Verwendung einzelner MOSFETs, Gate-Treiber und passiver Komponenten. Dabei soll eine dreiphasige Brückentopologie ausgelegt und hinsichtlich elektrischer Belastbarkeit, Verlustleistung und thermischer Stabilität dimensioniert werden.

Im Rahmen der Entwicklung werden geeignete Leistungshalbleiter ausgewählt und deren Betriebsverhalten unter Berücksichtigung von Leit- und Schaltverlusten analysiert. Darüber hinaus erfolgt die Auslegung eines stromtragfähigen und EMV-gerechten Leiterplattenlayouts. Die thermische Bewertung der Baugruppe erfolgt auf Basis berechneter Verlustleistungen und relevanter Wärmewiderstände. Ziel ist ein funktionsfähiger Prototyp, der auch unter erhöhten Anlaufströmen und dynamischen Betriebsbedingungen einen sicheren und stabilen Betrieb gewährleistet.

1.3 Abgrenzung

Der Schwerpunkt dieser Studienarbeit liegt auf der hardwareseitigen Auslegung des Motorcontrollers. Die Ansteuerung des BLDC-Motors erfolgt im Open-Loop-Betrieb unter Verwendung der Space Vector Pulse Width Modulation (SVPWM). Eine feldorientierte Regelung (FOC) ist nicht Bestandteil dieser Arbeit.

Komplexe geschlossene Regelkreise zur Drehmoment- oder Drehzahlregelung werden nur insoweit betrachtet, wie sie für das grundlegende Systemverständnis erforderlich sind. Der Fokus liegt auf der leistungselektronischen Struktur, der sicheren Ansteuerung

der Halbleiter, der Dimensionierung der Verlustleistung sowie der thermischen und elektromagnetischen Auslegung des Gesamtsystems.

1.4 Aufbau der Arbeit

Nach der Einleitung werden zunächst die theoretischen Grundlagen zu BLDC-Motoren, Leistungshalbleitern und Modulationsverfahren dargestellt. Darauf aufbauend erfolgt die systematische Auslegung des Motorcontrollers, beginnend mit der Auswahl der Topologie über die Dimensionierung der Leistungskomponenten bis hin zur thermischen Bewertung.

Im weiteren Verlauf wird das Leiterplattendesign erläutert, wobei insbesondere Stromtragfähigkeit, Minimierung parasitärer Effekte und EMV-gerechte Layoutführung betrachtet werden. Abschließend werden der Aufbau des Prototyps, die Inbetriebnahme sowie Messergebnisse präsentiert und bewertet. Die Arbeit schließt mit einer Zusammenfassung der wesentlichen Ergebnisse und einem Ausblick auf mögliche Weiterentwicklungen.

2 Theoretische Grundlagen

Dieses Kapitel legt das theoretische Fundament für die Dimensionierung des Motorcontrollers. Im Fokus stehen das elektromechanische Modell des BLDC-Motors, die sensorbasierte Kommutierung sowie die leistungselektronischen Verlust- und Temperaturmodelle, welche die hardwareseitigen Grenzen des Systems definieren. Die hier hergeleiteten Zusammenhänge bilden die Basis für die Bauteilauswahl in Kapitel 4.

2.1 Der BLDC-Motor

Der BLDC-Motor stellt eine technologische Weiterentwicklung der konventionellen Gleichstrommaschine dar, bei der die mechanische Kommutierung durch eine elektronische Steuerung ersetzt wird. Im Gegensatz zu bürstenbehafteten Motoren, bei denen Kohlebürsten und ein Kollektor für die Stromwendung sorgen, erfolgt die Ansteuerung der Statorwicklungen hier in Abhängigkeit von der Rotorlage. Dies eliminiert den mechanischen Verschleiß und die Funkenbildung, was zu einer höheren Zuverlässigkeit, geringerem Wartungsaufwand und einer verbesserten thermischen Charakteristik führt, da die Verlustwärme primär im außenliegenden Stator entsteht und effektiv abgeführt werden kann [1].

Technisch betrachtet handelt es sich bei einem BLDC-Motor um eine permanentmagnetterregte Synchronmaschine (PMSM). Der Begriff DC bezieht sich hierbei nicht auf das interne elektromagnetische Wirkprinzip, sondern auf die externe Speisung aus einer Gleichspannungsquelle, die durch den Inverter in die benötigten Phasenströme umgewandelt wird.

2.1.1 Aufbau und physikalisches Wirkprinzip

Der mechanische Aufbau gliedert sich primär in den feststehenden Stator und den rotierenden Rotor (schematische Darstellung 2.1).

Stator Der Stator besteht aus geschichteten Stahlblechen (Lamellen), um Wirbelstromverluste zu minimieren. In den Nuten des Stators sind die Wicklungen untergebracht,

die meist in drei Phasen (U, V, W) angeordnet sind. Diese Wicklungen sind im Stern verschaltet, wobei der Sternpunkt im Motor isoliert ist und nicht herausgeführt wird.

Rotor Der Rotor trägt die Permanentmagnete. Je nach Anordnung unterscheidet man zwischen Innenläufern, bei denen der Rotor innerhalb des Stators dreht, und Außenläufern. Die Anzahl der magnetischen Pole (N und S) variiert je nach Applikation, ist jedoch stets geradzahlig. Eine höhere Polpaarzahl führt bei gleicher elektrischer Frequenz zu einer geringeren mechanischen Drehzahl, erhöht jedoch das Drehmoment. Das Drehmoment entsteht durch die Lorentzkraft, die auf die bestromten Leiter im Magnetfeld wirkt. Damit eine kontinuierliche Rotation gewährleistet ist, muss das magnetische Feld des Stators dem des Rotors stets um 90° vorauslaufen.

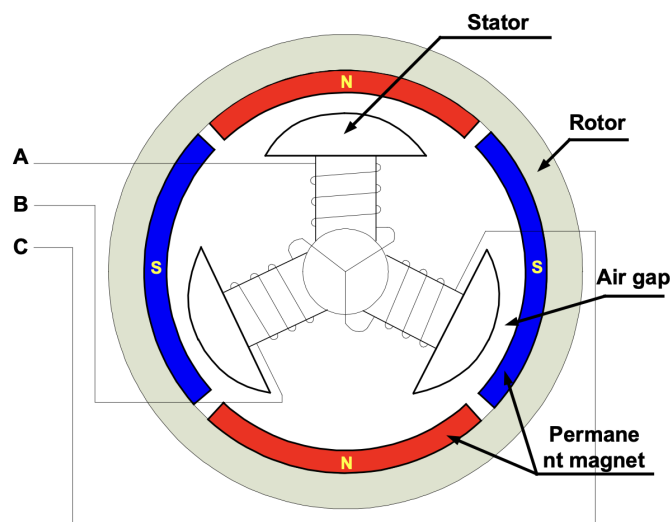


Abbildung 2.1: Querschnitt und prinzipieller Aufbau eines BLDC-Motors [1].

2.1.2 Elektrisches Ersatzmodell und BEMF

Für die steuerungstechnische Betrachtung und die Dimensionierung der Endstufe wird jede Phase des Motors durch ein elektrisches Ersatzschaltbild modelliert (siehe Abbildung 2.2). Dieses besteht aus einer Reihenschaltung des ohmschen Wicklungswiderstands R , der Wicklungsinduktivität L und einer induzierten Spannungsquelle, der sogenannten Gegen-Elektromotorischen Kraft (Back Electromotive Force, BEMF). Die Spannungsgleichung für eine einzelne Phase (z. B. Phase U) lautet nach dem Maschensatz:

$$v_U(t) = R \cdot i_U(t) + L \cdot \frac{di_U(t)}{dt} + e_U(t) \quad (2.1)$$

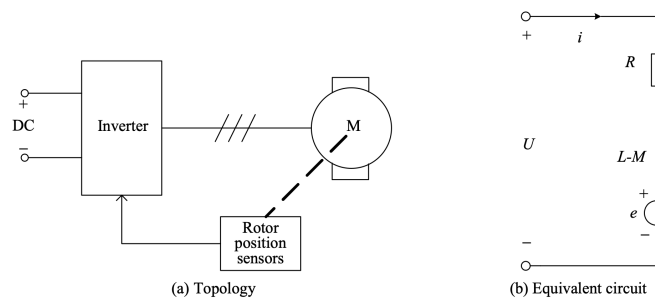


Abbildung 2.2: Elektrisches Ersatzschaltbild einer einzelnen Motorphase [2].

Hierbei ist v_U die anliegende Klemmenspannung, i_U der Phasenstrom und e_U die induzierte Gegenspannung.

Bedeutung der Parameter für die Auslegung:

- **Widerstand R :** Bestimmt die statischen Kupferverluste ($P = I^2 R$) und damit die Erwärmung des Motors.
- **Induktivität L :** Glättet den Stromverlauf bei PWM-Ansteuerung. Eine zu kleine Induktivität führt zu hohem Stromrippel, was die Kondensatoren im Zwischenkreis belastet. Die elektrische Zeitkonstante $\tau_{el} = L/R$ ist ein Maß für die Stromanstiegsgeschwindigkeit.
- **BEMF e_U :** Begrenzt die maximale Drehzahl. Wenn die BEMF die Versorgungsspannung erreicht, kann kein Strom mehr in den Motor getrieben werden.

Die BEMF entsteht durch die Rotation des magnetischen Rotorfeldes relativ zu den Statorwicklungen (Induktionsgesetz). Nach [3] ist die Amplitude der BEMF direkt proportional zur Winkelgeschwindigkeit ω_m des Rotors:

$$e(t) = k_e \cdot \omega_m \cdot f(\theta_e) \quad (2.2)$$

Wobei k_e die spezifische BEMF-Konstante des Motors ist. Charakteristisch für BLDC-Motoren ist der trapezförmige Verlauf der Funktion $f(\theta_e)$, resultierend aus der rechteckigen Verteilung des magnetischen Flusses im Luftspalt. Dies unterscheidet den BLDC-Motor vom PMSM, welcher eine sinusförmige BEMF aufweist.

Um ein konstantes Drehmoment zu erzeugen, sollte der Phasenstrom idealerweise rechteckförmig in die Phasen eingepreßt werden, um mit dem flachen Dach der trapezförmigen BEMF zu korrespondieren (vgl. Abb. 2.3).

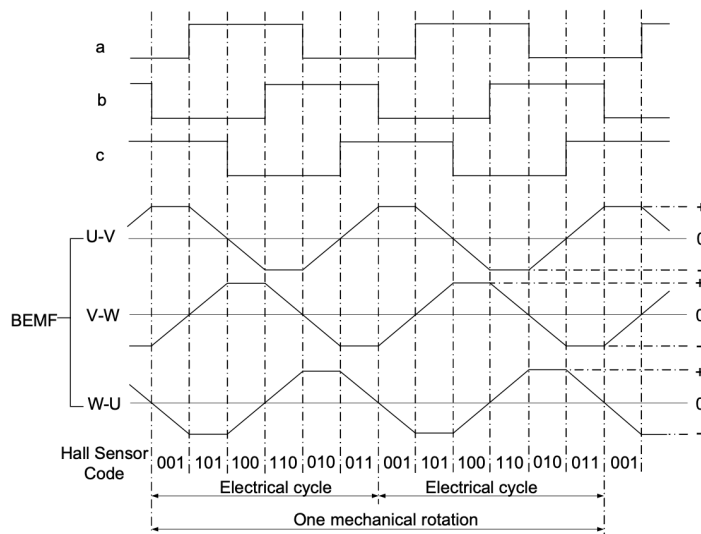


Abbildung 2.3: Trapezförmiger Verlauf der Gegen-EMK und korrespondierende Blockströme [1].

2.2 Kommutierung und Rotorlageerfassung

Damit der Motor ein kontinuierliches Drehmoment erzeugt, müssen die Statorwicklungen synchron zur aktuellen Rotorposition bestromt werden. Ziel der Kommutierung ist es, den Winkel zwischen dem Erregerfeld des Rotors und dem Statorfeld im Bereich von 90° elektrisch zu halten, da hierbei die maximale Lorentzkraft wirkt.

2.2.1 Hall-Sensorik

Im vorliegenden Projekt wird ein sensorbasiertes Verfahren eingesetzt. Dazu befinden sich im Stator drei Hall-Effekt-Sensoren (H_1, H_2, H_3), die das Magnetfeld der vorbeidrehenden Rotorpole detektieren. Üblicherweise sind diese Sensoren räumlich um 120° elektrisch versetzt angeordnet. Dieser Versatz führt dazu, dass pro elektrischer Umdrehung (360°) sechs diskrete Zustände (Sektoren) unterscheidbar sind.

2.2.2 Blockkommutierung

Das gängigste Ansteuerverfahren für BLDC-Motoren ist die Blockkommutierung. Basierend auf den digitalen Signalen der Hall-Sensoren ordnet die Steuerelektronik jedem Sektor ein festes Bestromungsmuster zu. Charakteristisch ist, dass zu jedem Zeitpunkt immer nur zwei der drei Motorphasen aktiv bestromt werden: eine Phase gegen V_{DC} , eine gegen GND , während die dritte Phase unbeschaltet (floating) bleibt.

Tabelle 2.1: Kommutierungslogik

Hall-Sensoren			Phasenzustand			Sektor
H_1	H_2	H_3	U	V	W	
1	0	1	V_{DC}	GND	NC	I
1	0	0	V_{DC}	NC	GND	II
1	1	0	NC	V_{DC}	GND	III
0	1	0	GND	V_{DC}	NC	IV
0	1	1	GND	NC	V_{DC}	V
0	0	1	NC	GND	V_{DC}	VI

2.3 Leistungselektronische Ansteuerung

Die physikalische Umsetzung der in Tabelle 2.1 definierten Schaltzustände erfolgt über eine dreiphasige Wechselrichterbrücke (B6-Brücke).

2.3.1 Brückentopologie

Die Schaltung besteht aus drei Halbbrücken, die parallel am Gleichspannungszwischenkreis (V_{DC}) liegen. Jede Halbbrücke verfügt über zwei Leistungsschalter (MOSFETs):

- **High-Side-MOSFET (HS):** Verbindet den Phasenausgang mit V_{DC} .
- **Low-Side-MOSFET (LS):** Verbindet den Phasenausgang mit GND .

In modernen Niederspannungsanwendungen werden fast ausschließlich N-Kanal-MOSFETs eingesetzt, da diese bei gleicher Chipfläche einen geringeren Einschaltwiderstand $R_{DS(on)}$ aufweisen.

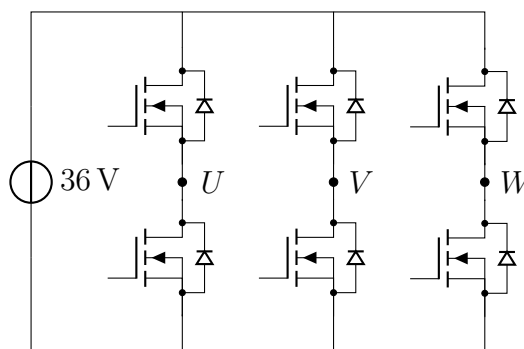


Abbildung 2.4: Dreiphasige MOSFET-Vollbrücke zur Ansteuerung des BLDC-Motors.

2.3.2 Ansteuerung und Bootstrap-Prinzip

Die Verwendung von N-Kanal-MOSFETs im HS-Pfad erfordert eine Gate-Spannung, die über der Zwischenkreisspannung liegt ($V_{Gate} > V_{DC} + V_{GS,th}$), um den Transistor vollständig durchzusteuern. Diese Spannung wird üblicherweise durch eine Bootstrap-Schaltung generiert. Dabei lädt sich ein Bootstrap-Kondensator über eine Diode auf V_{CC} auf, solange der LS-MOSFET leitend ist. Schaltet die Halbbrücke um, „schwimmt“ das Potential des Kondensators mit der Source-Spannung des HS-MOSFETs nach oben und stellt so die nötige Gate-Spannung bereit [4].

2.3.3 Pulsweitenmodulation (PWM)

Um nicht nur die Richtung, sondern auch die Amplitude des Stroms (und damit das Drehmoment) zu steuern, werden die Schalter nicht statisch eingeschaltet, sondern hochfrequent getaktet. Durch Variation des Tastverhältnisses d (Duty Cycle) ergibt sich die effektive Phasenspannung zu $\bar{v}_{ph} = d \cdot V_{DC}$.

2.4 Modulationsverfahren

Während die Blockkommutierung (Kapitel 2.2) festlegt, welche Phasen prinzipiell bestrahlt werden, bestimmt das Modulationsverfahren, wie die Spannung innerhalb dieser Phasen gestellt wird. Neben der einfachen Sinus-Pulsweitenmodulation (SPWM) hat sich die Raumzeigermodulation (Space Vector PWM, SVPWM) als Industriestandard für dreiphasige Antriebe etabliert.

2.4.1 Grundlagen der Raumzeigermodulation

Die SVPWM betrachtet den dreiphasigen Wechselrichter nicht als drei separate Halbbrücken, sondern als eine Einheit, die einen Spannungsraumzeiger \vec{v}_s im komplexen Raum erzeugt [2], [5].

Da jede der drei Halbbrücken zwei Zustände annehmen kann (High oder Low), ergeben sich insgesamt $2^3 = 8$ mögliche Schaltzustände. Diese lassen sich in zwei Gruppen unterteilen:

- **Sechs aktive Vektoren (\vec{V}_1 bis \vec{V}_6):** Diese spannen ein regelmäßiges Sechseck (Hexagon) auf und haben eine konstante Amplitude von $\frac{2}{3}V_{DC}$.

- **Zwei Nullvektoren (\vec{V}_0 und \vec{V}_7):** Bei \vec{V}_0 (000) sind alle unteren Schalter leitend, bei \vec{V}_7 (111) alle oberen. In beiden Fällen ist die verkettete Ausgangsspannung null.

Diese Schaltzustände und Zusammenhänge sind in Abbildung 2.5 dargestellt.

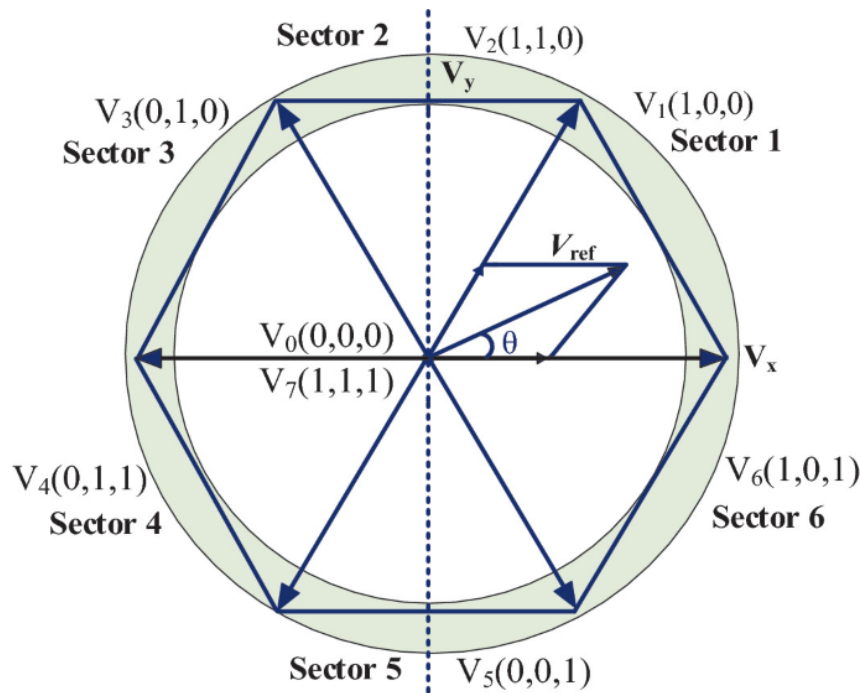


Abbildung 2.5: SVPWM [5].

2.4.2 Synthese des Referenzspannungszeigers

Jeder beliebige Zielspannungszeiger \vec{v}_{ref} , der innerhalb des Hexagons liegt, kann durch eine zeitliche Mittelung der beiden benachbarten aktiven Vektoren sowie der Nullvektoren gebildet werden. Befindet sich der Referenzzeiger beispielsweise im ersten Sektor zwischen \vec{V}_1 und \vec{V}_2 , so gilt für die Periodendauer T_{PWM} :

$$\int_0^{T_{PWM}} \vec{v}_{ref} dt = \int_0^{T_1} \vec{V}_1 dt + \int_{T_1}^{T_1+T_2} \vec{V}_2 dt + \int_{T_1+T_2}^{T_{PWM}} \vec{V}_0 dt \quad (2.3)$$

Hierbei sind T_1 , T_2 und T_0 die Einschaltzeiten der jeweiligen Vektoren. Durch die geschickte Anordnung der Schaltsequenzen (z. B. symmetrische Ausrichtung um die Periodenmitte) lässt sich der Oberschwingungsgehalt der Ausgangsströme minimieren.

2.4.3 Vorteile gegenüber klassischer PWM

Der entscheidende Vorteil der SVPWM gegenüber der sinusförmigen PWM liegt in der besseren Ausnutzung der Zwischenkreisspannung. Während bei der Sinus-PWM die maximale Ausgangsspannung durch die Phasenspannung limitiert ist, erlaubt die SVPWM durch die Überlagerung einer Nullsystemkomponente (oft als „saddle shape“ oder „3. Harmonische“ im zeitlichen Verlauf sichtbar) eine höhere Amplitude der verketteten Spannung.

Der maximale lineare Aussteuergrad erhöht sich um den Faktor:

$$\frac{V_{SVPWM,max}}{V_{SPWM,max}} = \frac{1}{\cos(30^\circ)} = \frac{2}{\sqrt{3}} \approx 1,155 \quad (2.4)$$

Dies entspricht einem Gewinn von ca. 15,5 %. Da im vorliegenden Projekt mit einer 36 V-Batterie eine vergleichsweise niedrige Zwischenkreisspannung zur Verfügung steht, ist dieser Gewinn an Spannungsreserve essenziell, um höhere Drehzahlen und ein besseres dynamisches Verhalten zu erreichen [2].

2.5 Verlustmechanismen in MOSFETs

Ein idealer Schalter würde verlustfrei arbeiten. Reale Leistungshalbleiter weisen jedoch parasitäre Effekte auf, die zu Verlustleistung führen. Diese muss als Wärme abgeführt werden, um eine Zerstörung des Bauteils zu verhindern. Die Gesamtverluste P_{tot} setzen sich primär aus Leit- und Schaltverlusten zusammen **MOSFET_Power_Loss**.

2.5.1 Leitverluste (Conduction Losses)

Im eingeschalteten Zustand verhält sich der MOSFET wie ein ohmscher Widerstand $R_{DS(on)}$. Die resultierenden Verluste berechnen sich zu:

$$P_{cond} = I_{rms}^2 \cdot R_{DS(on)}(T_j) \quad (2.5)$$

Kritisch ist hierbei die Temperaturabhängigkeit: Der $R_{DS(on)}$ steigt mit zunehmender Sperrschichttemperatur T_j stark an (typ. Faktor 1,5 bis 2 bei 100°C). Dies führt zu einem positiven Rückkopplungseffekt, der bei der thermischen Auslegung berücksichtigt werden muss.

2.5.2 Schaltverluste (Switching Losses)

Da MOSFETs nicht unendlich schnell schalten können, treten beim Übergang zwischen leitendem und sperrendem Zustand Phasen auf, in denen gleichzeitig hohe Spannung und hoher Strom am Bauteil anliegen. Für eine induktive Last lassen sich die Einschalt- (P_{on}) und Ausschaltverluste (P_{off}) näherungsweise linear zur Schaltfrequenz f_{SW} beschreiben:

$$P_{sw} \approx \frac{1}{2} V_{DC} \cdot I_D \cdot (t_r + t_f) \cdot f_{SW} \quad (2.6)$$

Hierbei sind t_r (Rise Time) und t_f (Fall Time) die Schaltzeiten, die maßgeblich vom Gate-Treiberstrom und den Gate-Widerständen abhängen. Eine Erhöhung der PWM-Frequenz führt zu linear steigenden Schaltverlusten.

2.6 Thermisches Modell

Um sicherzustellen, dass die maximal zulässige Sperrschichttemperatur $T_{j,max}$ (meist 150°C oder 175°C) nicht überschritten wird, wird ein thermisches Ersatzschaltbild verwendet. Der Wärmestrom P_{tot} fließt von der Wärmequelle (Chip/Junction) durch verschiedene thermische Widerstände R_{th} zur Umgebung (Ambient).

Im stationären Zustand gilt:

$$T_j = T_a + P_{tot} \cdot (R_{thJC} + R_{thCH} + R_{thHA}) \quad (2.7)$$

Die Widerstände beschreiben folgende Übergänge:

- R_{thJC} (Junction-to-Case): Innerer Wärmewiderstand des MOSFETs (datenblattabhängig).
- R_{thCH} (Case-to-Heatsink): Übergangswiderstand durch Montagematerial (Wärmeleitpaste, Isolierfolie). Insbesondere bei der isolierten Montage von TO-220-Gehäusen ist dieser Wert dominant.
- R_{thHA} (Heatsink-to-Ambient): Wärmewiderstand des Kühlkörpers zur Umgebungsluft.

Diese Kette verdeutlicht, dass eine rein elektrische Betrachtung für die Auslegung von Leistungselektronik nicht ausreichend ist. Erst die thermische Analyse validiert die gewählten Komponenten für den Nennbetrieb.

3 Anforderungen und Systemkonzept

3.1 Elektrische Anforderungen

Text: Betriebsspannung 36 V.

Text: Dauerstrom 30 A.

Text: Anlaufstrombetrachtung.

Text: PWM-Frequenz und Schaltbedingungen.

3.2 Systemarchitektur

Text: Blockdiagramm Gesamtaufbau.

Text: Leistungsteil, Treiber, Mikrocontroller.

BILD: Blockdiagramm Motorcontroller.

3.3 Gewähltes Ansteuerverfahren

Text: Open-Loop-Betrieb.

Text: Entscheidung gegen FOC (Begründung Umfang).

Text: Einsatz von SVPWM.

4 Entwurf der Leistungselektronik

4.1 MOSFET-Auswahl

Hier wird die Auswahl der MOSFETs begründet: Sperrspannung, $R_{DS(on)}$, Gateladung, Gehäusewahl usw.

4.2 Verlustanalyse

Berechnung und Abschätzung der statischen und dynamischen Verluste pro MOSFET/Phase.

4.3 Gate-Treiber

Beschreibung des gewählten Treibers, Totzeiten, Schutzfunktionen, Ansteuerlogik.

4.4 Bootstrap

Für die Ansteuerung der High-Side-MOSFETs in der Halbbrücke wird ein Bootstrap-Konzept verwendet, bei dem ein Kondensator als kurzzeitige, schwimmende Spannungsquelle dient. Dieser *Bootstrap-Kondensator* wird während der Leitphase des Low-Side-MOSFETs aufgeladen und liefert die notwendige Energie, um das Gate des High-Side-MOSFETs vollständig zu treiben. Ohne eine korrekt dimensionierte Bootstrap-Schaltung kann die Gate-Spannung während der Einschaltzeit des High-Side-MOSFETs unter den erforderlichen Wert fallen, was zu erhöhten Leitverlusten oder einem Auslösen der Unterspannungsabschaltung des Treibers führen würde.

Die Dimensionierung des Bootstrap-Kondensators basiert auf der Gesamtladung, die während einer Einschaltphase bereitgestellt werden muss. Diese setzt sich aus der Gateladung des MOSFETs, dem Energiebedarf des Level-Shifters im Treiber sowie den Verlusten durch Leckströme zusammen. Für die vorliegende Schaltung mit dem MOSFET **IPP034N08N5** und dem Treiber **IR2104** wurde die Berechnung auf Basis

der MOSFET-Datenblätter sowie der Applikationsanleitung AN-6076 von ON Semiconductor durchgeführt [4]. Hierbei wurden alle relevanten Parameter wie Gateladung, Eingangskapazität, Leckströme des Treibers und der Bootstrap-Diode sowie die maximale Einschaltdauer der High-Side-Schalter berücksichtigt, um eine robuste Auslegung auch im Worst-Case zu gewährleisten.

In Tabelle 4.1 sind die wesentlichen Größen zusammengefasst, die in die Berechnung der erforderlichen Kapazität eingeflossen sind:

Tabelle 4.1: Parameter zur Dimensionierung des Bootstrap-Kondensators

Größe	Symbol	Wert
Gateladung MOSFET	Q_{Gate}	111 nC
Level-Shifter-Verbrauch	Q_{LS}	3 nC
Leckströme während t_{on}	Q_{Leak}	5,8 nC
Gesamtladung	Q_{Total}	120 nC
Maximaler Spannungsabfall	ΔV_{BOOT}	1 V
Minimale Kapazität	$C_{\text{BOOT,min}}$	120 nF

Auf Basis dieser Analyse wurde für die praktische Umsetzung ein Keramikkondensator mit 220 nF gewählt, um Fertigungstoleranzen, Alterungseffekte sowie den DC-Bias-Einfluss bei Keramikkondensatoren ausreichend zu berücksichtigen. Die hier dargestellte Vorgehensweise zeigt, dass die Auslegung des Bootstrap-Kondensators nicht trivial ist und eine detaillierte Analyse unter Berücksichtigung der Datenblattangaben und der einschlägigen Applikationsliteratur notwendig ist, um sowohl Zuverlässigkeit als auch Effizienz der Schaltung sicherzustellen. Eine vollständige, tiefgehende Berechnung inklusive aller Zwischenwerte und Datenblattangaben ist im Anhang A dokumentiert.

4.5 Zwischenkreis

Dimensionierung des DC-Links: Kapazität, Ripple, Wahl der Elkos und Spannungsreserve.

5 Thermische Auslegung

5.1 Wärmewiderstandsmodell

Definition der Wärmewiderstände: Junction-Case, Case-Sink, Sink-Ambient; Aufbau eines Wärmeflussmodells.

5.2 Temperaturberechnung

Berechnung der MOSFET- und Treiber-Temperaturen unter Nennlast.

5.3 Kühlkörperdimensionierung

Ermittlung der notwendigen Kühlfläche und ggf. Lüfterunterstützung.

5.4 Worst-Case-Betrachtung

Analyse extremer Bedingungen: maximale Umgebungstemperatur, Dauerlast, kurzzeitige Lastspitzen.

6 Aufbau und Messungen

6.1 Hardwareaufbau

Text: Aufbau des Prototyps beschreiben (THT-Aufbau oder Lochraster).

Text: Stromführung, Leiterquerschnitte und Bauteilplatzierung erläutern.

Text: Besonderheiten im Layout, z.B. Kühlkörper, EMV-relevante Punkte.

Optional: Foto oder Schema des Prototyps einfügen.

6.2 Inbetriebnahme

Text: Erste Tests ohne Last (Smoke-Test, Funktionskontrolle).

Text: Beschreibung des Testaufbaus (Versorgungsspannung, Messpunkte, Signalzugänge).

Text: Sicherheitsmaßnahmen und Schutzschaltungen erläutern.

6.3 Messungen

Text: Temperaturmessungen beschreiben (Thermofühler, IR-Kamera, Messpunkte).

Text: Elektrische Messungen (Strom, Spannung, ggf. PWM-Signale) dokumentieren.

Text: Messbedingungen und Lastprofile angeben.

Optional: Diagramme der gemessenen Größen einfügen.

6.4 Vergleich Rechnung und Messung

Tabelle: berechnete vs. gemessene Temperaturen / Verlustleistungen erstellen.

Text: Abweichungsanalyse (mögliche Ursachen für Unterschiede).

6.5 Bewertung des thermischen Konzepts

Text: Grenztemperaturen eingehalten?

Text: Bewertung Kühlkörper / Wärmeabfuhr.

Text: Verbesserungspotential aufzeigen.

7 Fazit und Ausblick

Zusammenfassung der Ergebnisse.

Erreichte Ziele.

Verbesserungsmöglichkeiten (z.B. PCB, bessere Kühlung, FOC).

Literatur

- [1] Monolithic Power Systems, *Brushless DC Motor Fundamentals*, Application Note, 2020. Adresse: https://media.monolithicpower.com/document/Brushless_DC_Motor_Fundamentals.pdf.
- [2] C.-I. Xia, *Permanent Magnet Brushless DC Motor Drives and Controls*. Wiley-IEEE Press, 2012, ISBN: 978-1-118-18833-0.
- [3] P. Pillay und R. Krishnan, „Application Characteristics of Permanent Magnet Synchronous and Brushless DC Motors for Servo Drives,“ *IEEE Transactions on Industry Applications*, Jg. 27, Nr. 5, S. 986–996, 1991. DOI: 10.1109/28.90357.
- [4] ON Semiconductor, *AN-6076: Design and Application Guide of Bootstrap Circuit for High-Voltage Gate-Drive IC*, Rev. 3, 2021. Adresse: <https://www.onsemi.com/download/application-notes/pdf/and9674-d.pdf>.
- [5] N. I. Nahin, S. P. Biswas und M. Rabiul Islam, *A modified SVPWM strategy to improve the performance of variable frequency induction motor drive*, en, Singapore, 2022.

A Berechnung des Bootstrap-Kondensators

Dieser Anhang dokumentiert die vollständige, schrittweise Berechnung des Bootstrap-Kondensators C_{BOOT} für die High-Side-Ansteuerung des MOSFETs IPP034N08N5 über den IR2104-Treiber. Alle Werte basieren auf den Datenblättern der Bauteile sowie der ON Semiconductor Applikationsnote AN-6076 [4].

1. Festlegung der zu liefernden Gesamtladung

Die Gesamtladung Q_{Total} setzt sich aus drei Komponenten zusammen:

$$Q_{\text{Total}} = Q_{\text{Gate}} + Q_{\text{LS}} + Q_{\text{Leak}} \quad (\text{A.1})$$

1.1 Gateladung des MOSFETs

Aus dem Datenblatt des IPP034N08N5:

$$Q_{G(10V)} = 87 \text{ nC} \quad \text{bei } V_{\text{GS}} = 10 \text{ V} \quad (\text{A.2})$$

$$C_{\text{iss}} = 4800 \text{ pF} \quad (\text{A.3})$$

Da der Treiber mit $V_{\text{CC}} = 15 \text{ V}$ arbeitet, erfolgt eine Extrapolation:

$$\Delta V = V_{\text{CC}} - 10 \text{ V} = 5 \text{ V} \quad (\text{A.4})$$

$$Q_{\text{Gate}} = Q_{G(10V)} + C_{\text{iss}} \cdot \Delta V \quad (\text{A.5})$$

$$Q_{\text{Gate}} = 87 \text{ nC} + (4800 \cdot 10^{-12} \text{ F}) \cdot 5 \text{ V} \quad (\text{A.6})$$

$$Q_{\text{Gate}} = 87 \text{ nC} + 24 \text{ nC} \quad (\text{A.7})$$

$$Q_{\text{Gate}} \approx 111 \text{ nC} \quad (\text{A.8})$$

1.2 Level-Shifter-Ladung

Typischer Verbrauch des IR2104-Level-Shifters während einer High-Side-Einschaltphase:

$$Q_{LS} \approx 3 \text{ nC} \quad (\text{A.9})$$

1.3 Leckströme während t_{on}

Worst-Case-Einschaltdauer bei $f_s = 20 \text{ kHz}$:

$$t_{\text{on}} = \frac{1}{f_s} / 2 = 50 \mu\text{s} \quad (\text{A.10})$$

Summe der relevanten Leckströme:

$$I_{\text{Leak}} = I_{\text{Driver}} + I_{\text{QBS}} + I_{\text{GSS}} + I_{\text{DIODE}} \quad (\text{A.11})$$

$$I_{\text{Leak}} = 50 \mu\text{A} + 55 \mu\text{A} + 0,1 \mu\text{A} + 10 \mu\text{A} \quad (\text{A.12})$$

$$I_{\text{Leak}} \approx 115,1 \mu\text{A} \quad (\text{A.13})$$

Ladungsverlust während der Einschaltdauer:

$$Q_{\text{Leak}} = I_{\text{Leak}} \cdot t_{\text{on}} \quad (\text{A.14})$$

$$Q_{\text{Leak}} = 115,1 \cdot 10^{-6} \text{ A} \cdot 50 \cdot 10^{-6} \text{ s} \quad (\text{A.15})$$

$$Q_{\text{Leak}} \approx 5,8 \cdot 10^{-9} \text{ C} = 5,8 \text{ nC} \quad (\text{A.16})$$

1.4 Gesamtladung

$$Q_{\text{Total}} = Q_{\text{Gate}} + Q_{\text{LS}} + Q_{\text{Leak}} \quad (\text{A.17})$$

$$Q_{\text{Total}} = 111 + 3 + 5,8 \quad (\text{A.18})$$

$$Q_{\text{Total}} \approx 119,8 \text{ nC} \approx 120 \text{ nC} \quad (\text{A.19})$$

2. Berechnung der minimalen Kapazität

Für einen maximal zulässigen Spannungsabfall von $\Delta V_{\text{BOOT}} = 1 \text{ V}$ ergibt sich:

$$C_{\text{BOOT,min}} = \frac{Q_{\text{Total}}}{\Delta V_{\text{BOOT}}} \quad (\text{A.20})$$

$$C_{\text{BOOT,min}} = \frac{120 \text{ nC}}{1 \text{ V}} \quad (\text{A.21})$$

$$C_{\text{BOOT,min}} = 120 \text{ nF} \quad (\text{A.22})$$

3. Auswahl des Kondensators

Unter Berücksichtigung von Fertigungstoleranzen, DC-Bias-Effekten bei Keramik-kondensatoren und Alterung wird ein 220 nF X7R-Keramikkondensator gewählt. Dies gewährleistet eine stabile Gate-Spannung auch unter Worst-Case-Bedingungen und ausreichend Reserve für die Leckströme und den Level-Shifter.

Referenzen

Literatur

- [1] ON Semiconductor, *AN-6076: Design and Application Guide of Bootstrap Circuit for High-Voltage Gate-Drive IC*, 2021. [Online]. Available: <https://www.onsemi.com/download/application-notes/pdf/and9674-d.pdf>

B Gesamtschaltplan

C Quellcode