

Srs.

Estamos desenvolvendo um dispositivo capaz de realizar somas e subtrações automaticamente, usando para isso um sistema de válvulas. A base numérica do nosso sistema é binária, onde visualizamos diversas vantagens em relação ao que usamos naturalmente, que é a base decimal. Abaixo (Table I) está uma descrição da lógica que imaginamos para fazer soma. Acreditamos que seja possível implementar tal lógica com válvulas, estas sendo usadas como chaveadores. Vocês poderiam nos ajudar a implementar tal lógica usando portas lógicas, como AND, OR, NOT, NAND, NOR, XOR, XNOR por exemplo?*

Professor Dr. John Vincent Atanasoff e Clifford Berry.

		Possible Combinations							
Number		0	0	0	0	1	1	1	1
Number added or subtracted		0	1	0	1	0	1	0	1
Carryover from previous place		0	0	1	1	0	0	1	1
<hr/>									
Add	(Result in this place	0	1	1	0	1	0	0	1
	(Carryover to next place	0	0	0	1	0	1	1	1
<hr/>									
Subt.	(Result in this place	0	1	1	0	1	0	0	1
	(Carryover to next place	0	1	1	1	0	0	0	1
<hr/>									

* Esta imagem foi extraída do manual do ABC Computer : <http://ja.cs.iastate.edu/img/ABC%20%20manual.pdf>

EXERCÍCIO 1 - PRATICANDO

Assuma vetores de 8 bits, e codificação em complemento de dois.

a) Escreva o valor em binário que representa -5

1	1	1	1	1	0	1	1
---	---	---	---	---	---	---	---

b) Escreva o valor em binário que representa -230

--	--	--	--	--	--	--	--

Não dá p/ representar com 8 bits

c) Qual valor está representando em binário? É positivo ou negativo?

1	0	0	0	0	0	1	1
---	---	---	---	---	---	---	---

-125

d) Escreva o valor em binário da letra 'G' codificada em ASCII

0	1	0	0	0	1	1	1
---	---	---	---	---	---	---	---

e) Faça a operação de soma binária a seguir: Qual valor resulta? (Decimal)

--	--	--	--	--	--	--	--

1	0	0	1	0	1	1	1
0	1	1	0	0	0	1	0

+

1	1	1	1	1	0	0	1
---	---	---	---	---	---	---	---

-7

f) Faça a operação de soma binária a seguir: Qual valor resulta? (Decimal)

--	--	--	--	--	--	--	--

0	1	1	1	1	1	1	1
0	1	1	0	0	0	1	0

+

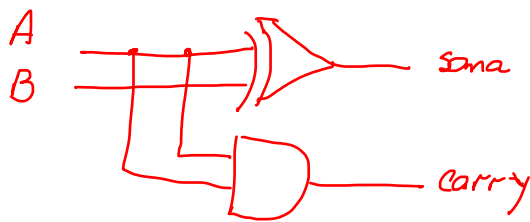
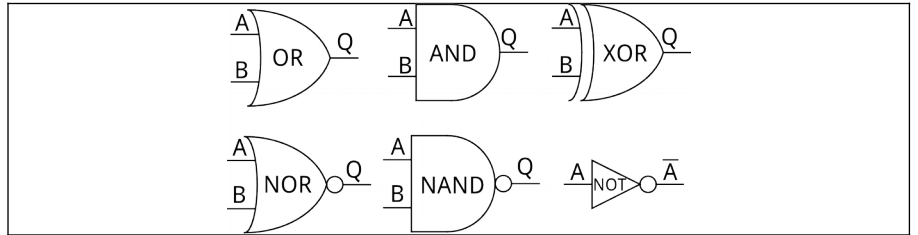
*127
98*

1	1	1	0	0	0	0	1
---	---	---	---	---	---	---	---

-31 ?

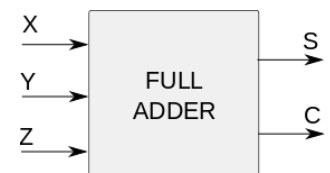
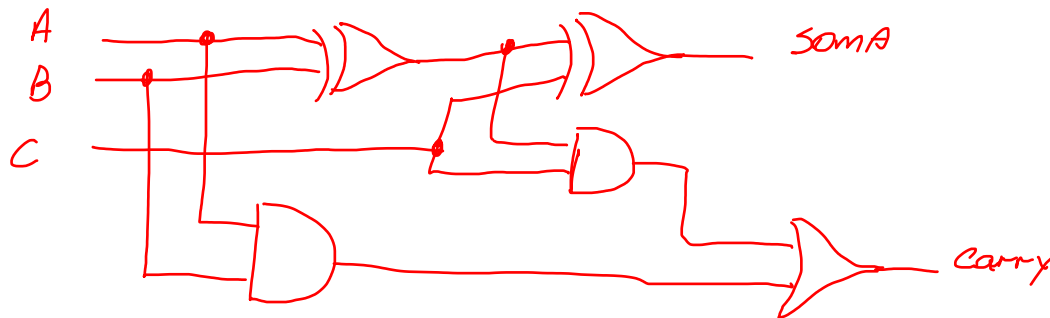
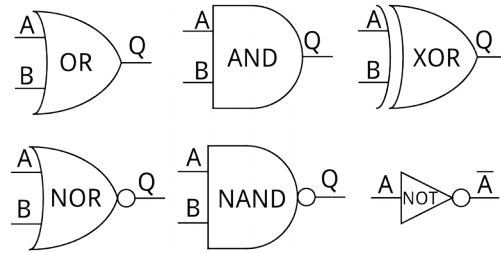
EXERCÍCIO 2 - IMPLEMENTE UM HALF-ADDER COM PORTAS LÓGICAS

a	b	soma	carry
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1



EXERCÍCIO 3 - IMPLEMENTE UM FULL-ADDER COM PORTAS LÓGICAS

a	b	c	soma	carry
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



EXERCÍCIO 4 - SOMADOR 2 BITS:

Usando dois full-adder, implemente um circuito capaz de somar dois vetores de 2 bits cada:

