

Aula 2 – Álgebra Booleana

*"A força motriz da invenção matemática não é o raciocínio, mas a imaginação."
"The moving power of mathematical invention is not reasoning but imagination."
Augustus De Morgan (1806 - 1871) matemático britânico*

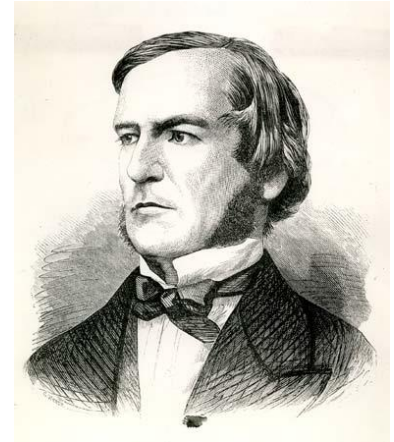
Objetivos de Aprendizado da Aula

- Operar em Álgebra Booleana;
- Simplificar de Expressões Booleanas;
- Criar representações canônicas;
- Fazer mapas de Veitch-Karnaugh.

Conteúdos: Álgebra Booleana; Minimização de Estado; Minimização por Mapa de Karnaugh;

Formar Duplas

O Sr. George Boole trouxe um conjunto de problemas para vocês*. Tentem resolver os exercícios compreendendo a lógica necessária.



Formem duplas para resolver os exercícios.
Peguem folhas de papel para auxiliar na resolução dos exercícios.

Documento em: <http://bit.ly/2jn3qhi>

Exercício 1 – Conhecimentos Gerais

- a) Foi originalmente proposto por George Boole, e é usado como base da computação moderna.
- b) Em álgebra booleana, qual é o valor de $1 + 1$.
- c) O que é uma tabela verdade?
- d) Quem foi um dos primeiros a usar álgebra booleana na computação moderna?

Exemplo de Formas Canônicas

A	B	C	Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

Exercício 2 – Representações Canônicas

Encontre as fórmulas canônicas das seguintes tabelas:

a)

A	B	C	Q
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0

b)

A	B	C	Q
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

Exercício 2 – Representações Canônicas

Encontre as fórmulas canônicas das seguintes tabelas:

c)

A	B	C	D	Q
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

Propriedades da Álgebra Booleana

Lei da Identidade	$A = A$ $\bar{A} = \bar{A}$
Lei da Comutatividade	$A \cdot B = B \cdot A$ $A + B = B + A$
Lei da Associatividade	$A \cdot (B \cdot C) = A \cdot B \cdot C$ $A + (B + C) = A + B + C$
Lei da Idempotência	$A \cdot A = A$ $A + A = A$
Lei do Complemento Duplo	$\overline{\bar{A}} = A$
Lei da Complementariedade	$A \cdot \bar{A} = 0$ $A + \bar{A} = 1$
Lei da Intersecção	$A \cdot 1 = A$ $A \cdot 0 = 0$
Lei da União	$A + 1 = 1$ $A + 0 = A$
Lei da Distributividade	$A \cdot (B + C) = (A \cdot B) + (A \cdot C)$ $A + (B \cdot C) = (A + B) \cdot (A + C)$
Teorema de DeMorgan	$\overline{AB} = \bar{A} + \bar{B}$ $\bar{A} + \bar{B} = \overline{AB}$

Exercício 3 - Simplificações Booleanas

SIMPLIFIQUE AS EXPRESSÕES BOOLEANAS ABAIXO:

a) $\overline{A} \cdot \overline{B} + \overline{A} \cdot B$

b) $\overline{A} \cdot \overline{B} \cdot \overline{C} + \overline{A} \cdot B \cdot C + \overline{A} \cdot B \cdot \overline{C} + A \cdot \overline{B} \cdot \overline{C} + A \cdot B \cdot \overline{C}$

Exercício 3 - Simplificações Booleanas

SIMPLIFIQUE AS EXPRESSÕES BOOLEANAS ABAIXO:

c)

$$(A+B+C) * (\bar{A}+\bar{B}+C)$$

Exemplo de Mapa de Karnaugh

Tabela Verdade

A	B	Q
0	0	1
0	1	1
1	0	0
1	1	1

Mapa de Karnaugh

Exercícios 4 - Mapas de Veitch-Karnaugh

Simplifique as seguintes tabelas verdade usando mapas de Karnaugh:

a)

A	B	C	D	Q
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

Exercícios 4 - Mapas de Veitch-Karnaugh

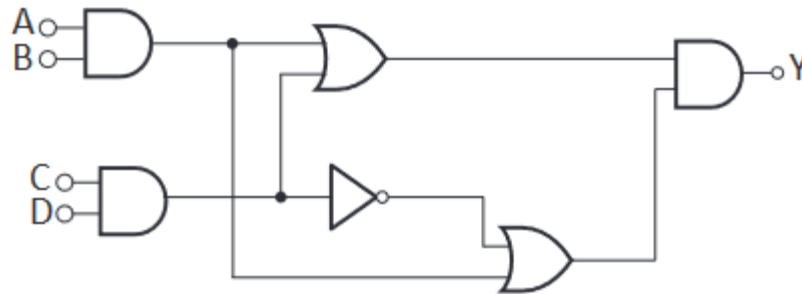
Simplifique as seguintes tabelas verdade usando mapas de Karnaugh:

b)

A	B	C	D	Q
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

Questão ENADE

Um sistema de tempo real satisfaz explicitamente restrições de tempo de resposta, podendo ter consequências como riscos ou falhas caso não cumpra essas restrições. O circuito lógico a seguir faz parte de um sistema de tempo real que realiza o acionamento de um alarme. Nesse circuito existem vários atrasos de propagação do sinal, que por sua vez geram atrasos no acionamento do alarme. Na forma como a lógica está implementada, o circuito não atende o requisito de tempo real especificado pelo sistema. Para cada porta lógica utilizada, os atrasos típicos, em unidades de tempo (u.t.), são dados na tabela.



Porta	Atraso (u.t.)
AND	3
OR	4
NOT	1

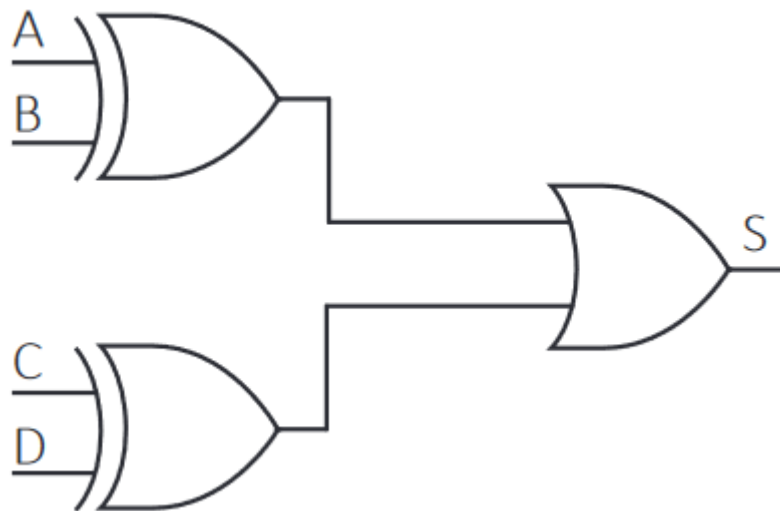
Após a simplificação do circuito, o menor tempo possível para o acionamento do alarme é de

- a) 9 u.t. b) 10 u.t. c) 3 u.t. d) 4 u.t. e) 6 u.t.

Questão ENADE

Durante uma transmissão digital de dados é possível a ocorrência de erros. Estes erros fazem com que o receptor receba uma informação diferente da que foi enviada. A partir dessas informações, faça o que se pede nos itens a seguir.

a) O circuito a seguir foi concebido para atuar como gerador de paridade par 4-bits (quando o número de bits iguais a 1 na entrada for ímpar, produzirá a saída igual a 1), mas não funcionou adequadamente. Identifique a falha desse circuito, reprojete e desenhe um circuito correto, utilizando-se apenas três portas lógicas.



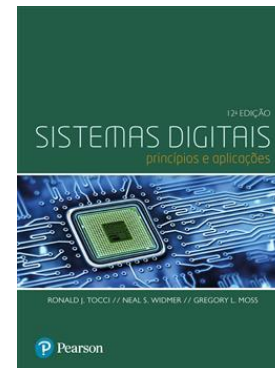
Próxima Aula

- Ver estudo para aula 3 sobre **Transistores**
- Estudar Lista de Exercícios Aula 2 (opcional):
- Ler (opcional)

Capítulo 8

Sistemas Digitais

Ronald Tocci , Neal Widmer , Gregory Moss



Insper

www.insper.edu.br