

Principios de la electrónica Lectura

INTRODUCCIÓN A LAS FAMILIAS LÓGICAS. Alvarez Sánchez, J. J. (2020). Introducción a las familias lógicas. Recuperado de: https://acortar. link/elsvJU pp. 10-15

3.- Clasificación de las familias lógicas.

Los circuitos integrados digitales se dividen en familias lógicas. Cada familia particular está basada en un tipo particular de circuito. Todos los elementos de una familia lógica son compatibles entre sí, es decir, operan con los mismos niveles lógicos, pudiendo la salida de un elemento alimentar la entrada de otro.

Existen por un lado familias lógicas basadas en silicio (la dominante en la actualidad) y basadas en arseniuro de galio (GaAs), para aplicaciones de muy alta velocidad. En la Figura 4-10 se muestra una clasificación de circuitos integrados basados en silicio según la tecnología de fabricación.

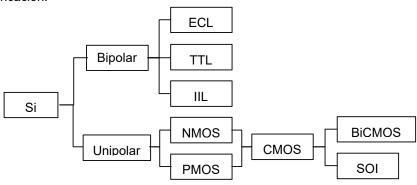


Figura 4-10. Clasificación de circuitos integrados según tecnología de fabricación.

Dentro de los circuitos integrados basados en este material semiconductor se definieron dos categorías, la tecnología bipolar y la unipolar.

Los dispositivos de tecnología bipolar se caracterizan porque presentan unas altas velocidades de operación gracias a los transistores de unión (BJTs), pero también son elevados los consumos de potencia. Pertenecen a esta categoría las familias lógicas TTL y ECL (lógica de emisores acoplados).

Por lo que respecta a los dispositivos unipolares, los más importantes son los que se basan en los dispositivos de efecto campo MOS. Dentro de esta tecnología se incluyen la MOS de canal n (NMOS), la de canal P (PMOS, que ha quedado obsoleta) y la tecnología MOS de simetría complementaria (CMOS), en la que se integran los dos tipos de canales. La más empleada es la tecnología CMOS por consumo de potencia y velocidad de operación.

Entra ambos tipos de tecnologías, unipolares y bipolares, se encuentra otra reciente denominada BiCMOS, que permite disponer en un mismo circuito integrado dispositivos bipolares (para las entradas y las salidas) y estructuras CMOS. El coste es superior al de la tecnología CMOS, pero proporciona mejores corrientes de salida y mayor velocidad.

4.- Familias TTL.

Hasta principio de los años ochenta el mercado estaba dominado por los circuitos lógicos bipolares, fundamentalmente las series lógicas derivadas de la TTL. TTL era una de las familias lógicas de uso más extendido, en particular para aplicaciones que requerían pequeña y mediana escala de integración (SSI y MSI).

Una amplia gama de fabricantes producen circuitos con esta tecnología. La familia estándar de componentes TTL contiene un amplio espectro de circuitos, cada uno de los cuales está especificado por un número de serie genérico que empieza con los dígitos 54 o 74. Los dispositivos que empiezan por 54 están especificados para trabajar dentro de un intervalo de temperaturas, de –55 a 125°C, mientras que los que empiezan con 74 están limitados al rango de 0°C a 70°C. Al prefijo de dos dígitos le sigue un código de 2 o 3 dígitos que representa la función del dispositivo, por ejemplo el circuito integrado 7400 contiene 4 puertas NAND de 2 entradas.

Además de los dispositivos **54XX** y **74XX** estándar, existen familias relacionadas con características modificadas. Estas se definen mediante letras después del prefijo 54 o 74, por ejemplo un 74L00 es una versión de baja potencia del 7400.

El transistor bipolar (BJT) es el elemento activo de conmutación utilizado en todos los circuitos TTL.

4.1.- El transistor bipolar.

Un transistor bipolar (BJT) posee tres terminales **base**, **emisor** y **colector** y tiene dos uniones: la unión base-emisor y la unión base-colector. La operación básica de conmutación es la siguiente: cuando la base es aproximadamente 0,7 V, más positiva que el emisor y se proporciona sufiente corriente de base, el transistor conduce y entra en saturación. Idealmente actúa como un interruptor cerrado entre el colector y el emisor, como ilustra la Figura 4-11. Cuando la base está a menos de 0,7 V por encima del emisor, el transistor no conduce y actúa como un interruptor abierto entre el colector y el emisor, como muestra la parte (b). Un nivel alto en la base pone en conducción al transistor (on), por lo que actúa como interruptor cerrado y un nivel bajo bloquea el transistor (off) por lo que trabaja como interruptor abierto.

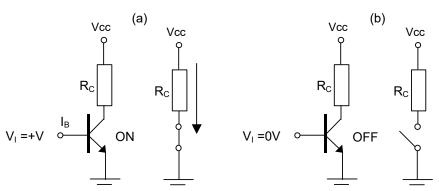


Figura 4-11. Conmutación ideal del BJT. (a) Transistor saturado. (b) Transistor en corte.

4.2. Inversor TTL.

La Figura 4-12 muestra un circuito TTL estándar para una puerta inversora. La combinación de los transistores T_3 y T_4 forma el circuito de salida, a menudo denominado **totem-pole**.

Cuando la entrada es un nivel alto, la unión base-emisor de T_1 se polariza en inversa y la unión base-colector en directa. Esto permite que la corriente atraviese R_1 y la unión base-colector de T_1 llevando a T_2 a saturación. Como resultado, T_2 excita a T_3 y su tensión de colector, que es la salida, es próxima al potencial de tierra (T_4 se mantiene bloqueado). Por consiguiente se obtiene una salida a nivel bajo para una entrada a nivel alto.

Cuando la entrada está a nivel bajo, la unión base-emisor de T_1 se polariza en directa y la unión base-colector en inversa, por lo que se genera una corriente a través de R_1 y de la unión base-emisor de T_1 . En la base de T_2 no hay corriente por lo que no conduce. El colector T_2 está a nivel alto, lo que pone en conducción a T_4 . El transistor T_4 saturado proporciona un camino de baja resistencia desde Vcc hasta la salida. Por tanto, un nivel bajo a la entrada da lugar a un nivel alto en la salida.

El diodo D_1 evita los picos negativos de tensión en la entrada que podrían dañar a T_1 y el diodo D_2 asegura que T_4 quede bloqueado cuando T_2 conduce.

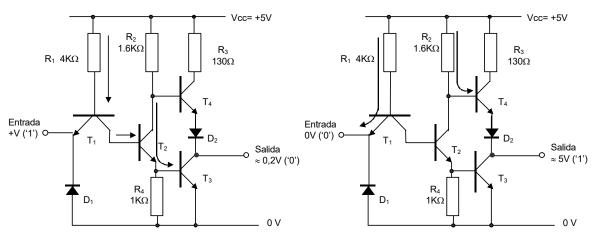


Figura 4-12. Inversor TTL. (a) Entrada a nivel alto. (b) Entrada a nivel bajo.

4.3.- Características de las puertas TTL estándar.

Niveles lógicos de entrada y salida

	Mínimo	Típico	Máximo
V_{IL}	_	_	0,8
V_{IH}	2,0	_	_
V_{OL}		0,2	0,4
V_{OH}	2,4	3,6	

Inmunidad al ruido

$$V_{NIH} = V_{OH(min)} - V_{IH(min)} = 2,4 - 2,0 = 0,4 \text{ V}$$

$$V_{NIL} = V_{IL(m\acute{a}x)} - V_{OL(m\acute{a}x)} = 0.8 - 0.4 = 0.4 V$$

Por tanto, la inmunidad al ruido de cada estado lógico es de 0,4V.

13

Corrientes de entrada y fan-out (NAND 7400)

$$\begin{array}{c} I_{IH} = 40 \; \mu A \\ I_{OH} = 400 \; \mu A \end{array} \hspace{0.5cm} \begin{array}{c} Fan - out_{H} = \frac{I_{OH}}{I_{IH}} = \frac{400}{40} = 10 \\ \\ I_{IL} = 1,6 \; mA \\ \\ I_{OL} = 16 \; mA \end{array} \hspace{0.5cm} \begin{array}{c} Fan - out_{L} = \frac{I_{OL}}{I_{IL}} = \frac{16}{1,6} = 10 \\ \\ \end{array}$$

• Características de conmutación

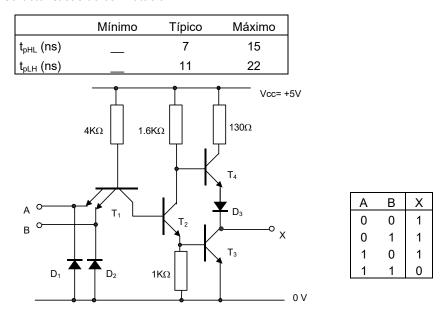


Figura 4-13. Puerta NAND TTL de dos entradas.

4.4.- Tipos de salidas.

Hasta ahora sólo se ha nombrado el tipo de salida totem-pole, pero los circuitos TTL disponen de otros tipos de salida: en colector abierto y tri-estado.

1. Totem- pole: Es el tipo de salida más usual. Hay que tener en cuenta que no podemos unir las salidas de circuitos totem-pole (Figura 4-14) porque se produce una corriente excesiva y daría lugar a daños en el dispositivo.

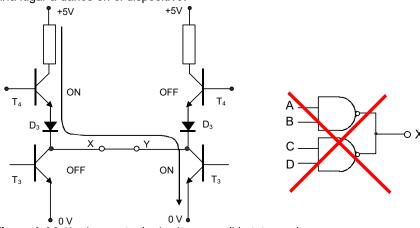


Figura 4-14. Uso incorrecto de circuitos con salida totem-pole.

2. Open-Colector: La salida se toma del colector del transistor T₃ (Figura 4-15). Para que el circuito funcione se debe conectar una resistencia de pull-up externa entre la salida y la fuente de alimentación. Cuando T₃ no conduce la salida es llevada a Vcc a través de la resistencia externa. Cuando T₃ se satura, la salida se lleva a un potencial próximo a tierra a través del transistor saturado.

La elección del valor de la resistencia es un compromiso entre la disipación de potencia y la velocidad. Las resistencias de valor alto reducen la corriente de colector, y por tanto la potencia, pero también limitan la velocidad. Aún con valores de resistencia bajos el circuito en colector abierto no es tan rápido como el totem-pole.

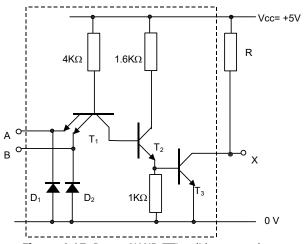


Figura 4.15. Puerta NAND TTL salida open-colector.

Una de las ventajas de las puertas de colector abierto es que sus salidas se pueden conectar en paralelo para formar una configuración **AND cableada**. La función AND cableada resulta de particular interés cuando se deben combinar muchas entradas, pues se elimina la necesidad de disponer de puertas de muchas entradas. En todos los circuitos de AND cableada se requiere una resistencia externa (Figura 4-16).

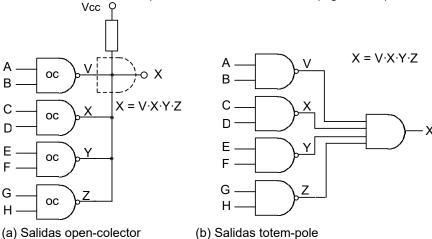


Figura 4-16. Conexión AND de salidas.

15

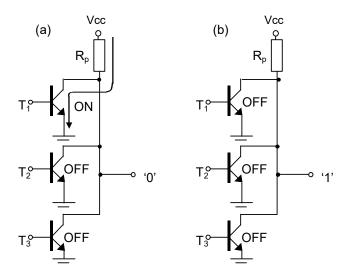
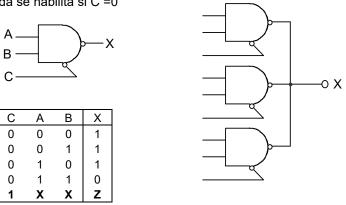


Figura 4-17. AND cableada. (a) Una o más salidas a '0' .(b) Todas las salidas a '1'.

3. Tri-estado. Las puertas lógicas convencionales tienen dos estados de salida posibles: '0' y '1'. En algunas circunstancias resulta conveniente contar con un tercer estado que corresponde a una condición de alta impedancia, en la que se permite que la salida flote. El voltaje de salida estará determinado por el circuito exterior que se conecte. La salida de la puerta se habilita o se deshabilita mediante una señal de control (Figura 4-18). Los dispositivos de tres estados se usan en la creación de buses en los que las salidas de varios dispositivos están conectadas entre sí. Cada dispositivo puede entonces colocar datos sobre la línea siempre y cuando se habilite la salida de un solo dispositivo a la vez. Las salidas deshabilitadas no afectarán a la señal del bus.

La salida de la puerta se habilita o deshabilita mediante una entrada de control C. La Figura 4-18 muestra una puerta con una entrada de control C activa a nivel bajo, es decir, la salida se habilita si C =0



(a) Funcionamiento de C.I. tri-estado

(b) Uso de C.I. con salida tri-estado

Figura 4-18. Salida tri-estado.