

Азбука халтурщика-ARMатурщика

учебный курс по микроконтроллерам Cortex-Mx:
Миландр 1986BE, STM32F, LPC21xx

(сорупаста) Понятов Д.А. <dponyatov@gmail.com>, ИКП СГАУ

20 июля 2014 г.


Оглавление

| | | |
|-----------|----------------------------------------------------|-----------|
| I | Обзор семейства микроконтроллеров Cortex-Mx | 2 |
| 1 | Архитектура ARM | 3 |
| II | CMSIS | 12 |
| 1.1 | © | 13 |
| 1.2 | Введение | 14 |
| 1.3 | Структура CMSIS | 16 |
| 1.3.1 | Структура файлов | 19 |
| 1.3.2 | Независимость от тулчейна | 20 |
| 1.3.3 | Стандарт безопасности ПО MISRA-C | 22 |
| 1.3.4 | Функции CPAL | 22 |
| 1.3.5 | Подпрограммы обработки прерываний | 22 |
| 1.3.6 | Другие соглашения о коде | 23 |
| 1.3.7 | Отладка | 26 |
| 1.3.8 | Контроль версии CMSIS | 27 |
| 1.4 | Урок 1 – Первый пример | 27 |



| | | |
|-------|------------------------------|----|
| 1.4.1 | Пример 1 Точка входа | 28 |
| 1.4.2 | Пример 2 Адаптация для CMSIS | 30 |
| 1.5 | Урок 2 – ITM Отладка | 34 |
| 1.6 | Заключение | 36 |

III Программное обеспечение 37


2 Рабочая среда разработчика встраиваемых систем 38

| | | |
|-------|---------------------------------------------------------------------------------------------------------|----|
| LP1: | Установка Debian GNU/Linux | 41 |
| LP2: | Установка Git | 42 |
| LP3: | Установка GNU toolchain | 44 |
| LP4: | Установка утилит GnuWin32 | 47 |
| LP5: | Установка MinGW | 48 |
| LP6: | Редактирование системной переменной Windows \$PATH | 48 |
| LP7: | Установка Java | 51 |
| LP8: | Установка IDE  ECLIPSE | 52 |
| LP9: | Установка симулятора QEMU | 57 |
| LP10: | Установка ПО ST-Link для STM32VLDISCOVERY | 58 |
| LP11: | Установка системы верстки документации L^AT_EX | 62 |

3 Первые шаги 64

| | | |
|-------|---------------------------------------------------------------------------------------------------------------------|----|
| LP12: | Создание нового проекта в  ECLIPSE | 65 |
| LP13: | Создание Makefile | 66 |
| LP14: | Hello World | 73 |
| LP15: | Настройка отладчика в  ECLIPSE | 81 |

4 Система управления версиями Git 89

| | | |
|------|--------------------------------------------------------------------------------------------------------------------------|-----|
| 5 | Интегрированная среда разработки  ECLIPSE | 91 |
| 6 | Пакет кросс-компиляции GNU toolchain | 93 |
| IV | Отладка | 94 |
| V | Встраиваемый C ⁺⁺ | 95 |
| VI | RTOS | 96 |
| VII | Автоматное программирование /фреймворк QuantumLeaps/ | 97 |
| VIII | Разработка и изготовление железа | 98 |
| 7 | САПР KiCAD | 99 |
| 8 | Инструмент и оборудование | 100 |
| 9 | Технологии изготовления плат и монтажа | 101 |
| IX | Подготовка документации | 102 |
| 10 | DocBook | 103 |

| | | |
|----|----------------------------------------------------|-----|
| 11 | ИТ_EX | 104 |
| X | Приложения | 106 |
| 12 | Сборка собственного тулчайна под MinGW/MSYS | 107 |
| | Литература | 113 |

Лабораторные работы

| | | |
|--|--------------------------------------------------------------------------|-----------|
| | ЛР1: Установка Debian GNU/Linux | 41 |
| | Установка ПО | 41 |
| | ЛР2: Установка Git | 42 |
| | ЛР3: Установка GNU toolchain | 44 |
| | ЛР4: Установка утилит GnuWin32 | 47 |
| | ЛР5: Установка MinGW | 48 |
| | ЛР6: Редактирование системной переменной Windows \$PATH | 48 |
| | ЛР7: Установка Java | 51 |

| | |
|----------------------------------------------------------------------------------------|----|
| ЛР8: Установка IDE \ominus ECLIPSE | 52 |
| ЛР9: Установка симулятора QEMU | 57 |
| ЛР10: Установка ПО ST-Link для STM32VLDISCOVERY | 58 |
| ЛР11: Установка системы верстки документации L ^A T _E X | 62 |

Первые шаги 64

| | |
|-------------------------------------------------------------|----|
| ЛР12: Создание нового проекта в \ominus ECLIPSE | 65 |
| ЛР13: Создание Makefile | 66 |
| ЛР14: Hello World | 73 |
| ЛР15: Настройка отладчика в \ominus ECLIPSE | 81 |

Часть I

Обзор семейства микроконтроллеров Cortex-Mx

Глава 1

Архитектура ARM

1

Архитектура ARM (Advanced RISC Machine, Acorn RISC Machine, усовершенствованная RISC-машина) — семейство лицензируемых 32-битных и 64-битных микропроцессорных ядер разработки компании ARM Limited.

Среди лицензиатов: практически все заметные разработчики цифровых электронных компонентов. Многие лицензиаты делают собственные версии ядер на базе ARM.

Значимые семейства процессоров: ARM7, ARM9, ARM11 и Cortex.

В 2007 году около 98% из более чем миллиарда мобильных телефонов, продаваемых ежегодно, были оснащены по крайней мере одним процессором ARM. По состоянию на 2009 на процессоры ARM приходилось до 90% всех встроенных 32-разрядных процессоров. Процессоры ARM широко используются в потребительской электронике — в том числе КПК, мобильных телефонах, цифровых носителях и плеерах, портативных игровых консолях, калькуляторах и компьютерных периферийных устройствах, таких как

¹ копияста: <http://ru.wikipedia.org/wiki/ARM>

жесткие диски или маршрутизаторы.

Эти процессоры имеют низкое энергопотребление, поэтому находят широкое применение во встраиваемых системах и преобладают на рынке мобильных устройств, для которых данный фактор немаловажен.

В настоящее время значимыми являются несколько семейств процессоров ARM:

- ARM7 (с тактовой частотой до 60-72 МГц), предназначенные, например, для недорогих мобильных телефонов и встраиваемых решений средней производительности. В настоящее время активно вытесняется новым семейством Cortex.
- ARM9, ARM11 (с частотами до 1 ГГц) для продвинутых телефонов, карманных компьютеров и встраиваемых решений высокой производительности.
- Cortex A — новое семейство процессоров на смену ARM9 и ARM11.
- Cortex M — новое семейство процессоров на смену ARM7, также призванное занять новую для ARM нишу встраиваемых решений низкой производительности. В семействе присутствуют три значимых ядра: Cortex-M0, Cortex-M3 и Cortex-M4.

Архитектура Существует спецификация архитектуры ARM Cortex, которая разграничивает все типы опций, которые поддерживает ARM, так как детали реализации каждого типа процессора могут отличаться. Архитектура развивалась с течением времени, и начиная с ARMv7 были определены 3 профиля:

- A (application) для устройств, требующих высокой производительности (смартфоны, планшеты)
- R (real time) для приложений, работающих в реальном времени,
- M (microcontroller) для микроконтроллеров и недорогих встраиваемых устройств.

Режимы процессора Процессор может находиться в одном из следующих рабочих режимов:

- User mode — обычный режим выполнения программ. В этом режиме выполняется большинство программ.
- Fast Interrupt (FIQ) — режим быстрого прерывания (меньшее время срабатывания)
- Interrupt (IRQ) — основной режим прерывания.
- System mode — защищённый режим для использования операционной системой.
- Abort mode — режим, в который процессор переходит при возникновении ошибки доступа к памяти (доступ к данным или к инструкции на этапе prefetch конвейера).
- Supervisor mode — привилегированный пользовательский режим.
- Undefined mode — режим, в который процессор входит при попытке выполнить неизвестную ему инструкцию.

Переключение режима процессора происходит при возникновении соответствующего исключения, или же модификацией регистра статуса.

Набор команд ARM Режим, в котором исполняется 32-битный набор команд.

Набор команд Thumb Для улучшения плотности кода процессоры, начиная с ARM7TDMI, снабжены режимом Thumb. В этом режиме процессор выполняет альтернативный набор 16-битных команд. Большинство из этих 16-разрядных команд переводятся в нормальные команды ARM. Уменьшение длины команды достигается за счет сокрытия некоторых операндов и ограничения возможностей адресации по сравнению с режимом полного набора команд ARM.

В режиме Thumb меньшие коды операций обладают меньшей функциональностью. Например, только ветвления могут быть условными, и многие коды операций имеют ограничение на доступ только к половине главных регистров процессора. Более короткие коды операций в целом дают большую плотность

кода, хотя некоторые операции требуют дополнительных команд. В ситуациях, когда порт памяти или ширина шины ограничены 16 битами, более короткие коды операций режима Thumb становятся гораздо производительнее по сравнению с обычным 32-битным ARM кодом, так как меньший программный код придется загружать в процессор при ограниченной пропускной способности памяти.

Аппаратные средства типа Game Boy Advance, как правило, имеют небольшой объём оперативной памяти доступной с полным 32-битным информационным каналом. Но большинство операций выполняется через 16-битный или более узкий информационный канал. В этом случае имеет смысл использовать Thumb код и вручную оптимизировать некоторые тяжелые участки кода, используя переключение в режим ARM.

Набор команд Thumb2 Thumb2 — технология, стартовавшая с ARM1156 core, анонсированного в 2003 году. Он расширяет ограниченный 16-битный набор команд Thumb дополнительными 32-битными командами, чтобы задать набору команд дополнительную ширину. Цель Thumb2 — достичь плотности кода как у Thumb, и производительности как у набора команд ARM на 32 битах. Можно сказать, что в ARMv7 эта цель была достигнута.

Thumb2 расширяет как команды ARM, так и команды Thumb ещё большим количеством команд, включая управление битовым полем, табличное ветвление, условное исполнение. Новый язык «Unified Assembly Language» (UAL) поддерживает создание команд как для ARM, так и для Thumb из одного и того же исходного кода. Версии Thumb на ARMv7 выглядят как код ARM. Это требует осторожности и использования новой команды if-then, которая поддерживает исполнение до 4 последовательных команд испытываемого состояния. Во время компиляции в ARM код она игнорируется, но во время компиляции в код Thumb2 генерирует команды.

Набор команд Jazelle Jazelle — это технология, которая позволяет байткоду Java исполняться прямо в архитектуре ARM в качестве 3-го состояния исполнения (и набора команд) наряду с обычными командами ARM и режимом Thumb. Поддержка технологии Jazelle обозначается буквой «J» в названии процессора — например, ARMv5TEJ. Данная технология поддерживается начиная с архитектуры ARMv6, хотя новые ядра содержат лишь ограниченные реализации, которые не поддерживают аппаратного ускорения.

ARMv8 и набор команд ARM 64 бит В конце 2011 года была опубликована новая версия архитектуры, ARMv8. В ней появилось определение архитектуры AArch64, в которой исполняется 64-битный набор команд A64. Поддержка 32-битных команд получила название A32 и исполняется на архитектурах AArch32. Инструкции Thumb поддерживаются в режиме T32, только при использовании 32-битных архитектур. Допускается исполнение 32-битных приложений в 64-битной ОС, и запуск виртуализированной 32-битной ОС при помощи 64-битного гипервизора.[47] Applied Micro, AMD, Broadcom, Calxeda, HiSilicon, Samsung, STM и другие заявили о планах по использованию ARMv8. Ядра Cortex-A53 и Cortex-A57, поддерживающие ARMv8, были представлены компанией ARM 30 октября 2012 года.[48]

Как AArch32, так и AArch64, поддерживают VFPv3, VFPv4 и advanced SIMD (NEON). Также добавлены криптографические инструкции для работы с AES, SHA-1 и SHA-256.

Условное исполнение Одним из существенных отличий архитектуры ARM от других архитектур ЦПУ является так называемая предикация — возможность условного исполнения команд. Под «условным исполнением» здесь понимается то, что команда будет выполнена или проигнорирована в зависимости от текущего состояния флагов состояния процессора.

В то время как для других архитектур таким свойством, как правило, обладают только команды условных переходов, в архитектуру ARM была заложена возможность условного исполнения практически любой команды. Это было достигнуто добавлением в коды их инструкций особого 4-битового поля (предиката). Одно из его значений зарезервировано на то, что инструкция должна быть выполнена безусловно, а остальные кодируют то или иное сочетание условий (флагов). С одной стороны, с учётом ограниченности общей длины инструкции, это сократило число бит, доступных для кодирования смещения в командах обращения к памяти, но с другой — позволило избавляться от инструкций ветвления при генерации кода для небольших if-блоков.

Пример, обычно рассматриваемый для иллюстрации — основанный на вычитании алгоритм Евклида. В языке C он выглядит так:

алгоритм Евклида

```
1 while ( i != j ) {
```

```

2     if (i > j)
3         i -= j;
4     else
5         j -= i;
6 }

```

А на ассемблере ARM — так:

```

1 loop CMP Ri, Rj; set condition "NE" if (i != j),
2           ; "GT" if (i > j),
3           ; or "LT" if (i < j)
4     SUBGT Ri, Ri, Rj ; if "GT" (greater than), i = i-j;
5     SUBLT Rj, Rj, Ri ; if "LT" (less than), j = j-i;
6     BNE loop ; if "NE" (not equal), then loop

```

Из кода видно, что использование предикации позволило полностью избежать ветвления в операторах `else` и `then`. Заметим, что если `Ri` и `Rj` равны, то ни одна из `SUB` инструкций не будет выполнена, полностью убирая необходимость в ветке, реализующей проверку `while` при каждом начале цикла, что могло быть реализовано, например, при помощи инструкции `SUBLE` (меньше либо равно).

Один из способов, которым уплотнённый (Thumb) код достигает большей экономии объёма — это именно удаление 4-битового предиката из всех инструкций, кроме ветвлений.

Другие особенности Другая особенность набора команд это возможность соединять сдвиги и вращения в инструкции «обработки информации» (арифметическую, логическую, движение регистр-регистр) так, что, например выражение `C:`

```

1 a += (j << 2);

```

может быть преобразовано в команду из одного слова и одного цикла в ARM:

Это приводит к тому, что типичные программы ARM становятся плотнее, чем обычно, с меньшим доступом к памяти. Таким образом, конвейер используется гораздо более эффективно. Даже несмотря на то, что ARM работает на скоростях, которые многие бы сочли низкими, он довольно-таки легко конкурирует с многими более сложными архитектурами ЦПУ.

ARM процессор также имеет некоторые особенности, редко встречающиеся в других архитектурах RISC — такие, как адресация относительно счетчика команд (на самом деле счетчик команд ARM является одним из 16 регистров), а также пре- и пост-инкрементные режимы адресации.

Другая особенность, которую стоит отметить, это то, что некоторые ранние ARM процессоры (до ARM7TDMI), например, не имеют команд для хранения 2-байтных чисел. Таким образом, строго говоря, для них невозможно сгенерировать эффективный код, который бы вел себя так, как ожидается от объектов C, типа `volatile int16_t`.

Сопроцессоры Архитектура предоставляет способ расширения набора команд, используя сопроцессоры, которые могут быть адресованы, используя MCR, MRC, MRRC, MCRR и похожие команды. Пространство сопроцессора логически разбито на 16 сопроцессоров с номерами от 0 до 15, причем 15-й зарезервирован для некоторых типичных функций управления, типа управления кэш-памятью и операции блока управления памятью (на процессорах, в которых они есть).

В машинах на основе ARM периферийные устройства обычно подсоединяются к процессору путем сопоставления их физических регистров в памяти ARM или в памяти сопроцессора, или путем присоединения к шинам, которые в свою очередь подсоединяются к процессору. Доступ к сопроцессорам имеет большее время ожидания, поэтому некоторые периферийные устройства проектируются для доступа в обоих направлениях. В остальных случаях разработчики чипов лишь пользуются механизмом интеграции сопроцессора. Например, движок обработки изображений должен состоять из малого ядра ARM7TDMI, совмещенного с сопроцессором, который поддерживает примитивные операции по обработке элементарных кодировок HDTV.

Усовершенствованный SIMD (NEON) Расширение усовершенствованного SIMD, также называемое технологией NEON — это комбинированный 64- и 128-битный набор команд SIMD (single instruction multiple data), который обеспечивает стандартизованное ускорение для медиа приложений и приложений обработки сигнала. NEON может выполнять декодирование аудио формата mp3 на частоте процессора в 10 МГц, и может работать с речевым кодеком GSM AMR (adaptive multi-rate) на частоте более 13МГц. Он обладает внушительным набором команд, отдельными регистровыми файлами, и независимой системой исполнения на аппаратном уровне. NEON поддерживает 8-, 16-, 32-, 64-битную информацию целого типа, одинарной точности и с плавающей запятой, и работает в операциях SIMD по обработке аудио и видео (графика и игры). В NEON SIMD поддерживает до 16 операций единовременно. VFP

Технология VFP (Vector Floating Point, вектора чисел с плавающей запятой) — расширение сопроцессора в архитектуре ARM. Она производит низкозатратные вычисления над числами с плавающей запятой одинарной/двойной точности, в полной мере соответствующие стандарту ANSI/IEEE Std 754—1985 Standard for Binary Floating-Point Arithmetic. VFP производит вычисления с плавающей запятой, подходящие для широкого спектра приложений — например, для КПК, смартфонов, сжатие звука, трёхмерной графики и цифрового звука, а также принтеров и телеприставок. Архитектура VFP также поддерживает исполнение коротких векторных команд. Но, поскольку процессор выполняет операции последовательно над каждым элементом вектора, то VFP нельзя назвать истинным SIMD набором инструкций. Этот режим может быть полезен в графике и приложениях обработки сигнала, так как он позволяет уменьшить размер кода и выработку команд.

Другие сопроцессоры с плавающей запятой и/или SIMD, находящиеся в ARM процессорах включают в себя FPA, FPE, iwMMXt. Они обеспечивают ту же функциональность, что и VFP, но не совместимы с ним на уровне опкодов.

Отладка Все современные процессоры ARM включают аппаратные средства отладки, так как без них отладчики ПО не смогли бы выполнить самые базовые операции типа остановки, отступа, установка контрольных точек после перезагрузки.

Архитектура ARMv7 определяет базовые средства отладки на архитектурном уровне. К ним относятся

точки останова, точки просмотра и выполнение команд в режиме отладки. Такие средства были также доступны с модулем отладки EmbeddedICE. Поддерживаются оба режима — остановки и обзора. Реальный транспортный механизм, который используется для доступа к средствам отладки, не специфицирован архитектурно, но реализация, как правило, включает поддержку JTAG.

Существует отдельная архитектура отладки «с обзором ядра», которая не требуется архитектурно процессорами ARMv7.

Регистры ARM предоставляет 31 регистр общего назначения разрядностью 32 бит. В зависимости от режима и состояния процессора пользователь имеет доступ только к строго определённым набору регистров. В ARM state разработчику постоянно доступны 17 регистров:

- 13 регистров общего назначения (**R0..R12**).
- Stack Pointer (**R13**) — содержит указатель стека выполняемой программы.
- Link register (**R14**) — содержит адрес возврата в инструкциях ветвления.
- Program Counter (**R15**) — биты [31:1] содержат адрес выполняемой инструкции.
- Current Program Status Register (**RCPSR**) — содержит флаги, описывающие текущее состояние процессора. Модифицируется при выполнении многих инструкций: логических, арифметических, и др.

Во всех режимах, кроме User mode и System mode, доступен также Saved Program Status Register (**SPSR**). После возникновения исключения регистр **CPSR** сохраняется в **SPSR**. Тем самым фиксируется состояние процессора (режим, состояние; флаги арифметических, логических операций, разрешения прерываний) на момент непосредственно перед прерыванием.

Часть II

CMSIS

1.1 ©

2

This tutorial material is part of a series to be published progressively by Doulos.
Этот учебный материал является частью регулярных публикаций ДвухЛосей

You can find the full set of currently published Tutorials and register for notification of future additional at www.doulos.com/knowhow

Вы можете найти полный набор опубликованных методичек и зарегистрироваться для получения оповещений о новых выпусках на www.doulos.com/knowhow.

You can also download the full source code of the examples used within the Tutorial at the same URL.
По тому же URLy вы также можете скачать полную версию исходных кодов примеров.

Also check out the Doulos ARM Training and service options at www.doulos.com/arm
Также посмотрите варианты учебных курсов Duolos по ARМам на www.doulos.com/arm.

Or email <info@doulos.com> for further information
Или запросите дополнительную информацию по <info@doulos.com>

First published by Doulos March 2009
Первая публикация от Duolos Март 2009

Copyright 2009 Doulos. All rights reserved. All trademarks acknowledged. All information is provided “as is” without warranty of any kind.

²копиаста: двойной лось http://www.doulos.com/knowhow/arm/CMSIS/CMSIS_Doulos_Tutorial.pdf

1.2 Введение

The Cortex Microcontroller Software Interface Standard (CMSIS) supports developers and vendors in creating reusable software components for ARM Cortex-M based systems.

Cortex Microcontroller Software Interface Standard (CMSIS)³ обеспечивает разработчикам и производителям МК создание повторно используемых программных компонентов для систем на основе микроконтроллеров Cortex-M.

The ARM Cortex-M3 processor is the first core from ARM specifically designed for the Microcontroller market. This core includes many common features (NVIC, Timer, Debug-hardware) needed for this market. This will enable developers to port and reuse software (e.g. a real time kernel) with much less effort to Cortex-M3 based MCUs.

Процессор ARM Cortex-M3 первое ядро от компании ARM специально разработанное для рынка микроконтроллеров. Это ядро включает множество типовых блоков (NVIC, таймеры, отладочный интерфейс) необходимых на этом рынке. Это позволяет разработчикам с минимальными усилиями портировать и повторно использовать уже написанное ПО⁴ для МК семейства Cortex-M3 любых производителей.

With a significant amount of hardware components being identical, a large portion of the Hardware Abstraction Layer (HAL) can be identical. However, reality has shown that lacking a common standard we find a variety of HAL/driver libraries for different devices, which, as far as the Cortex-M3 part is concerned essentially do the same thing — just differently.

Благодаря идентичности большого количества аппаратных компонентов, также идентичным оказывается и Hardware Abstraction Layer (HAL)⁵. Тем не менее, реальность показывает что отсутствие общего стандарта приводит к множеству несовместимых версий библиотек HAL и драйверов для различных МК, что не соответствует идее полной переносимости ПО в серии Cortex-M3.

The latest study of the development for the embedded market shows that software complexity and cost will increase over time, see figure left. Reusing Software and having a common standard to govern how to write and

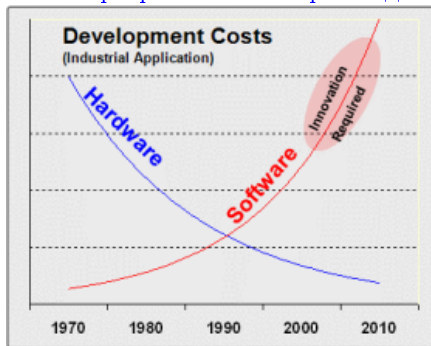
³стандарт программного интерфейса микроконтроллеров Cortex

⁴например ядро ОС реального времени

⁵программный слой аппаратной абстракции

debug the software will be essential to minimising costs for future developments.

Последние исследования разработок для рынка встраиваемого ПО показывают, что сложность программного обеспечения и его стоимость постоянно увеличиваются. Повторное использование кода и наличие общего стандарта управляющего способами написания и отладки ПО необходимы для минимизации стоимости разработки и сопровождения.



стоимости разработки

With more Cortex-M3 based MCUs about to come onto the market, ARM has recognized that after solving the diversity issue on the hardware side, there is still a need to create a standard to access these hardware components.

Анализируя ситуацию с взрывным ростом количества моделей МК Cortex-M3 на рынке, компания ARM обнаружила что полная идентичность аппаратной части недостаточна для обеспечения совместимости, и необходимо создание стандарта доступа к аппаратным компонентам.

The result of that effort is CMSIS; a framework to be extended by vendors, while taking advantage of a common API (Application Programming Interface) for core specific components and conventions that define how the device specific portions should be implemented to make developers feel right at home when they reuse code or develop new code for ARM Cortex-M based devices.

Результатом этих исследований является CMSIS: фреймворк, расширяемый поставщиками МК, с со-

хранением полезных свойств общего API (Application Programming Interface)⁶ для ядерных компонентов и соглашениями о том, как должны быть реализованы части зависимые от железа, чтобы разработчики чувствовали себя как дома при повторном использовании ил разработки нового кода для семейства Cortex-M.

1.3 Структура CMSIS

CMSIS can be divided into three basic function layers:

CMSIS может быть поделен на три основных слоя:

- Core Peripheral Access Layer (CPAL)

The lowest level defines addresses, and access methods for common components and functionality that exists in every Cortex-M system. Access to core registers, NVIC, debug subsystem is provided by this layer. Tool specific access to special purpose registers (e.g. CONTROL, xPSR), will be provided in the form of inline functions or compiler intrinsics. This layer will be provided by ARM.

Самый нижний уровень определяет адреса, и методы доступа к общим компонентам и функциям, существующим в каждой Cortex-M-системе. Этим уровнем описывается доступ к регистрам ядра, NVIC⁷, подсистеме отладки. Инструментальный доступ к спецрегистрам (**CONTROL, xPSR**) предоставляется в форме inline-функций или интринсик компилятора. Этот уровень обеспечивается лицензиатом архитектуры — компанией ARM.

- Middleware Access Layer (MWAL)

This layer is also defined by ARM, but will be adapted by silicon vendors for their respective devices. The Middleware Access Layer defines a common API for accessing peripherals. The Middleware Access Layer is still under development and no further information is available at this point.

⁶прикладной программный интерфейс

⁷Nested Vector Interrupt Controller, контроллер вложенных прерываний

Этот слой также специфицируется ARM, но адаптируется производителем кристаллов для их конкретных изделий. Слой MWAL определяет общий API для доступа к периферии. Этот слой все еще находится на стадии доработки, и на текущий момент более подробная информация недоступна.

- Device Peripheral Access Layer (DPAL)

Hardware register addresses and other definitions, as well as device specific access functions will be defined in this layer. The Device Peripheral Access Layer is very similar to the Core Peripheral Access Layer and will be provided by the silicon vendor. Access methods provided by CPAL may be referenced and the vector table will be adapted to include device specific exception handler address.

Слой содержит адреса аппаратных регистров и другие определения, в том числе функции доступа к специфичным особенностям чипов. DPAL сильно похож на CPAL, но предоставляется поставщиком кристаллов. В CPAL могут быть описаны методы доступа и адаптированная таблица векторов, содержащая обработчики исключений, специфичные для конкретного МК.

While DPAL is intended to be extended by the silicon vendor, let's not forget about Cortex-M based FPGA products, which effectively put developers into the position of a silicon vendor.

DPAL предназначен для расширения вендором, но не стоит забывать о FPGA-продуктах с применением Cortex-M-ядер, которые ставят разработчиков в положение вендора.

The basic structure and the functional flow is illustrated in the Figure 2. below.

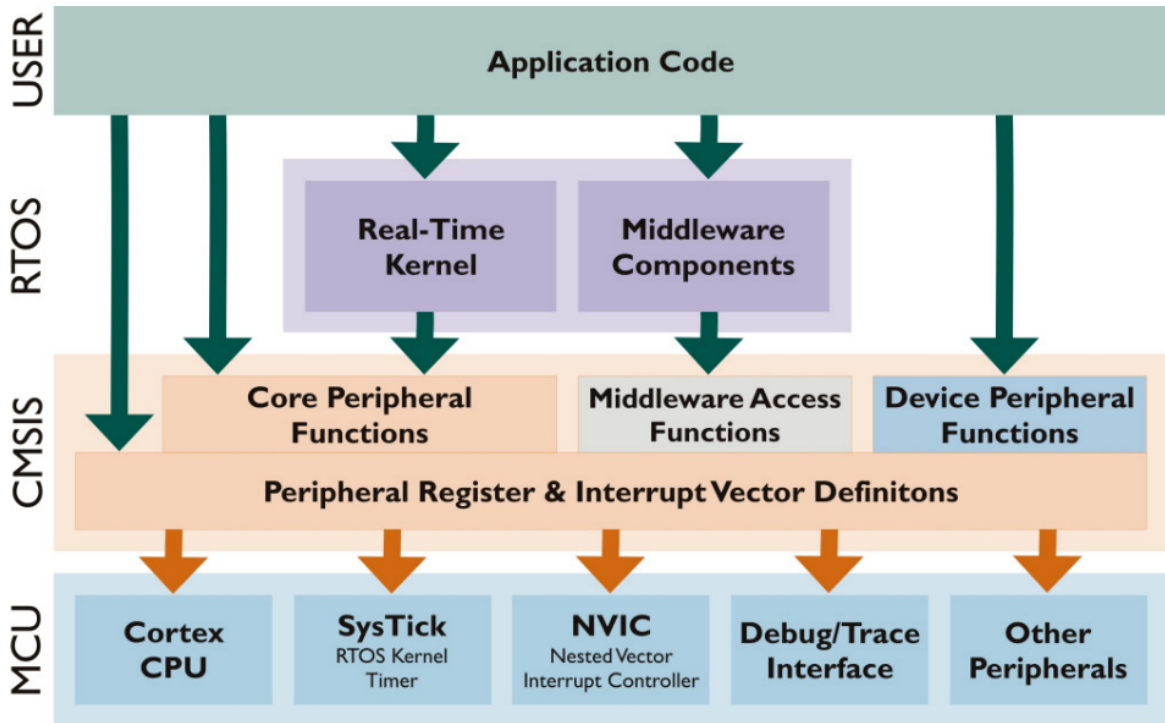


Figure 2 CMSIS Structure functional flow

Рис.2 Функциональная структура CMSIS

As far as MCU based systems are concerned it might make sense for developers to treat the entire PCB system as monolithic block. There is no reason to differentiate between a memory mapped register inside the MCU and a memory mapped register external to the MCU, connected via external memory interface. The

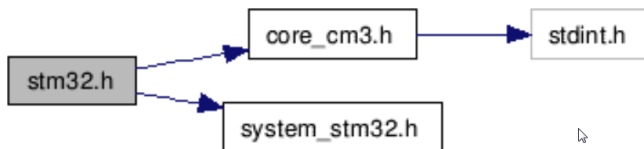
benefit of applying a standard like CMSIS is that existing guidelines on how to access these devices set a clear goal on how to implement and integrate critical parts of the software. Other team members will find a familiar environment.

1.3.1 Структура файлов

File names in CMSIS are standardized as follows:

| | |
|--------------------------------|-----------------------------------------------------------------------------------------------------------------------------------------------|
| core_cm3.h | Cortex-M3 global declarations and definitions, static function definitions |
| core_cm3.c | Cortex-M3 global definitions |
| <device>.h | Top-level header file (device specific). To be included by application code. Includes core_cm3.h and system_<device>.h |
| system_<device>.h | Device specific declarations |
| system_<device>.c | Device specific definitions, e.g. SystemInit() |

Application code will only include the top-level header file which implicitly pulls in all other essential



header files. The illustration below shows the flow and dependencies of the header files **stm32.h**, **core_cm3.h** and **system_stm32.h**, which are part of CMSIS release V1P0.

```
1 /* Configuration of the Cortex-M3 Processor and Core Peripherals */
2 #define __MPU_PRESENT 0 /*!< STM32 does not provide a MPU present or not*/
3 #define __NVIC_PRIO_BITS 4 /*!< STM32 uses 4 Bits for the Priority Levels */
```



```

4 #define __Vendor_SysTickConfig 0 /*!< Set to 1 if different SysTick Config is used */
5
6 #include "core_cm3.h" /* Cortex-M3 processor and core peripherals */
7 #include "system_stm32.h" /* STM32 System */

```

The `<device>.h` file is the central include file and provided by the silicon vendor. The application programmer is using that as the main include file in his C source code. Note that the ARM Cortex-M3 has some optional hardware features (e.g. the MPU, number of Interrupts and the number of the NVIC priority bits) the silicon vendors may have implemented differently. The listing above shows that STM32 implements four out of eight possible priority bits. The macro `__NVIC_PRIO_BITS` is set here to 4. STM32 does not offer a Memory Protection Unit (MPU). Accordingly, the macro `__MPU_PRESENT` has the value 0.

The next example shows the corresponding definitions for a NXP LPC17xx device. In this Cortex-M3 implementation five priority bits have been implemented and an MPU is available.

```

1 /* Configuration of the Cortex-M3 Processor and Core Peripherals */
2 #define __MPU_PRESENT 1 /*!< MPU present or not */
3 #define __NVIC_PRIO_BITS 5 /*!< Number of Bits used for Priority Levels */
4 #define __Vendor_SysTickConfig 0 /*!< Set to 1 if different SysTick Config is used */
5
6 #include "..\core_cm3.h" /* Cortex-M3 processor and core peripherals */
7 #include "system_LPC17xx.h" /* System Header */

```

The `__Vendor_SysTickConfig` defined is showing in both cases the default setting. When this macro is set to 1, the `SysTickConfig()` function in the `cm3_core.h` is excluded. In this case the file `<device>.h` must contain a vendor specific implementation of this function.

1.3.2 Независимость от тулчейна

CMSIS exists in a three-dimensional space of the form vendor÷device÷tool chain. In order to remove one dimension (tool chain), the common files `core_cm3.c` and `core_cm3.h` contain all essential tool specific

declarations and definitions.

Example:

```
1 /* define compiler specific symbols */
2 #if defined ( __CC_ARM )
3     #define __ASM__ asm                /*!< asm keyword for armcc */
4     #define __INLINE__ inline          /*!< inline keyword for armcc */
5 #elif defined ( __ICCARM__ )
6     #define __ASM__ asm                /*!< asm keyword for iarcc */
7     #define __INLINE__ inline          /*!< inline keyword for iarcc.
8                                         Only available in High optimization mode! */
9     #define __nop__ __no_operation    /*!< no operation intrinsic in iarcc */
10 #elif defined ( __GNUC__ )
11     #define __ASM__ asm                /*!< asm keyword for gcc */
12     #define __INLINE__ inline          /*!< inline keyword for gcc */
13 #endif
```

The remaining parts of CMSIS can now simply use the macro `__INLINE` to define an inline function.

Остальная часть CMSIS теперь может просто использовать макрос `__INLINE` для определения инлайн-функций.

Currently three of the most important C-compilers are supported: ARM RealView (armcc), IAR EWARM (iccarm), and GNU Compiler Collection (gcc). This is expected to cover the majority of tool chains.

На настоящий момент поддерживаются три наиболее применяемых Си-компилятора: ARM RealView (armcc), IAR EWARM (iccarm), и GNU Compiler Collection (gcc).

1.3.3 Стандарт безопасности ПО MISRA-C

Besides defining an API for Cortex-M core peripherals and guidelines on how to support device peripherals, CMSIS defines some coding guidelines and conventions. Most important is that the CMSIS code base is MISRA-C 2004 compliant, which implies that every extension should be compliant, too. MISRA-C is a set of safety rules established by the “Motor Industry Software Reliability Association” for the C programming language. Maintaining MISRA compliance can be tricky, in particular when implementing driver level software. Therefore, pragma-like exceptions in PCLint style are scattered across the source code. Be aware that other tools, e.g. MISRA checker in IAR EWARM, might flag errors. Each exception is accompanied with a comment explaining why this exception was made.

1.3.4 Функции CPAL

All functions in the Core Peripheral Access Layer are reentrant and can be called from different interrupt service routines (ISR). CPAL functions are also non-blocking⁸ in the sense that they do not contain any wait-loops.

The majority of functions in the CPAL have been implemented in the header file **core_cm3.h** as **static inline** functions. This allows the compiler to optimize the function calls by placing the instructions that make up the called function along with other code from which the function was called.

1.3.5 Подпрограммы обработки прерываний

Exception handlers will get a name suffix **_Handler**, while (external) interrupt handlers get the suffix **_IRQHandler**. There must be a default handler for each interrupt, which executes an infinite loop. Tool specific configuration must make sure that this default handler will be used as fall-back if no user-provided handler exists. It done Through **__weak** declaration in EWARM and RVCT armcc, **__attribute__((weak))** in GCC and RVCT armcc and **[WEAK]** export in RVCT/armasm.

⁸Memory barriers are exempt from that rule although they might stall the processor for a few cycles.

Given that the Cortex-M NVIC provides byte-arrays and bit-strings to configure priorities and interrupt source en-/disable, an enumerated type `IRQn_t` with an element for each exception/interrupt position with the suffix `_IRQn` must be defined for each interrupt (`<device>.h`). The system handler names are common for all devices and must not be changed.

Listing shows the generic part of the (`<device>.h`) file.

```
1 {
2 /***** Cortex-M3 Processor Exceptions Numbers *****/
3 NonMaskableInt_IRQn = -14,      /*!< 2 Non Maskable Interrupt */
4 MemoryManagement_IRQn = -12,   /*!< 4 Cortex-M3 Memory Mgmt Interrupt */
5 BusFault_IRQn = -11,           /*!< 5 Cortex-M3 Bus Fault Interrupt */
6 UsageFault_IRQn = -10,         /*!< 6 Cortex-M3 Usage Fault Interrupt */
7 SVCall_IRQn = -5,              /*!< 11 Cortex-M3 SV Call Interrupt */
8 DebugMonitor_IRQn = -4,        /*!< 12 Cortex-M3 Debug Monitor Interrupt */
9 PendSV_IRQn = -2,              /*!< 14 Cortex-M3 Pend SV Interrupt */
10 SysTick_IRQn = -1,            /*!< 15 Cortex-M3 System Tick Interrupt */
11 /***** Device specific Interrupt Numbers *****/
12 UART_IRQn = 0,                 /*!< Example Interrupt */
13 } IRQn_Type;
```

All system handlers have negative virtual slot numbers so that they can be distinguished in functions that abstract from the differences between system handlers and external interrupt handlers. External interrupt handlers start at the index 0.

1.3.6 Другие соглашения о коде

The CMSIS documentation recommends a few more things regarding capitalization of identifiers, commenting code.

Идентификаторы

- Capital names to identify Core Registers, Peripheral Registers, and CPU Instructions.
E.g.: NVIC->AIRCRR, GPIOB, LDMIAEQ
- “CamelCase” (mix of upper- and lower-case letters) names to identify peripherals access functions and interrupts.
E.g.: SysTickConfig(), DebugMonitor_IRQn
- Peripheral prefix (<name>_) to identify functions that belong to specific peripherals.
E.g.: ITM_SendChar(), NVIC_SystemReset()

Комментарии

CMSIS uses [Doxygen](#) style comments for all definitions and encourages developers to do the same. In particular, the comment for each function definition should at least contain

- one-line brief function overview. (Tag: @brief)
- detailed parameter explanation. (Tag: @param)
- detailed information about return values. (Tag: @return)
- detailed description of the actual function.

The example below shows the beginning of a function definition:

```
1 /**
2  * @brief Enable Interrupt in NVIC Interrupt Controller
3  *
4  * @param IRQn_Type IRQn specifies the interrupt number
```

```

5  * @return none
6  *
7  * Enable a device specific interrupt in the NVIC interrupt controller.
8  * The interrupt number cannot be a negative value.
9  */
10 static __INLINE void NVIC_EnableIRQ(IRQn_Type IRQn)
11 {
12     // . . .
13 }

```

The tags can be parsed by the documentation tool Doxygen, which is used to create cross-referenced source code documentation in various formats (<http://www.stack.nl/~dimitri/doxygen/index.html>). The tag syntax is rather minimalistic and does not impair readability of the source code. Please consult the Doxygen Documentation for details about tag syntax.

As an alternative to regular C block comments (`/* */`) CMSIS explicitly allows line comments (`//`, so called C++-comments). If you are concerned about MISRA compliance, be aware though, that MISRA-C 2004 doesn't allow line comments according to rule 2.2.

CMSIS предлагает альтернативу обычным сишным `/*` блочным комментариям `*/` в виде `//` строчных комментариев, так называемых C⁺⁺-комментариев. Если вас беспокоит выполнение правил MISRA, учтите что MISRA-C:2004 не разрешает использовать строчные комментарии согласно правилу 2.2.

Типы данных

All data types referenced by CMSIS are based on those defined in the standard C header file **stdint.h**. Data structures for core registers are defined CMSIS header file **core_cm3.h**, along with macros for qualifying registers according to their access permissions. The rationale is that tools might be able to automatically extract that information for debug purposes.

```

1 #define __I volatile const /*!< defines 'read only' permissions */

```

```
2 #define __O volatile /*!< defines 'write only' permissions */
3 #define __IO volatile /*!< defines 'read / write' permissions */
```

1.3.7 Отладка

A common requirement in software development is some sort of terminal output for debugging. Text/graphics displays in embedded devices cannot be assumed to be at hand (or might be in use), which previously left the developer with essentially two choices:

1. Use one of the ubiquitous UARTs and connect a terminal

Issues: All UARTs might be in use, access to UART signals might not be possible for reasons that include pin-sharing, PCB layout, etc.

2. Use the semihosting mechanism

Issue: Significant software overhead on target CPU, might not be supported in the same way by all tool chains, potential impact on timing behavior.

With Cortex-M3 the preferred method makes use of the Instrumentation Trace Macrocell (ITM), which is part of the processor macro cell and thus always present.⁹

A Serial Wire Viewer (SWV) capable debug adapter can receive ITM data through the SWO (Serial Wire Out) debug pin. ITM implements 32 general purpose data channels. CMSIS builds on top of this and declares channel 0 to be used for terminal output, along with a function called `ITM_SendChar()` which can be used as low-level driver function for printf-style output. A second channel (31) has been reserved for OS aware debugging, which means that a kernel can use it to transmit kernel specific data which could then be interpreted by the debug tool.

With this standardization, tool vendors have it much easier to implement specific debug features, such as e.g. terminal emulation for data received via ITM channel 0. Developers on the other hand can rely on this

⁹Always present in Cortex-M3 rev1 cores. Cortex-M3 rev2 makes ITM an optional feature.

feature to dump state information, without having to configure UARTs and external terminal emulators. See our Tutorial 2 later in this document.

Access privilege can be configured for groups of ITM channels. In order to use ITM channel 0, unprivileged access must be granted, whereas ITM channel 31 is in a different group and may allow privileged access only.

1.3.8 Контроль версии CMSIS

The CMSIS developers have taken care to provide macros indicating the CMSIS version used in a project. That way provisions can be made to prevent code to be used with a different CMSIS version than originally intended.

Разработчики CMSIS позаботились о предоставлении макросов версии CMSIS, использованной в проекте. Это способ для защиты от использования кода, предназначенного для другой версии CMSIS.

```
1 #define __CM3_CMSIS_VERSION_MAIN (0x01)      /* [31:16] main version */
2 #define __CM3_CMSIS_VERSION_SUB (0x10)       /* [15:0] sub version */
3
4 #define __CM3_CMSIS_VERSION ((__CM3_CMSIS_VERSION_MAIN << 16) | \
5                               __CM3_CMSIS_VERSION_SUB)
```

1.4 Урок 1 – Первый пример

In order to explain application of CMSIS in real projects, we are going to look at a simple example of a Cortex-M3 application. The program compiles for STM32 processors and a project file for the Keil μ Vision IDE has been provided. Porting the example to other tool chains, such as IAR EWARM is straight forward and the IAR EWARM version is provided as well. A great number of CMSIS function definitions can be found in **core_cm3.h** as “static inline” functions. Depending on the compiler optimization level, this helps getting very efficient instruction sequences rather than actual function calls, while ensuring a certain level of type safety.

After clock and GPIO initialization, the SysTick timer is configured to a period of 0.5 seconds. Whenever the handler executes it toggles the state of GPIOB[15].

1.4.1 Пример 1 Точка входа

Initially, the program was implemented using STMicroelectronics' FWLib, a library that provides access to Cortex-M3 internals and STM32 peripherals. Near to medium term, firmware libraries such as FWLib will be based on CMSIS. Parts of FWLib that will eventually form the DPAL (see above).

```
1 #include <stdint.h>
2
3 #include <stm32f10x_lib.h>
4
5 GPIO_InitTypeDef GPIOB_InitStruct = {
6     .GPIO_Pin = GPIO_Pin_All,
7     .GPIO_Speed = GPIO_Speed_2MHz,
8     .GPIO_Mode = GPIO_Mode_Out_PP
9 };
10
11 int main() {
12     ErrorStatus HSEStartUpStatus;
13     RCC_ClocksTypeDef Clocks;
14
15     /*
16      * Clock initialization
17      */
18     RCC_HSEConfig(RCC_HSE_ON);
19     HSEStartUpStatus = RCC_WaitForHSEStartUp();
20
```

```

21     if (HSEStartUpStatus != SUCCESS) {
22         while (1);
23     }
24
25     RCC_SYSCLKConfig(RCC_SYSCLKSource_HSE);
26     RCC_HCLKConfig(RCC_SYSCLK_Div1);
27     RCC_PCLK2Config(RCC_HCLK_Div1);
28     RCC_APB2PeriphClockCmd(RCC_APB2Periph_GPIOB, ENABLE);
29
30     /*
31      * NVIC initialization
32      */
33     NVIC_PriorityGroupConfig(NVIC_PriorityGroup_3);
34     NVIC_SystemHandlerPriorityConfig(SystemHandler_SysTick, 7, 0);
35
36     /*
37      * GPIOB initialization
38      */
39     GPIO_Init(GPIOB, &GPIOB_InitStruct);
40     GPIO_WriteBit(GPIOB, GPIO_Pin_All, Bit_RESET);
41
42     /*
43      * SysTick initialization
44      */
45     SysTick_CLKSourceConfig(SysTick_CLKSource_HCLK);
46
47     RCC_GetClocksFreq(&Clocks);
48     SysTick_SetReload((Clocks.HCLK_Frequency)/2);

```

```

49 SysTick_ITConfig(ENABLE);
50 SysTick_CounterCmd(SysTick_Counter_Enable);
51
52 while(1);
53 }
54 }

```

```

1 void SysTickHandler(void) {
2     static BitAction toggle = Bit_SET;
3
4     GPIO_WriteBit(GPIOB, GPIO_Pin_15, toggle);
5     if (toggle == Bit_SET) {
6         toggle = Bit_RESET;
7     } else {
8         toggle = Bit_SET;
9     }
10 }

```

The two listings above show the contents of `main.c`, and **stm32f10x_it.c**. This latter file contains interrupt handler templates from ST's FWLib, which have to be adapted to implement project specific functionality.

1.4.2 Пример 2 Адаптация для CMSIS

In a second step, the program has been converted to using CMSIS. The CMSIS version used is V1P10 as downloaded via the link above. We want to make sure to use the same CMSIS that has been used to develop the program and check the version number.

```

1 #include <stdint.h>
2

```

```

3 #include <stm32.h> // *** CMSIS change ***
4
5 #if (__CM3_CMSIS_VERSION != 0x00010010)
6     #error "__CM3_CMSIS_VERSION: _Unexpected_CMSIS_version_detected"
7 #endif

```

Initial support for STM32 MCU is part of CMSIS and is pulled in by including the header file **stm32.h**. At the point of writing this tutorial a fully CMSIS compliant FWLib was not available so some compromises and hand adjustments had to be made. For this reason, we will include both, FWLib and CMSIS files. Until vendors have fully adopted CMSIS small issues will have to be dealt with when combining CMSIS with a vendor library.

In this case simply including the FWLib main header file **stm32f10x_lib.h** in addition to **stm32.h** triggers a number of error messages caused by multiple definitions of functions and macros. To avoid this, we will have to selectively include individual FWLib headers (see below). All FWLib headers depend on definitions in the files **cortexm3_core.h** and **stm32f10x_map.h**. Most of the definitions in these two header files have already been defined by CMSIS (**core_cm3.h** and **system_stm32.h**) and we have to pretend to FWLib that both header files had been included already.

```

1 // Prevent interference with FWLib
2 #define __STM32F10x_MAP_H
3 #include <stm32f10x_type.h>
4 #include <stm32f10x_gpio.h>
5 #include <stm32f10x_rcc.h>

```

Actual system initialization will be encapsulated by the CMSIS function **SystemInit()**, which has to be implemented by the silicon vendor. As a minimal requirement, this function would initialize the MCU's clock system. In case of the reference implementation in **system_stm32.c**, **SystemInit()** also initializes the Flash memory interface. CMSIS defines a single system variable, **SystemFrequency**, which is supposed to reflect the frequency of both core and SysTick timer in Hz. This concept is sufficient for a minimal implementation

but will likely have to be extended for actual MCU as demonstrated by CMSIS' **system_stm32.c**, in which several variables have been defined to hold the frequency values of different clock domains in the STM32 MCU. SysTick timer and core could have different frequencies and care must be taken when using SystemFrequency in a program.

Current CMSIS does not initialize peripheral clocks and it is arguable whether it should. In any case we use the corresponding FWLib function to enable GPIOB clock.

```
1 // Initialization moved to SystemInit() in system_stm32.c. Clock
2 // configuration now handled by #defines. Use uVision
3 // configuration wizard or text editor to change.
4 SystemInit(); // *** CMSIS change ***
5 // APB peripherals still have to be enabled individually.
6 RCC_APB2PeriphClockCmd(RCC_APB2Periph_GPIOB, ENABLE);
```

NVIC group- and sub-priority configuration is handled by the function `NVIC_SetPriorityGrouping()`, where the direct encoding of the `PRIGROUP` field in `SCB->AIRCR` is used. We choose the value 4, which represents 3 bits for group (preempting) and 5 bits for the sub priority. A general formula to calculate the proper value is `PRIGROUP = bitssub-1`.

```
1 // priority configuration: 3.5
2 NVIC_SetPriorityGrouping(4); // *** CMSIS change ***
```

Different from the initial version of the example, the CMSIS variant does not at this point set the SysTick handler priority. This is part of the SysTick initialization and will be covered later.

```
1 GPIO_Init(GPIOB, &GPIOB_InitStruct);
2 GPIO_WriteBit(GPIOB, GPIO_Pin_All, Bit_RESET);
```

Following NVIC set-up, we use plain FWLib functions to configure GPIO port B.

```
1 SysTick_Config(SystemFrequency/2); // *** CMSIS Change ***
```

```

2
3 // SysTick_Config() hardcodes priority. We will overwrite this.
4 NVIC_SetPriority(SysTick_IRQn, 14); // *** CMSIS change ***

```

SysTick_Config(), provided by CMSIS, programs the reload register with the parameter value. The function also selects HCLK (core clock) as clock source, enables SysTick interrupts and starts the counter. The function also fixes the SysTick handler priority to the lowest priority in the system, which is the recommended SysTick priority for use in an RTOS scheduler for instance. In our example, however, we prefer a different priority and override the hard coded value with an additional call to NVIC_SetPriority(). This function abstracts from the difference between Cortex-M3 system handlers and external interrupt handlers. All configurable system exceptions will be identified by negative IRQ numbers (see above).

```

1 _irq void SysTick_Handler()
2 {
3     static BitAction toggle = Bit_SET;
4     GPIO_WriteBit(GPIOB, GPIO_Pin_15, toggle);
5     if (toggle == Bit_SET) {
6         puts("Pin_state_is_ON");
7         toggle = Bit_RESET;
8     } else {
9         puts("Pin_state_is_OFF");
10        toggle = Bit_SET;
11    }
12 }

```

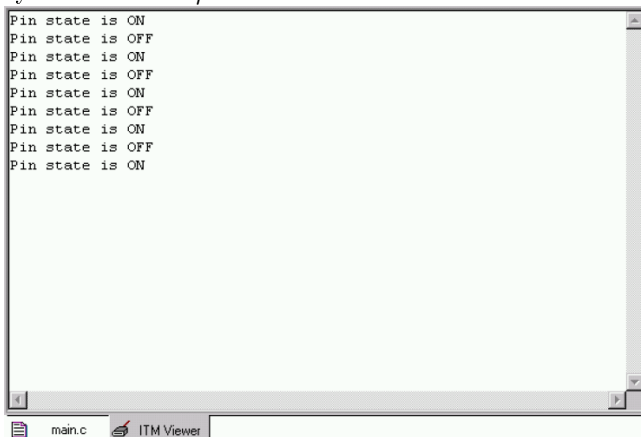
The SysTick handler code above does not need any modification. FWLib naming conventions is complying with CMSIS, in that the names of all internal exception handlers must end in `_Handler`. Names of external interrupt handlers must end in `_IRQHandler`. The handler implementation accesses the GPIO port via FWLib functions and definitions.

1.5 Урок 2 – ITM Отладка

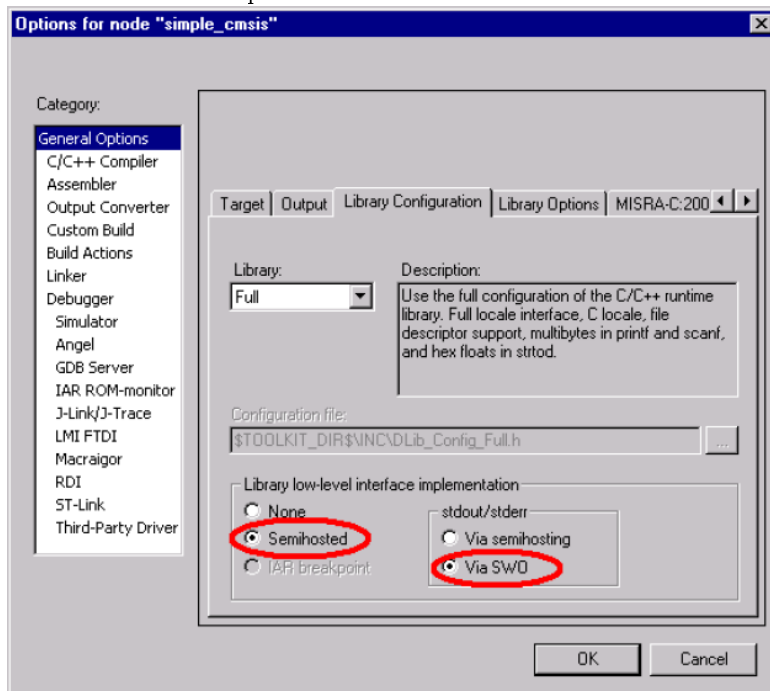
To exercise some CMSIS debug functionality for our first example from tutorial 1, we add debug output messages via calls to `puts()`. We will now redirect character output to Instrumentation Trace Macrocell (ITM), (remember that CMSIS reserves ITM channel 0 for this), using the CMSIS function `ITM_SendChar()`. A mechanism called retargeting enables us to provide our own implementation of a system function.

```
1 // retarget fputc() for debug output via ITM
2 int fputc(int c, FILE *stream) {
3     return (int)ITM_SendChar((uint32_t)c);
4 }
```

The standard C function `fputc()`, which will eventually be called by `puts()` in our SysTick handler, will be re-implemented, taking advantage of the function `ITM_SendChar()`. The result of this retarget can now be easily monitored in μ Vision ITM viewer as shown in the screenshot below.



If you are going to use the IAR EWARM tool for this example it is not necessary to manually retarget this function. Instead, in the project options dialog under “General Options” there is a tab “Library Configuration” tab, which offers checkboxes to enable this functionality. The screenshot below shows which settings are required to redirect standard output.



1.6 Заключение

The CMSIS will reduce the learning-curve for the application programmers by providing a consistent software framework, ensuring consistent documentation and easy deployment of boilerplate code across various compiler vendors. The consequent use and implementation of CMSIS across many silicon and middleware software partners will simplify the verification and certification process and therefore reduce future project risk. The adapted common programming techniques though CMSIS will simplify the long term maintenance due to easier to understand source code. The silicon vendors can focus on there added value and device features. All reasons together will reduce software development cost and time to get new products to the market.

Часть III

Программное обеспечение

Глава 2

Рабочая среда разработчика встраиваемых систем

- Операционная система с набором типовых утилит

Для Windows требуется дополнительно установить несколько модулей из пакета **GnuWin32**, чтобы обеспечить минимальную совместимость с UNIX-средой. Установка **GnuWin32** описана в ЛР??.

Установка Linux описана в ЛР1.

- Система управления версиями (**VCS**)

VCS предназначены для хранения полной истории изменений файлов проекта, и позволяют получить выгрузку проекта на любой момент времени, вести несколько веток разработки, получить историю изменений конкретного файла, или сравнить две версии файла ([diff](#)).

Установка VCS Git описана в ЛР2.

- Текстовый редактор или интегрированная среда разработки (IDE)

Редактирование текстов программ и скриптов сборки (компиляции) с цветовой подсветкой синтаксиса (в зависимости от языка файла), [автодополнением](#) и вызовом программ-утилит нажатием сочетаний клавиш. Также включает различные вспомогательные функции, например отладочный интерфейс и отображение объектов программ.

Установка IDE ECLIPSE описана в ЛР8.

- Тулчайн

Пакет кросс-компилятора, ассемблера, линкера и других утилит типа make, objdump,.. для получения прошивок из исходных текстов программ.

Установка GNU toolchain описана в ЛР??.

- ПО для программатора, JTAG-адаптера

Загрузка полученной прошивки в целевое устройство, редактирование памяти, внутрисхемная отладка в процессе работы устройства, прямое изменение сигналов на выводах процессора (граничное сканирование и тестирование железа).

Установка ПО для адаптеров ST-Link ЛР??, Segger J-Link ЛР??.

- Симулятор для отладки программ без железа

Симулятор может использоваться как ограниченная замена реального железа для начального обучения, и для отладки программ, не завязанных на работу железа.

Установка QEMU ЛР9.

- Система верстки документации

Для документирования проектов и написания руководств нужна система верстки документации, выполняющая трансляцию текстов программ и файлов документации в выходной формат, чаще всего **.pdf** и **.html**.

Установка L^AT_EX ЛР11.


ЛР1: Установка Debian GNU/Linux

ЛР2: Установка Git

Создадим рабочий каталог, установим систему контроля версий Git⁴ и получим локальную копию проекта этой книги, содержащий кроме текста для издательской системы L^AT_EX еще и исходные коды библиотек, примеры кода и т.п., которые вы захотите использовать в своих проектах.


 +  <http://git-scm.com/download/win>

Запуститься закачка установочного пакета scm-git (**Git-1.9.4-preview20140611.exe**), после его загрузки запустите установщик,


Welcome  Next

GNU GPL  Next

Select components  Windows Explorer Integration  Simple Context Menu  Git GUI here  Next

Use Git and optional Unix tools from the Command Prompt  Next

Use OpenSSH  Next

Checkout Windows-style  Next

Extracting files...

Completing Setup  ☐ View ReleaseNotes  Finish

Проверим что Git правильно установился:

 +  cmd

```
1 C:\Documents and Settings\pda>git --version
2 git version 1.9.4.msysgit.0
```

Первое, что вам следует сделать после установки Gita —указать ваше имя и адрес электронной почты. Это важно, потому что каждый коммит в Gite содержит эту информацию, и она включена в коммиты, передаваемые вами:

```
1 C:\Documents and Settings\pda>git config --global user.name "Vasya Pupkin"
2 C:\Documents and Settings\pda>git config --global user.email no@mail.com
3 C:\Documents and Settings\pda>git config --global push.default simple
```

Эти настройки достаточно сделать только один раз, поскольку в этом случае Git будет использовать эти данные для всего, что вы делаете. Если для каких-то отдельных проектов вы хотите указать другое имя или электронную почту, можно выполнить эту же команду без параметра `--global` в каталоге с нужным проектом.


Создаем каталог **D:/ARM** и выгружаем текущую копию этой книги из репозитория <https://github.com/ponyatorv/CortexMx>, создавая свой собственный локальный [репозиторий проекта](#).

 +  cmd











```
1 C:\Documents and Settings\pda>D:
2 D:\>mkdir \ARM
3 D:\>cd \ARM
4 D:\ARM>git clone --depth=1 https://github.com/ponyatorv/CortexMx.git book
```


ЛР3: Установка GNU toolchain

Самая важная часть — ставим GCC toolchain (набор инструментов) для процессоров ARM, собранный для **\$TARGET = arm-none-eabi**. Вариантов сборок для разработки для ARM под Windows много, есть и такие дистрибутивы как **CooCox IDE**, включающие полный комплект ПО одним пакетом. Ограничимся установкой варианта сборки под названием Yagarto:

  <http://sourceforge.net/projects/yagarto/> 

Запускаем скачанный инсталлятор.

Welcome 
License  
Choose Components  Add YAGARTO to PATH 
Destination folder  
Start Menu Folder  
Installation Complete  

Ygà поставилась, теперь можно проверить что доступны базовые утилиты:

Ассемблер

```
1 C:\Documents and Settings\pda>arm-none-eabi-as --version
2 GNU assembler (GNU Binutils) 2.23.1
3 Copyright 2012 Free Software Foundation, Inc.
4 This program is free software; you may redistribute it under the terms of
5 the GNU General Public License version 3 or later.
6 This program has absolutely no warranty.
7 This assembler was configured for a target of 'arm-none-eabi'.
```

Линкер

```
1 C:\Documents and Settings\pda>arm-none-eabi-ld --version
2 GNU ld (GNU Binutils) 2.23.1
```

Утилиты для работы с объектными файлами в формате ELF

```
1 C:\Documents and Settings\pda>arm-none-eabi-objdump --version
2 GNU objdump (GNU Binutils) 2.23.1
```

```
1 C:\Documents and Settings\pda>arm-none-eabi-objcopy --version
2 GNU objcopy (GNU Binutils) 2.23.1
```

Препроцессор (не компилятор C^{++})

```
1 C:\Documents and Settings\pda>arm-none-eabi-cpp --version
2 arm-none-eabi-cpp (GCC) 4.7.2
3 Copyright (C) 2012 Free Software Foundation, Inc.
4 This is free software; see the source for copying conditions. There is NO
5 warranty; not even for MERCHANTABILITY or FITNESS FOR A PARTICULAR PURPOSE.
```

Компилятор Си

```
1 C:\Documents and Settings\pda>arm-none-eabi-gcc --version
2 arm-none-eabi-gcc (GCC) 4.7.2
```

Компилятор C^{++}

```
1 C:\Documents and Settings\pda>arm-none-eabi-g++ --version
2 arm-none-eabi-g++ (GCC) 4.7.2
```


Утилита Make



```
1 C:\Documents and Settings\pda>make --version
2 "make" is not internal or external command.
3
4 C:\Documents and Settings\pda>arm-none-eabi-make --version
5 "make" is not internal or external command.
6
7 C:\Documents and Settings\pda>dir D:\ARM\Yaga\bin\*make*
8 Volume D has no label.
9 Serial #: 6588-9778
10
11 Direcorey contents D:\ARM\Yaga\bin
12
13 File not found
```

Упс, а **make** почему-то в комплект не включили ☹. Придется его ставить отдельно в ЛР4.

ЛР4: Установка утилит GnuWin32

Для совместимости скриптов придется поставить несколько пакетов из **GnuWin32**:

 +  <http://gnuwin32.sourceforge.net/packages.html>

 +  >> coreutils >>  +  Setup

 +  >> wget >>  +  Setup

 +  >> gnu make >>  +  Setup

coreutils-5.3.0.exe основные UNIX-утилиты типа rm ls , собранные под win32

Welcome >> Next

License >> Accept >> Next

Folder >> D:/ARM/GnuWin32 >> Next

Components >> Next

Start Menu >> GnuWin32/CoreUtils >> Next

Select Additional >> Next

Ready to Install >> Next

Completing >> Finish

Аналогично ставим:

make-3.81.exe утилита make

wget-1.11.4.exe консольная утилита загрузки файлов по HTTP/FTP

grep-2.5.4.exe утилита поиска строк в файлах и stdin/stdout потоке

ЛР5: Установка MinGW

Под Windows x64 обнаружилась проблема — если в **Makefile** используется перенаправление вывода команды в файл типа `objdump -xd program.o > program.o.dump` или маркеры сцепления, при выполнении **make** (из пакета **GnuWin32**) завершается с ошибкой

```
make: Interrupt/Exception caught (code = 0xc00000fd, addr = 0x4227d3).
```

Для обхода этой проблемы был найден способ — поставить пакет **MinGW**: это GNU тулчейн для нативной компиляции программ под win32. За счет небольшой потери объема диска получаем решение проблемы с **make** на Windows x64, и заодно получаем возможность компилировать простые вспомогательные утилиты на Си/C⁺.

Кроме того, нужно стараться писать [портабельный](#) код максимально независимый от платформы¹, а тестировать платформо-независимость можно, компилируя один и тот же код одновременно и для микроконтроллера, и для выполнения под Windows.

Для совместимости поставим 32-битную версию **MinGW**.



ЛР6: Редактирование системной переменной Windows \$PATH

Чтобы утилиты **GnuWin32** были доступны, нужно прописать переменную пользователя **\$PATH** в системном окружении.

¹чтобы можно было по необходимости легко и быстро перенести ваш проект на любой другой микроконтроллер, или использовать одни и те же куски кода как на МК, так и на ПК, например процедуры кодирования/декодирования данных или реализации протоколов обмена данными

Пуск > Настройка > Панель управления > Система > Дополнительно > Переменные среды

Переменные среды > переменные пользователя > Создать/Изменить

Имя переменной > PATH

Значение переменной > добавить в начало D:/ARM/GnuWin32/bin;D:/MinGW/bin;D:/ARM/Yaga/bin;..

Ok > Ok > Ok


Проверяем:

```
1 C:\Documents and Settings\pda>ls -la
2 total 3111
3 drwxr-xr-x   29 pda      user          0 Jul  4 14:03 .
4 drwxr-xr-x    9 pda      user          0 Oct  8 2013 ..
5 -rw-r--r--    1 pda      user       5242 May 22 14:29 .bash_history
6 drwxr-xr-x    2 pda      user          0 May 23 2013 .borland
7 drwxr-xr-x   18 pda      user          0 Sep  4 2013 .ccache
8 drwxr-xr-x    3 pda      user          0 Mar 26 2013 .eclipse
```

```
1 C:\Documents and Settings\pda>wget --version
2 GNU Wget 1.7
3
4 Copyright (C) 1995, 1996, 1997, 1998, 2000, 2001 Free Software Foundation, Inc.
5 This program is distributed in the hope that it will be useful,
6 but WITHOUT ANY WARRANTY; without even the implied warranty of
7 MERCHANTABILITY or FITNESS FOR A PARTICULAR PURPOSE. See the
8 GNU General Public License for more details.
9
10 Originally written by Hrvoje Niksic <hniksic@arsdigita.com>.
```

```
1 C:\Documents and Settings\pda>mingw32-make --version
2 GNU Make 3.82.90
3 Built for i686-pc-mingw32
4 Copyright (C) 1988-2012 Free Software Foundation, Inc.
5 License GPLv3+: GNU GPL version 3 or later <http://gnu.org/licenses/gpl.html>
6 This is free software: you are free to change and redistribute it.
7 There is NO WARRANTY, to the extent permitted by law.
```

ЛР7: Установка Java

Для работы IDE  ECLIPSE требуется установленная Java:



- Минимальный вариант — ставим только Java Runtime:

Java Platform, Standard Edition >> JRE >> Download >> Accept License >> **jre-8u5-windows-i586.exe**

jre-8u5-windows-i586.exe >> Welcome >> ☒ Change destination folder >> Install

Destination folder >> **D:/Java/jre8** >> Next >> Installing >> Close

- Если вы планируете параллельно еще и осваивать язык Java — ставим Java SE JDK:

Java Platform, Standard Edition >> JDK >> Download >> Accept License >> **jdk-8u5-windows-i586.exe**

jdk-8u5-windows-i586.exe >> Welcome >> Next

Install to: **D:/Java/jdk8** >> Next

JRE Destination folder >> Install to: **D:/Java/jre8** >> Next

Java SE Development Kit 8 Update 5 Successfully Installed >> Close

ЛР8: Установка IDE ☰ECLIPSE

Для работы IDE ☰ECLIPSE требуется установленная Java ЛР7.

Для установки доступны два варианта:


1. **Eclipse Standard** базовый вариант среды, в ЛР рассмотрен именно он для иллюстрации ручной установки расширений
2. **Eclipse IDE for C/C++ Developers** вариант сборки уже включает расширение CDT, поэтому в следующий раз рекомендуем сразу качать его, это упростит и сэкономит немного времени на установку рабочей среды

☰ + R <http://www.eclipse.org/downloads/>

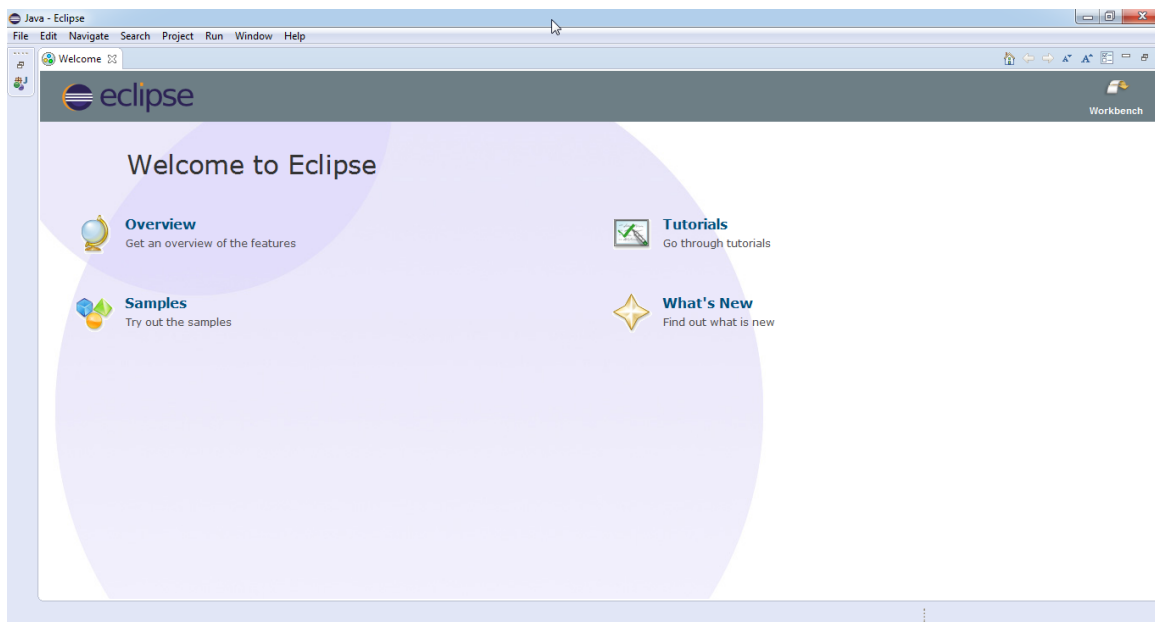
Eclipse Standard >> Windows 32 Bit >> Download >> **eclipse-standard-luna-R-win32.zip**

Перетащите каталог **eclipse** из архива в **D:/ARM** и создайте удобным для вас способом ссылку на **D:/ARM/eclipse/eclipse.exe**.



Workspace — рабочий каталог, в котором создаются каталоги отдельных проектов, типа **D:/WORK**. Eclipse создаст в нем служебный каталог **.metadata**, и поместит в него служебную информацию, относящуюся сразу ко всем проектам. Как побочный эффект, если в workspace уже есть какой-то каталог, можно создать новый проект (например **book**), и в левой части рабочей области  ECLIPSE в окне **Project Explorer** появится дерево файлов **book/***.

D:/ARM/eclipse/eclipse.exe >> Workspace >> D:/ARM >> Use as default >> OK



Проверяем наличие обновлений

Help >> Check for Updates >> Details >> No updates found >> OK

В базовом варианте Eclipse поддерживает только Java, поэтому нужно установить расширение для работы с C/C++: **CDT**.

Проект **CDT** предоставляет полнофункциональную интегрированную среду для разработки на Си и C⁺⁺. Поддерживаются: управление проектами и компиляцией для различных тулчейнов, стандартная сборка через **make**, навигация по исходным текстам, различные инструменты для работы с исходным текстом, такие как иерархия типов, граф вызовов, браузер подключаемых файлов, браузер макроопределений, редактор кода с подсветкой синтаксиса, сворачивание синтаксических структур (фолдинг) и гипертекстовая навигация, рефакторинг и генерация кода, средства визуальной отладки, включающие просмотр памяти, регистров и дизассемблер.

 +  <http://www.eclipse.org/cdt/downloads.php>

Выделить и скопировать в буфер обмена ссылку

p2 software repository: <http://download.eclipse.org/tools/cdt/releases/8.4>.

Добавляем сетевое хранилище пакетов для  ECLIPSE:

 ECLIPSE >> Help >> Install New Software >> Work with >> Add

Name >> CDT

Location >> <http://download.eclipse.org/tools/cdt/releases/8.4>

OK

Выбрать (если оно не выbralось само) хранилище  Work with: >> CDT, и в дереве выбора пакетов выбрать:

CDT

CDT Main Features

- ☒ C/C++ Development Tools

CDT Optional Features

- ☒ C/C++ C99 LR Parser
- ☒ C/C++ GCC Cross Compiler Support
- ☒ C/C++ GDB Hardware Debugging

Next > Next > Licenses > Accept > Finish

После установки пакетов появится окно с запросом перезапуска ECLIPSE.

Аналогично ставим плагин GNU ARM Eclipse:

Help > Install > Work with > Add


Name > GNU ARM plugin

Location > <http://sourceforge.net/projects/gnuarmecclipse/files/Eclipse/updates/>

GNU ARM C/C++ Cross Development Tools

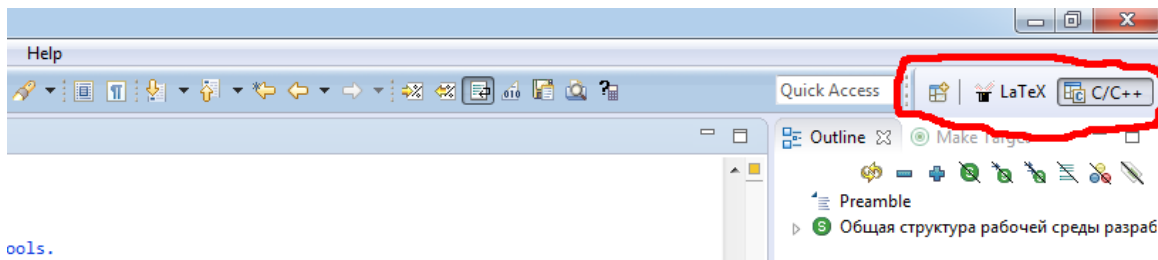
- ☒ Cross Compiler Support
- ☒ Generic Cortex-M Project Template
- ☒ STM32Fx Project Templates
- ☒ OpenOCD Debugging Support

Warning: You install unsigned content > Ok

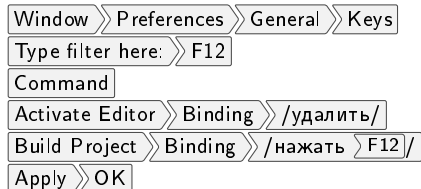
В ECLIPSE есть так называемые [перспективы](#) (perspective) — это переключаемые режимы отображения рабочего набора окон, настроенные под тип работы. По умолчанию запускается перспектива **Java**. Нас интересует перспектива **C/C++**:

Window > Open Perspective > Other > C/C++ > Ok

Также перспективу можно переключить кнопкой на панели в правом верхнем углу:



Для настройки привычных вам клавиш можно сразу зайти в глобальные настройки среды и поменять привязку клавиш:



ЛР9: Установка симулятора QEMU

Нередко в практике разработчика возникают ситуации, когда программное обеспечение (ПО) для микроконтроллера приходится писать в отсутствии под рукой аппаратной платформы.

Например, печатная плата устройства отдана на подготовку к производству, а времени ждать готовое устройство для тестирования на нем программного обеспечения нет.

В таких случаях для оценки работоспособности ПО можно воспользоваться программным симулятором целевого микроконтроллера.

Для интегрированной среды разработки \oplus ECLIPSE CDT в качестве программного симулятора микроконтроллеров ARM можно использовать симулятор (или виртуальную машину,если быть точным) **qemu-arm** с интерфейсом командной строки:



Добавьте **D:/ARM/qemu** в системную переменную **\$PATH** (ЛР6).

```
1 C:\Documents and Settings\pda>qemu-system-arm -version
2 C:\Documents and Settings\pda>cat D:\ARM\qemu\stdout.txt
3 QEMU emulator version 2.0.90, Copyright (c) 2003-2008 Fabrice Bellard
```

ЛР10: Установка ПО ST-Link для STM32VLDISCOVERY

⌂ + R <http://www.google.com> > ST-Link > ST-Link - STMicroelectronics

STSW-LINK002 > Download

ST-LINK USB driver for Windows XP драйвер

STSW-LINK004 > Download

STM32 ST-LINK utility

ПО программатора

st-link_usbdriver.zip > ST-Link_USBdriver.exe

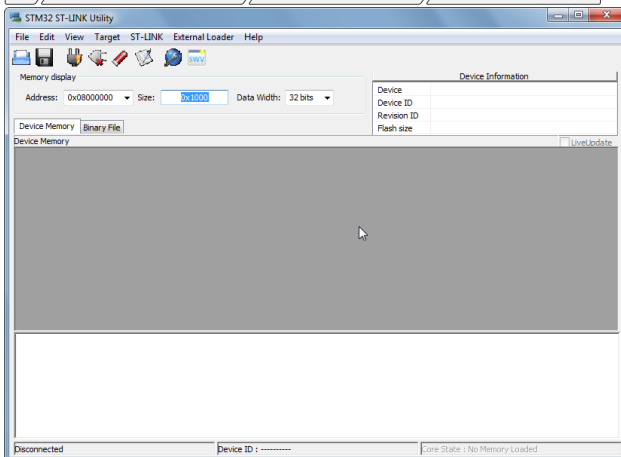
STLinkDriver > Welcome > Next > Install to > C:/ARM/STM32/STdriver > Next > Install > Finish

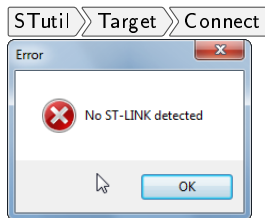
stsw-link004.zip > STM32 ST-LINK Utility_v3.4.0.exe

ST-LINK Utility > Next > License > Yes > Destination > C:/ARM/STM32/STLinkUtil > Finish

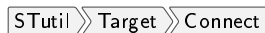
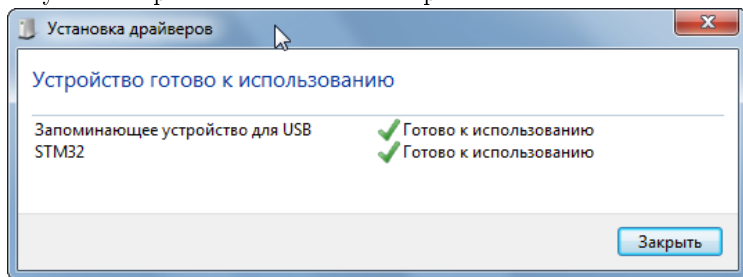
(сам запустился) Device Driver Install Wizard > Далее > Установить

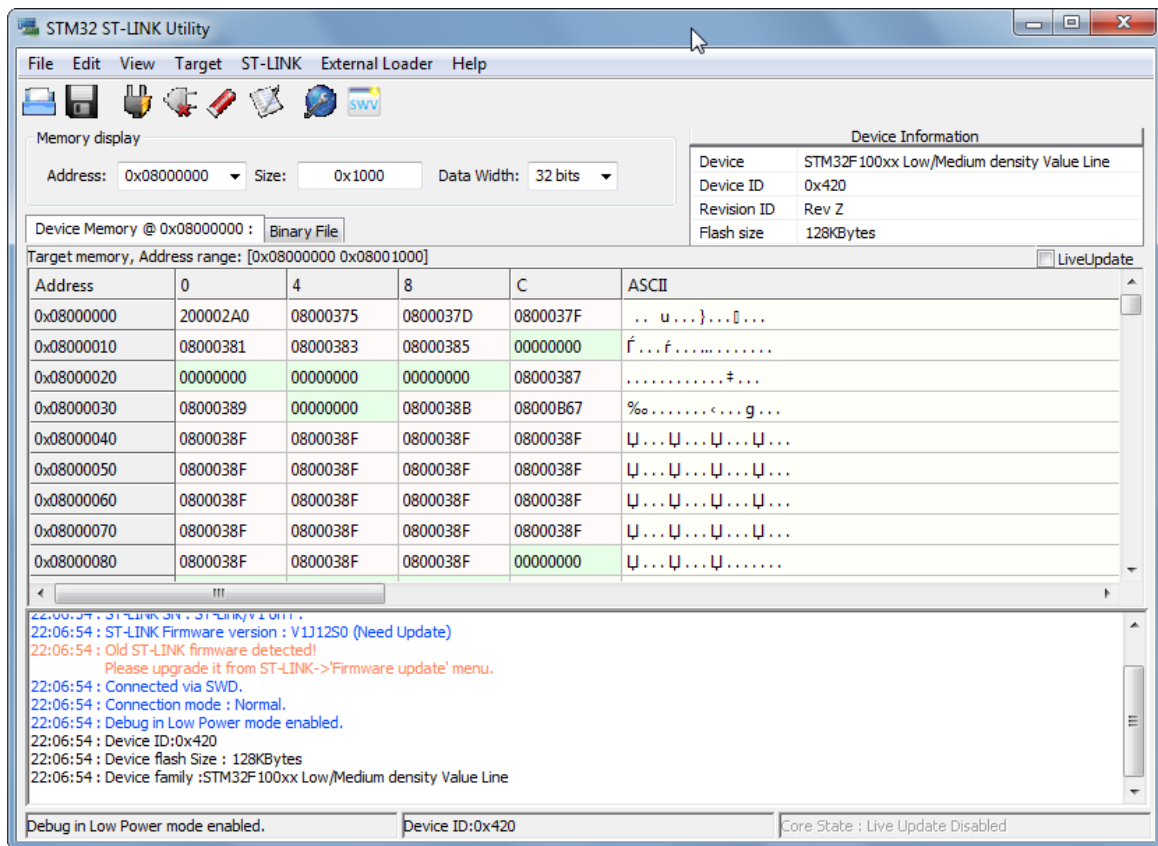
⌂ > STMicroelectronics > ST-LINK Utility > STM32 ST-Link





Подключаем плату STM32VLDISCOVERY кабелем, в системе подключается новое устройство, на плате запускается ранее залитая в МК прошивка:





Обновление прошивки ST-Link:

ST Link >> ST-LINK >> Firmware update >> Device Connect >> not in DFU mode
переедгиваем плату >> Device connect >> Upgrade to V.1.J13.S0 >> Yes

ЛР11: Установка системы верстки документации L^AT_EX

Если вы планируете писать полноценную документацию на программы и оборудование, или участвовать в доделке этой книги, вы можете установить систему верстки L^AT_EX.


Для работы с T_EX требуется довольно приличное по усилиям (само)обучение [12], но оно оправдывается если вы часто пишете документацию, особенно если в ней больше 10 формул. Готовить документацию в M\$ Word — (само)убийство мозга и времени, идеология подстановочных макросов T_EX, богатый набор доп.пакетов и командный ввод формул очень доставляют.



Скачайте и установите пакет MiKTeX:

 +  <http://miktex.org/download> > Other Downloads > Net Installer
Save as: > D:/ARM/soft/MikTeX/miktex-netsetup-2.9.4503

Загрузка дистрибутивных файлов

 miktex-netsetup-2.9.4503 > License > Accept > Далее
Task > Download > Далее

Если у вас постоянное internet-соединение: Package Set > Basic MiKTeX > Далее

Для offline работы² Package Set > Complete MikTeX > Далее

Download Source > Russian Federation (ctan.uni-altai.ru) > Далее

Distribution Directory > D:/ARM/soft/MikTeX > Далее > Start > Executing > Далее > Close

Установка из ранее загруженного дистрибутива

D:/ARM/soft/MikTeX/miktex-netsetup-2.9.4503 > License > Accept > Далее
Task > Install > Далее > Basic MiKTeX > Далее

² когда неизвестно какие пакеты понадобятся — MiKTeX умеет их докачивать по необходимости

Install for >> Anyone/Only for user >> Далее

Install from: >> D:/ARM/soft/MikTeX >> Далее

Install to: >> D:/LaTeX/MiKTeX >> Далее

Settings

Preferred paper >> A4

Важная опция: автоматическая докачка отсутствующих пакетов Install missing packages >> Yes

Далее >> Start >> Executing >> Close

Двухступенчатая установка позволяет сначала скачать полный дистрибутив MiKTeX, а затем установить его на другой компьютер, не подключенный к Internet, или с медленным/платным каналом не дающим взять и качнуть 200 Мб.

Для удобной работы с **.tex** файлами в ECLIPSE нужно поставить дополнение **TeXlipse**:

ECLIPSE >> Help >> Install >> Work with >> Add

Name >> TeXlipse

Location >> <http://texlipse.sourceforge.net>

TeXlipse

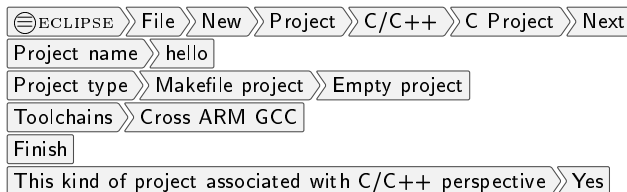
└─ ☒ TeXlipse

Глава 3

Первые шаги

ЛР12: Создание нового проекта в ECLIPSE

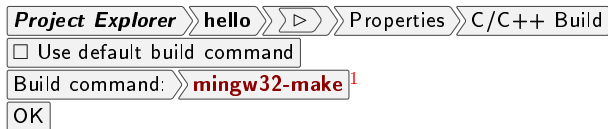
Создадим новый проект, напомним простую программу, и запустим ее в отладчике.



В окне *Project Explorer* появится пустая закладка проекта **hello**. Если вдруг там будут какие-то файлы, значит кто-то до вас уже создал проект, и что-то туда наляпал. В этом случае повторите создание, задав имя типа **hello<номер группы><FIO>** или типа того, для полной уверенности можно сначала посмотреть что в **D:/ARM** нет папки с таким именем.

Нужно сразу настроить несколько свойств проекта.

Команда-билдер для проекта — задаем явно **make**:



¹ почему не просто **make** см. ЛР5

ЛР13: Создание Makefile

Стоит объяснить, почему при создании проекта мы выбрали тип **Makefile project**, хотя были доступны более логичные варианты типа **ARM C Project**.

Утилита **make** ведет свою историю с 70х гг. Компьютеры тогда были большими, тяжелыми, а главное медленными и с очень маленькой памятью (десятки÷сотни Кб). Компиляторам зачастую не хватало памяти, чтобы скомпилировать большую программу. Кроме того, скорость их запуска и работы была тоже черепашье. Поэтому исходный код программы делили на модули, компилировали или ассемблировали каждый модуль по-отдельности в [объектный код](#), а затем уже на конечном этапе с помощью [линкера](#) собирали несколько файлов объектного кода в один исполняемый файл.

Для ускорения и упрощения этого процесса и была создана утилита **make**. Чтобы не вызывать лишний раз компилятор или какой-нибудь транслятор, в файле **Makefile** прописываются зависимости между файлами. Затем запускается **make** с указанием какой файл нам нужно получить, и выполняется цепочка вызовов нужных программ.

Следует отметить, что утилита **make** используется до сих пор для сборки самых современных программных пакетов², правда в комплексе с другими средствами, обеспечивающими переносимость программ между разными ОС и автогенерацией зависимостей из исходного кода.

Для наших целей **make** используется как самое простое средство управления компиляцией проекта. В средах разработки, особенно в коммерческих, используются служебные файлы проектов, иногда бинарные, чаще текстовые, но всегда запутанные и весьма развесистые.

Если вам вдруг понадобится откомпилировать ваш проект на другом компьютере, с другой архитектурой, возможно вообще без графического интерфейса³, или вы вдруг решите попробовать работать в другой IDE — вы тут же вляпаетесь в ситуацию, когда нечем открыть файл проекта с заботливо прописанными опциями компиляции.

² типа GCC 4.9.x, ядра Linux или KDE под FreeBSD

³ например какой-нибудь удаленный сервер на процессоре 1995BM666 под раскрытым Solaris 7α4, на котором лежит криптиобиблиотека, использующая при компиляции трофейный электро-механический энкодер, существующий в единственном экземпляре ☹

```

1 # пример мейкфайла для проекта Азбука ARMатурщика
2 # лабораторная работа ЛР{labmkmake}
3 # символ # в начале -- комментариев
4
5 # пример использования переменных
6
7 # простое присваивание значения переменной
8 # обнуление переменной
9 SOMEVAR =
10 # маски временных файлов
11 TMPFILES = *.o *.elf *.hex *.objdump
12
13 # целевая платформа $TARGET, часто называют "префикс целевой платформы"
14 TARGET = arm-none-eabi
15 # целевой процессор
16 CPU = STM32F100RB
17 # переопределение переменной
18 CPU = LM3S811
19
20 # присваивание переменной с подстановкой значений другой переменной
21
22 # опции целевого процессора для gnu as и gnu cc
23 CPUOPT = -mcpu=cortex-m3 -mthumb -DCPU=$(CPU)
24
25 # стандартные переменные, задающие команды ассемблера, компилятора и линкера

```



```
26 AS = $(TARGET)-as
27 CC = $(TARGET)-gcc
28 LD = $(TARGET)-ld
29 OBJDUMP = $(TARGET)-objdump
30 OBJCOPY = $(TARGET)-objcopy
31 SIZE = $(TARGET)-size
32 GDB = $(TARGET)-gdb
33 MAKE = mingw32-make
34 EMU = qemu-system-arm -M lm3s811evb -S -s -kernel
35
36 # нестандартная (?) переменная - опции оптимизации
37 OPTFLAGS = -O1
38 # опции генерации отладочной информации, для отладки _выключить оптимизацию_
39 DEBFLAGS = -g -O0
40 # стандартная переменная - флаги компилятора Си
41 CFLAGS = $(CPUOPT) $(OPTFLAGS) $(DEBFLAGS)
42 # флаги ассемблера
43 ASFLAGS = $(CPUOPT) $(DEBFLAGS)
44
45 # указание что цели all и clean являются фиктивными целями, а не файлами
46 .PHONY: all clean deb emu
47
48 # первая цель, заданная в Makefile, является целью по умолчанию
49 # и обрабатывается при вызове $(MAKE) без параметров
50
51 # стандартная цель, предусматривающая сборку всего проекта
52 all: elf.elf bin.bin hex.hex
53
```

```
54 elf.elf: $(CPU).ld generic.ld startup.o init.o main.o
55 ____$(LD) -T ../hello/$(CPU).ld -T ../hello/generic.ld -o $@ *.o && \
56 ____$(OBJDUMP) -xd $@ > $@.objdump && \
57 ____$(SIZE) $@
58
59 hex.hex: elf.elf
60 ____$(OBJCOPY) -O ihex $< $@
61 bin.bin: elf.elf
62 ____$(OBJCOPY) -O binary $< $@
63
64 # стандартная цель, удаление всех временных и конечных бинарных файлов
65 clean:
66 ____rm -f $(TMPFILES)
67
68 # макро-правило: как компилировать сишные файлы в объектный код
69 # вместо % в других правилах могут подставляться любые символы, см. цель all
70 # тэг $@ заменяется на цель правила, т.е. %.o
71 # тэг $< заменяется на первый источник, т.е. %.c
72 %.o: %.c Makefile
73 ____$(CC) $(CFLAGS) -c -o $@ $<
74 ____$(OBJDUMP) -dx $@ > $@.objdump
75
76 # макро-правило: как компилировать ассемблерные файлы
77 %.o: %.S Makefile
78 ____$(AS) $(ASFLAGS) -o $@ $< && $(OBJDUMP) -dx $@ > $@.objdump
79
80 # запуск симулятора
81 emu: elf.elf
```

```
82 ____$(EMU) $<
83
84 # запуск отладчика
85 deb: elf.elf
86 ____$(GDB) $<
```

Обратите внимание, особенно если не используете  ECLIPSE — текстовый редактор должен быть настроен так, чтобы символ табуляции <TAB> не заменялся на пробелы, и отображался как 4 <пробел>а. В листинге табуляции специально выделены, т.к. *имеют синтаксическое значение*.

Этот пример **Makefile** достаточно универсален и самодостаточен для большинства проектов в этой книге. Кажущийся большой объем получился за счет использования комментариев и переменных. И те, и другие служат для документирования проекта, и повышают читаемость кода. В принципе никто не мешает⁴ написать несколько строк в **.bat**нике с явным указанием опций компиляторам, или вообще откомпилировать все исходники сразу одним вызовом **gcc** с кучей опций и списком исходных файлов. Но если вам потребуется что-то изменить, куда проще и быстрее сделать это в аккуратно оформленном самодокументированном **Makefile**.

Компилятор преобразует программу на языке программирования высокого уровня⁵ в объектный код (смесь кусочков машинного кода со служебной информацией) или в текст на языке ассемблера.

Кросс-компилятор (**gcc**) отличается от обычного компилятора тем, что генерирует код не для компьютера на котором он выполняется (хост-система, **\$HOST**), а для компьютера другой архитектуры — целевой системы, **\$TARGET**.

Ассемблер (**as**) преобразует человекочитаемый машинный код программы в объектный код.

⁴особенно для микроскопических объемов исходных текстов программ для контроллеров — в самом худшем случае какие-то жалкие сотни Кб

⁵для микроконтроллерных встраиваемых систем используются Си и C⁺⁺, на более тяжелых процессорах типа Cortex-Ax свободно применяются Java, Fortran, Python, и еще стоицот языков, созданных за последние 50 лет истории ИТ

Линкер (**ld**) объединяет несколько файлов объектного кода в один, и корректирует машинный код с учетом его конечного размещения в памяти целевой системы (адреса переменных, адреса переходов, размещение сегментов кода и данных в физической памяти целевой системы).

Дампер (**objdump**) позволяет получить информацию о содержимом объектных файлов, в частности значения различных служебных полей, и дизассемблированный машинный код.

Копир (**objcopy**) преобразует сегменты кода/данных из файла, полученного линкером, в формат, необходимый для ПО программатора: бинарные файлы, Intel HEX, ELF,.. загружаемые в масочное ПЗУ, FlashPROM (и EEPROM данных на МК ATmega).

Так как часто разработчики встраиваемых систем работают с разными аппаратными платформами, для команд тулчайна принято использовать префиксы типа **arm-none-eabi-**, чтобы явно отличать, какой именно (кросс-)компилятор вызывается.

Главная синтаксическая конструкция **Makefile** — блок правила, задающий зависимость между файлами и набор команд, которые нужно выполнить, если **дата модификации файла-цели старше, чем дата модификации одного из файлов-источников**. То есть если вы измените какой-то из файлов проекта, начнут срабатывать правила, которые обновляют зависимые от него файлы.

Синтаксис:

```
<файл-цель>: [<файл-источник1> ...]  
[<tab><команда1>]  
[<tab><команда2>]  
[...]
```

Количество файлов-источников и команд может быть любое, в том числе и нулевое. Каждая команда правила отбивается слева одной табуляцией (один символ с кодом 0x09, **не пачка пробелов**). Будьте аккуратны, редактируя **Makefile** во всяких блокнотах, вордпадах и прочей ереси, любящей “оптимизировать” пробелы: истинный ТАВ и 4 пробела на экране, как завещал Великий Столлман.

Использование переменных особых комментариев не требует, обычная подстановка. Есть переменная `$@`, имеющая значение текущего файла-цели. Есть похожая переменная `$<` — имя первого файла-источника.

Если кто вдруг не знает — символ `>` в командной строке применяется для перенаправления текстового вывода любой команды в файл. Если нужно в одной строке выполнить последовательно несколько команд, используются маркеры сцепления `;` `&&` и `|`. Описание их применения см. любую книжку по UNIX детсадовского уровня. В **Makefile** для простого последовательного выполнения команд⁶ рекомендуется использовать цепку `&&`⁷.

Команды выполняются с синтаксисом: `<[путь]команда[.exe]> [параметры через пробел]`.

Команда — имя выполняемого файла, может указываться с полным путем (диск, цепочка каталогов) или без. Если путь не указан, поиск выполняемого файла проводится в списке каталогов, заданном в системной переменной `$PATH`. Под DOS и Windows исполняемые файлы имеют суффикс `.exe`, `.bat` и `.com`, который в командной строке обычно не указывается. Под UNIX флаг выполнимости можно поставить вообще на любой файл.

В параметрах указываются имена файлов и опции: текстовые одно- и многобуквенные имена, начинающиеся с одинарного или двойного минуса. Параметры разделяются одним или несколькими пробелами. Порядок и значение параметров зависит от команды. Параметры для команд GNU toolchain и ПО программаторов подробно описаны далее.

⁶без передачи данных через потоки ввода/вывода

⁷следующие команды выполняются только если предыдущая завершилась без ошибок — если компиляция завершится ошибкой, незачем вызывать программатор

ЛР14: Hello World

Для начала нужно рассмотреть набор файлов минимального проекта:

- **README.txt**

Краткая информация о проекте — название, авторы, обязательно ссылки на Git-репозиторий, сайт, форум, и т.п.

- **Makefile**

Файл с описанием зависимостей между файлами, настройками проекта (в переменных) и правилами вызова компиляторов.

- **startup.S**

Стартовый код процессора, включает инициализацию системы тактирования, мапинга памяти, контроллера прерываний и минимальную инициализацию периферии. Пишется на ассемблере, т.к. на Си получается слишком сложно, синтаксически запутанно, или очень специфично для компилятора.

- **startup.c**

Сишный вариант стартового кода, использование синтаксических ухищрений GNU CC позволяет обойтись без ассемблера даже для описания таблицы векторов, но для начинающего сложновато разобраться.

- **init.c**

Сишный код инициализации железа (синтаксически легче описать блоки кода, зависящие от целевого процессора).

- **main.c**

Основной код, решающий поставленную задачу.

- **\$CPU.ld**

Скрипт линкера, настраивающий генерацию выходного бинарного файла в зависимости от целевого процессора — прежде всего организация памяти, и размещение сегментов кода/данных по фактическим адресам памяти. Поэтому здесь имя файла задано через переменную, описанную в **Makefile**.

- **generic.ld**

Скрипт линкера, содержащий общую часть для всех микроконтроллеров

Создаем эти файлы аналогично **Makefile** в ЛР13:

 **Project Explorer** > **hello** >  > **New** > **File** > File name: **НужныйФайл.xxx**

README.txt

```
1 Азбука ARМатурщика: лабораторная работа HelloWorld
2 (copy pasta) Dmitry Ponyatov <dponyatov@gmail.com>
3 https://github.com/ponyatov/CortexMx
```

startup.S

```
1 // универсальный стартовый код для любых Cortex-Mx микроконтроллеров
2 // этот стартовый код должен быть слинкован на начало ПЗУ,
3 // которое не обязательно начинается с нулевого адреса
4
5 .thumb // Cortex-M умеет только Thumb режим
6
7 .section ".vectors"
8 .func _vectors
9 .global _vectors
```

```
10 _vectors:    // таблица векторов прерываний/исключений Cortex-M
11 // используется команда относительного перехода,
12 // т.к. она корректно работает при стартовом ремапинге памяти
13     .word _stack_top    // Initial SP  значение указателя стека после сброса
14     .word _reset        // Reset                // Сброс
15     .word _dummy        // NMI
16     .word _dummy        // Hard fault
17     .word _dummy        // Memory management fault
18     .word _dummy        // Bus fault
19     .word _dummy        // Usage fault
20     .word _dummy        // r
21     .word _dummy        // r
22     .word _dummy        // r
23     .word _dummy        // r
24     .word _dummy        // SVCall
25     .word _dummy        // Reserved for Debug
26     .word _dummy        // r
27     .word _dummy        // PendSV
28     .word _dummy        // SysTick
29     .word _dummy        // IRQ0
30     .word _dummy        // IRQ1
31     .word _dummy        // IRQ2
32     .word _dummy        // IRQ3
33     .word _dummy        // IRQ4
34     .word _dummy        // IRQ5
35     .word _dummy        // IRQ6
36     .word _dummy        // IRQ7
37 .endfunc
```



```
38
39 // строка копирайта, конец дополняется до границы машинного слова
40 .section ".copyright"
41 .func _C_startup
42 .global _C_startup
43 _C_startup:
44 .string "startup.asm (c) Azbuka ARMaturschika"
45 .align 4
46 .endfunc
47
48 .text // сегмент кода
49
50 // сюда передается управление при сбросе
51 .thumb_func
52 _reset:
53 // LDR SP,=_stack_top
54 B .
55
56 // обработчик-заглушка
57 .thumb_func
58 _dummy:
59 B .
60
61 // .data
62 // .word 0x12345678,1234
63
64 // .bss
65 // .comm buf,0x10,10
```

```
66
67 .end
```

init.c

```
1
2 // пример как преобразовать макроопределение в строку
3 #define QUOTEQUOTE(Y) #Y
4 #define QUOTE(Y) QUOTEQUOTE(Y)
5
6 // копи направо
7 __attribute__((section(".copyright")))
8 char _C_init[] = QUOTE(CPU) "_init_(c)_Azbuka_ARMaturschika";
9
10 // пример условной компиляции по значению макроса, заданного
11 // в командной строке запуска компилятора -DCPU=$(CPU)
12 #if CPU==LM3S811
13     #include "LM3S811.h"
14 #else
15     // пример как аварийно остановить компиляцию
16     #pragma message QUOTE(CPU)
17     #error CPU not supported
18 #endif
19
20 // пример переопределения weak функции:
21 // замена обработчика из startup.c собственным обработчиком исключений
22 void Reset_Handler(void) { init(); for (;;) main(); }
23
24 // точка входа
```

```
25 init () {}
```

main.c

```
1 main () {}
```

LM3S811.ld

```
1 /* скрипт линкера для Luminary Micro lm3s811 (эмулятор в qemu-arm) */
2
3 /* конфигурация памяти целевой системы, сильно зависит от микроконтроллера */
4
5 MEMORY
6 {
7     FLASH (rx) : ORIGIN = 0x00000000, LENGTH = 64K /* 0x00010000 */
8     SRAM (rwx) : ORIGIN = 0x20000000, LENGTH = 8K /* 0x00002000 */
9 }
10 _stack_size = 1K; /* размер стека */
11
12 /* INCLUDE generic.ld */
```

generic.ld

```
1 /* часть скриптов линкера, общая для всех микроконтроллеров */
2
3 /* описание упаковки секций объектных файлов
4    в целевой файл и размещение в памяти */
5
6 SECTIONS
```

```

7 {
8     /* секция кода, обеспечиваем нужный порядок сегментов */
9     .text : {
10         _text = .;
11         startup.o(.vectors) /* в начало кладем таблицу векторов */
12         *(.copyright)      /* потом копирайты (попадут в начало прошивки) */
13         *(.text)           /* а потом все остальное */
14     } >FLASH
15
16     /* стек по рекомендации MISRA располагаем НИЖЕ данных т.к. растет вниз
17        (предотвращение затирания данных при переполнении стека) */
18     .stack : {
19         . = ALIGN(8);
20         _stack = .;
21         . = . + _stack_size; /* резервируем память под стек */
22         _stack_top = .;      /* создаем указатель на вершину стека */
23     } >SRAM
24
25     /* секция инициализированных данных (константы) */
26     .data : {
27         _data = .;
28         *(.data)
29     } >SRAM AT>FLASH
30
31     /* секция пустых данных и кучи
32        (переменные и массивы без заданных значений, динамическая память) */
33     .bss : {
34         _bss = .;

```

```
35         * ( . b s s )
36     } >SRAM
37 }
```

ЛР15: Настройка отладчика в ECLIPSE

8

На сегодняшний день существуют много способов и инструментов для отладки embedded приложений, начиная с отладки “в железе” (внутрисхемная отладка) и заканчивая всякими симуляторами. У каждого метода есть свои плюсы и минусы, но поскольку мы будем писать приложения для реальных устройств, то предпочтительней реальная отладка (в железе), то есть приложение будет исполняться непосредственно микроконтроллером.

Что нам понадобится для “железной отладки” :

- ARM микроконтроллер (для симуляции необязателен)
- JTAG/SWD адаптер (для симуляции необязателен)
- GDB сервер (транслятор интерфейсов GDB/JTAG)
- GDB отладчик (имеет встроенный симулятор ARM7TDMI, используется для первых лаб)
- плагин C/C++ GDB Hardware Debugging
- плагин Eclipse Embedded Systems Register View

JTAG адаптер (он же программатор) следует выбрать тот, который поддерживает именно ваш микроконтроллер, а еще лучше, микроконтроллеры разных производителей. В моем случае (еще с давних времен у меня завалились кристаллы от Texas Instruments, ST Microelectronics, NXP, Atmel, Cypress), я сразу решил найти программатор поддерживающий имеющиеся у меня камни. Порыскав в интернетах, мой выбор пал на китайский клон знаменитого J-Link, в добавок к которому идет уйма полезных утилит от Segger Microcontroller (тут обошлось без китая ☺), облегчающие жизнь разработчику.

⁸копираста: <http://makesystem.net/?p=2146>

В этой книге также рассмотрено несколько простых вариантов JTAG-адаптеров, которые вы можете сделать сами, не обладая выдающимися знаниями в электронике и технологиях производства печатных плат.

Структура аппаратно-программного комплекта для отладки:

микроконтроллер» JTAG/SWD» адаптер» LPT/USB» GDB сервер» протокол GDB» GDB отладчик» IDE

Адаптер подключается к выводам МК с помощью колодки (JTAG) или гребенки (SWD).

К компьютеру адаптер подключается через один из распространенных интерфейсов: совсем дешевые варианты “на пяти резисторах” через порт LPT, чуть подороже через USB, совсем дорогие проф. модели могут иметь Ethernet интерфейс.

Отладчик (дебаггер, англ. debugger) — компьютерная программа, предназначенная для поиска ошибок в других программах. Отладчик позволяет выполнять пошаговую трассировку, отслеживать, устанавливать или изменять значения переменных в процессе выполнения кода, устанавливать и удалять контрольные точки или условия остановки, сопоставлять двоичный код — его исходному тексту (на основе которых можно точно определить выполняемые программой действия) и т.д. (Wiki)



Практически во все тулчейны входит утилита GDB (**arm-none-eabi-gdb**), это и есть отладчик GNU. В принципе, дебаггер выполняет два типа действий: управление исполнением программы в кристалле (через отладочный интерфейс) и вывод результатов в консоль/графическую оболочку.

При сборке тулчайна (из исходников) невозможно заранее сказать, какой набор отладочных средств будет у конечного пользователя — у типичного ембеддера⁹ запросто наберется пара-тройка различных JTAG-адаптеров, несколько демолат со встроенным адаптером, причем с разными процессорами, несколько собственных устройств с самодельными отладочными интерфейсами, и еще для комплекта пару чисто программных симуляторов ARM-ядер.

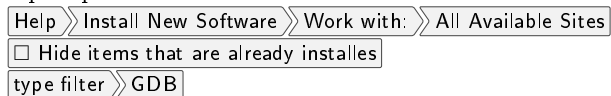
Задачу унификации интерфейсов, и подключения всего этого зоопарка к одному и тому же отладчику GDB выполняет GDB-сервер. Отладчик общается с сервером по одному и тому же унифицированному

⁹разработчика ПО под встраиваемые системы

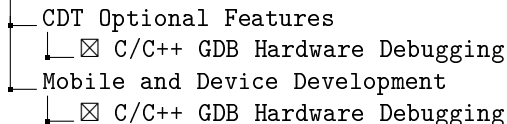
[GDB-протоколу](#) через последовательный порт или TCP/IP соединение, а все сложности взаимодействия с железом берет на себя сервер. Это сделано (в том числе) для тех случаев, когда GDB-отладчик работает на одном ПК а GDB-сервер на другом (в соседней комнате или соседнем государстве ☺). Опять же, сервер надо выбрать тот, который поддерживает ваш JTAG-адапер или эмулятор.

GDB, как и все остальные утилиты тулчайна, работает из командной строки, что не всем удобно ☺, поэтому для начала стоит научиться им пользоваться из графической оболочки. ECLIPSE как и подобает серьезной IDE, имеет средства работы с GDB, заменяющие его консоль, имеет графические кнопки для вызова всех отладочных команд, и отображает содержимое регистров, памяти и т.п. в графических окнах. Взаимодействие ECLIPSE/GDB обеспечивает плагин **C/C++ GDB Hardware Debugging**, входящий в состав уже установленного ранее расширения **CDT**.

Проверить наличие плагина можно так:



GDB



Прежде всего отключим оптимизацию кода проекта, задав в **Makefile** значение переменной **OPTFLAGS** = **-O0**.

Затем, нужно включить в проекте генерацию отладочной информации¹⁰, добавив опцию **-g[N]**.

Существуют три уровня отладочной информации:

¹⁰ имена переменных, функций и т.п. объектов программы, в т.ч. и сами строки исходного кода

1. в объектный код вставляется минимальный объем отладочной информации. Ее вполне достаточно для трассировки вызовов функций и исследования глобальных переменных, тем не менее, отсутствует информация для сопоставления выполняемого кода со строками исходного кода и информация для отслеживания локальных переменных.
2. используется по умолчанию. Помимо всей отладочной информации первого уровня он дополнительно включает данные, необходимые для сопоставления строк исходного кода с выполняемым кодом, а также имена и расположение локальных переменных.
3. помимо всей отладочной информации первого и второго уровней, включает дополнительную информацию, в частности определения макросов препроцессора.

Используем 3 уровень, изменив в **Makefile** значение переменной **DEBFLAGS = -g3 -ggdb**. Опция [-ggdb](#) задает дополнительно формат отладочной информации. Доступны форматы STABS, DWARF2 и родной формат платформы.

В файле **startup.o.dump** при этом появляются дополнительные секции с отладочной информацией, и в заголовок добавляются флаги, указывающие на ее наличие:

startup.o.objdump

```
1 startup.o:      file format elf32-littlearm
2 architecture:  armv4t, flags 0x00000011: HAS_RELOC, HAS_SYMS
3 ...
4  4 .debug_line   00000044  00000000  00000000  000000b0  2**0
5                  CONTENTS, RELOC, READONLY, DEBUGGING
6  5 .debug_info   00000044  00000000  00000000  000000f4  2**0
7                  CONTENTS, RELOC, READONLY, DEBUGGING
8  6 .debug_abbrev  00000014  00000000  00000000  00000138  2**0
9                  CONTENTS, READONLY, DEBUGGING
10 7 .debug_aranges 00000020  00000000  00000000  00000150  2**3
```

Для настройки отладочного интерфейса заходим в меню

Run >> Debug Configurations...

GDB Hardware Debugging >>> >> New

В результате открывается окно с настройками отладки.

Для начала попробуем работу нашей прошивки на встроенном в GDB программном симуляторе процессора **ARM7TDMI**.

Вкладка Main.

В поле Name, можно дать имя всей конфигурации отладки, поскольку даже для одного проекта бывают разные конфигурации отладки (скажем для отладки в RAM или Flash памяти).

Name: >> ARM7TDMI simulator

В поле Project указываем имя проекта (поскольку в нашем workspace может быть более одного проекта)

Project: >> hello

В поле C/C++ Application указываем имя *.elf файла сгенерированного после компиляции (с введенными ранее настройками для Debug прошивки) проекта и который будет использован во время отладки.

C/C++ Application: >> startup.o

Перед тем как перейти к следующей вкладке, в нижней части окна обязательно выбираем

Legacy GDB Hardware Debugging Launcher

Apply

Вкладка Debugger. Здесь мы установим связь между отладчиком и графической оболочкой, а также между отладчиком и GDB-сервером (отсюда и название вкладки).

В поле GDB Command указываем имя отладчика из тулчайна. Должен быть прописан в **\$PATH**, или можно указать полный путь

GDB Command: >> arm-none-eabi-gdb

В соответствии с идеологией ведущих разработчиков Free Software Foundation, GDB вместо собственного графического пользовательского интерфейса предоставляет возможность подключения к внешним IDE, управляющим графическим оболочкам либо использовать стандартный консольный текстовый интерфейс” (Wiki). В общем, mi (Machine Interface) это протокол общения между отладчиком и графической оболочкой.

Command Set: >> Standard (Windows)

Protocol Version: >> mi

Как ранее было сказано, общение между отладчиком и сервером осуществляется через последовательный или TCP/IP порт, поэтому в общем случае следует выбирать опции типа:

Remote Target >> ☒ Use remote target

JTAG Device: >> Generic TCP/IP

IP address: >> localhost

Port number: >> 12345

Но поскольку мы собираемся использовать встроенный симулятор ARM7, пока нужно **выключить** удаленную отладку:

☐ Use remote target

Apply

Вкладка Startup (предписания отладчику перед началом работы).

Сброс необходим для того чтобы очистить регистры ARM процессора от значений полученных в ходе предыдущей отладки (по желанию)

Reset and Delay (seconds): >> 3

Останавливаем процессор для настройки эмулятора и загрузки отлаживаемой прошивки

☒ Halt

В (пустом) текстовом поле вводим команды, выполняемые при старте отладки.

Настало время вернуться к вопросу об использовании симуляции микроконтроллеров **ARM7TDMI**. На самом деле с этой задачей запросто справляется сам GDB, если указать ему стартовые команды:

target sim

load

Из какого файла грузить прошивку

Load image » Use project binary

Из какого файла грузить отладочную информацию¹¹

Load symbols » Use project binary

Apply




Вкладка Common

Display in favorites menu » ☒ Debug

Standard Input and Output » ☒ Allocate console

☒ Launch in background

Apply

При первом запуске отладки, ECLIPSE просит разрешение на переход в режим отображения отладки (Debug perspective). Разрешаем и ставим галку “☒ больше не спрашивать“. Далее, открывается отображение многочисленных окон, каждое со своим предназначением (окна исходного кода, окно дизассемблера, окно отображения памяти и т.д.). При желании можно добавить различные окна через меню  Window  Show View.



Первый запуск отладчика

: кнопка клопа

» ARM7TDMI simulator

¹¹ можно использовать отдельный .sym файл

Последующие запуски (последнего) отладчика: просто **F11**

```
1 symbol-file C:\\ARM\\book\\hello\\startup.o
2 Reading symbols from C:\\ARM\\book\\hello\\startup.o... done.
3 target sim
4 load C:\\ARM\\book\\hello\\startup.o
5 Connected to the simulator.
6 Loading section .text, size 0x50 vma 0x0
7 Start address 0x0
8 Transfer rate: 640 bits in <1 sec.
```

Глава 4

Система управления версиями Git

[7]

Установку ПО см. ЛР²

Избегайте использования бинарных файлов, по возможности генерируйте их из текстового описания на каком-нибудь макроязыке — в этом случае VCS обеспечит вам возможность получить историю или diff в человекочитаемопонимаемом виде, а не в виде набора невнятных кексов.

Рекомендую использовать Git и один из проектных хостингов типа <https://github.com/>. Установка описана в ЛР².

Глава 5

Интегрированная среда разработки



Например нажатием **F3** в **⊕ECLIPSE** можно переместиться на определение функции, на имени которой находится текстовый курсор.

Автодополнение — редактор предлагает варианты полного написания идентификаторов и ключевых слов по первым буквам и нажатию обычно **Ctrl**+**Tab** или **Ctrl**+**N**. Также автоматически расставляются закрывающие скобки, закрывающие операторы управляющих структур типа `begin/end`, и генерируются синтаксические элементы циклов при вводе ключевых слов `if/for/while`. Особенно удобно автодополнение при написании кода на ООП языках — при вводе имени класса или объекта и точки предлагается меню с именами данных и методов класса.

При вводе имени функции и скобки выводится всплывающее окно с подсказкой — определение функции с типом возвращаемого значения, типом и именами параметров.

Интерфейс IDE часто предусматривает различные вспомогательные окна, показывающие имена и свойства объектов, описанных в программе (переменные, функции, структуры,...), структуру проекта с зависимостями между файлами, блоки справки в зависимости от текущего выделенного элемента и т.п.

Часто IDE имеет встроенный графический интерфейс для отладки программ, используя для этого интерфейсные библиотеки для программатора и специальный отладочный код, добавляемый к вашей программе при компиляции. Используя аппаратный модуль отладки на целевом процессоре и отладочный код, IDE обеспечивает отображение значений и изменений регистров процессора, состояние перефери, позволяет задать точки останова в программном коде, в т.ч. условные по значению или изменению переменных или регистров железа. При использовании ОС реального времени и системы аппаратной многозадачности отображается загрузка ядер, загрузка процессора и используемые ресурсы для каждой задачи, работа планировщика, и т.п.

Для удобной работы доступно несколько бесплатных вариантов IDE, далее рассмотрим два варианта: тяжелая суперуниверсальная среда **⊕ECLIPSE**, и легкая в отношении требуемых ресурсов системы **CodeLite**.

Глава 6

Пакет кросс-компиляции GNU toolchain

Часть IV

Отладка

Часть V

Встраиваемый C^{++}

Часть VI

RTOS

Часть VII

Автоматное программирование /фреймворк QuantumLeaps/

Часть VIII

Разработка и изготовление железа

Глава 7

САПР KiCAD

Глава 8

Инструмент и оборудование

Глава 9

Технологии изготовления плат и монтажа

Часть IX

Подготовка документации

Глава 10

DocBook

Глава 11

L^AT_EX

Необходимо использовать человеко-читаемые простые текстовые файлы (**plain ascii text**, кодировка по выбору, удобнее всего **utf8**) и использовать язык разметки — DocBook, а удобнее всего L^AT_EX.

Ни в коем случае не используйте для документации всякую бинарщину тип NarcoSoft Word — текстовый формат необходим для корректной и полноценной работы VCS. Исключение по необходимости — только графические файлы, подключаемые при генерации выходных файлов документации.

Эта книга написана с использованием языка разметки L^AT_EX, и транслируется в экранный **.pdf** с



помощью пакета

MiKTeX/ TeXlive.



Установка описана в ЛР11

Часть X

Приложения

Глава 12

Сборка собственного тулчайна под MinGW/MSYS

1

2

Если хочется странного, например иметь самый свежий набор пакетов разработки, скомпилированный с оптимизацией под ваш рабочий компьютер (**\$HOST**), можно поставить пакет MinGW+MSYS, и собрать свой собственный пакет компиляторов и утилит.

Этот раздел появился после того, как выяснилось что тулчейн Yagarto протух³, а другие готовые бинарные тулчейны под Windows или еще больше устарели, или (частично) платные, или обрезанные, или требуют регистрации (CodeSourcery Lite).

Компиляция длится долго, требует достаточно мощного компьютера (прежде всего объема ОЗУ), и отсутствия боязни командной строки.

Из плюсов: оптимизация под ваш компьютер, возможность собрать версию gcc посвежее с новыми плюшками (оптимизаторами, поддержкой новых чипов, и расширений языка), и независимость от стороннего сборщика.

В простейшем случае требуется подкорректировать **toolchain/Makefile**, обратив особое внимание на первые строки **Makefile**, в которых задаются целевая платформа, название тулчейна, и **целевой каталог установки** в нотации MSYS. Также важный момент — опции сборки пакетов, приписываются в середине **Makefile**, но высока вероятность что вам захочется там что-то (аккуратно) изменить.

toolchain/Makefile

```
1 # Makefile для сборки своего тулчайна из исходников под Windows (MinGW+MSYS)
```

```
2
```

¹копипаста: <http://gnutoolchains.com/building/>

²копипаста: <https://github.com/ponyatov/clock/blob/master/Makefile>

³отладчик GDB не цеплялся за симулятор qemu-arm

```
3 # целевая архитектура для Cortex-M
4 TARGET = arm-none-eabi
5 # настройки для целевого процессора Cortex-M
6 CFG_CPU = --disable-interwork --disable-multilib --with-cpu=cortex-m3
7 # название тулчейна
8 TCNAME = cortex
9 # путь установки в формате MSYS
10 TC = /c/ARM/$(TCNAME)
11 # путь установке в формате Windows
12 TCPATH = "C:\\\\ARM\\\\$(TCNAME)"
13
14 # версии пакетов: при желании обновиться корректировать здесь
15 BINUTILS_VER = 2.24
16 GMP_VER = 5.1.3
17 MPFR_VER = 3.1.2
18 MPC_VER = 1.0.2
19 GCC_VER = 4.8.3
20
21 # имена пакетов (с версиями)
22 BINUTILS = binutils-$(BINUTILS_VER)
23 GMP = gmp-$(GMP_VER)
24 MPFR = mpfr-$(MPFR_VER)
25 MPC = mpc-$(MPC_VER)
26 GCC = gcc-$(GCC_VER)
27
28 # команды
29 WGET = wget -N -P gz
30 MAKE = mingw32-make -j$(NUMBER_OF_PROCESSORS)
```

```
31 INSTALL = mingw32-make install-strip
32
33 # временные каталоги
34 GZ = $(PWD)/gz
35 SRC = $(PWD)/src
36 TMP = $(PWD)/tmp
37 DIRS = $(SRC) $(TMP) $(TC)
38
39 # параметры конфигурации, здесь нужно аккуратно следить за опциями сборки
40 # очень вероятно что вам потребуется тут что-то поменять
41 CFG = configure --disable-nls --program-prefix=$(TCNAME)- \
42 ____--prefix=$(TC) --target=$(TARGET) --datarootdir=$(TMP)
43
44 CFG_BINUTILS = --with-sysroot=$(TCPATH) $(CFG_CPU)
45 # --with-native-system-header-dir=/include
46
47 # фиктивные цели
48 .PHONY: all clean distclean dirs gz binutils gcc gdb
49
50 # это правило сработает при запуске make без параметров, полная пересборка
51 all: distclean gz
52 # создать структуру каталогов
53 dirs:
54 ____mkdir -p $(GZ) $(DIRS)
55 # зачистка каталогов, остаются архивы исходников
56 distclean:
57 ____rm -rf $(DIRS)
58 ____make dirs
```

```
59
60 # закачка архивов исходников
61 gz:
62 ____$(WGET) http://ftp.gnu.org/gnu/binutils/$(BINUTILS).tar.bz2
63 ____$(WGET) ftp://ftp.gmplib.org/pub/gmp/$(GMP).tar.bz2
64 ____$(WGET) http://www.mpfr.org/mpfr-current/$(MPFR).tar.bz2
65 ____$(WGET) http://www.multiprecision.org/mpc/download/$(MPC).tar.gz
66 ____$(WGET) http://gcc.skazkaforyou.com/releases/$(GCC)/$(GCC).tar.bz2
67
68 # правила распаковки архивов исходников
69 $(SRC)/%/README: $(GZ)/%.tar.gz
70 ____cd $(SRC) && zcat $< | tar x && touch $@
71 $(SRC)/%/README: $(GZ)/%.tar.bz2
72 ____cd $(SRC) && bzipcat $< | tar x && touch $@
73 $(SRC)/%/README: $(GZ)/%.tar.xz
74 ____cd $(SRC) && xzcat $< | tar x && touch $@
75
76 # сборка BINUTILS (ассемблер, линкер и т.п.)
77 # (asm-извращенцы и авторы собственных компиляторов могут на этом остановиться)
78 autoconf_version=$(shell autoconf --version | tr ' ' '\n' | grep 2.6)
79 binutils: $(SRC)/$(BINUTILS)/README
80 ____# патчим в исходниках конфиг подменяя версию autoconf 2.64
81 ____cd $(SRC)/$(BINUTILS) && sed -i '/dnl Ensure exactly this Autoconf version is u
82 ____cd $(SRC)/$(BINUTILS) && sed -i "s/2.64/$(autoconf_version)/g" ./config/overrid
83 ____# конфигурируем и собираем
84 ____rm -rf $(TMP)/$(BINUTILS) && mkdir $(TMP)/$(BINUTILS) && cd $(TMP)/$(BINUTILS)
85 ____$(SRC)/$(BINUTILS)/$(CFG) $(CFG_BINUTILS) && $(MAKE) && $(INSTALL)
86
```

```
87 .PHONY: z
88 z:
89 ____echo $(MAKE)
```

запустить MSYS >> /MinGW/msys/1.0/msys.bat

Все команды выполнять из под MSYS если не указано обратное

cd /c/ARM/book/toolchain

Зачистить временные и целевые каталоги, скачать исходники (приличный объем, ~100 Mb):

make distclean gz

Собрать BINUTILS (ассемблер, линкер и т.п.)

make binutils

Литература

- [1] <https://github.com/ponyatov/CortexMx> Азбука халтурщика-ARMатурщика
- [2] Getting started with CMSIS http://www.doulos.com/knowhow/arm/CMSIS/CMSIS_Doulos_Tutorial.pdf
- [3] Ю.С. Магда Программирование и отладка C/C++ приложений для микроконтроллеров ARM. — М.: ДМК Пресс, 2012. — 168 с.: ил.
- [4] © Quantum[®]*LeaPs*
- [5] http://www.state-machine.com/arm/Building_bare-metal_ARM_with_GNU.pdf Quantum[®]*LeaPs*
Building Bare-Metal ARM Systems with GNU
- [6] <http://milandr.ru/> ЗАО «ПМК Миландр»
- [7] <http://git-scm.com/book/ru> перевод: Scott Chacon **Pro Git**
- [8] <http://habrahabr.ru/post/114239/> хабра: Quantum[®]*LeaPs* QP и диаграммы состояний в UML
- [9] <http://www.state-machine.com/> Quantum[®]*LeaPs* State Machines & Tools

- [10] <http://makesystem.net/?p=988> Изучаем ARM. Собираем свою IDE для ARM
- [11] <http://makesystem.net/?p=2146> Изучаем ARM. Отладка ARM приложений в Eclipse IDE
- [12] Львовский С.М. Набор и вёрстка в пакете L^AT_EX