



## รายงาน

### Digital System Fundamentals Assignment 2561

#### เรื่อง Football table soccer game

#### จัดทำโดย

|                             |                       |
|-----------------------------|-----------------------|
| นายสุรพัศ ไตรรัตนธาดา       | รหัสนักศึกษา 59011453 |
| นายธนต์ถ์ กระแสร์           | รหัสนักศึกษา 60010421 |
| นายธนัท แสงเพิ่ม            | รหัสนักศึกษา 60010427 |
| นายปวุต ขวบุรีนทร์          | รหัสนักศึกษา 60010599 |
| นายปิยงกูร วุฒิเจริญฤทธิ์   | รหัสนักศึกษา 60010621 |
| นางสาววรกมล ฉินประสิทธิ์ชัย | รหัสนักศึกษา 60010888 |

#### นักศึกษาชั้นปีที่ 2

#### เสนอ

รศ. ดร. เจริญ วงษ์ชุ่มเย็น

คณะวิศวกรรมศาสตร์ สาขาวิชา วิศวกรรมคอมพิวเตอร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

## คะแนนที่ได้

| Idea/Useful | Techniques | Completeness | Report/Clip | Present |
|-------------|------------|--------------|-------------|---------|
|             |            |              |             |         |

## คำนำ

รายงานวิชานี้เป็นส่วนหนึ่งของรายวิชา 01076006 Digital System Fundamentals ของนักศึกษาชั้นปีที่ 2 คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมคอมพิวเตอร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง โดยรายงานฉบับนี้เป็นรายละเอียดข้อมูลเกี่ยวกับการออกแบบการทำงานที่ประกอบไปด้วยวงจร TTL และ วงจรบน FPGA รวมถึง module ต่างๆ ให้ทำงานร่วมกัน โดยนำเกมกระดาน Table Soccer มาร่วมกับดิจิทัลเพื่อให้สามารถเล่นเกมนี้ได้ง่ายขึ้น และไม่ต้องมีคนคอยจับเวลาให้

คณะผู้จัดทำหวังว่ารายงานเล่มนี้จะเป็นประโยชน์กับผู้อ่าน นักเรียนหรือนักศึกษาที่กำลังหาข้อมูลเกี่ยวกับเรื่องนี้อยู่ หากมีข้อเสนอแนะหรือข้อผิดพลาดประการใดผู้จัดทำขอน้อมรับไว้และขออภัยมา ณ ที่นี้ด้วย

คณะผู้จัดทำ

| เรื่อง   | สารบัญ | หน้า |
|--|--------|------|
| <b>บทที่ 1 บทนำ</b>                                      |        | 1    |
| ที่มาและความสำคัญ  |        | 1    |
| วัตถุประสงค์   |        | 1    |
| ขอบเขตของโครงการ   |        | 1    |
| <b>บทที่ 2 เอกสารที่เกี่ยวข้อง</b>                       |        |      |
| เกมฟุตบอลโต๊ะ  |        | 2    |
| D flip flop  |        | 3    |
| CB16CE   |        | 4    |
| INV หรือ Not gate  |        | 5    |
| And gate   |        | 5    |
| Multiplexer  |        | 6    |
| Comp4  |        | 7    |
| Crash Sensor   |        | 8    |
| <b>บทที่ 3 วิธีการดำเนินงาน</b>                          |        |      |
| ขั้นตอนการดำเนินงาน                                      |        | 9    |
| การศึกษาและรวบรวมข้อมูล                                  |        | 10   |
| วัสดุและอุปกรณ์  |        | 11   |
| <b>บทที่ 4 ผลการดำเนินงาน</b>                            |        |      |
| ผลการดำเนินงานตามหัวข้อกำหนดเบื้องต้นและขอบเขตของโครงการ |        |      |

ขั้นตอนการใช้งานของระบบ

ผลการดำเนินงาน

**บทที่ 5 สรุปผลการทำโครงการ**

สรุปผลการดำเนินงาน

ปัญหาอุปสรรคและแนวทางการแก้ไข

Code ในการทำโปรแกรม

**บรรณานุกรม**

## บทที่ 1

### บทนำ

#### ที่มาและความสำคัญ

เนื่องจากได้เห็นว่าการเล่นเกมกระดาน Table Soccer นั้นจะมีการนับคะแนนและจับเวลาเองในการเล่นแต่ละรอบจึงได้เกิดการศึกษาที่จะนำดิจิทัลมาาร่วมกับเกมกระดานชนิดนี้เพื่อให้สามารถเล่นได้ง่ายขึ้นโดยไม่ต้องจับเวลาและนับคะแนนเอง แล้วยังเพิ่มการบันทึกคะแนนสูงสุดไว้ตลอดเมื่อยังมีการทำงานอยู่

#### วัตถุประสงค์

1. เพื่อนำเนื้อหาที่ได้จากการเรียนการสอนมาประยุกต์ใช้ให้ได้ประโยชน์สูงสุด
2. เพื่อศึกษาการใช้งานร่วมกันของวงจร TTL และ วงจรบน FPGA
3. เพื่อฝึกฝนการทำงานในรูปแบบกลุ่ม

#### ขอบเขตของโครงการ

- ยื่นเอกสารข้อเสนอโครงการได้จนถึงหมดเขตส่งงาน ( เอกสารข้อเสนอโครงการ คือ เอกสารที่อธิบายให้เข้าใจง่ายๆ และชัดเจนว่าจะทำอะไรบ้าง เช่น โปรแกรม )
- ประกอบไปด้วยทั้งวงจร TTL และวงจรบน FPGA ทำงานร่วมกัน
- สิ่งที่ต้องส่ง
  1. การนำเสนอชิ้นงาน
  2. เอกสารการออกแบบ ( Design document )
  3. เอกสารในรูปแบบไฟล์อิเล็กทรอนิกส์ทั้งหมด ( Word, PDF and any )
  4. วิดีโอแนะนำชิ้นงาน
  5. นวัตกรรมหรือข้อขายออนไลน์ที่เป็นสาธารณะ
- การให้คะแนน = เอกสารข้อเสนอโครงการ, เอกสารการออกแบบ, ไอเดีย, เทคนิค, ความสมบูรณ์, วิดีโอ

## บทที่ 2

### เอกสารที่เกี่ยวข้อง

#### เกมฟุตบอลโต๊ะ

ฟุตบอลโต๊ะ (table football) หรือบางครั้งเรียก ฟุตซอล (foosball หรือ futsal) เป็นเกมจำลองการเล่นฟุตบอลบนโต๊ะ คิดค้นโดย อะเลคันโดร ฟินิสเตร์เร (Alejandro Finisterre) กวีชาวสเปน ฟุตบอลโต๊ะเป็นกีฬาที่เล่นสองฝ่าย ฝ่ายละหนึ่งถึงสองคน โดยผู้เล่นแต่ละคนจะถือก้านที่ควบคุมตัวผู้เล่นเพื่อทำการเตะลูกบอลไปในทิศทางที่ต้องการ ให้อีกลูกบอลเข้าสู่ประตูฝ่ายตรงข้าม กีฬานี้นิยมเล่นในร่ม และยังคงนิยมเล่นในตามผับหรือบาร์ทั่วไปในสหรัฐอเมริกาและยุโรป อะเลคันโดรคิดค้นเกมนี้ขึ้นในช่วงที่เขาได้รับบาดเจ็บจากกระโดดในช่วงสงครามกลางเมืองสเปน เขามีความคิดที่ว่า คนจำนวนมากรวมถึงเด็กที่อยู่ในโรงพยาบาลไม่สามารถที่จะเล่นฟุตบอลได้ จึงได้เกิดความคิดพัฒนาเกมขึ้น โดยได้อิทธิพลมาจากการเล่นปิงปอง (ซึ่งจำลองการเล่นเทนนิสบนพื้นโต๊ะ) อะเลคันโดรให้คาเบียร์ อัลตูนา (Javier Altuna) เพื่อนที่เป็นช่างไม้สร้างโต๊ะฟุตบอลโต๊ะขึ้นเป็นครั้งแรก ต่อมาถึงแม้ว่าอเลคันโดรได้จดสิทธิบัตรผลงานนี้ในปี พ.ศ. 2480 แต่ได้ทำเอกสารสิทธิบัตรสูญหายไประหว่างการหลบหนีการรัฐประหารลัทธิฟาสซิสต์ในฝรั่งเศส



## D flip flop

**ดีฟลิปฟล็อป** เป็นฟลิปฟล็อปที่ทำงานตามตารางสถานะถัดไปด้านล่าง ฟลิปฟล็อปชนิดนี้เป็นฟลิปฟล็อปที่ถูกนำมาใช้มากกว่าชนิดอื่น เพราะเข้าใจระบบการทำงานง่าย เนื่องจากดีฟลิปฟล็อปมีสถานะถัดไปเดียวกับอินพุตที่เข้ามา ฟลิปฟล็อปชนิดนี้จึงถูกนำไปสร้างเป็นเรจิสเตอร์ และเครื่องสถานะจำกัอื่น ๆ

### ตารางสถานะถัดไปของเจเคฟลิปฟล็อป

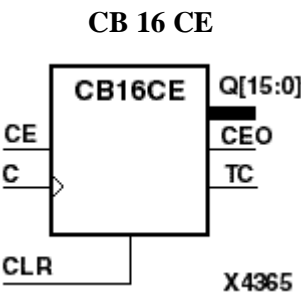
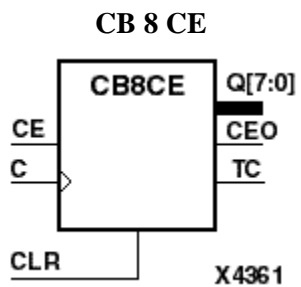
| D | Q+ |
|---|----|
| 0 | 0  |
| 1 | 1  |

ตารางสภาวะกระตุ้น

| Q | Q+ | D |
|---|----|---|
| 0 | 0  | 0 |
| 1 | 0  | 0 |
| 0 | 1  | 1 |
| 1 | 1  | 1 |

**CB16CE**

CB2CE, CB4CE, CB8CE, and CB16CE are, respectively, 2-, 4-, 8-, and 16-bit (stage), asynchronous, clearable, cascadable binary counters. The asynchronous clear (CLR) is the highest priority input. When CLR is High, all other inputs are ignored; the Q outputs, terminal count (TC), and clock enable out (CEO) go to logic level zero, independent of clock transitions. The Q outputs increment when the clock enable input (CE) is High during the Low-to-High clock (C) transition. The counter ignores clock transitions when CE is Low. The TC output is High when all Q outputs are High. Larger counters are created by connecting the CEO output of the first stage to the CE input of the next stage and connecting the C and CLR inputs in parallel. CEO is active (High) when TC and CE are High. The maximum length of the counter is determined by the accumulated CE-to-TC propagation delays versus the clock period. The clock period must be greater than n(tCE-TC), where n is the number of stages and the time tCE-TC is the CE-to-TC propagation delay of each stage. When cascading counters, use the CEO output if the counter uses the CE input; use the TC output if it does not. The counter is asynchronously cleared, outputs Low, when power is applied. For XC9500/XV/XL, CoolRunner XPLA3, and CoolRunner-II, the power-on condition can be simulated by applying a High-level pulse on the PRLD global net. Spartan-II, Spartan-IIe, Spartan-3, Virtex, Virtex-E, Virtex-II, Virtex-II Pro, and VirtexII Pro X simulate power-on when global set/reset (GSR) is active. GSR defaults to active-High but can be inverted by adding an inverter in front of the GSR input of the STARTUP\_SPARTAN2, STARTUP\_SPARTAN3, STARTUP\_VIRTEX, or STARTUP\_VIRTEX2 symbol



**Logic Table for this**

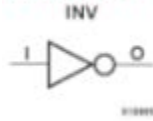
| Inputs |    |   | Outputs   |           |     |
|--------|----|---|-----------|-----------|-----|
| CLR    | CE | C | Qz-Q0     | TC        | CEO |
| 1      | X  | X | 0         | 0         | 0   |
| 0      | 0  | X | No change | No change | 0   |
| 0      | 1  | ↑ | Inc       | TC        | CEO |

z = bit width - 1  
TC = Qz•Q(z-1)•Q(z-2)•...•Q0  
CEO = TC•CE



## INV หรือ Not gate

### Primitive: Inverter



**Not gate** คือเกตที่ให้สัญญาณขาออกเป็นส่วนเดิมเต็มของสัญญาณขาเข้า หรือเป็นการสลับค่าของสัญญาณขาเข้า เป็นความหมายเดียวกับตรรกะ "นิเสธ" เกตนี้จะรับสัญญาณขาเข้าเพียงข้างเดียว มีตัวดำเนินการคือ  $A$  (อ่านว่า not A หรือ  $\bar{A}$ ) ตารางค่าความจริงของเกต NOT เป็นดังนี้

| A | $\bar{A}$ |
|---|-----------|
| 0 | 1         |
| 1 | 0         |

## And gate

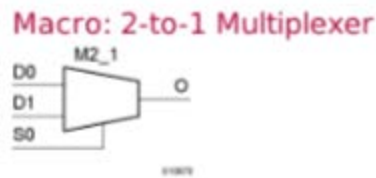
### Primitive: 2-Input AND Gate with Non-Inverted Inputs



| INPUT |   | OUTPUT  |
|-------|---|---------|
| A     | B | A AND B |
| 0     | 0 | 0       |
| 0     | 1 | 0       |
| 1     | 0 | 0       |
| 1     | 1 | 1       |

The **AND gate** is a basic digital logic gate that implements logical conjunction - it behaves according to the truth table to the right. A HIGH output (1) results only if all the inputs to the AND gate are HIGH (1). If none or not all inputs to the AND gate are HIGH, a LOW output results. The function can be extended to any number of inputs.

## Multiplexer

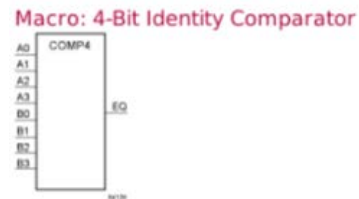


This design element chooses one data bit from two sources (D1 or D0) under the control of the select input (S0). The output (O) reflects the state of the selected data input. When Low, S0 selects D0 and when High, S0 selects D1.

Logic Table

| Inputs |    |    | Outputs |
|--------|----|----|---------|
| S0     | D1 | D0 | O       |
| 1      | D1 | X  | D1      |
| 0      | X  | D0 | D0      |

## Comp4



This design element is a 4-bit identity comparator. The equal output (EQ) is high when A3 : A0 and B3 : B0 are equal.

Equality is determined by a bit comparison of the two words. When any two of the corresponding bits from each word are not the same, the EQ output is Low.

## Crash Sensor

- Outline

It is used for detecting collision. Therefore it can also be called collision signal sensor. Due to different collision direction, we can divide Microduino-Crash into left-Crash and right-Crash. Crash switch can turn mechanical quantity to electricity. When this sensor collided with an object, it'll cause circuit switch close. So, the circuit loop will be opened, the LED will be lightened and the voltage between the two sides of the sensor will turn high level to low. Microduino-Crash judges collision by detecting the electrical level between its two sides. It can be used in limit and anti-collision such as 3D print motor limit switch and robot anti collision.



- Specification

- Electrical specification
- Operation voltage: 5V
- Input device
- Tech parameters
- Pin description: GND, VCC, signal input and NC(Empty).
- Digital input
- Size
- Size of the Switch: 12mm\*6mm
- Size of the Board: 20mm\*20mm
- 1.27mm-pitch 4Pin interface connected with Sensorhub
- Connection method

Include left-crash and right-crash

### บทที่ 3

#### วิธีการดำเนินงาน

##### ขั้นตอนการดำเนินงาน

1. ศึกษาและรวบรวมข้อมูลเนื้อหาที่สนใจเกี่ยวกับเนื้อหาที่ได้ศึกษาเช่น ตัวอย่างโครงงานที่น่าสนใจ เพื่อมาเป็นแนวคิดในการคิดทำงานโครงงาน แล้วนำมาประยุกต์ใช้ในการออกแบบการทำงานร่วมกันของวงจร TTL และ วงจรบน FPGA
2. นำเนื้อหาและแนวคิดโครงงานที่ได้คิดกันมาปรึกษาหารือกันในกลุ่มว่าจะประยุกต์ใช้ในการออกแบบการทำงานร่วมกันของวงจร TTL และ วงจรบน FPGA
3. นำโครงงานที่ได้ออกแบบแล้วมาทำเอกสารข้อเสนอโครงงาน เพื่ออธิบายการทำงานของโครงงานว่าทำอะไรบ้างไปนำเสนออาจารย์
4. เมื่อเสนอโครงงานผ่านแล้ว ก็เริ่มทำการทดสอบการทำงานของโปรแกรม การต่อวงจร และ แก้ไขปัญหาต่างๆที่เกิดขึ้น แล้วให้สำเร็จตามเป้าหมายที่คาดไว้
5. จัดทำเอกสารเพื่อนำเสนอรูปแบบของการทำงานของวงจรที่ได้ทำในโครงงานนี้ เพื่อเป็นเอกสารประกอบการนำเสนออาจารย์
6. สรุปการดำเนินงานทั้งหมด

##### การศึกษาและรวบรวมข้อมูล

1. ศึกษาและรวบรวมข้อมูลเนื้อหาที่สนใจเกี่ยวกับเนื้อหาที่ได้ศึกษาเช่น ตัวอย่างโครงงานที่น่าสนใจ เพื่อมาเป็นแนวคิดในการคิดทำงานโครงงาน
2. ศึกษาการใช้งานของอุปกรณ์ต่างๆที่นำมาใช้ในโครงงานว่านำมาใช้อย่างไร มีผลที่แสดงออกมาเป็นอย่างไร
3. เนื่องจากจำนวน Pin ในบอร์ด FPGA ไม่เพียงพอในการทำงาน กลุ่มของเราจึงเลือกที่ใช้บอร์ดในการทำงานสองบอร์ด
4. ในการออกแบบจึงแบ่งโปรแกรม ออกเป็นสองโปรแกรม เพื่อใช้ทำงานในแต่ละบอร์ด

##### วัสดุและอุปกรณ์

1. Resistor ขนาด 4.7k จำนวน 4 ตัว

2. crash sensor จำนวน 2 ตัว



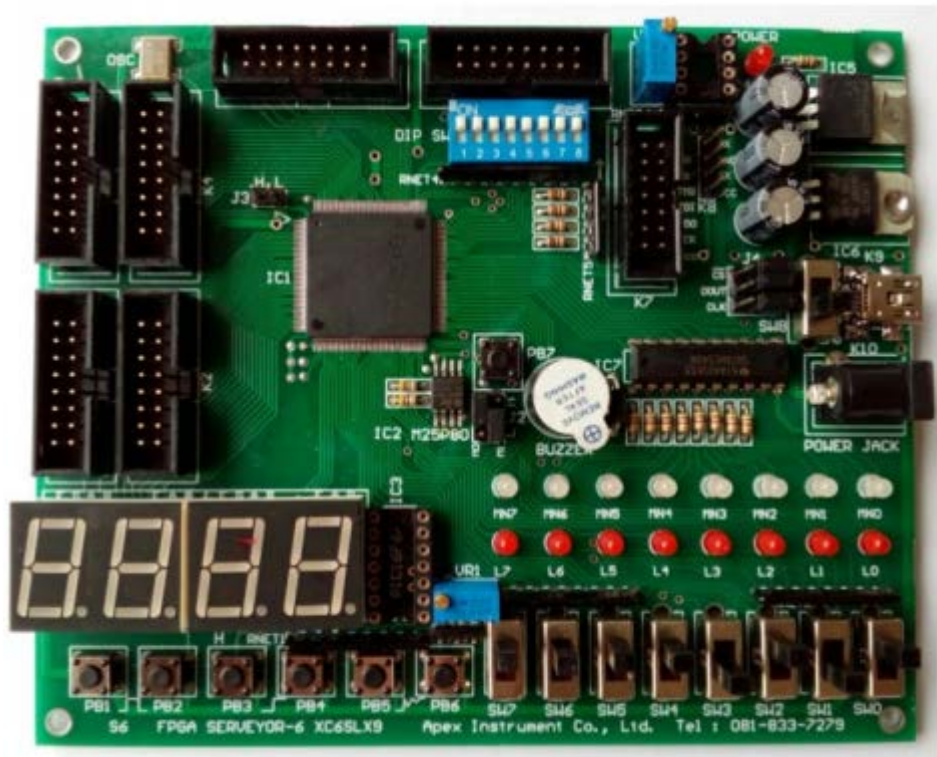
3. 2 digit 7 segment common cathode จำนวน 2 ตัว



4. 4 digit 7 segment common cathode จำนวน 1 ตัว



5. FPGA จำนวน 2 ตัว



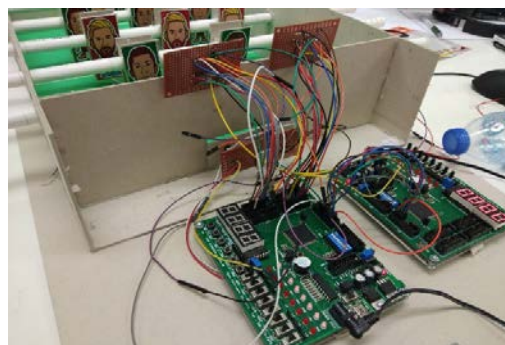
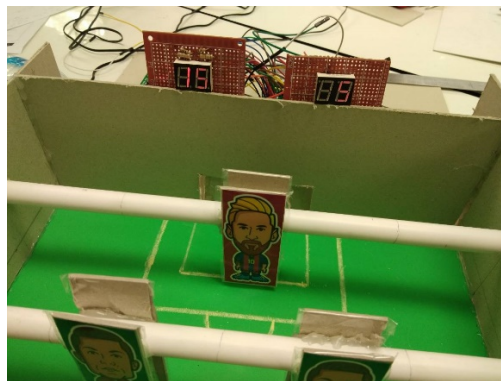
## บทที่ 4

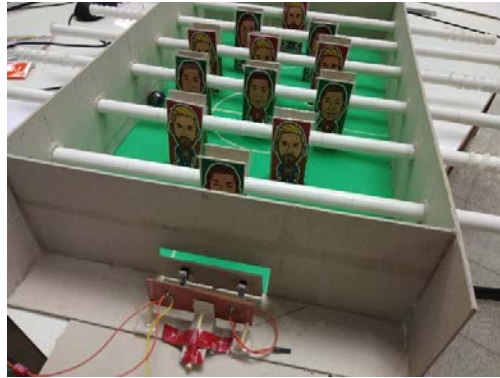
### ผลการดำเนินงาน

การจัดทำโครงการมีผลการดำเนินงาน ดังนี้

ผลการดำเนินงานตามหัวข้อกำหนดเบื้องต้นและขอบเขตของโครงการ

- ยื่นเอกสารข้อเสนอโครงการได้จนถึงหมดเขตส่งงาน ( เอกสารข้อเสนอโครงการ คือ เอกสารที่อธิบายให้เข้าใจง่ายๆ และชัดเจนว่าจะทำอะไรบ้าง เช่น โบรชัวร์ )
- ประกอบไปด้วยทั้งวงจร TTL และวงจรบน FPGA ทำงานร่วมกัน





- สิ่งที่ต้องส่ง

1. การนำเสนอชิ้นงาน
2. เอกสารการออกแบบ ( Design document )
3. เอกสารในรูปแบบไฟล์อิเล็กทรอนิกส์ทั้งหมด ( Word, PDF and any )
4. วิดีโอแนะนำชิ้นงานที่โพสต์ลงเครือข่ายออนไลน์ที่เป็นสาธารณะ



### ขั้นตอนการใช้งานของระบบ

1. กดปุ่มเพื่อเริ่มการทำงานของการทำงานจับเวลาและนับคะแนนเมื่อยิงลูกบอลเข้าฝ่ายตรงข้าม
2. เมื่อเวลาจบจะไม่นับคะแนน แผลจะแสดงผลชนะของผู้เล่น
3. หลังจากแสดงผลชนะจะบันทึกคะแนนสูงสุดที่ทำประตูดุได้แล้วจะแสดงในหน้าจอทิ้งไว้จนกว่าจะกดเริ่มเล่นอีกรอบ
4. สามารถกดปุ่มรีเซ็ตเพื่อหยุดการเล่นได้ ในระหว่างที่จับเวลา

## บทที่ 5

### สรุปผลการทำโครงการ

#### สรุปผลการดำเนินงาน

ได้นำวงจรดิจิทัลมารวมกับเกมกระดานโต๊ะฟุตบอลได้สำเร็จ โดยที่สามารถกดปุ่มเพื่อเริ่มเกมได้ โดยจะจับเวลาแต่ละนับคะแนนเมื่อฝั่งตรงข้ามได้เมื่อหมดเวลาจึงจะโชว์ผู้ชนะ แต่ละจะบันทึกคะแนนของผู้สูงสุดไว้ในแต่ละรอบ ซึ่งออกแบบมาให้สามารถนำไปเป็นเกมตู้เหมือนที่อยู่ตามห้างได้นั่นเอง

#### ปัญหาอุปสรรคและแนวทางการแก้ไข

เกิดปัญหาที่ตัว FPGA ไม่สามารถต่อเข้ากับ 7 Segment ได้ทุกตัวจึงต้องใช้ FPGA 2 ตัวในการต่อกับ 7 Segment สามารถแก้ปัญหาได้โดยการใช้ Common ร่วมกันทั้งหมด

#### ข้อเสนอแนะ

สามารถนำไปพัฒนาต่อจนสามารถเป็นเกมที่สามารถตั้งตามห้างเพื่อหยอดเหรียญเล่นเกมได้ โดยการใส่เซ็นเซอร์ตัวหยอดเหรียญเพิ่มเพื่อให้สามารถกดปุ่มเริ่มเกมได้นั่นเอง

## บรรณานุกรม

เกมโต๊ะฟุตบอล. (2561). [ออนไลน์]. เข้าถึงได้จาก :

<https://th.wikipedia.org/wiki/%E0%B8%9F%E0%B8%B8%E0%B8%95%E0%B8%9A%E0%B8%AD%E0%B8%A5%E0%B9%82%E0%B8%95%E0%B9%8A%E0%B8%B0>. ( วันที่ค้นข้อมูล : 20 ธันวาคม 2561)

**Crash Sensor.** (2561). [ออนไลน์]. เข้าถึงได้จาก :

[http://wiki.microduinoinc.com/The\\_Use\\_of\\_Crash\\_Sensor](http://wiki.microduinoinc.com/The_Use_of_Crash_Sensor) ( วันที่ค้นข้อมูล : 20 ธันวาคม 2561)

**Pulse Width Modulation ( PWM ).** (2561). [ออนไลน์]. เข้าถึงได้จาก :

<https://www.thitiblog.com/blog/6142>. ( วันที่ค้นข้อมูล : 16 ธันวาคม 2561)

**Logic gate**

<https://th.wikipedia.org/wiki/%E0%B8%A5%E0%B8%AD%E0%B8%88%E0%B8%B4%E0%B8%81%E0%B9%80%E0%B8%81%E0%B8%95>

**Symbol info in ISE Xiling**