

Metal-Oxide RRAM

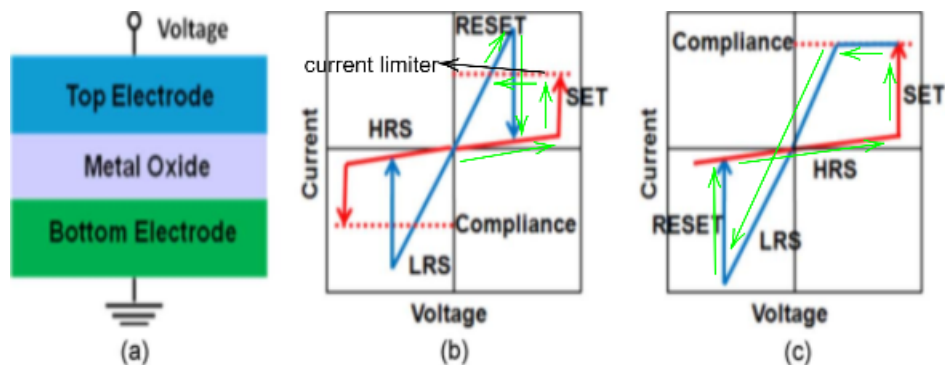
Wong H S P, Lee H Y, Yu S, et al. Metal-oxide RRAM[J]. Proceedings of the IEEE, 2012, 100(6): 1951-1970.

- 写作目的:

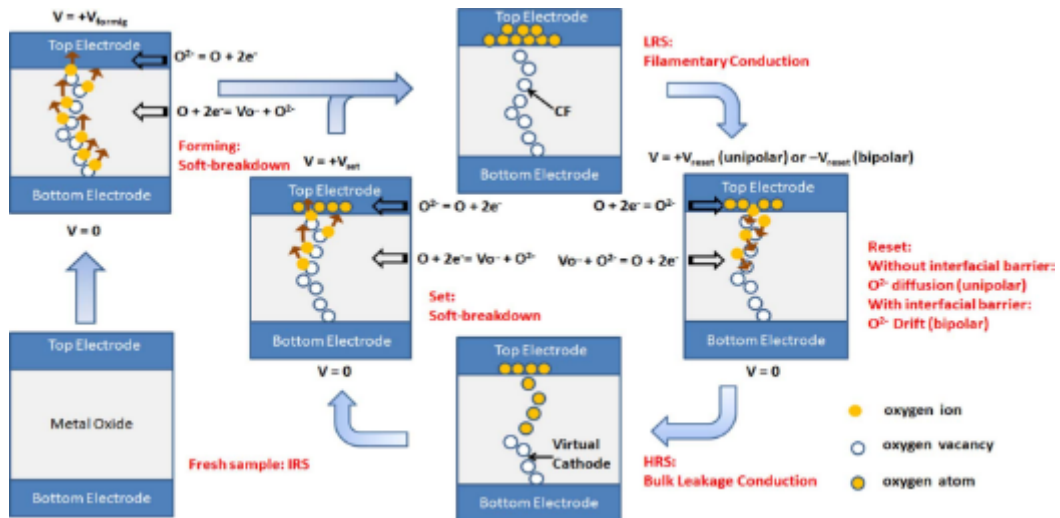
本文简介可用于制造RRAM的MIM结构, 同时介绍以此为基础的简单二元金属氧化物RRAM的工作原理、器件特性、性能指标与发展趋势。

- 内容记录:

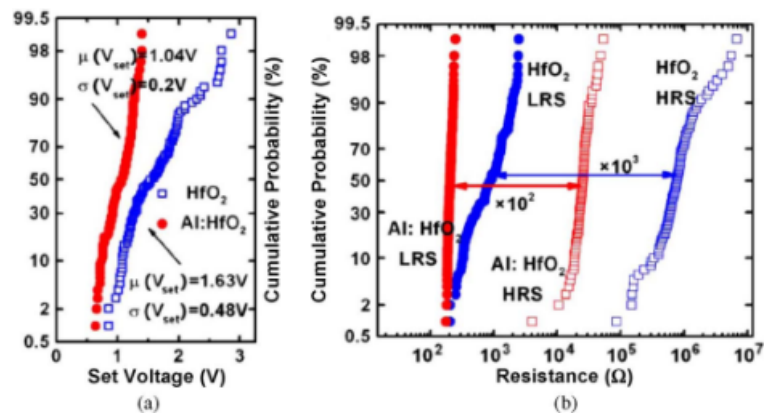
- 单极型变阻与双极型变阻:



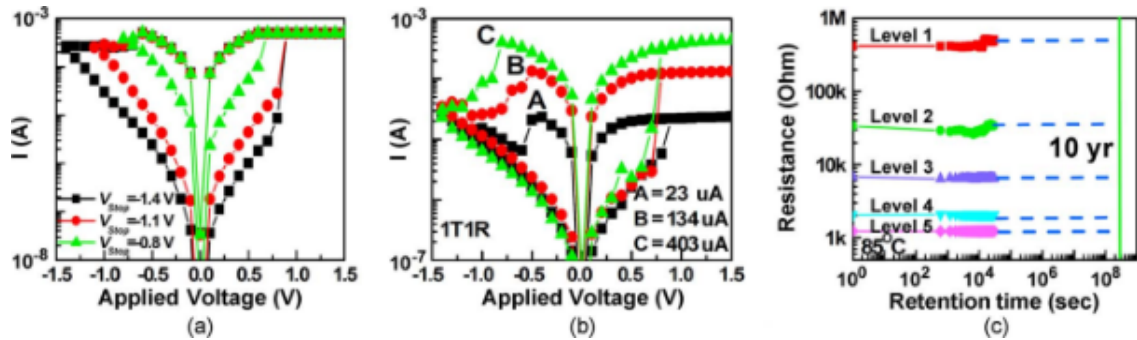
- Set-Reset切换机理以及Forming机理:



- 单极型Reset—电流热激活— O^{2-} 扩散; 双极型Reset—反偏电场驱动— O^{2-} 漂移。
- 一些值得关注的氧化层材料: HfO_x (High K), AlO_x (提升均匀性), NiO (1D1R结构), TiO_x , TaO_x (耐久性好)。
- 1T1R结构中的MOSFET充当了良好的电流限制器。
- 触点RRAM通过直接在MOSFET的源极/漏极触点上制造RRAM, 最大限度地减少了晶体管 and RRAM之间互连的寄生电容。
- RRAM空间的非均匀性与改进:



◦ RRAM用于MLC:

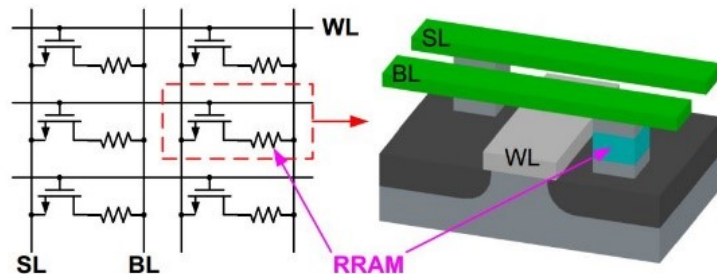


◦ RRAM提供了 flash 所不具备的低编程电压和 DRAM 所不具备的非易失性，并且具有可与 DRAM 相媲美的速度。

• 批注:

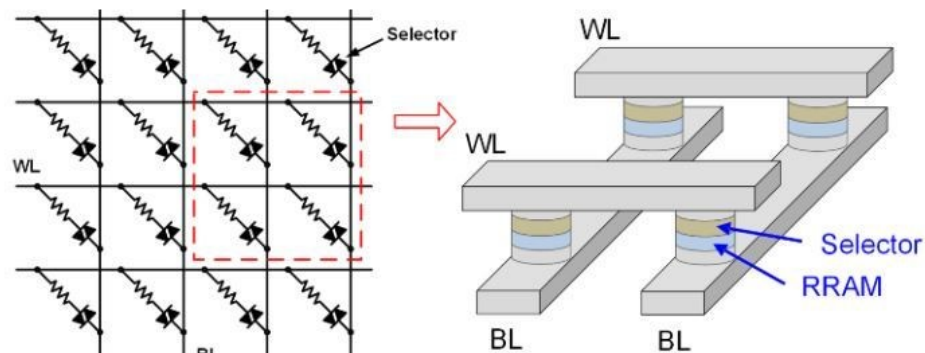
◦ 两种不同的RRAM阵列架构:

■ 1T1R阵列:



驱动电流会限制尺寸的缩小。

■ cross-point阵列:



◦ 理想的RRAM: forming-free、低功耗、低复位电流、Set时良好的电流限制、时间-空间的均匀性、耐久性（编程次数多）、非易失性（voltage-time dilemma）。

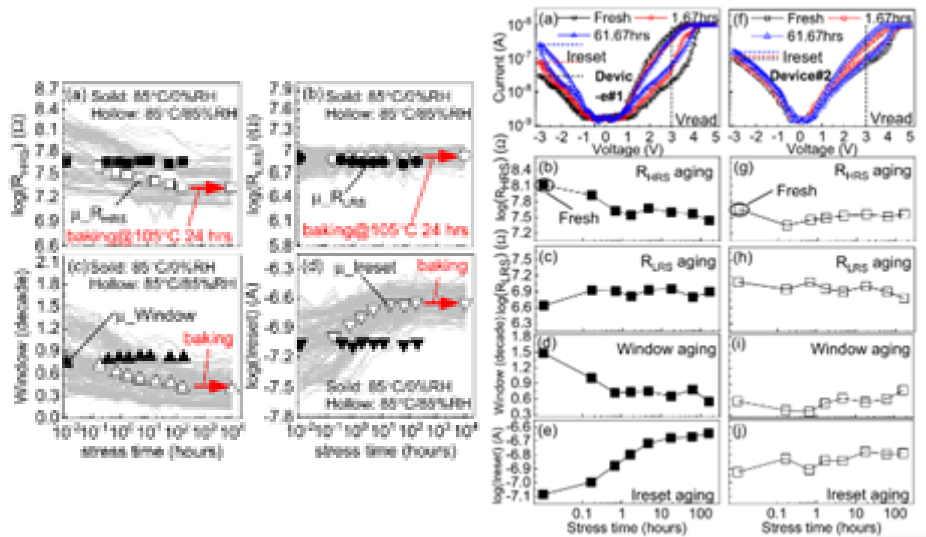
Effect of Moisture Stress on the Resistance of $\text{HfO}_2/\text{TaO}_x$ -Based 8-Layer 3D Vertical Resistive Random Access Memory

Gao R, Lei D, He Z, et al. Effect of Moisture Stress on the Resistance of $\text{HfO}_2/\text{TaO}_x$ -Based 8-Layer 3D Vertical Resistive Random Access Memory[J]. IEEE Electron Device Letters, 2019, 41(1): 38-41.

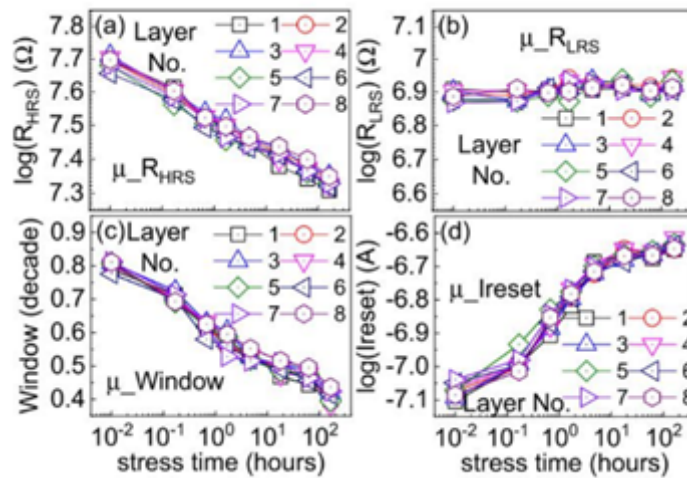
- **实验目的：**
探究水分应力对8层3D Non-filament(非CF导电) VRRAM器件性能的影响。
- **实验方法：**
 - “Measure-Stress-Measure” Scheme，相当于前后对照。
 - 使用FPGA控制的自动化测试方法：

间歇应力时间	累积应力时间	间歇应力时间	累积应力时间
0	0	3h	4.67h
0.17h	0.17h	13h	17.67h
0.5h	0.67h	44h	61.67h
1h	1.67h	100h	161.67h

- 间歇性施加应力，应力条件：85°C/85% 相对湿度(RH)。
- 设置两组平行重复实验。
- **实验内容：**
 - 对独立设备，测定其 $I - V$ 关系， R_{HRS} ， R_{LRS} ，电阻窗口， I_{Reset} 随水分应力施加的退化。
 - 施加24h烘烤探究 R_{HRS} ， R_{LRS} ，电阻窗口， I_{Reset} 退化的可恢复性。
 - 对VRRAM的不同层（8层）分别进行测定，探究水分应力影响的层依赖性。
- **实验结果：**
 - R_{HRS} 与电阻窗口随施加应力的时间推移而减少， I_{Reset} 随时间推移而增加，且上述退化几乎无法恢复：

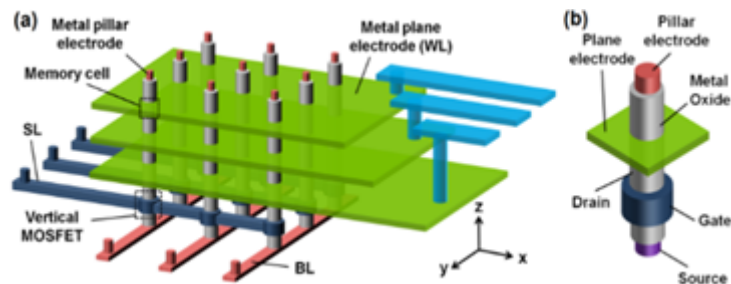


- 水分应力退化基本不具有层依赖性：

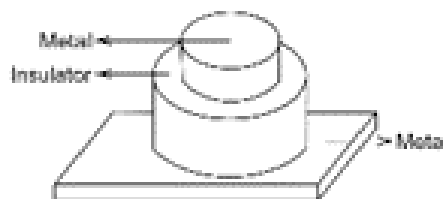
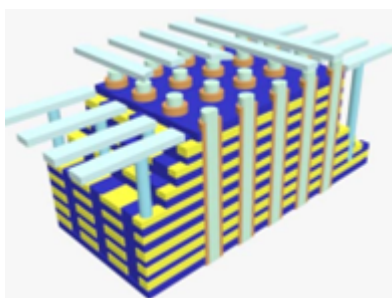


- 批注：

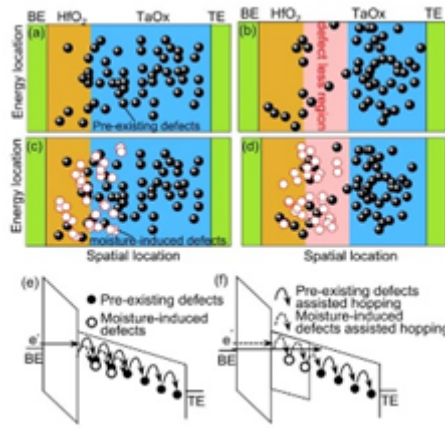
- 3D-RRAM结构（以cross-point阵列为例）：



- 8层3D VRRAM架构：



- **resistance window/电阻窗口**：应该是指 $R_{HRS} - R_{LRS}$ ，一般希望越大越好。
- 水分应力会引入额外的缺陷：



Filament-Free Bulk Resistive Memory Enables Deterministic Analogue Switching

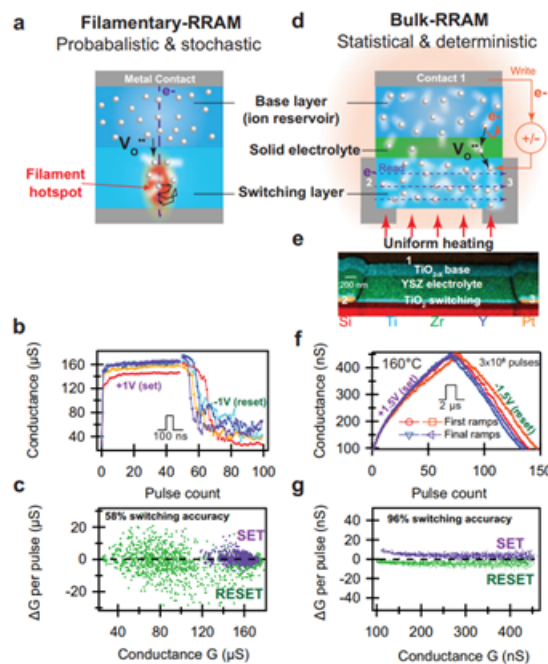
Li Y, Fuller E J, Sugar J D, et al. Filament-Free Bulk Resistive Memory Enables Deterministic Analogue Switching[J]. Advanced Materials, 2020, 32(45): 2003984.

• 写作目的:

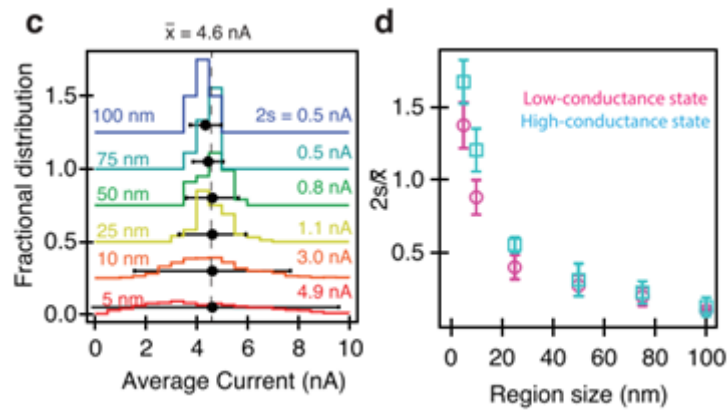
介绍用于模拟开关的无CF (Filament-Free) 的RRAM，可有效消除传统CF-RRAM用于模拟开关时的不确定性。

• 内容记录:

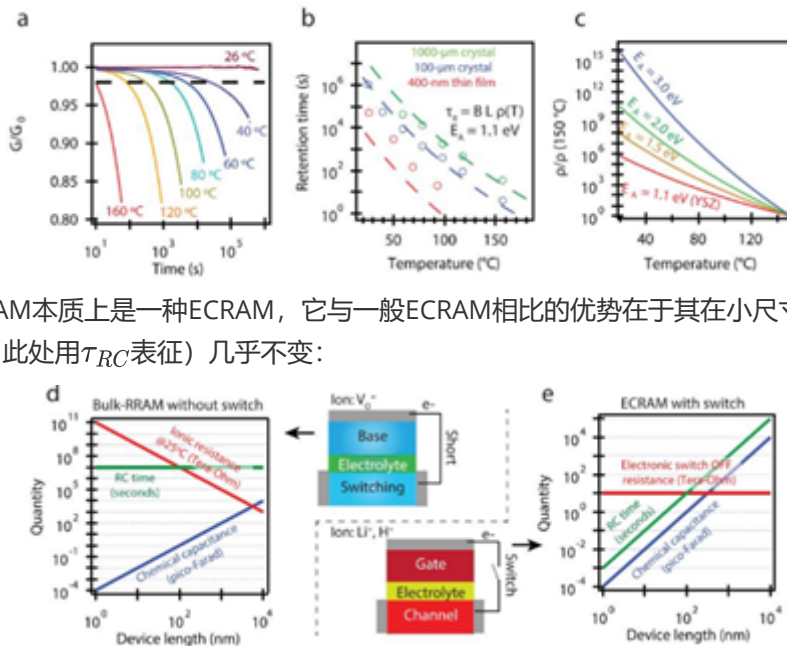
- **CF-RRAM与Bulk-RRAM的对比**（此处讨论的CF-RRAM的复位电流是 O^{2-} 被热激活扩散形成，因此应该是**单极型RRAM**）：



- Bulk-RRAM的温度受外部独立控制，保证模拟开关的高度线性。
- Bulk-RRAM电流总体分布的均匀性：



- Bulk-RRAM的耐久性与温度的关系：



- Bulk-RRAM本质上是一种ECRAM，它与一般ECRAM相比的优势在于其在小尺寸微缩时能保持耐久性（此处用 τ_{RC} 表征）几乎不变：

• 批注：

- 传统的CF-RRAM在用作数字开关是效果应该是较好的，因为只涉及双态，而在用作模拟开关时，由于需要阻态进行“准连续”的变化，此时由Forming过程中随机生成的CF控制电阻的不确定性便会增强。
- 本文中无CF的RRAM通过在绝缘层中引入固体电解质YSZ，并在外界均匀加热，将对器件电阻的控制由CF中的氧空位推广至整个绝缘体中的氧空位，因此这种RRAM又称Bulk-RRAM。

Impact of Multilevel Retention Characteristics on RRAM based DNN Inference Engine

Shim W, Meng J, Peng X, et al. Impact of multilevel retention characteristics on RRAM based DNN inference engine[C]//2021 IEEE International Reliability Physics Symposium (IRPS). IEEE, 2021: 1-4.

• 实验目的：

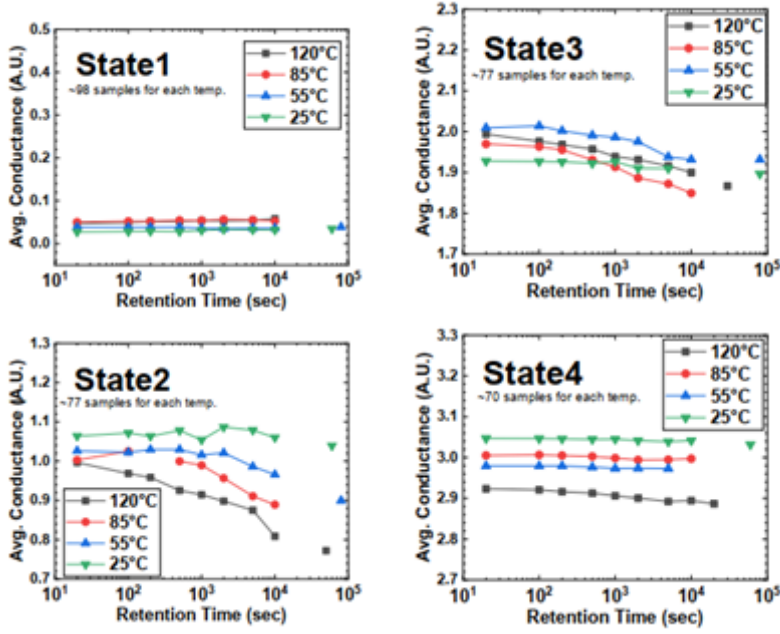
探究温度对多级 HfO_2 -RRAM保留特性的影响，以及对DNN推理精度的影响。

• 实验内容：

- 使用单个RRAM单元表示4位权重 (2×2)，分别探究4种阻态在不同温度下的电导漂移情况，并最终测试不同温度下推理精度随时间的变化情况。

- 实验结果：

- 4种阻态下，RRAM单元的电导均随时间推移而下降，其中2、3状态由于是“中间状态”，电导的漂移尤其明显：



- 建模得出电导期望 μ 与方差 σ 随时间与温度的变化模型：

$$\Delta\mu = \mu(t) - \mu_{\text{init}} = A_{\text{avg}} \times \log t$$

$$\Delta\sigma = \sigma(t) - \sigma_{\text{init}} = B_{\text{var}} \times \log t$$

- 推理精度随温度、时间、以及位数的变化规律，位数越少，温度越低，RRAM保留特性越好，推理精度越高：

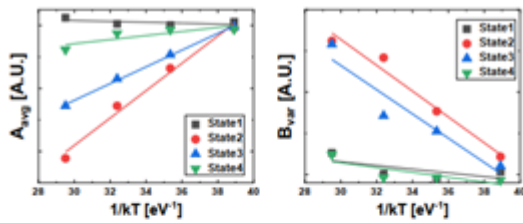


Figure 5. Temperature dependency of the conductance drift rate and fitting result on $1/kT$ plot for each state.

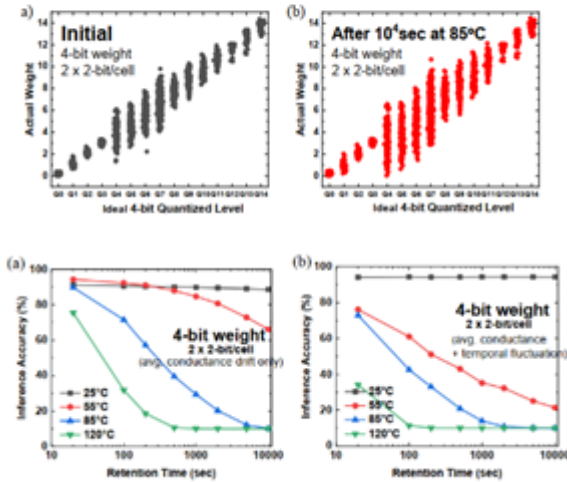
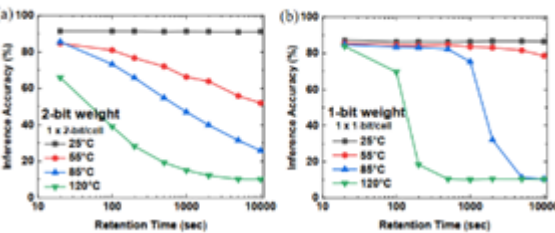


Figure 7. Simulated inference accuracy of ResNet-18 with (a) average conductance drift model only and (b) after adding temporal fluctuation model incorporated for 4-bit weight (two 2-bit per RRAM cells).



- 在具有1-4个权重的DNN推理模拟中，推理精度在 $55^{\circ}C$ 及以上会显著下降。

• 批注:

- 传统的冯诺依曼计算架构中，需要存储器与运算器间进行频繁的数据交换，运算速度会受功耗与内存带宽限制，因此提出了CIM的概念。
- CIM也需要单个RRAM单元表示多位，但比传统的MLC对其保持特性的要求更加严格。
- RRAM单元处于“中间状态” (intermediate states) 时，不稳定性会加剧。
- 提升推理精度的可能方法：外加补偿电压减弱电导漂移的影响；对RRAM进行定时刷新；在软件层面上开发新的算法等。

Impact of the Atomic Layer-Deposited Ru Electrode Surface Morphology on Resistive Switching Properties of TaO_x -Based Memory Structures

Koroleva A A, Chernikova A G, Chouprik A A, et al. Impact of the atomic layer-deposited Ru electrode surface morphology on resistive switching properties of TaO_x -based memory structures[J]. ACS Applied Materials & Interfaces, 2020, 12(49): 55331-55341.

• 实验目的:

探究通过REALD生成的Ru电极的表面形态对TaO_x-RRAM的RS特性的影响。

• **实验方法：**

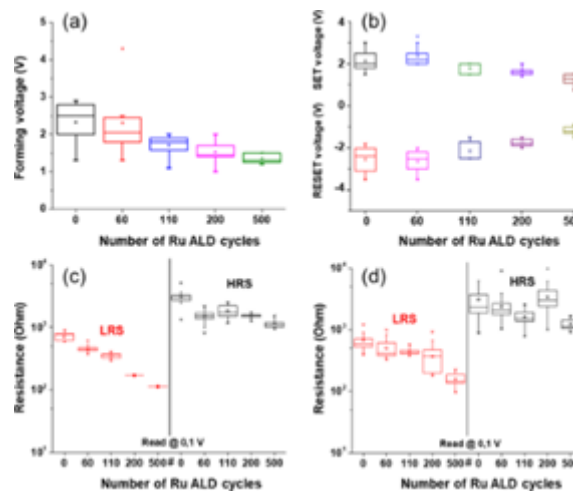
- 为保证实验时Ru的表面覆盖率约为1，防止TaO_x与TiN相互反应的干扰，将实验的REALD周期数设为45以上。
- 考虑TaO_x与TiN生成TiO₂层可能的影响（实验表明影响不大）。
- 设置空白对照组，将经过不同周期ALD处理的TiN/Ru/TaO_x/Ta器件与TiN/TaO_x/Ta器件RS特性进行对比。

• **实验内容：**

- 分别测定不同ALD周期数下（0/60/110/200/500）器件BE的表面粗糙度。
- 分别测定不同ALD周期数下（0/110/500）器件首次DC $I - V$ 曲线以及通过对同一器件多个样本测定的Forming电压大小。
- 分别**多次**测定不同ALD周期数下（0/60/110/200/500）器件RS特性以及 R_{HRS} ， R_{LRS} 的分布。
- 分别**多次**测定不同ALD周期数下（0/60/110/200/500）器件的开关电压，耐久性（开关周期数）。
- 分别测定不同ALD周期数下（0/110/200/500）器件的保持特性。
- 就ALD周期数为500的器件具体研究其开关特性并给出原理解释。
- 探究不同ALD周期数（110/200/500）对器件Forming过程中CF品质的影响。

• **实验结果：**

- **BE的表面粗糙度随ALD周期数增加而增加，形成较厚的Ru层。**
- Forming电压的均值与方差均随ALD周期数增加而减小。
- R_{HRS}/R_{LRS} 随ALD周期数增加而增大（说明电阻窗口更大），且阻态稳定性更强（方差更小）[1]。
- 开关周期数随ALD周期数的增加而增加，器件开关电压的绝对值随ALD周期数的增加而变小。
- 器件的保持特性随ALD周期数的增加而改善，具体表现为 R_{HRS} 与 R_{LRS} 的稳定性增强[2]。
- 随ALD周期数增加，CF数量变少，但强度与稳定性增加。



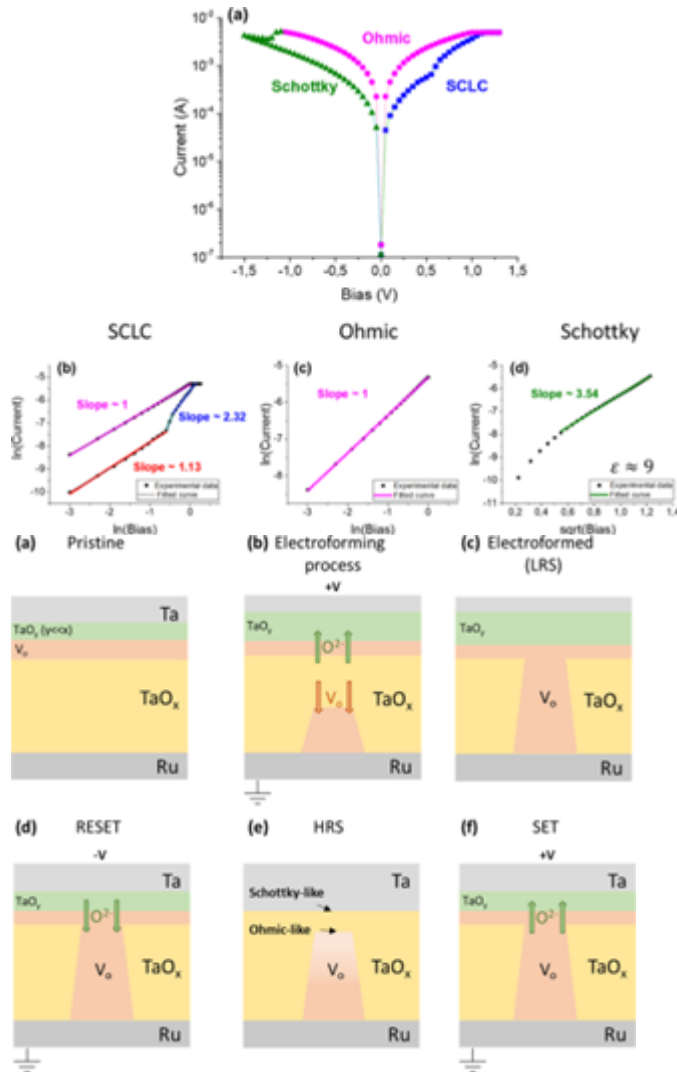
• **实验结论：**

通过REALD生长的Ru电极的粗糙度（厚度）与TiN/Ru/TaO_x/Ta器件的RS特性相关，粗糙的Ru电极能降低器件的Forming与开关电压，提高器件的电阻窗口、耐久性、均匀性与保持特性，有助于增强器件性能与可靠性。

• **批注：**

- **SCLC**：空间电荷限制电流。
- [1]：为什么ALD周期数由200→500时， R_{HRS} 的方差反而变大？
- [2]： R_{HRS} 会随时间推移而增大，使电阻窗口变大

- 本实验中，对RS特性起主要影响的是BE的粗糙度，而导致BE粗糙度不同的是ALD工艺的周期数。
- 一次完整的Set-Reset过程中的 $I - V$ 特性及解释：



Understanding memristive switching via in situ characterization and device modeling

Sun W, Gao B, Chi M, et al. Understanding memristive switching via in situ characterization and device modeling[J]. Nature communications, 2019, 10(1): 1-13.

• 写作目的：

介绍忆阻器件研究的热点与最新进展；提出通过原位表征与物理建模研究忆阻器件的SR特性；展望忆阻器件未来商业化的可能性。

• 内容记录：

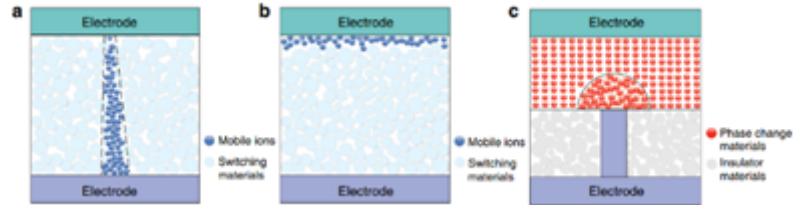
- 忆阻器件开关机制分类与研究现状（阳离子/阴离子/双离子）：

Table 1 The research status on switching mechanism of memristive devices

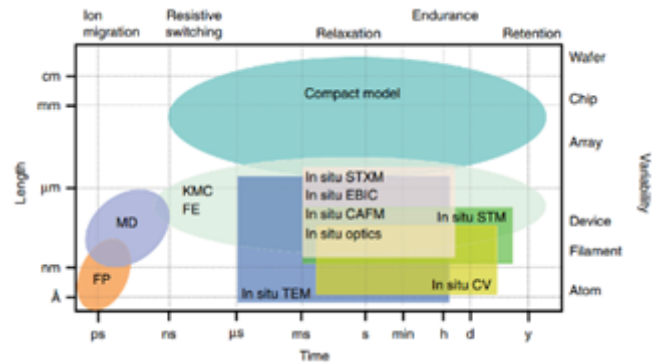
Properties	Common items for all types	Cation devices	Anion devices	Dual ionic devices
Chemical composition	Ion migration or phase change	Active metals, such as Ag, Cu Less active metals, such as Ti, Ta	Oxygen ions or vacancies Other anions, such as nitrogen vacancies	Both cation and anion
Driving force	Electric field Thermal effects (thermophoresis) ²⁰ Chemical potential gradient ⁴⁹	Nonvolatility effect ⁴¹ Interfacial energy minimization ⁴	Relative role of field and temperature Thermodynamics ²	Relative role of field and temperature Thermodynamics
Filament morphology	Filamentary Single and multiple filaments Dendrite-like filament ⁴⁵ Inverted or forward cone shape ⁴⁴	Chain of nanoparticles ⁴⁷ Inverted triangle crystalline ⁴¹ Non-filamentary ²³	Non-filamentary ⁴⁴ Percolation path Filament rupture region	Percolation path Filament rupture region
Electron conduction mechanism	Ohmic conduction Schottky emission Tunneling (direct or FN) Rader reaction Nucleation ⁴⁹ Microscopic picture of switching	SCLC model ⁴⁰ Quantum conductance ⁴⁶	P-F model, SCLC model ⁴⁷ Hopping (field-ranged, variable-ranged) ⁴⁸ LAI model	Trap Assisted Tunneling (TAT) model
Switching dynamics		Filament growth direction Growth dynamics ⁴ Filament dissolution	Oxygen vacancy generation in the bulk Interstitial oxygen ion migration Dynamic motion of oxygen	Migration dynamics of cations and anions Reaction of cations and anions

Nonitalicized indicates the conclusive findings, and italicized represents arguments not fully conclusive yet

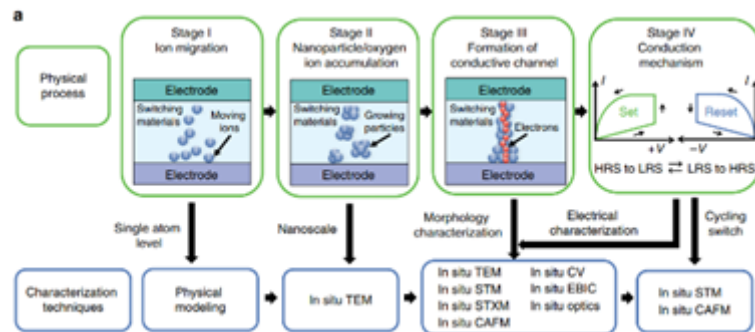
- 忆阻器件的开关机制的另一种分类 (CF/interface/bulk) :



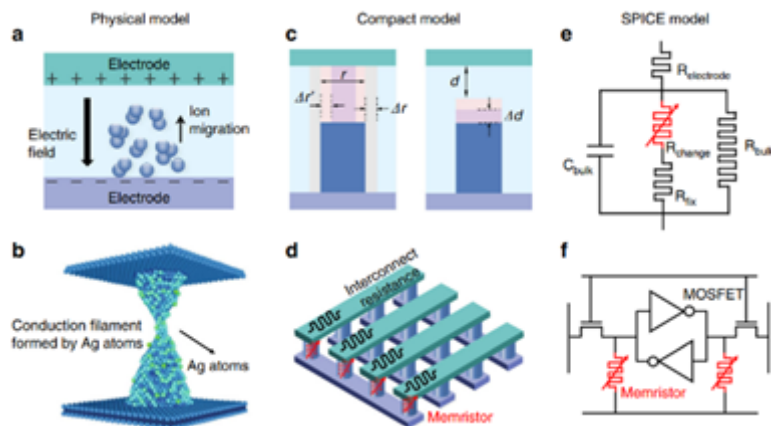
- 各种原位技术与物理建模的时空分辨率:



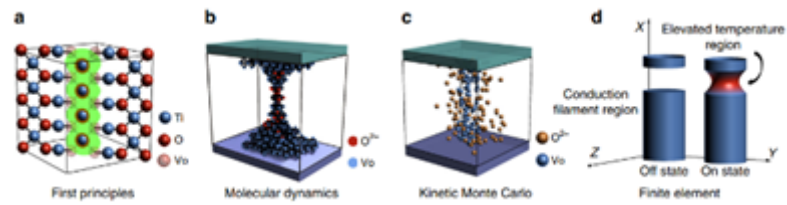
- 使用不同的原位技术研究忆阻器件SR特性的4个过程 (离子迁移->离子积累->CF形成->Set-Reset循环) :



- 不同种类模型: 物理模型/紧凑模型/SPICE 模型:



- 不同物理建模方法 (FP/分子动力学/蒙特卡罗法/FE) :



- **批注:**

- **in situ characterization**, 原位表征, 应该是指一种现场实时观测/测量技术。
 - 忆阻器件在硬件设备方面的两个挑战: **参数的随机可变性与器件的耐久性**。
 - 参数的随机可变性与器件的耐久性不是MOSFET面临的挑战, 因为MOSFET是多子器件。相比之下, 忆阻器件中的SR是通过有限数量的离子迁移通过切换层或在电极/切换层界面实现的, 因此控制参与的离子更具挑战性。
-