

第五章 触发器

主讲教师：何云峰



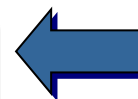
本章知识要点

□ 常用触发器的功能、触发方式与外部工作特性

提 纲

1

基本触发器



2

同步触发器

3

主从触发器

4

边沿触发器

触发器

- 一种具有记忆功能的电子器件，能用来存储一位二进制信息
- 由逻辑门加上适当的反馈线耦合而成
- 从实际应用出发，介绍几种最常用的集成触发器，重点掌握它们的外部工作特性

触发器结构

□ 有两个互补的输出端 Q 和 \bar{Q}

□ 有两个稳定状态“1”和“0”

– “1” 状态:

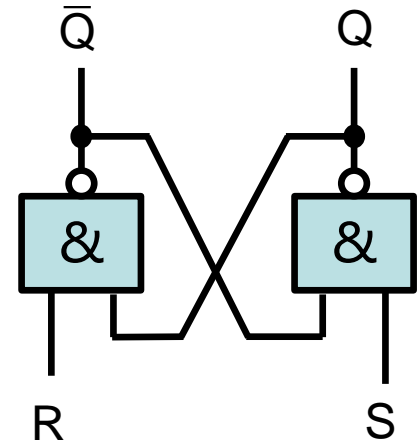
- $Q = 1 \quad \bar{Q} = 0$

– “0” 状态

- $Q = 0 \quad \bar{Q} = 1$

– 输入信号不发生变化时，触发器状态稳定不变

– 在一定输入信号作用下，触发器可以从一个稳定状态转移到另一个稳定状态



触发器状态

□ 现态(present state)

- 输入信号作用前的状态，记作 Q^n 和 $\overline{Q^n}$
- 一般简记为 Q 和 \bar{Q}

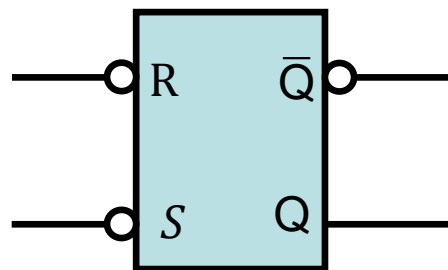
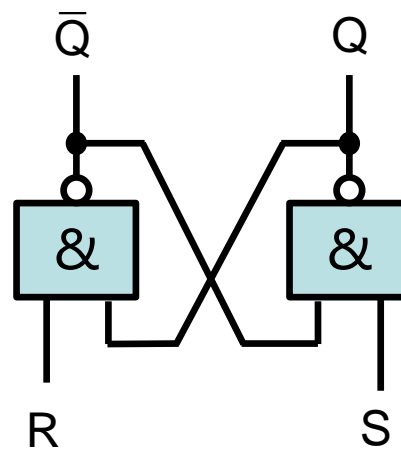
□ 次态(next state)

- 输入信号作用后的状态，记作 Q^{n+1} 和 $\overline{Q^{n+1}}$
- 次态是现态和输入的函数

触发器

□ 基本R-S触发器

- 直接复位置位触发器
- 锁存器
- 构成各种功能触发器的基本部件
- R: 置0端或者复位端
- S: 置1端或置位端

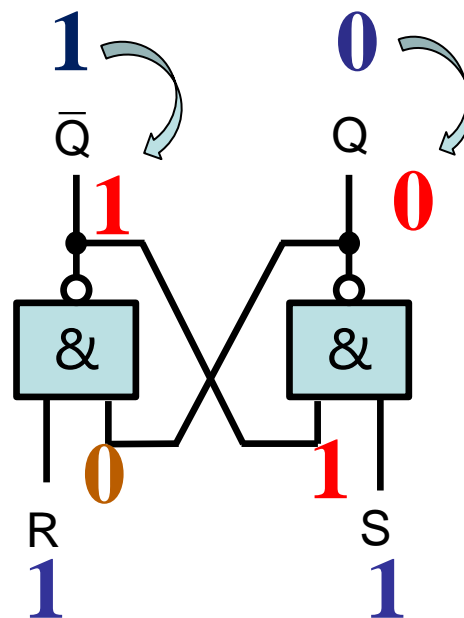


用与非门构成的基本R-S触发器

□分析

– RS=11

- 现态 $Q = 0$
 - $Q^{n+1} = 0$

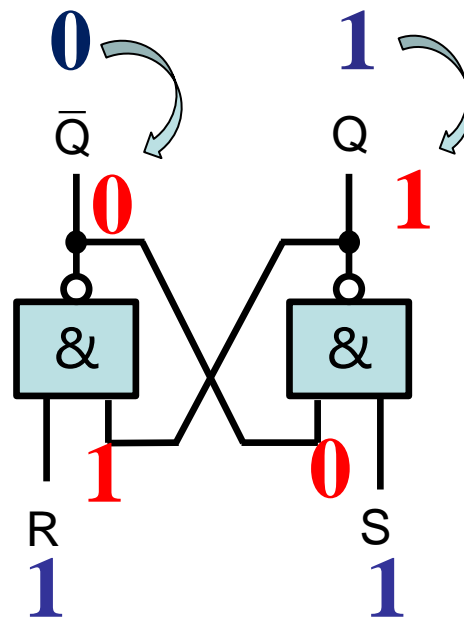


用与非门构成的基本R-S触发器

□分析

– RS=11

- 现态 $Q = 0$
 - $Q^{n+1} = 0$
- 现态 $Q = 1$
 - $Q^{n+1} = 1$
- 结论：
 - $Q^{n+1} = Q$
 - 保持原来状态不变

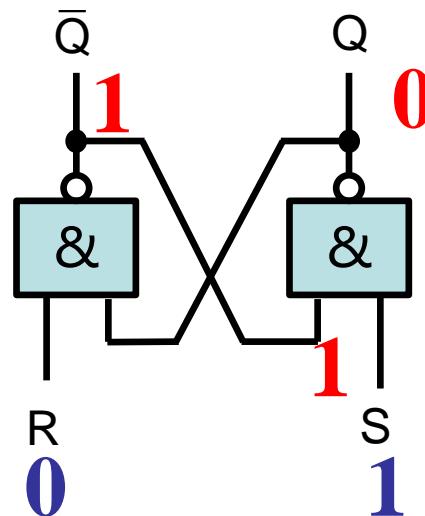


用与非门构成的基本R-S触发器

□分析

– RS=01

- $\overline{Q^{n+1}} = 1$
- $Q^{n+1} = 0$
- 结论:
 - $Q^{n+1} = 0$
 - 置0

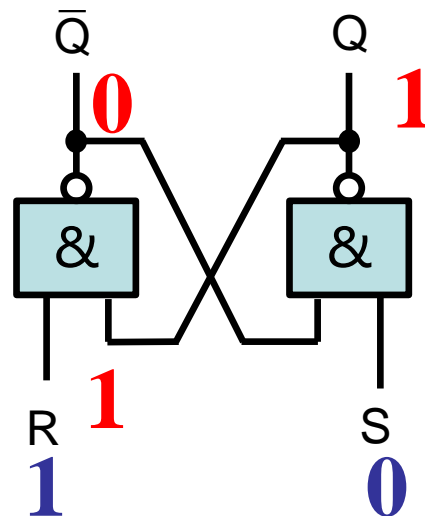


用与非门构成的基本R-S触发器

□分析

– RS=10

- $Q^{n+1} = 1$
- $\overline{Q^{n+1}} = 0$
- 结论:
 - $Q^{n+1} = 1$
 - 置1

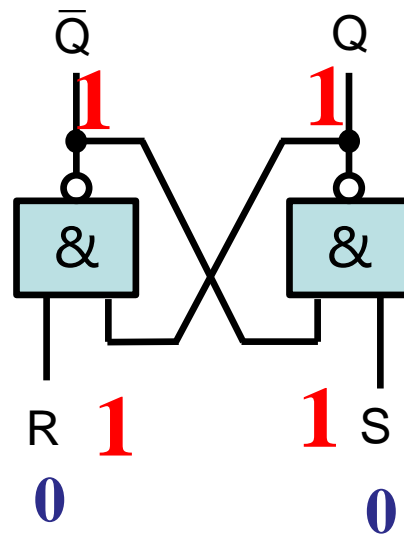


用与非门构成的基本R-S触发器

□分析

– RS=00

- $Q^{n+1} = 1$
- $\overline{Q^{n+1}} = 1$
- 没有互补输出端
- 不允许这种输入



用与非门构成的基本R-S触发器

□ 功能表

□ 状态表

- 反映了触发器在输入作用下现态和次态之间的转移关系

□ 激励表

- 反应了触发器从现态 Q 转移到某种次态 Q^{n+1} 时，对输入信号的要求

用与非门构成的基本R-S触发器

□ 状态图

- 反映触发器两种状态之间转移关系的有向图
- 圆圈表示稳定状态
- 有向线段表示状态转移的方向
 - 现态到次态
 - 触发条件

□ 卡诺图

□ 次态方程

用与非门构成的基本R-S触发器

与非门构成基本R-S触发器功能表

RS	Q^{n+1}	功能说明
0 0	d	不定
0 1	0	置 0
1 0	1	置 1
1 1	Q	不变

与非门构成基本R-S触发器状态表

现态 Q	次 态 Q^{n+1}			
	RS=00	RS=01	RS=11	RS=10
0	d	0	0	1
1	d	0	1	1

与非门构成基本R-S触发器激励表

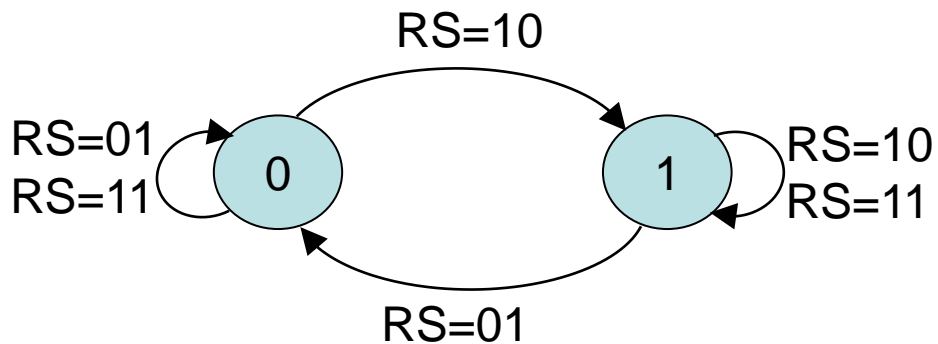
现态Q	次态 Q^{n+1}	RS
0	0	d 1
0	1	1 0
1	0	0 1
1	1	1 d

用与非门构成的基本R-S触发器

与非门构成基本R-S触发器状态表

现态 Q	次 态 Q^{n+1}			
	RS=00	RS=01	RS=11	RS=10
0	d	0	0	1
1	d	0	1	1

RS \ Q	00	01	11	10
0	d	0	0	1
1	d	0	1	1



□ 次态方程

$$Q^{n+1} = \bar{S} + RQ$$

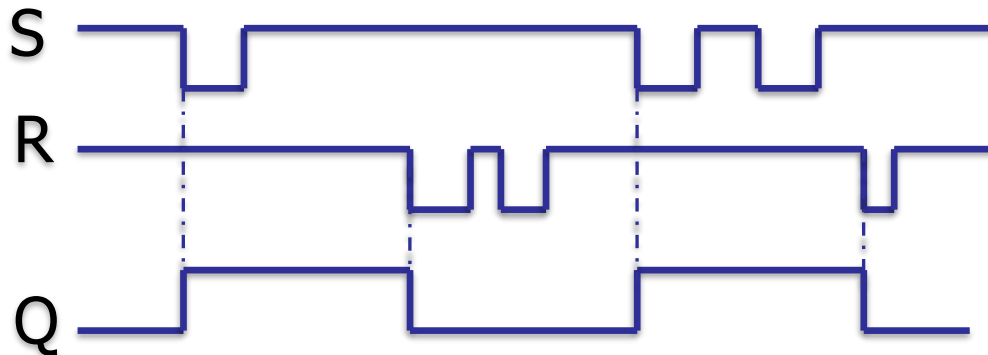
□ 约束方程

$$R + S = 1$$

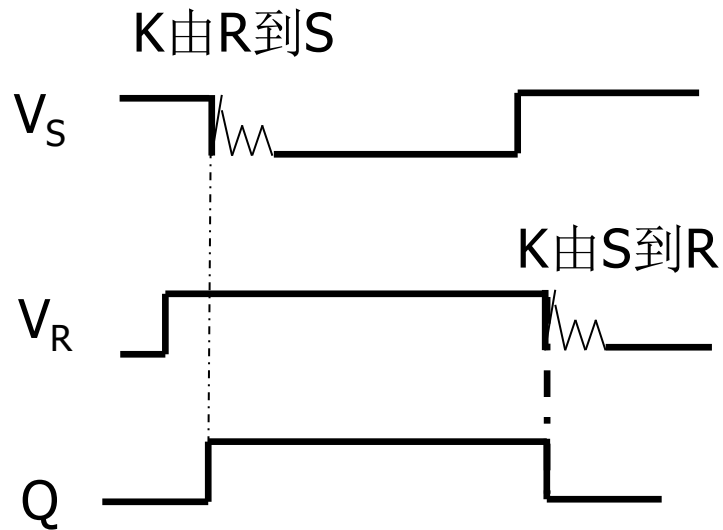
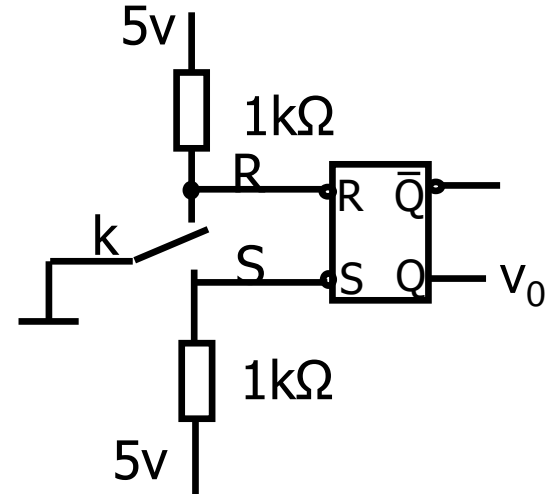
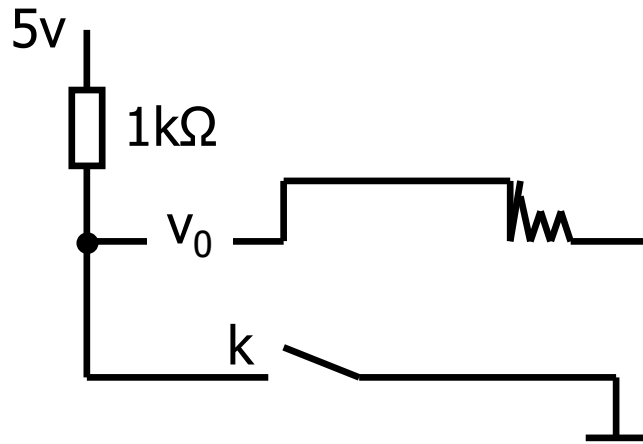
与非门构成的基本R-S触发器

□特征

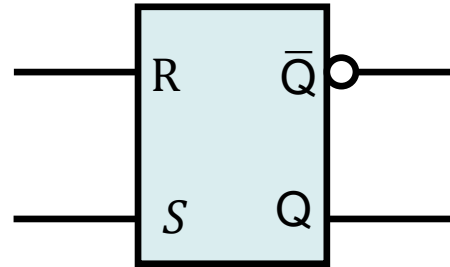
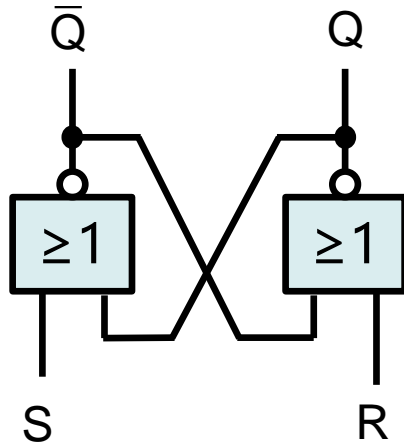
- 当与非门构成的基本R-S触发器的同一输入端连续出现多个负脉冲信号时，仅第一个使触发器状态发生改变
- 可以用来消除毛刺



与非门构成的基本R-S触发器



用或非门构成的基本R-S触发器



用或非门构成的基本R-S触发器

或非门构成基本R-S触发器功能表		
RS	Q^{n+1}	功能说明
0 0	Q	不变
0 1	1	置 1
1 0	0	置 0
1 1	d	不定

或非门构成基本R-S触发器状态表				
现态 Q	次 态 Q^{n+1}			
	RS=00	RS=01	RS=11	RS=10
0	0	1	d	0
1	1	1	d	0

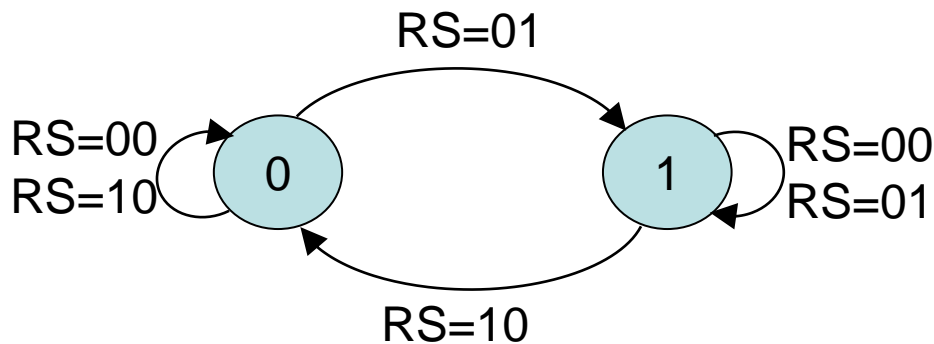
或非门构成基本R-S触发器激励表		
现态Q	次态 Q^{n+1}	RS
0	0	d 0
0	1	0 1
1	0	1 0
1	1	0 d

用或非门构成的基本R-S触发器

或非门构成基本R-S触发器状态表

现态 Q	次态 Q^{n+1}			
	RS=00	RS=01	RS=11	RS=10
0	0	1	d	0
1	1	1	d	0

RS \ Q	00	01	11	10
0	0	1	d	0
1	1	1	d	0



□ 次态方程

$$Q^{n+1} = S + \bar{R}Q$$

□ 约束方程

$$R \cdot S = 0$$

基本R-S触发器

□ 优点

- 结构简单
- 可作为记忆元件独立使用
- 被作为各种性能完善的触发器的基本组成部分
 - 具有直接复位、置位功能

□ 缺点

- R、S之具有约束关系
- 不能进行定时控制
- 使用受到一定限制

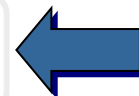
提 纲

1

基本触发器

2

同步触发器



3

主从触发器

4

边沿触发器

同步触发器（时钟控制触发器）

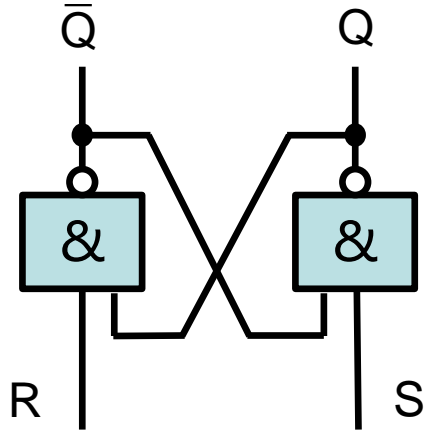
□ 具有时钟脉冲控制的触发器

- 时钟控制触发器
- clocked flip-flop
- 定时触发器

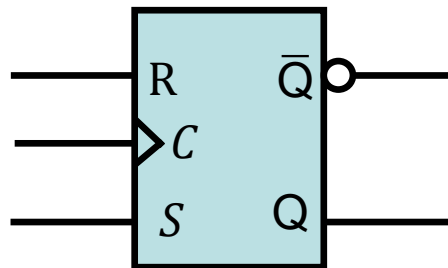
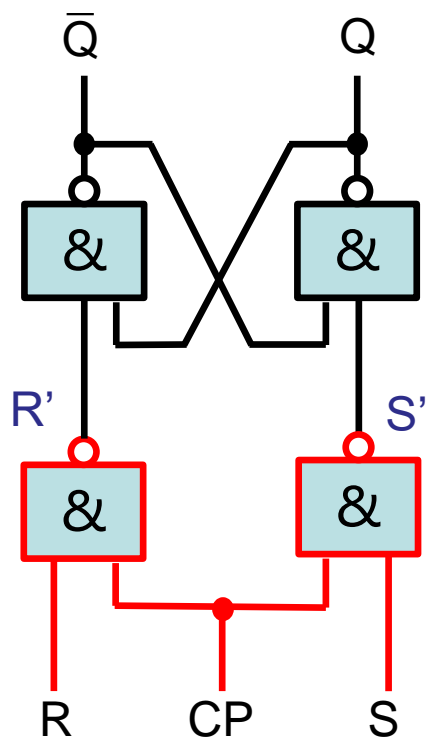
□ 工作特点

- 何时转换
 - 由时钟脉冲确定状态转换的时刻
- 如何转换
 - 由输入信号确定触发器状态转换的方向

钟控R-S触发器



钟控R-S触发器



钟控R-S触发器

□分析

– CP=0

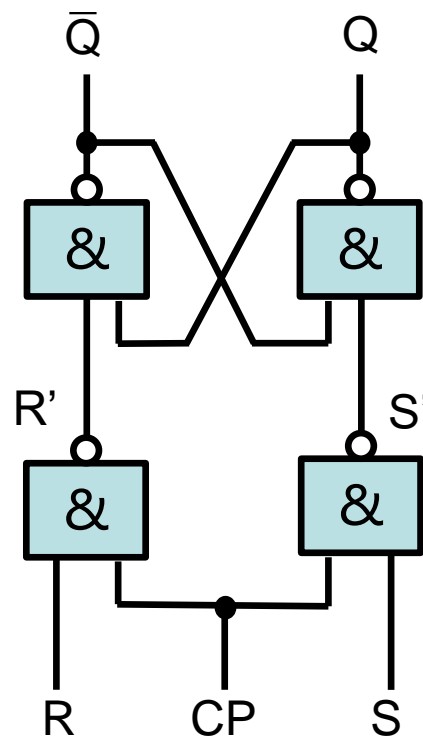
- $R'S' = 11$
- $Q^{n+1} = Q$

– CP=1

- $R' = \bar{R} \quad S' = \bar{S}$
- $Q^{n+1} = \bar{S}' + R'Q = S + \bar{R}Q$
- $R' + S' = 1 \Rightarrow \bar{R} + \bar{S} = 1$
 $\Rightarrow RS = 0$

• 结论

– 和或非门构成的R-S触发器功能一致



钟控R-S触发器

钟控R-S触发器功能表

RS	Q^{n+1}	功能说明
0 0	Q	不变
0 1	1	置 1
1 0	0	置 0
1 1	d	不定

钟控R-S触发器状态表

现态 Q	次 态 Q^{n+1}			
	RS=00	RS=01	RS=11	RS=10
0	0	1	d	0
1	1	1	d	0

钟控R-S触发器激励表

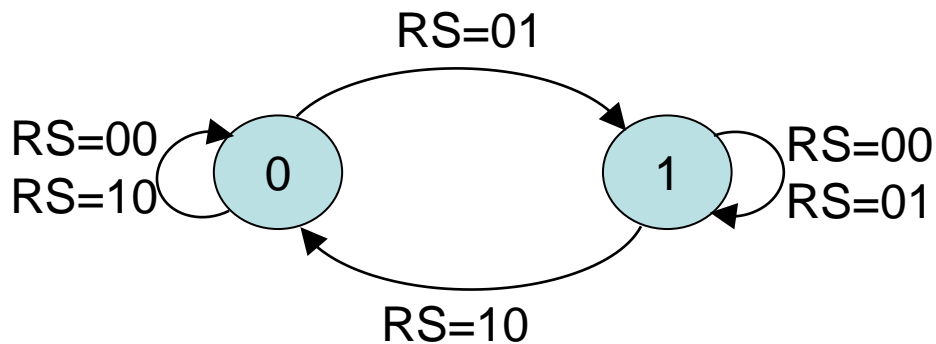
现态Q	次态 Q^{n+1}	RS
0	0	d 0
0	1	0 1
1	0	1 0
1	1	0 d

钟控R-S触发器

钟控R-S触发器状态表

现态 Q	次态 Q^{n+1}			
	RS=00	RS=01	RS=11	RS=10
0	0	1	d	0
1	1	1	d	0

RS \ Q	00	01	11	10
0	0	1	d	0
1	1	1	d	0



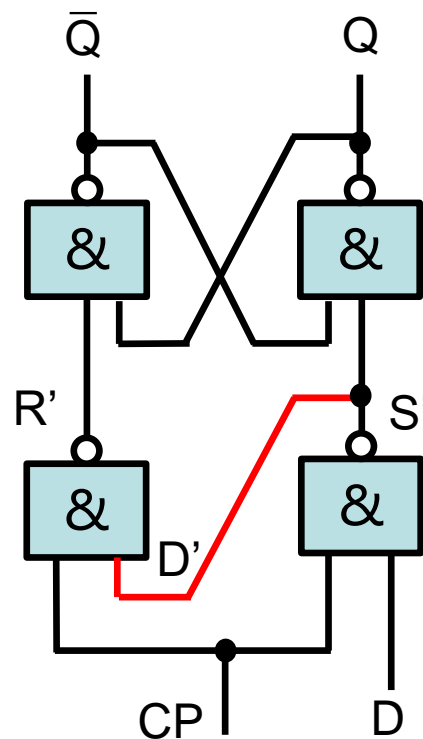
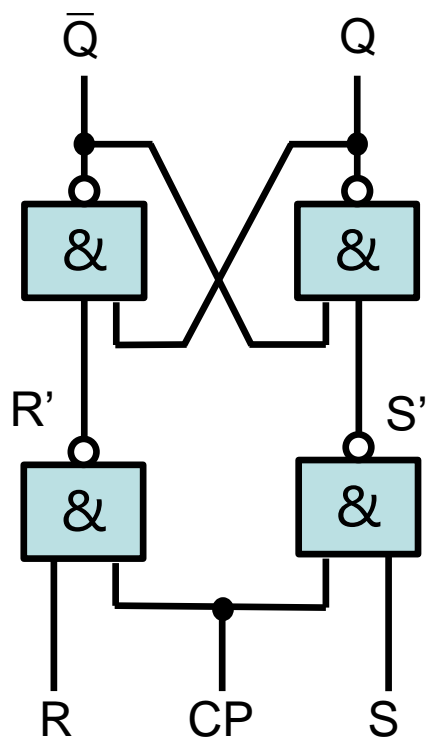
□ 次态方程

$$Q^{n+1} = S + \bar{R}Q$$

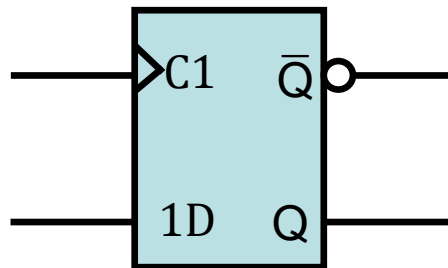
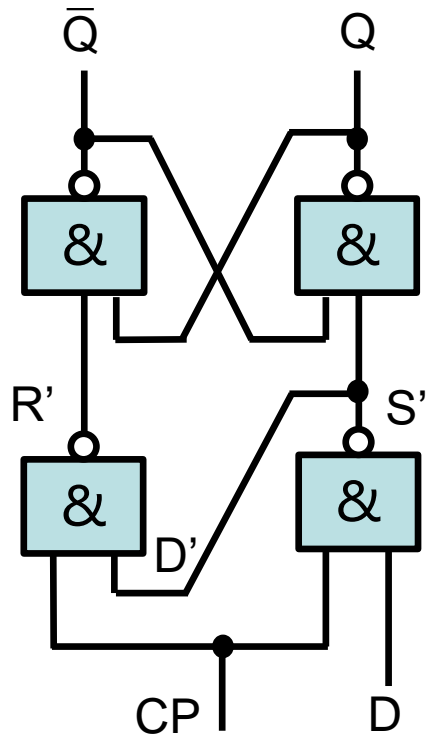
□ 约束方程

$$R \cdot S = 0$$

钟控D触发器



钟控D触发器



钟控D触发器

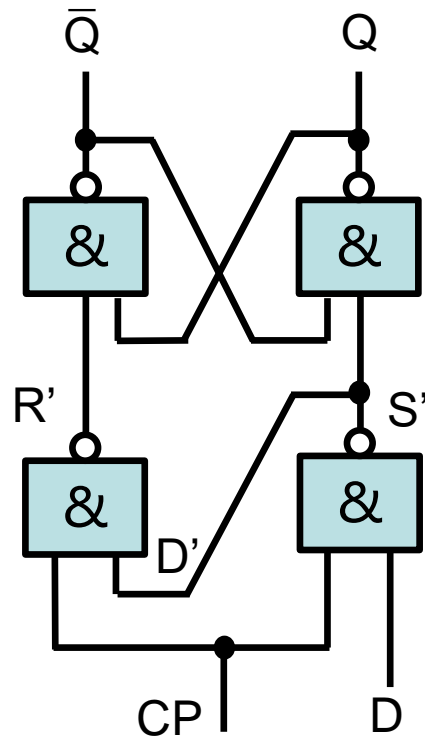
□分析

– CP=0

- $R'S' = 11$
- $Q^{n+1} = Q$

– CP=1

- $R' = \bar{S}' = \bar{\bar{D}} = D$
- $S' = \bar{D}$
- $Q^{n+1} = \bar{S}' + R'Q$
 $= D + DQ$
 $= D$



钟控D触发器

钟控D触发器功能表

D	Q^{n+1}	功能说明
0	0	置0
1	1	置1

□ 次态方程

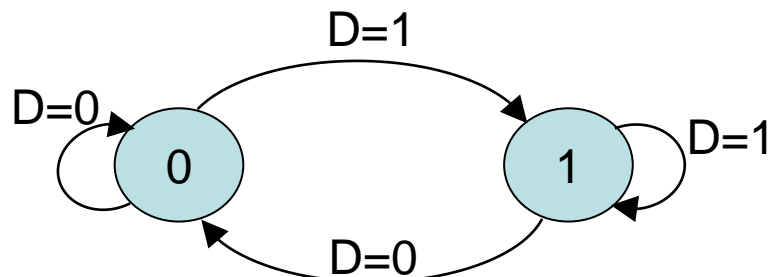
$$- Q^{n+1} = D$$

钟控D触发器状态表

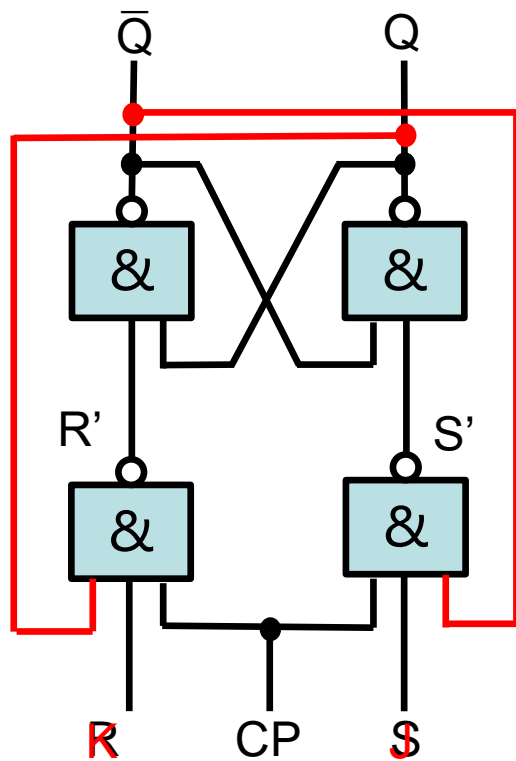
现态 Q	次态 Q^{n+1}	
	D=0	D=1
0	0	1
1	0	1

钟控D触发器激励表

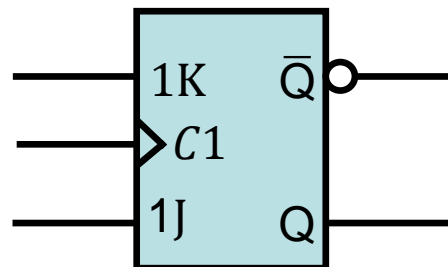
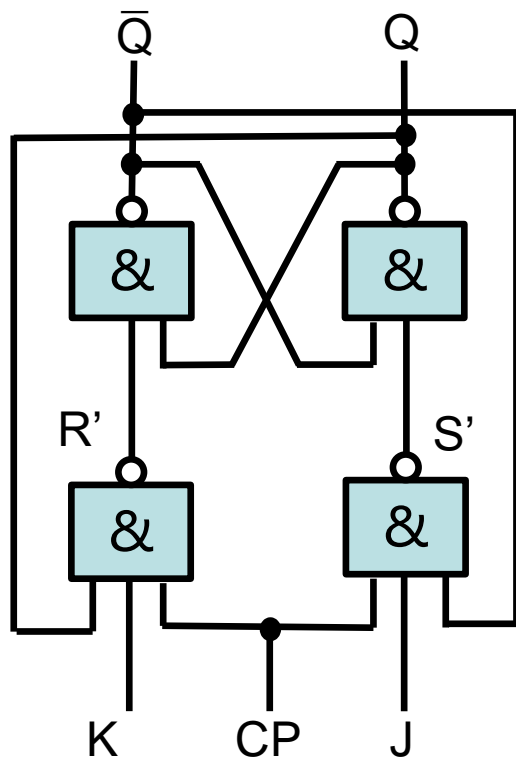
现态 Q	次态 Q^{n+1}	D
0	0	0
0	1	1
1	0	0
1	1	1



钟控J-K触发器



钟控J-K触发器



钟控J-K触发器

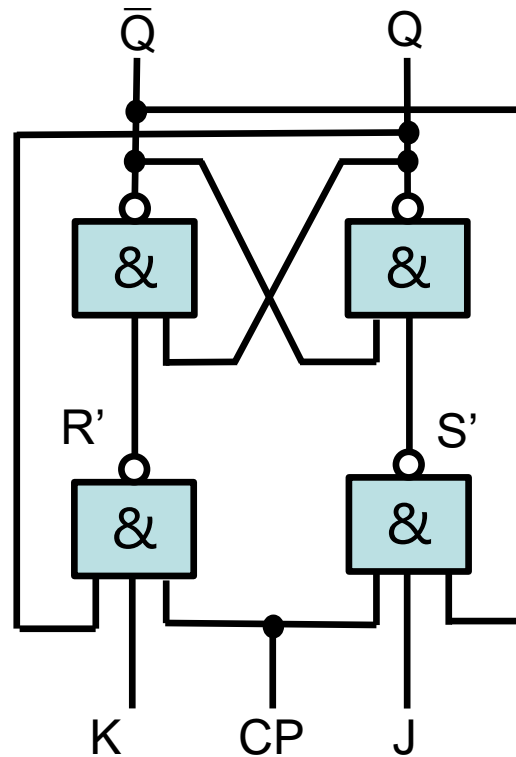
□分析

– CP=0

- $R'S' = 11$
- $Q^{n+1} = Q$

– CP=1

- $R' = \overline{KQ}$ $S' = \overline{J\overline{Q}}$
- $Q^{n+1} = \overline{S'} + R'Q = \overline{\overline{J\overline{Q}}} + \overline{KQ}Q$
 $= J\overline{Q} + \overline{K}Q$
- $R' + S' = 1 \Rightarrow \overline{KQ} + \overline{J\overline{Q}} = 1$
 $\Rightarrow \overline{K} + \overline{Q} + \overline{J} + Q = 1$



钟控J-K触发器

钟控J-K触发器功能表

JK	Q^{n+1}	功能说明
0 0	Q	不变
0 1	0	置 0
1 0	1	置 1
1 1	\bar{Q}	翻转

钟控J-K触发器状态表

现态 Q	次 态 Q^{n+1}			
	JK=00	JK=01	JK=11	JK=10
0	0	0	1	1
1	1	0	0	1

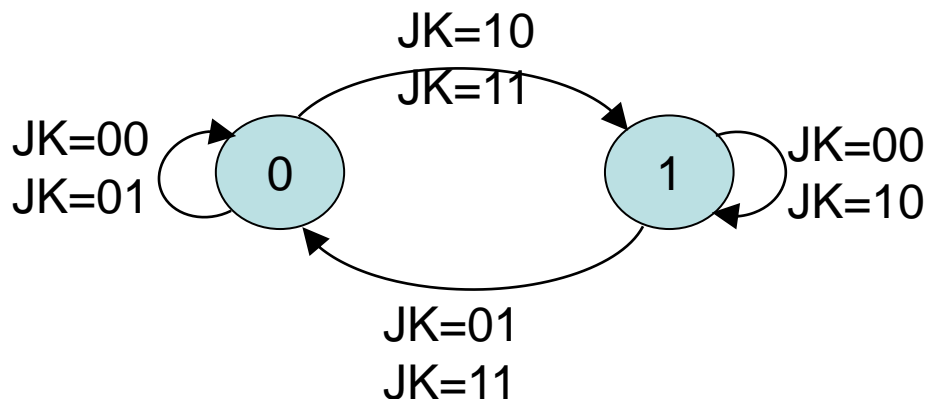
钟控J-K触发器激励表

现态Q	次态 Q^{n+1}	J K
0	0	0 d
0	1	1 d
1	0	d 1
1	1	d 0

钟控J-K触发器

钟控J-K触发器状态表				
现态 Q	次 态 Q^{n+1}			
	JK=00	JK=01	JK=11	JK=10
0	0	0	1	1
1	1	0	0	1

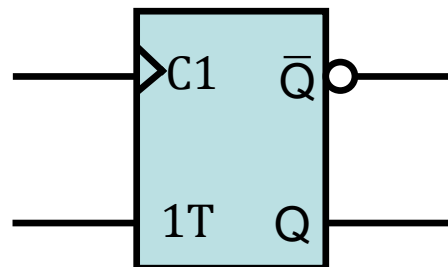
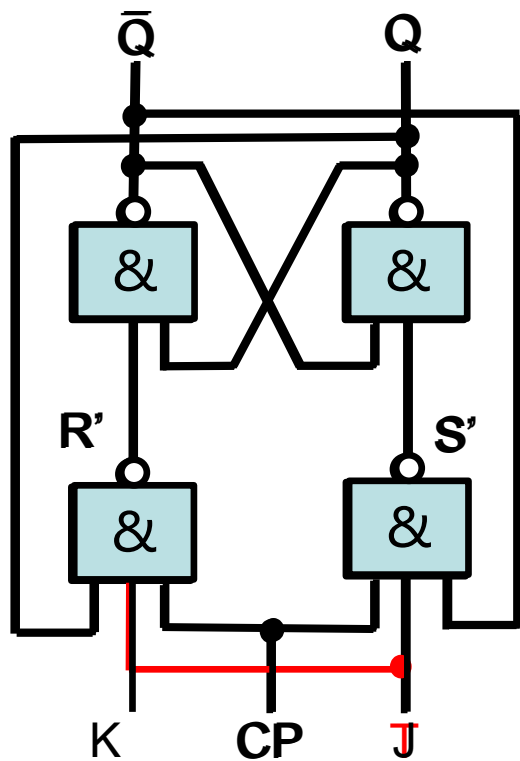
JK Q	00	01	11	10
0	0	0	1	1
1	1	0	0	1



次态方程

$$Q^{n+1} = J\bar{Q} + \bar{K}Q$$

钟控T触发器



钟控T触发器

□分析

– CP=0

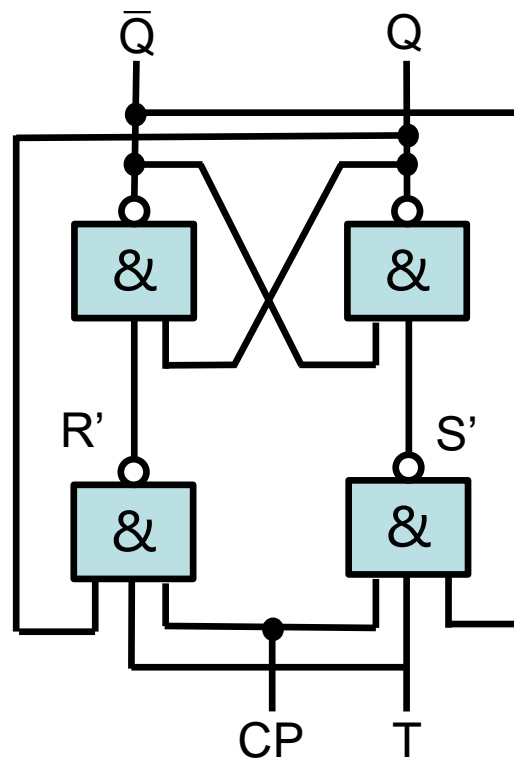
- $R'S' = 11$

- $Q^{n+1} = Q$

– CP=1

- $J = K = T$

- $$\begin{aligned} Q^{n+1} &= J\bar{Q} + \bar{K}Q \\ &= T\bar{Q} + \bar{T}Q \\ &= T \oplus Q \end{aligned}$$



钟控T触发器

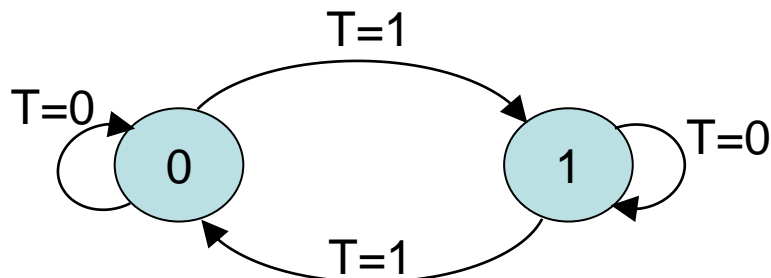
钟控T触发器功能表		
T	Q^{n+1}	功能说明
0	Q	不变
1	\bar{Q}	翻转

□ 次态方程

$$Q^{n+1} = T \oplus Q$$

钟控T触发器状态表		
现态 Q	次态 Q^{n+1}	
	T=0	T=1
0	0	1
1	1	0

钟控T触发器激励表		
现态Q	次态 Q^{n+1}	T
0	0	0
0	1	1
1	0	1
1	1	0



同步触发器（时钟控制触发器）

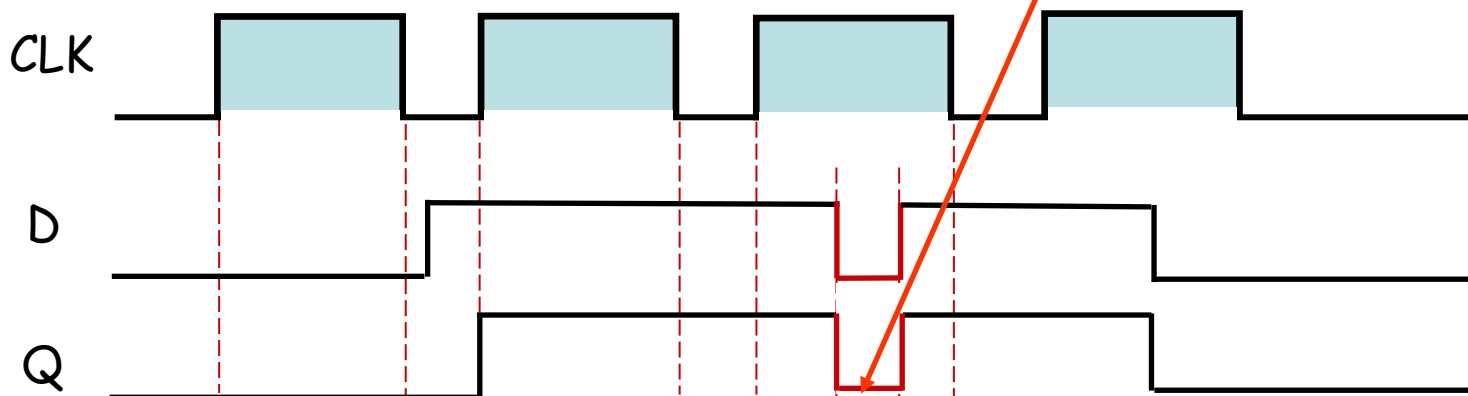
□ 电位控制触发器

- 触发器状态转移被控制在一个约定的时间间隔内，而不是控制在某一时刻
 - $CP=0$ ，触发器保持状态不变
 - $CP=1$ ，触发器在输入信号作用下发生状态变化
- 存在空翻的问题

同步触发器（时钟控制触发器）

■“空翻”

■同一个时钟脉冲作用期间触发器状态发生两次或两次以上变化的现象



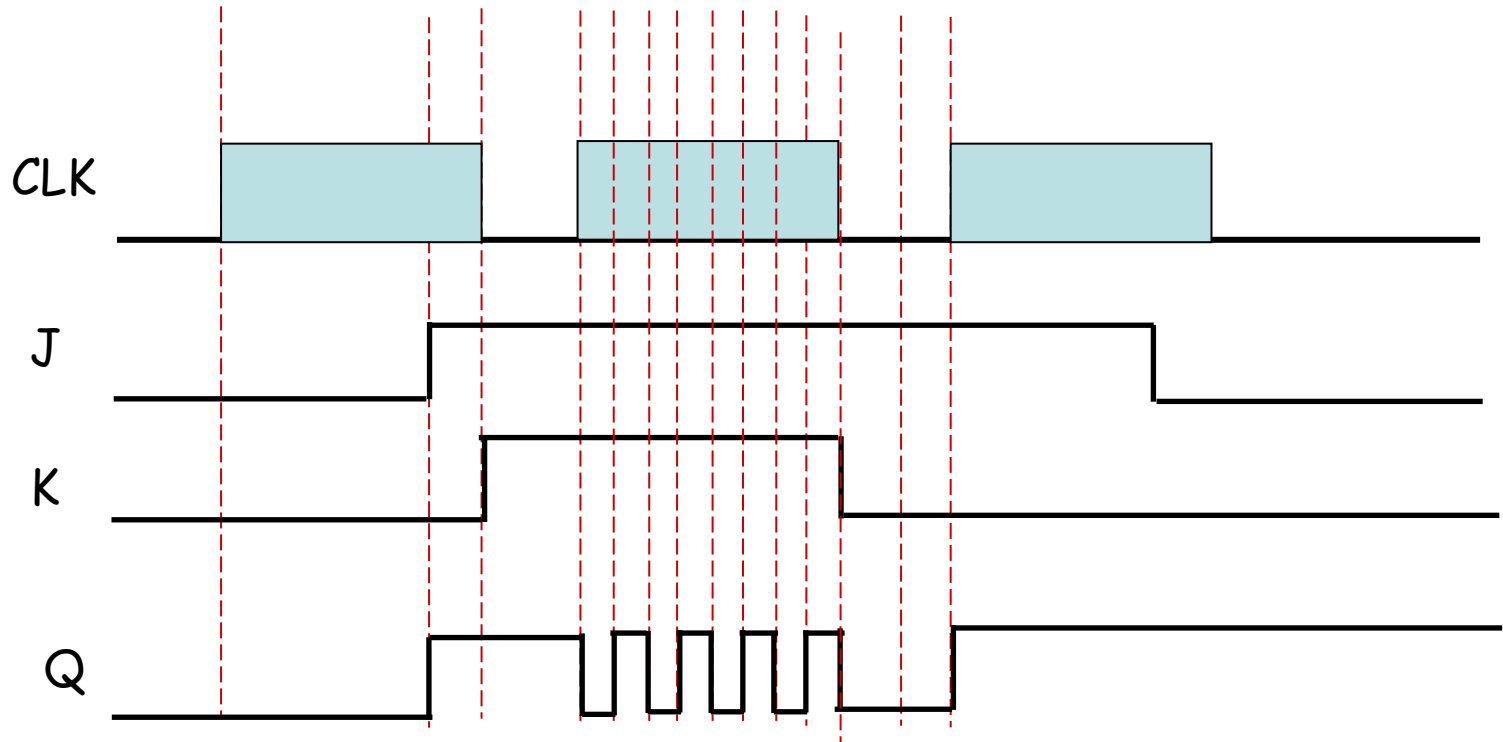
同步触发器（时钟控制触发器）

□ “空翻” 原因

- 时钟脉冲作用期间，输入信号直接控制着触发器状态的变化
 - CP为1时，输入信号发生变化，触发器状态会跟着变化
- 时钟宽度控制不够
 - CP为1时间过长，输入的多次变化得到完全响应，使得一个时钟脉冲作用期间触发器多次翻转

□ “空翻” 将造成状态的不确定和系统工作的混乱，是不允许的

同步触发器（时钟控制触发器）



提 纲

1

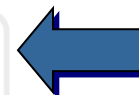
基本触发器

2

同步触发器

3

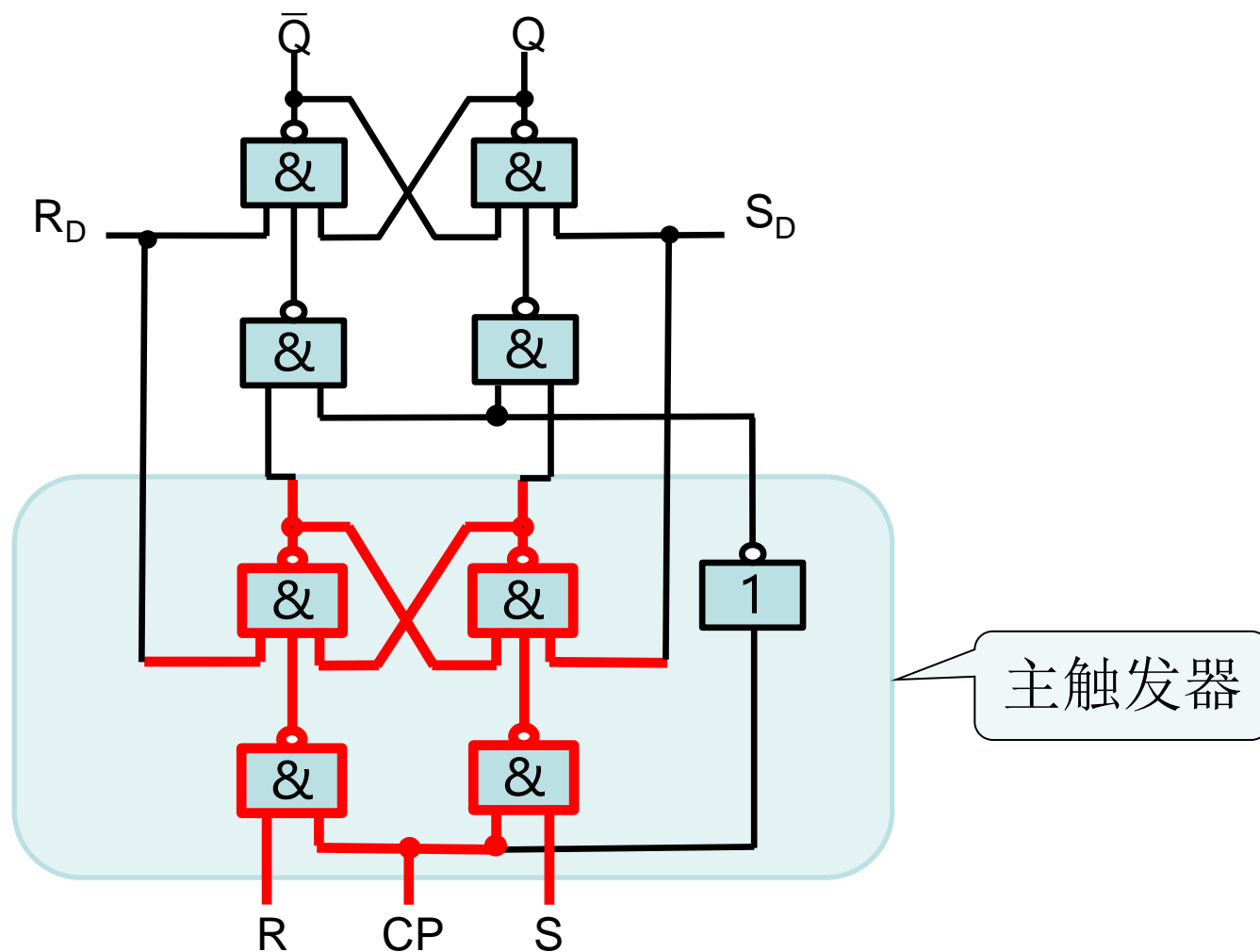
主从触发器



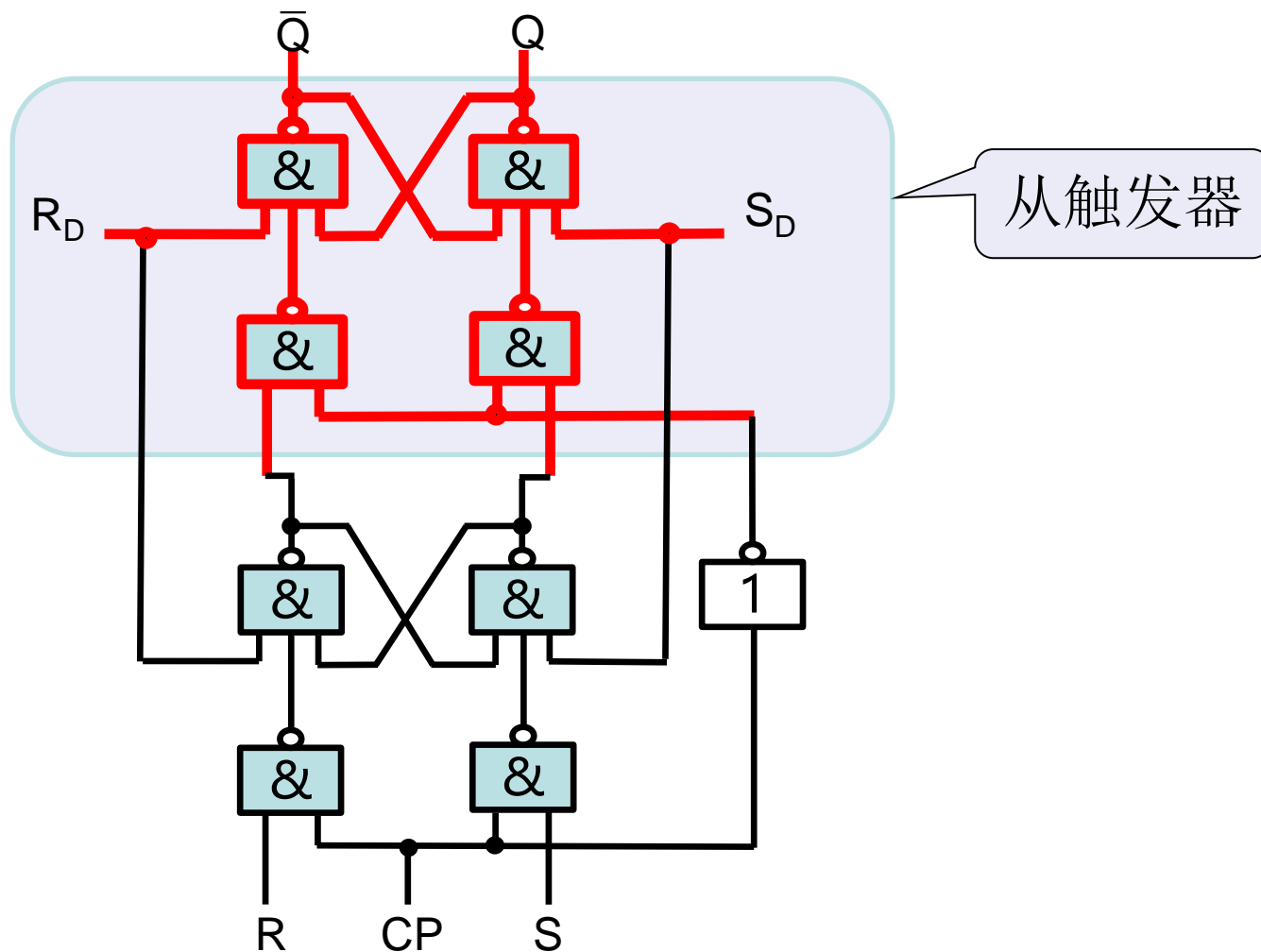
4

边沿触发器

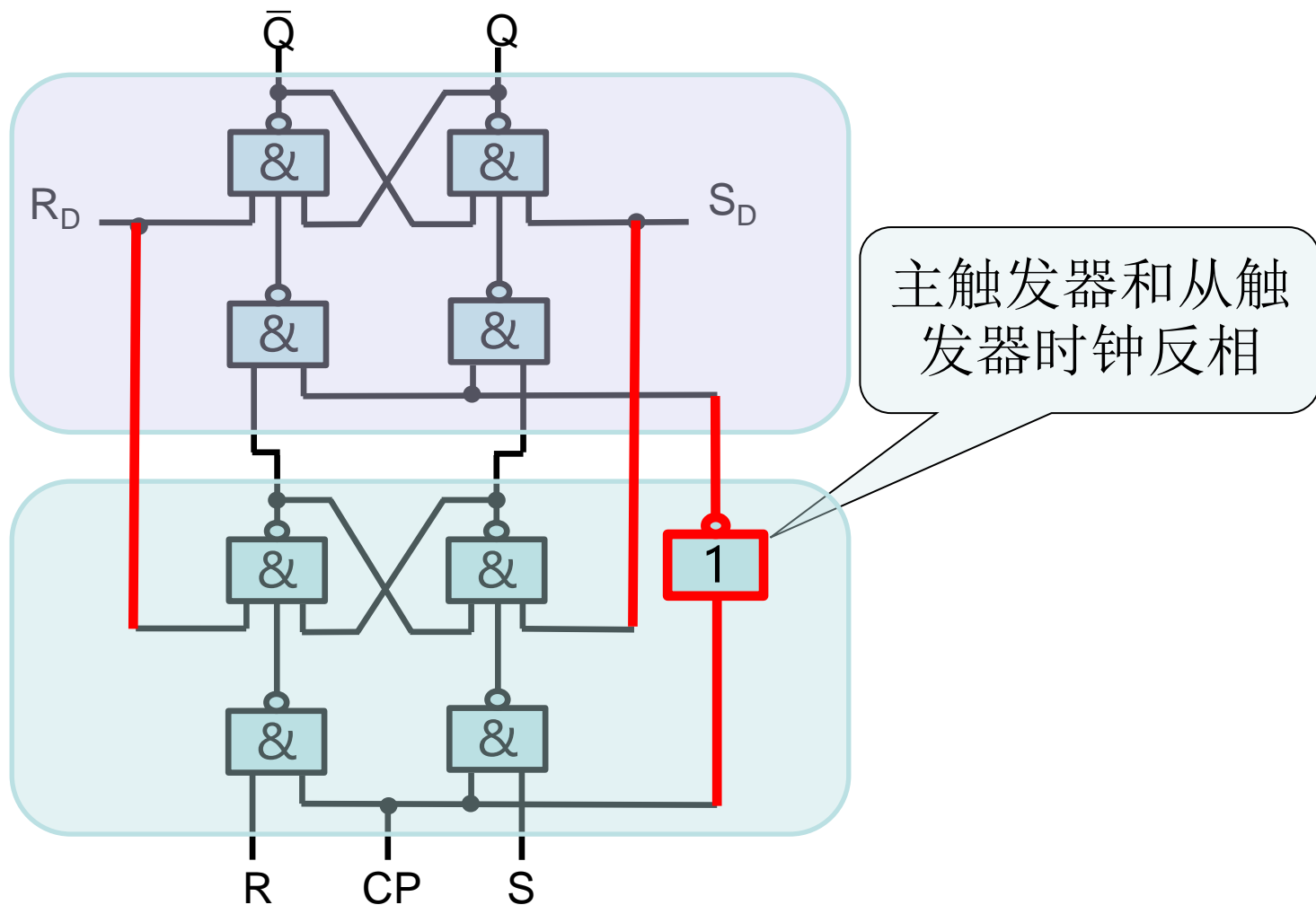
主从R-S触发器



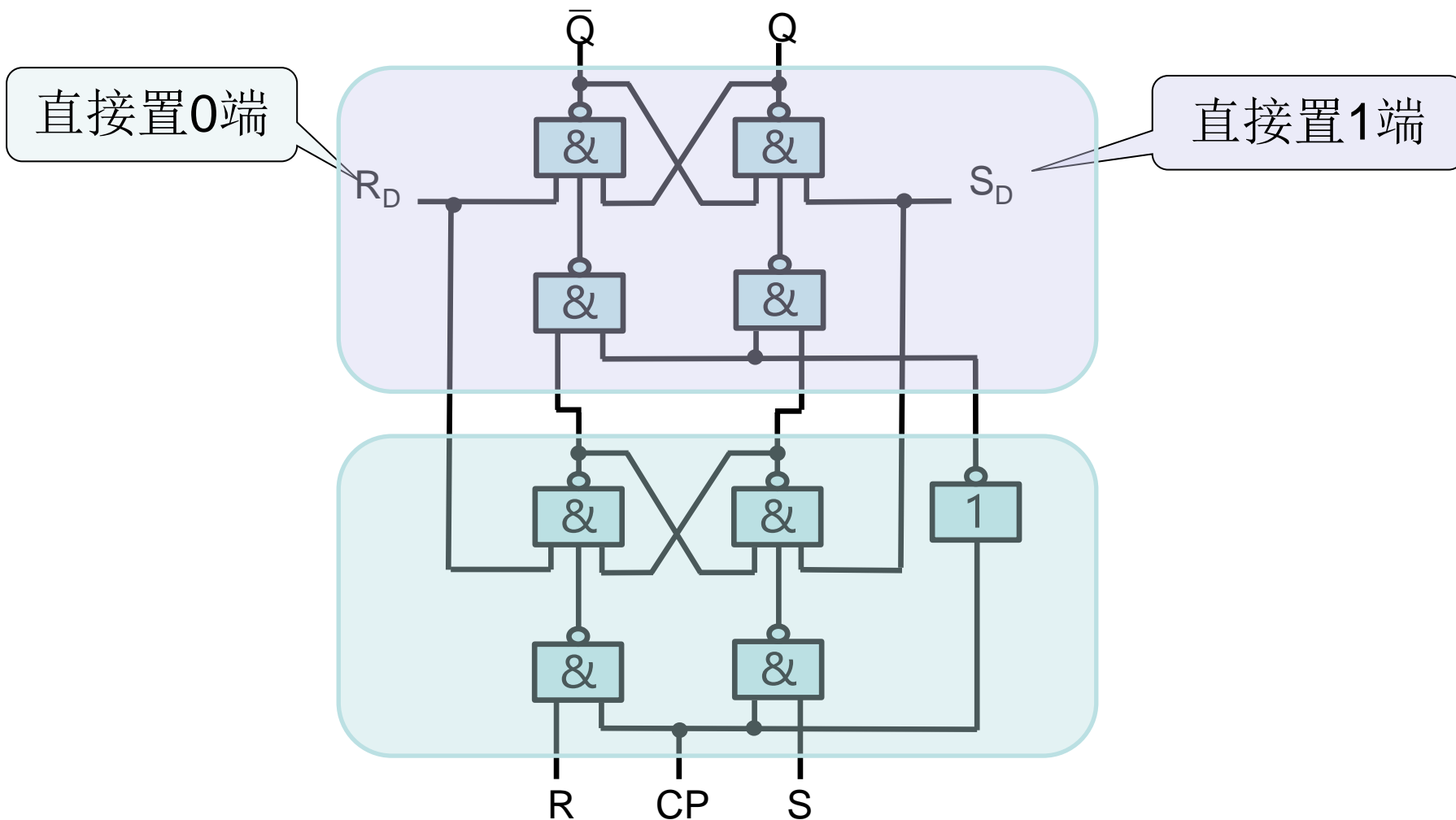
主从R-S触发器



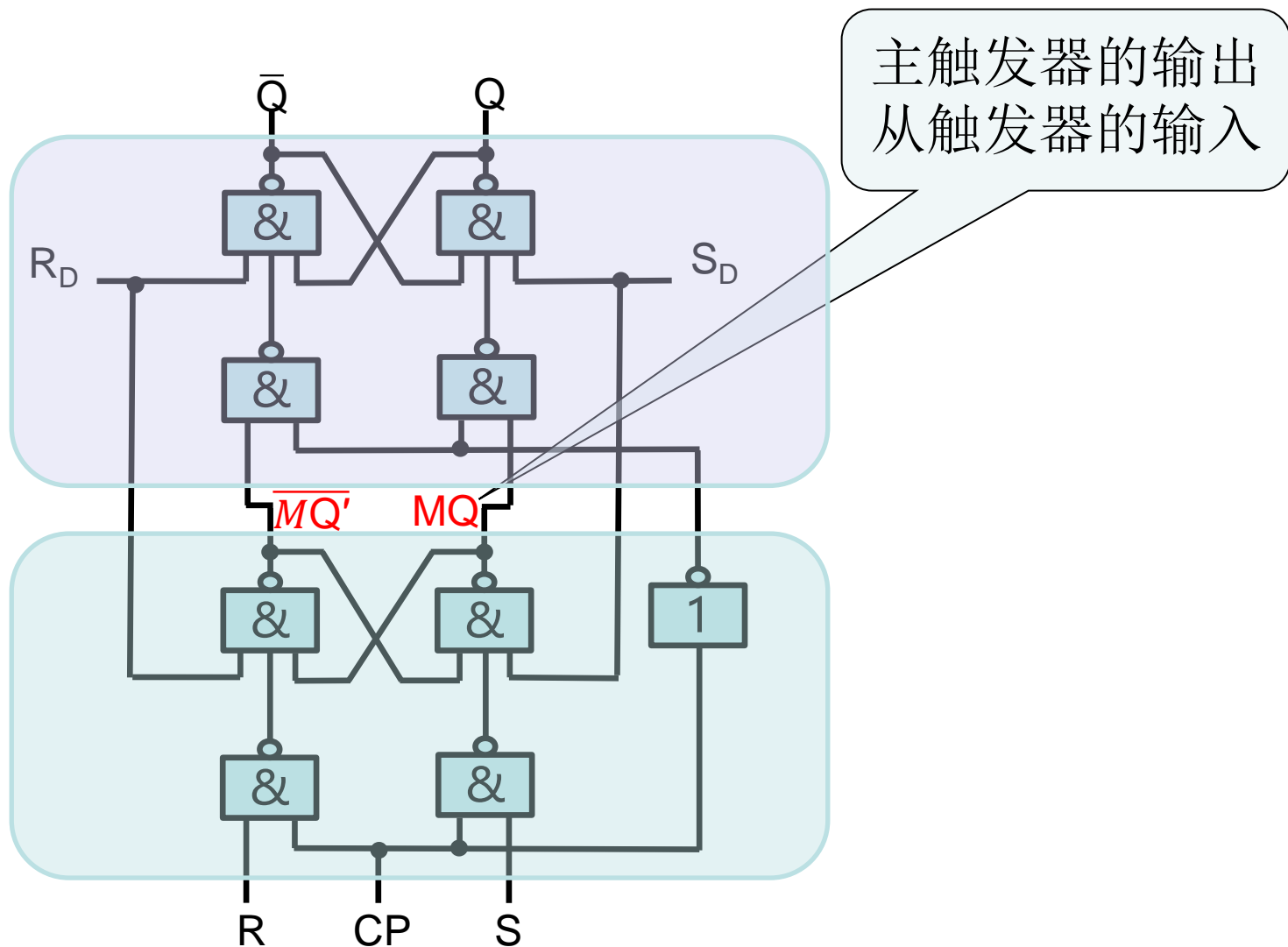
主从R-S触发器



主从R-S触发器



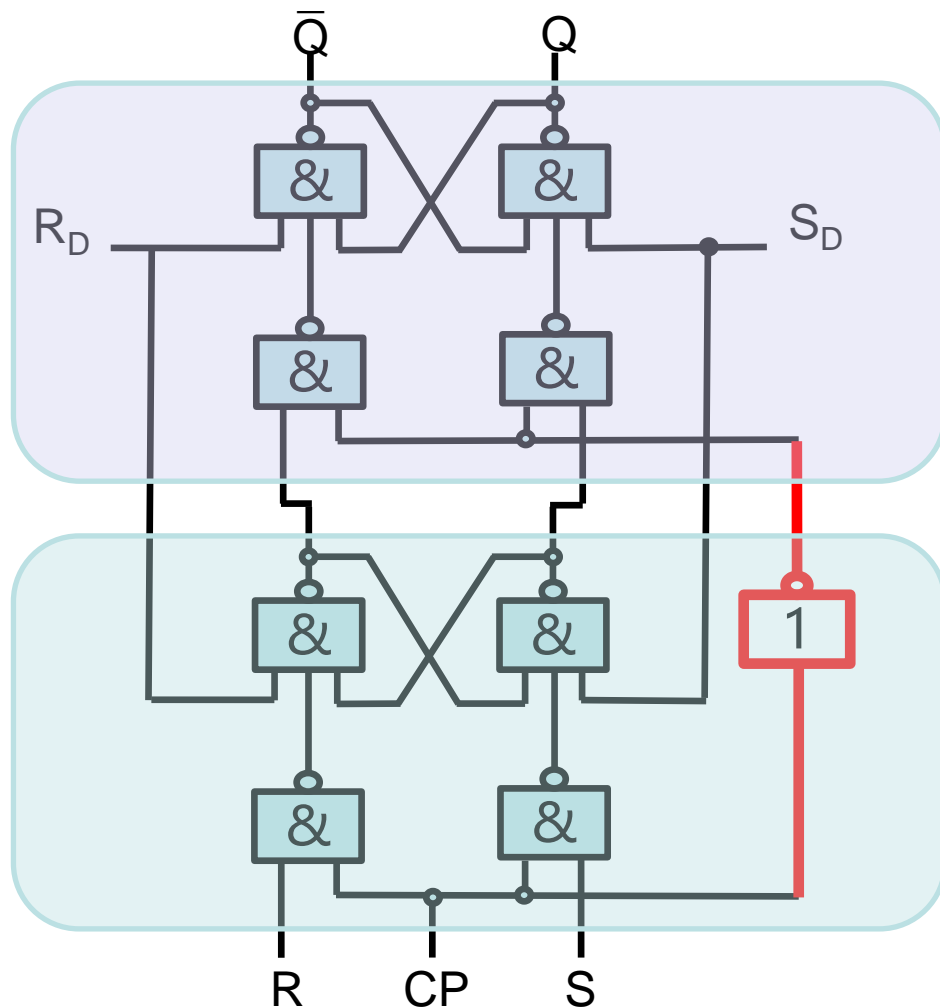
主从R-S触发器



主从R-S触发器

□ 时钟端

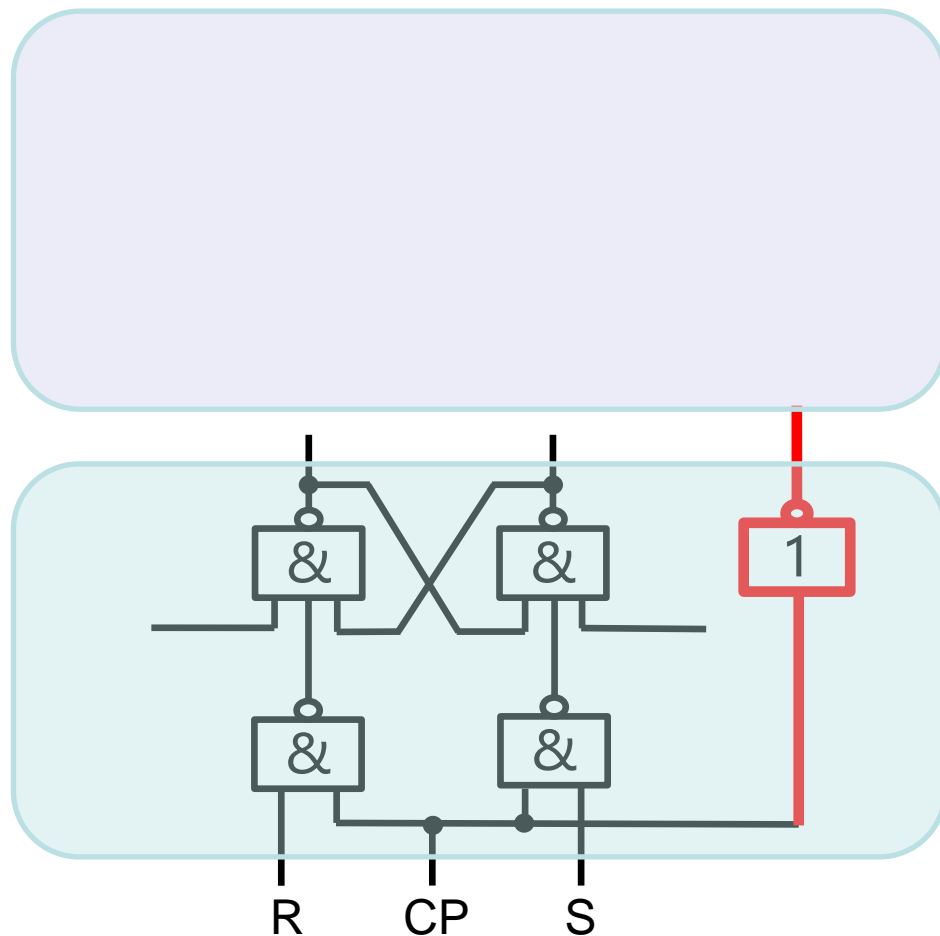
- 主触发器和从触发器
时钟反相



主从R-S触发器

□ $CP=1$

- 主触发器响应
- 从触发器锁定



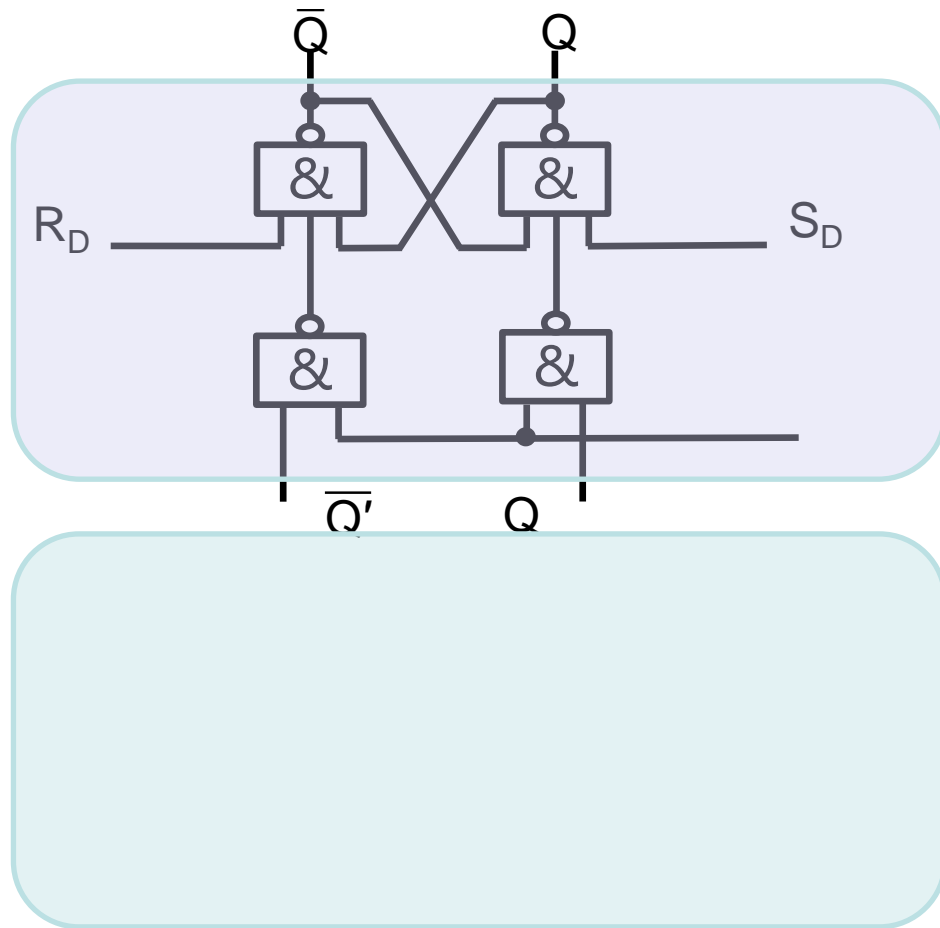
主从R-S触发器

□ $CP=1$

- 主触发器响应
- 从触发器锁定

□ $CP=0$

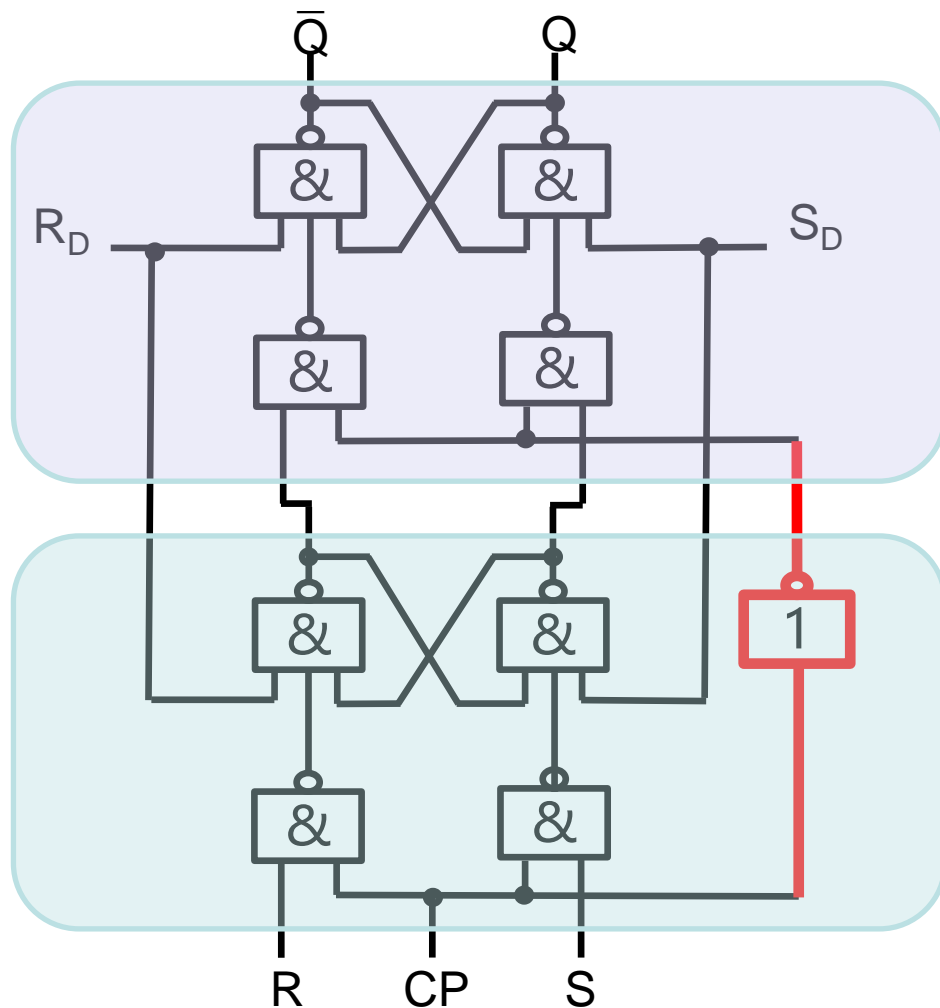
- 从触发器响应
- 主触发器锁定



主从R-S触发器

□ 总结

- 前沿采样
- 后沿定局
- 状态变化是在时钟脉冲的后沿
- 无"空翻"

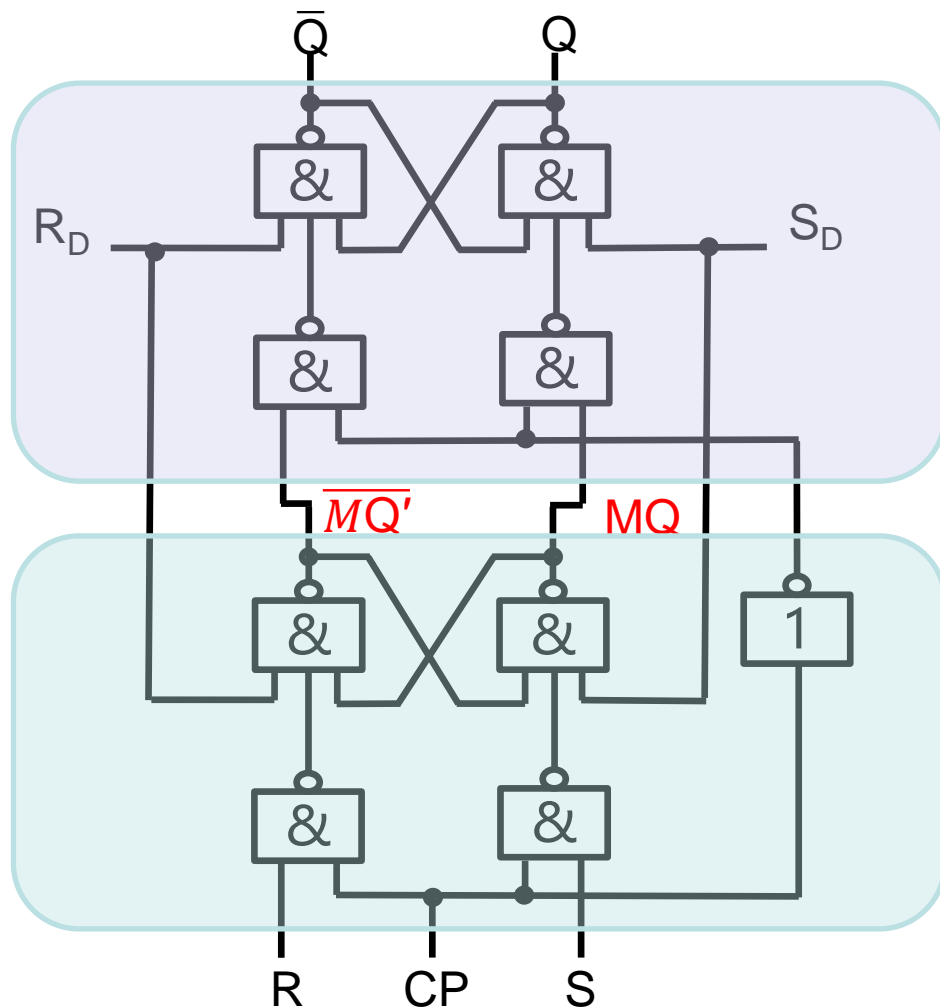


主从R-S触发器

□ 功能

- 主触发器输出
- 从触发器输入

R	S	$\overline{MQ'}$	MQ
0	0	不变	
0	1	0	1
1	0	1	0
1	1	X	

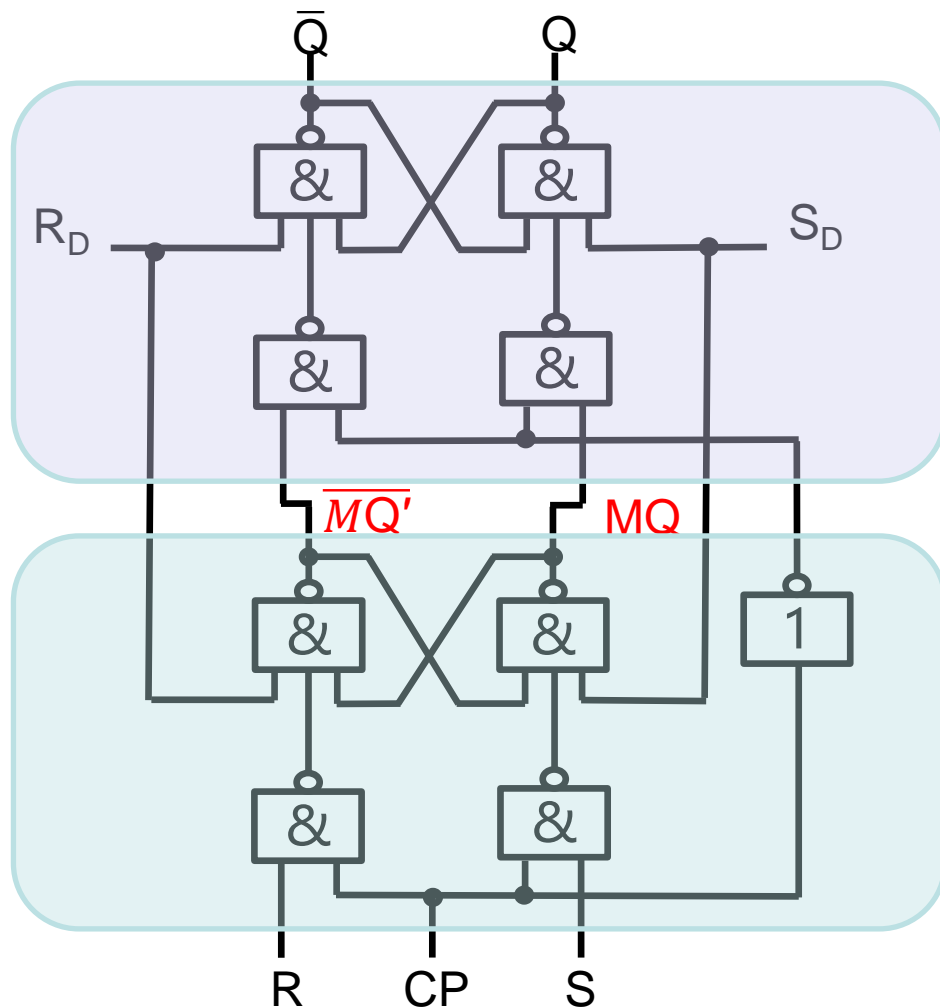


主从R-S触发器

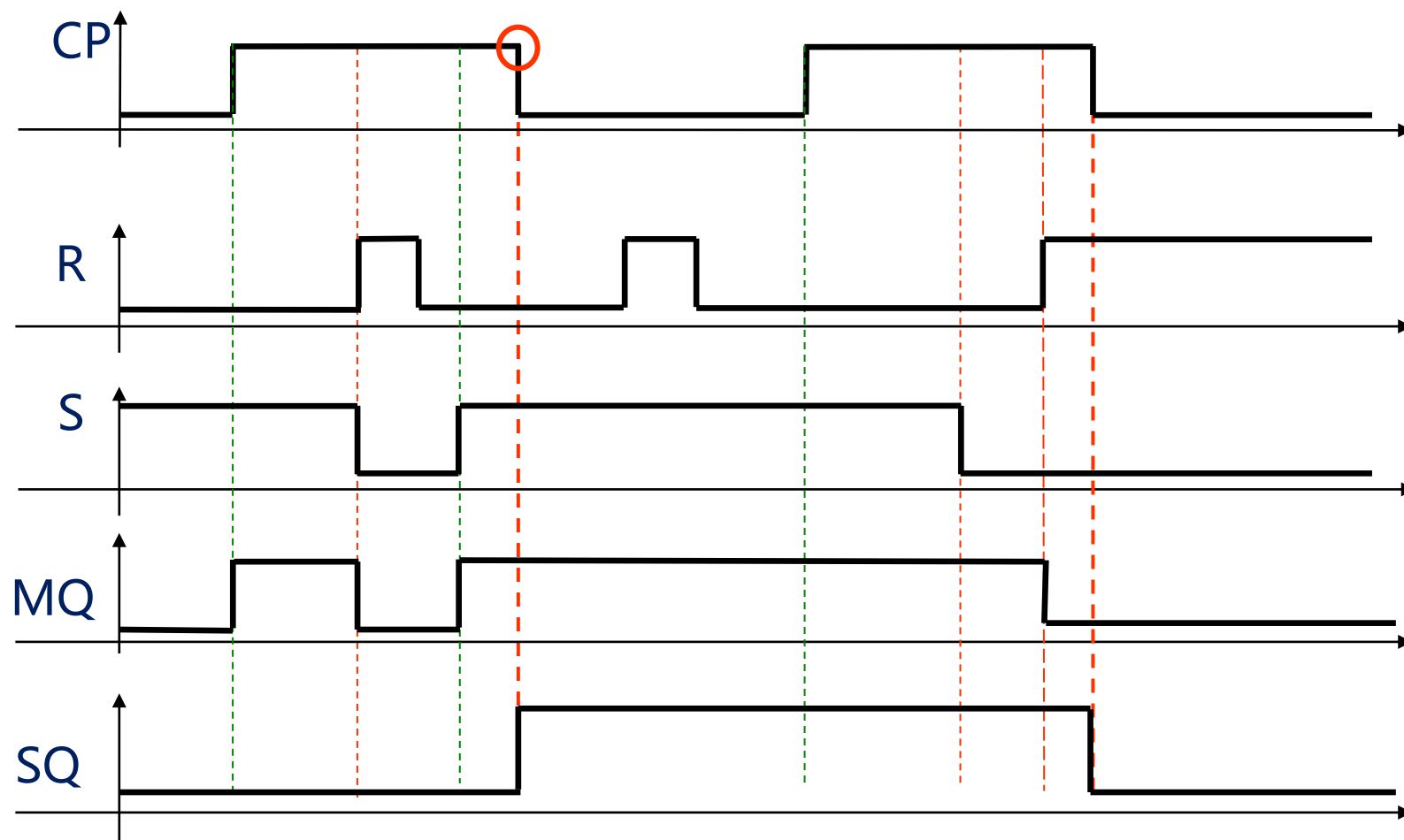
□ 功能

- 主触发器输出
- 从触发器输入

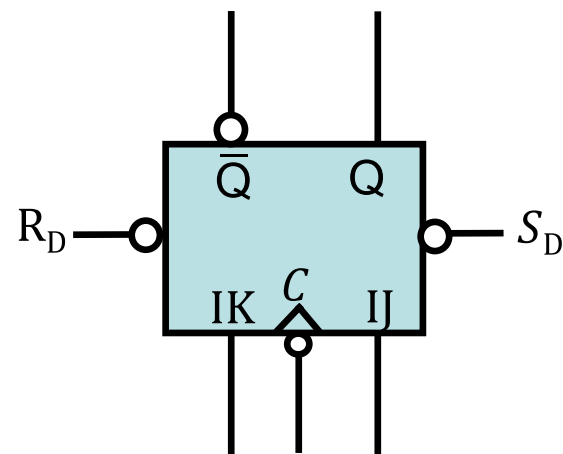
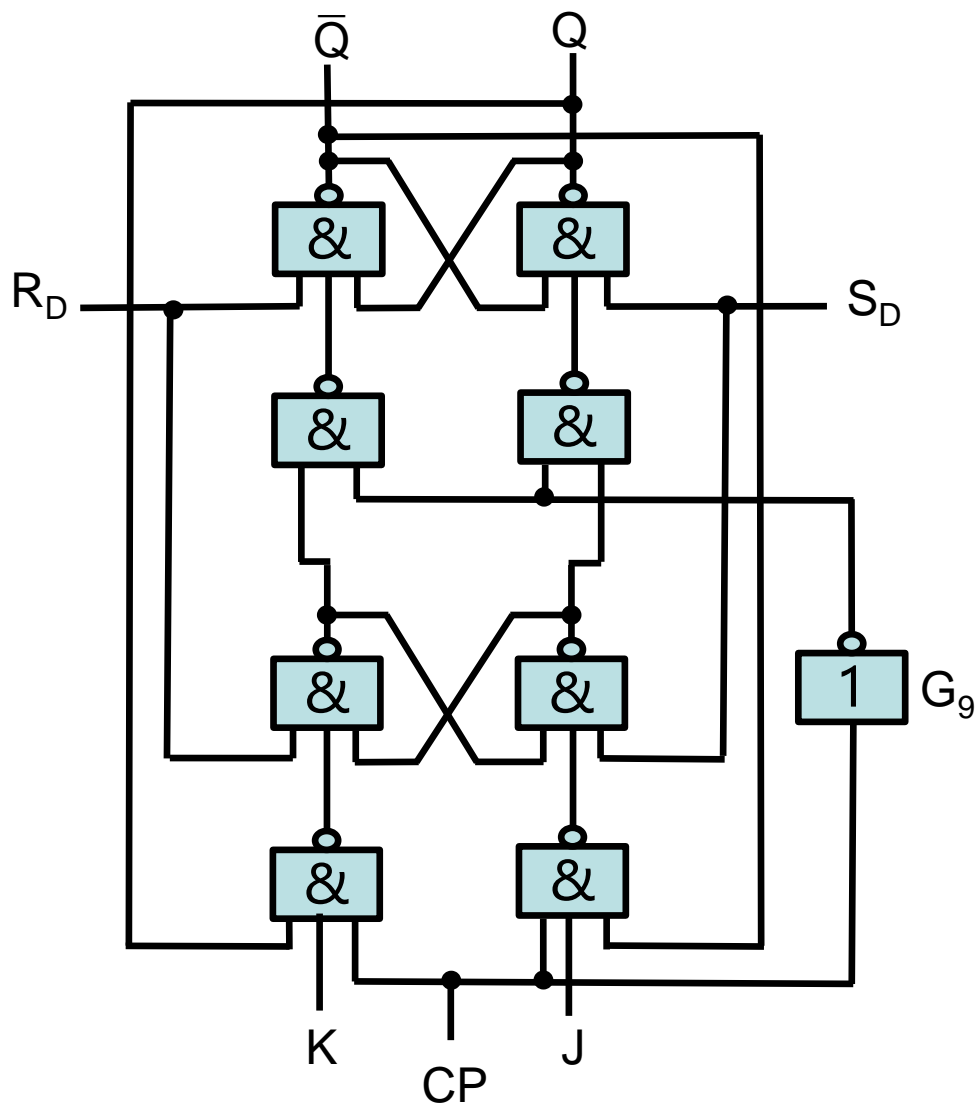
R	S	$\overline{MQ'}$	MQ	Q
0	0	不变	不变	不变
0	1	0	1	1
1	0	1	0	0
1	1	X	X	X



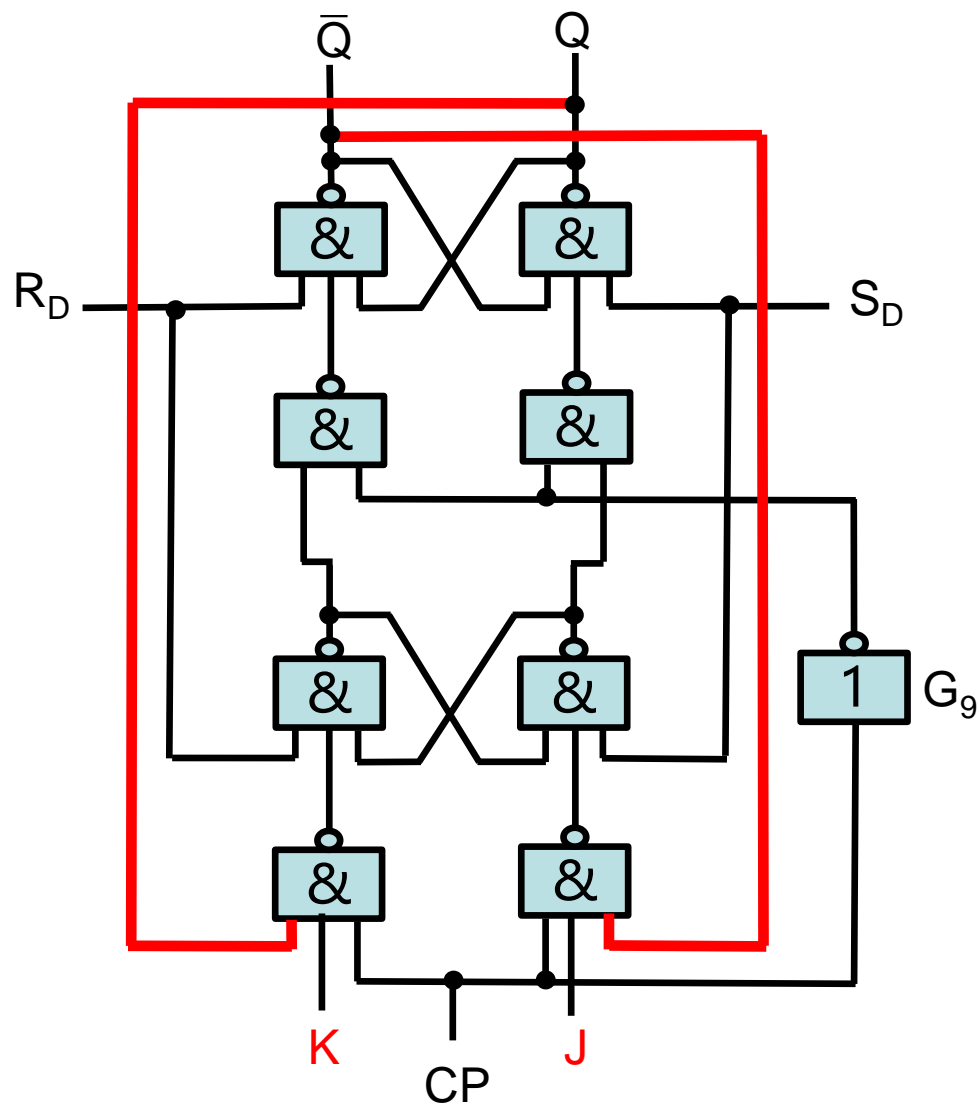
主从R-S触发器典型波形



主从J-K触发器



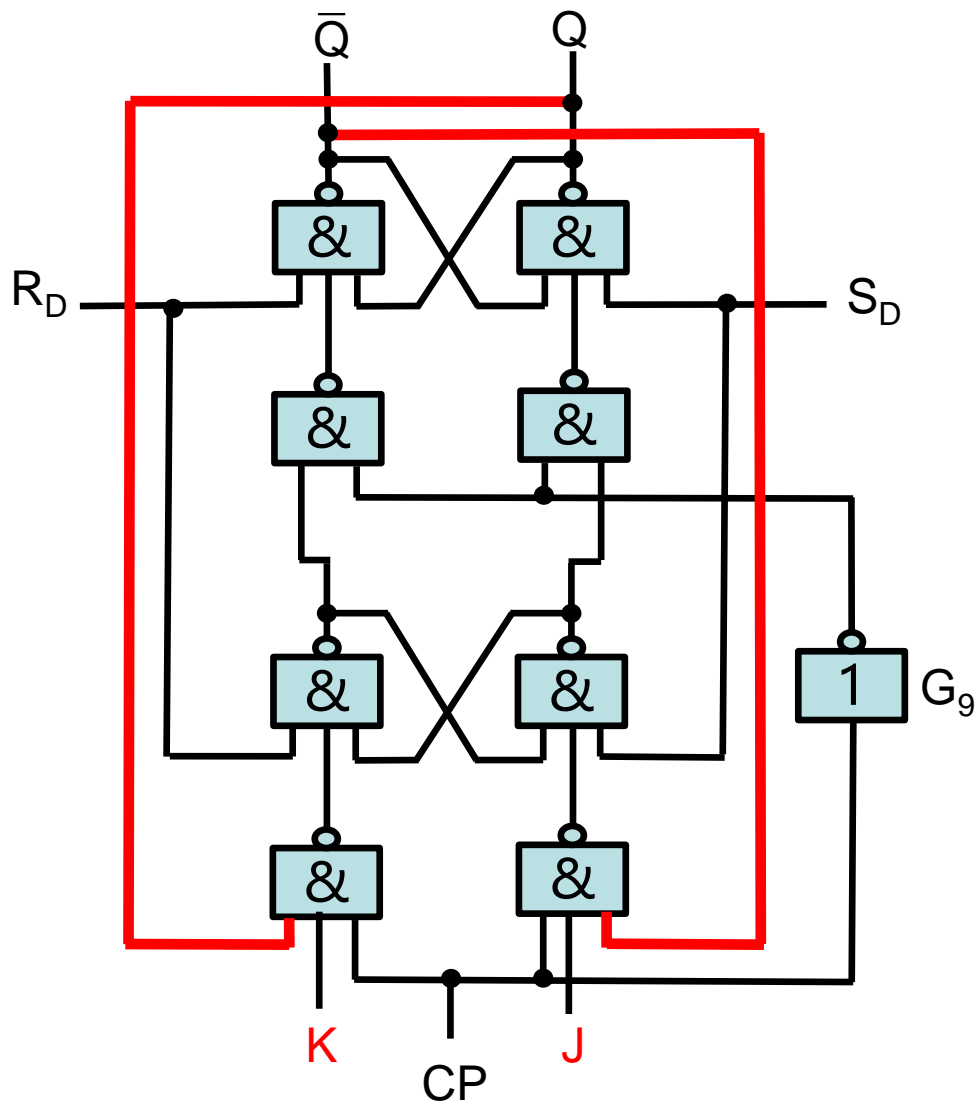
主从J-K触发器



主从J-K触发器

□分析

- $R = KQ$
- $S = J\bar{Q}$
- $Q^{n+1} = S + \bar{R}Q$
 $= J\bar{Q} + \bar{K}Q$
- 和钟控J-K触发器功能一致



主从J-K触发器

□与J-K触发器相比，仅进行了性能上的改进，逻辑功能完全相同

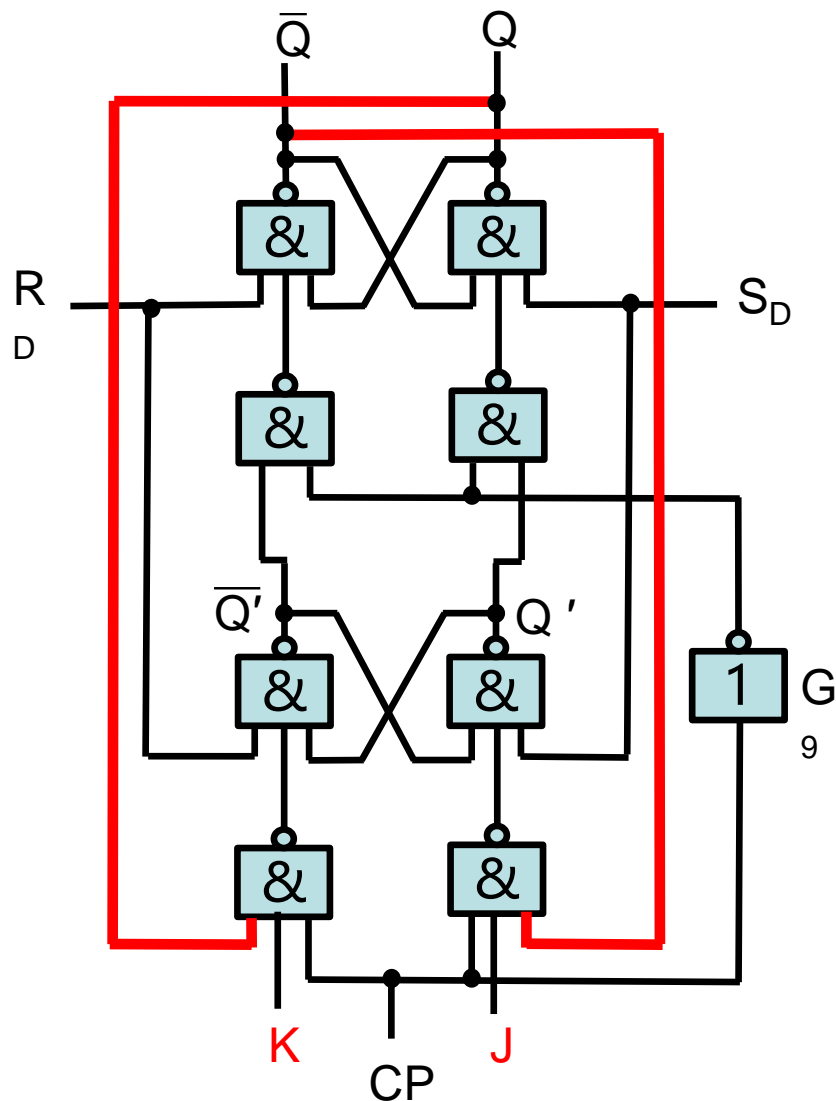
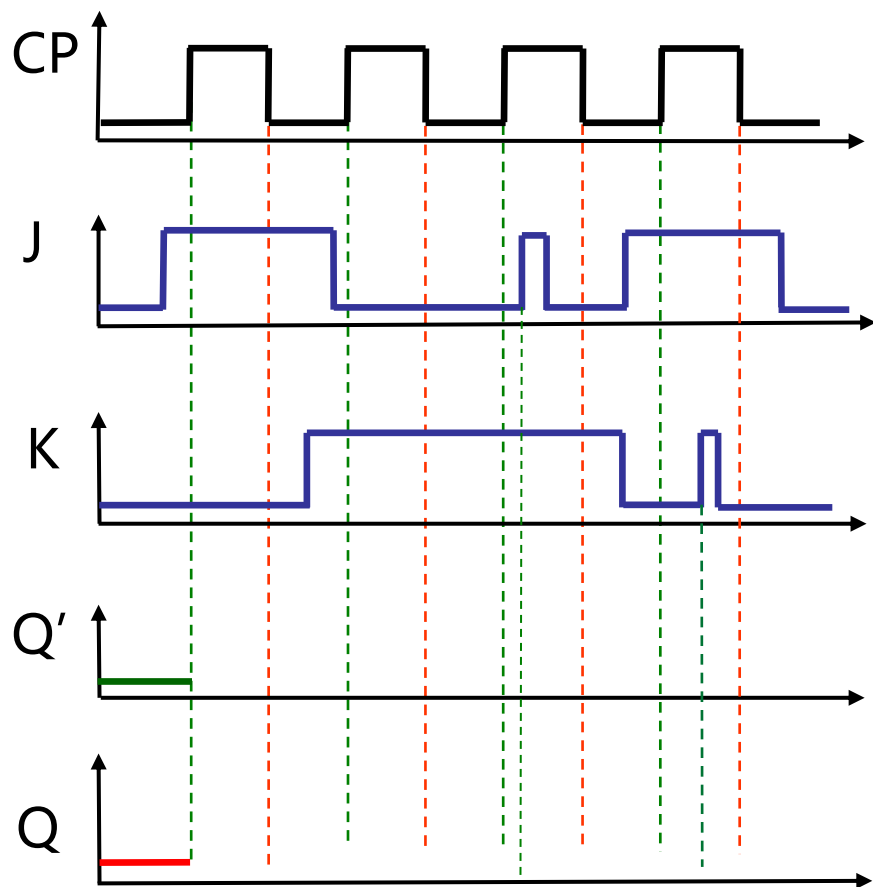
□优点：

- 输入信号J和K无约束
- 无空翻
- 功能全
- 使用方便等

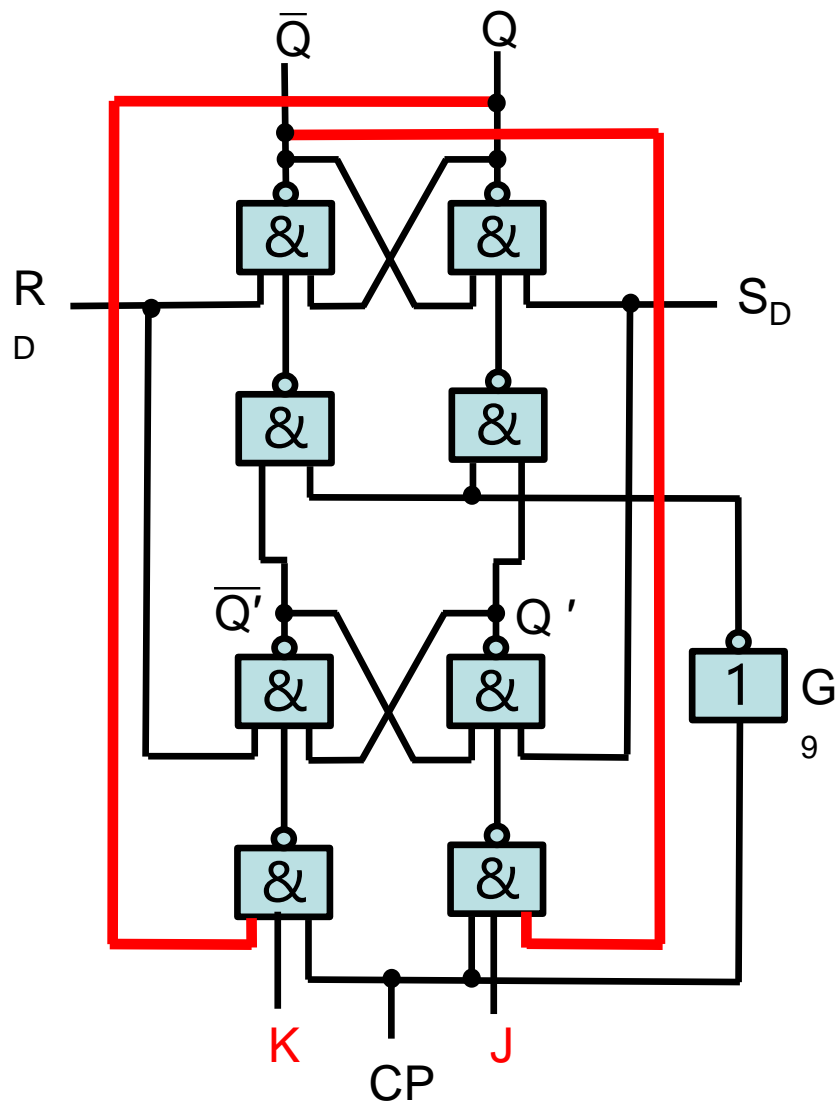
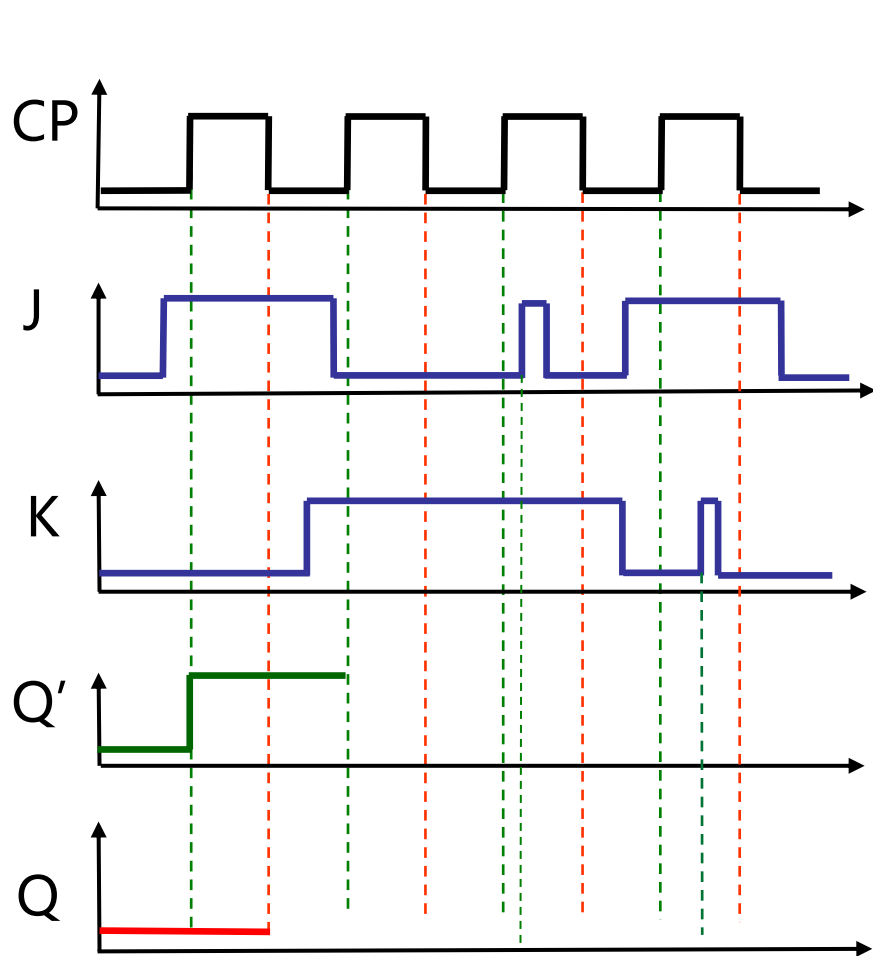
□缺点：

- 存在 “一次翻转” 的问题

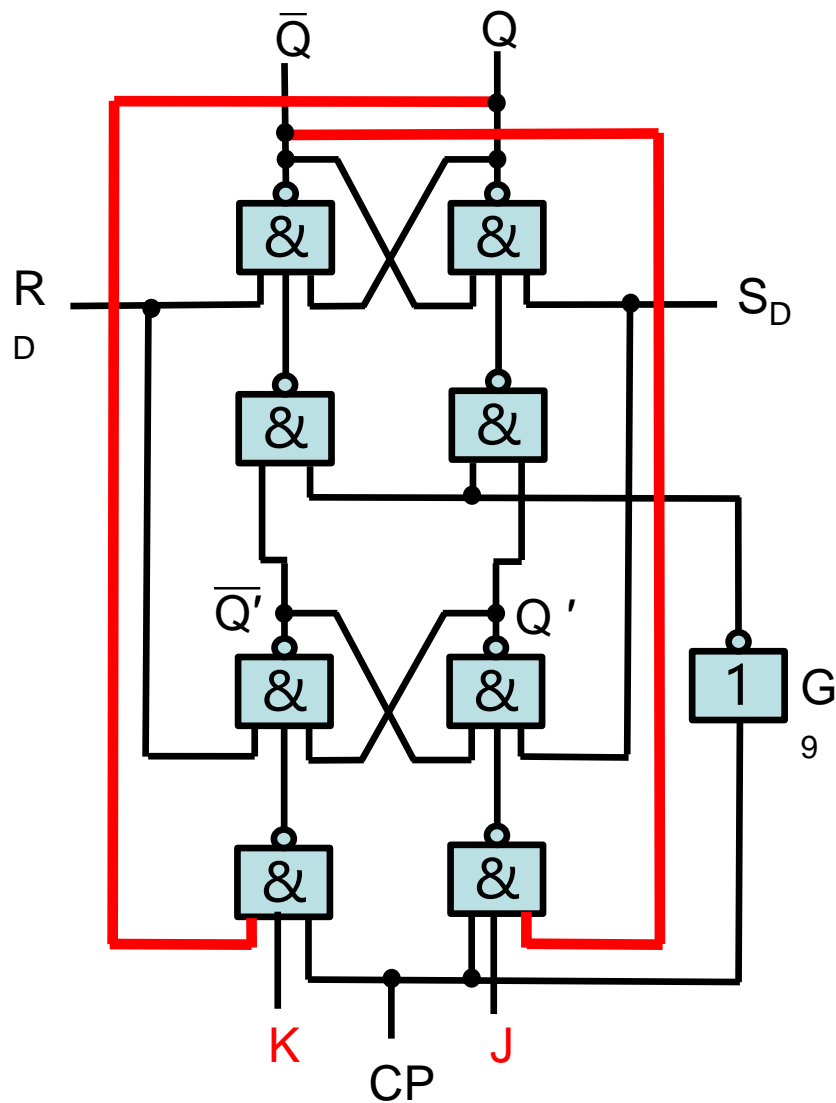
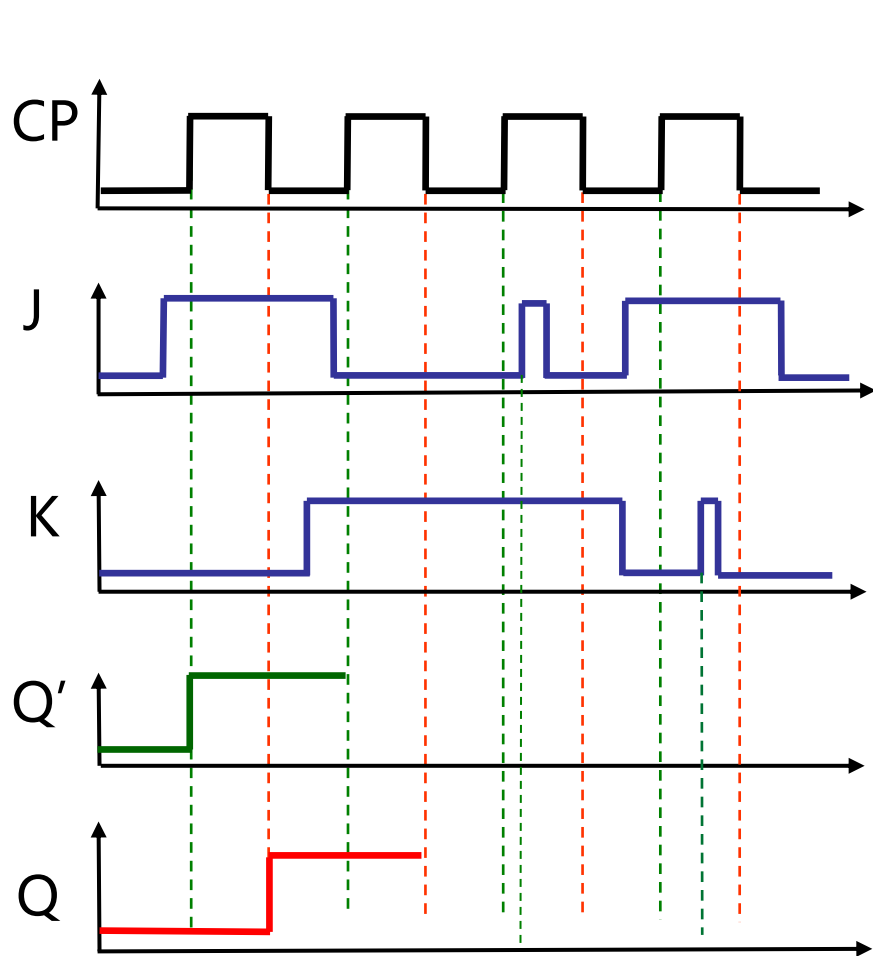
主从J-K触发器



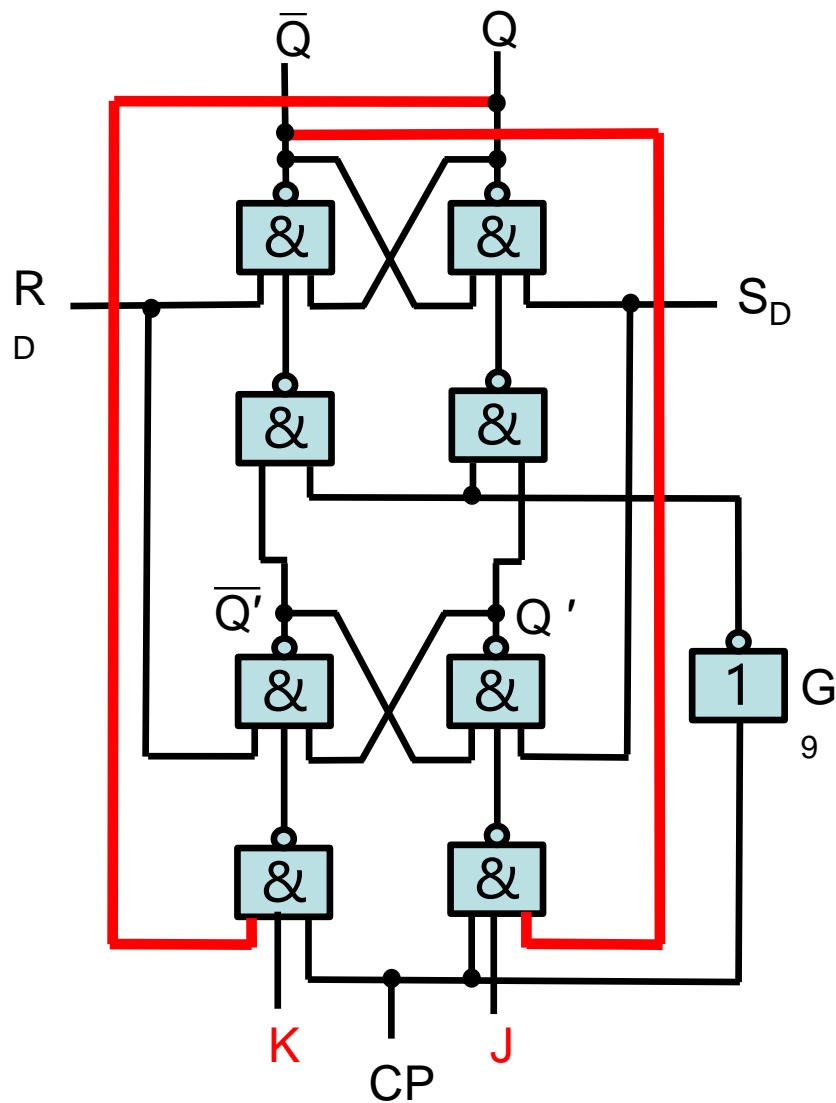
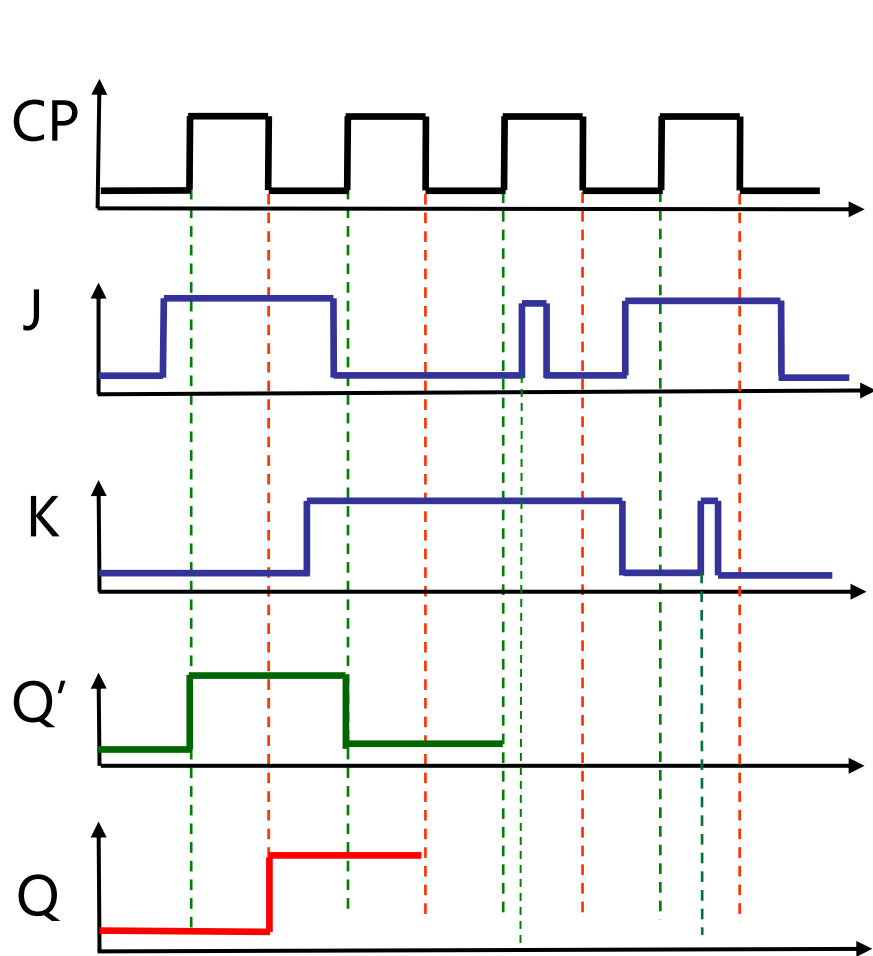
主从J-K触发器



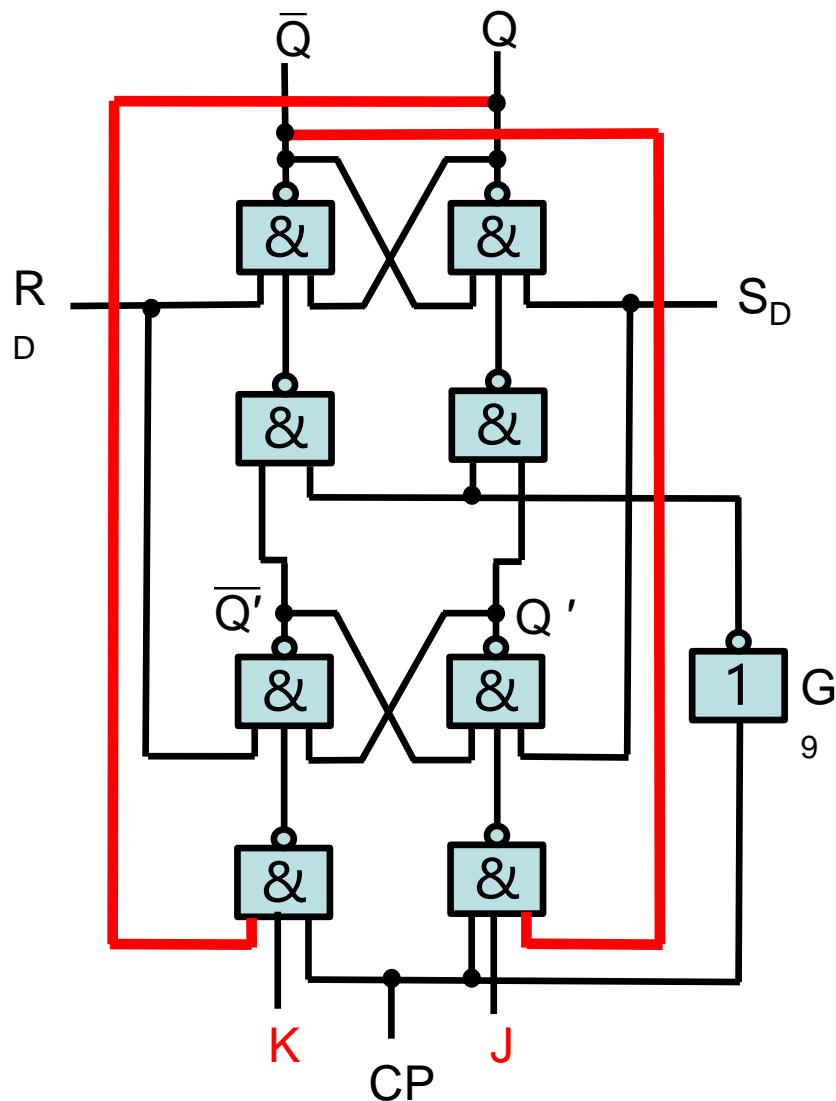
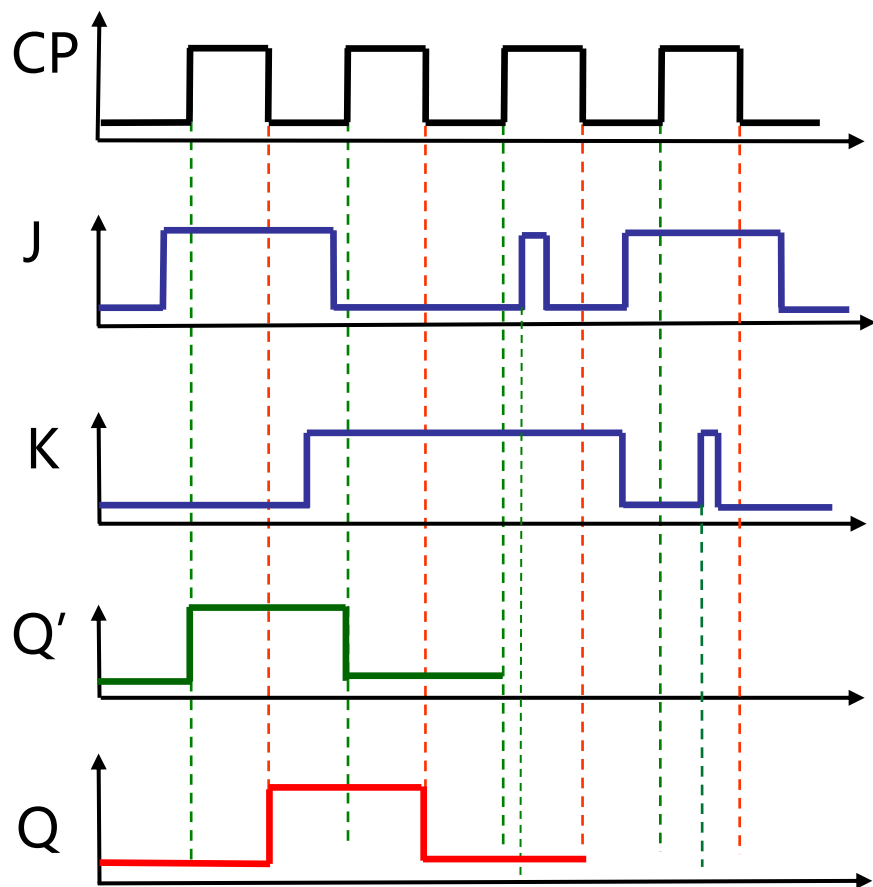
主从J-K触发器



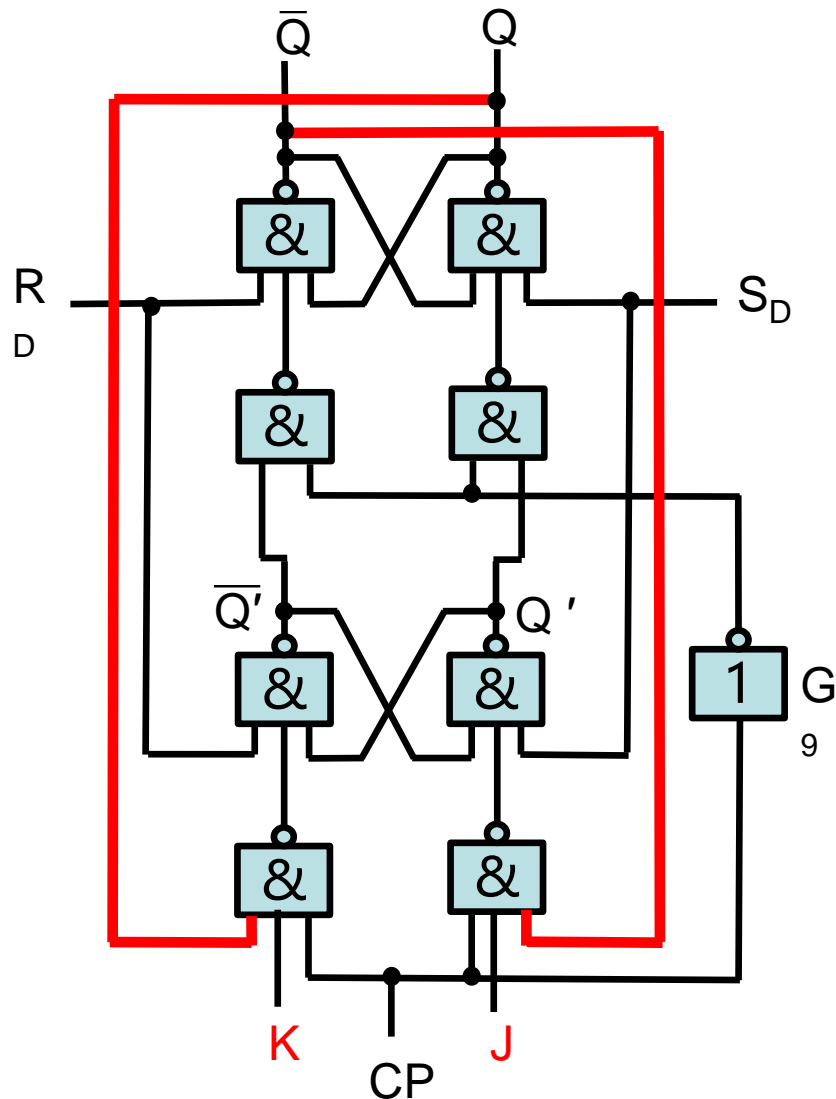
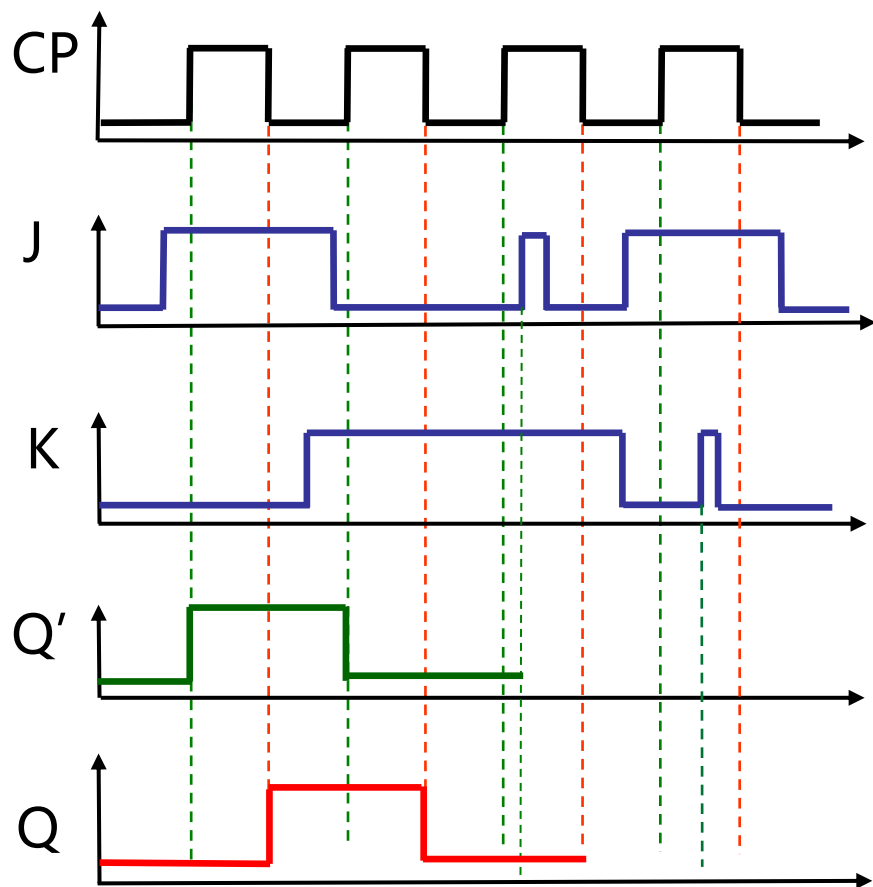
主从J-K触发器



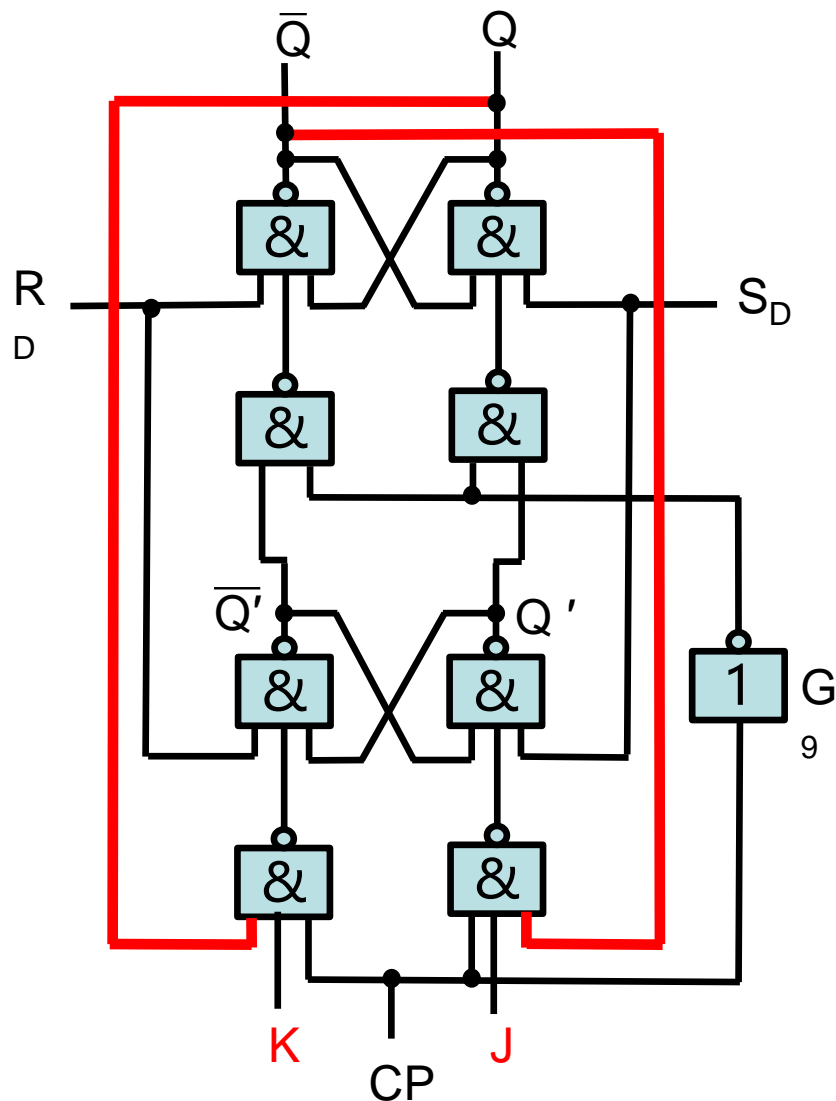
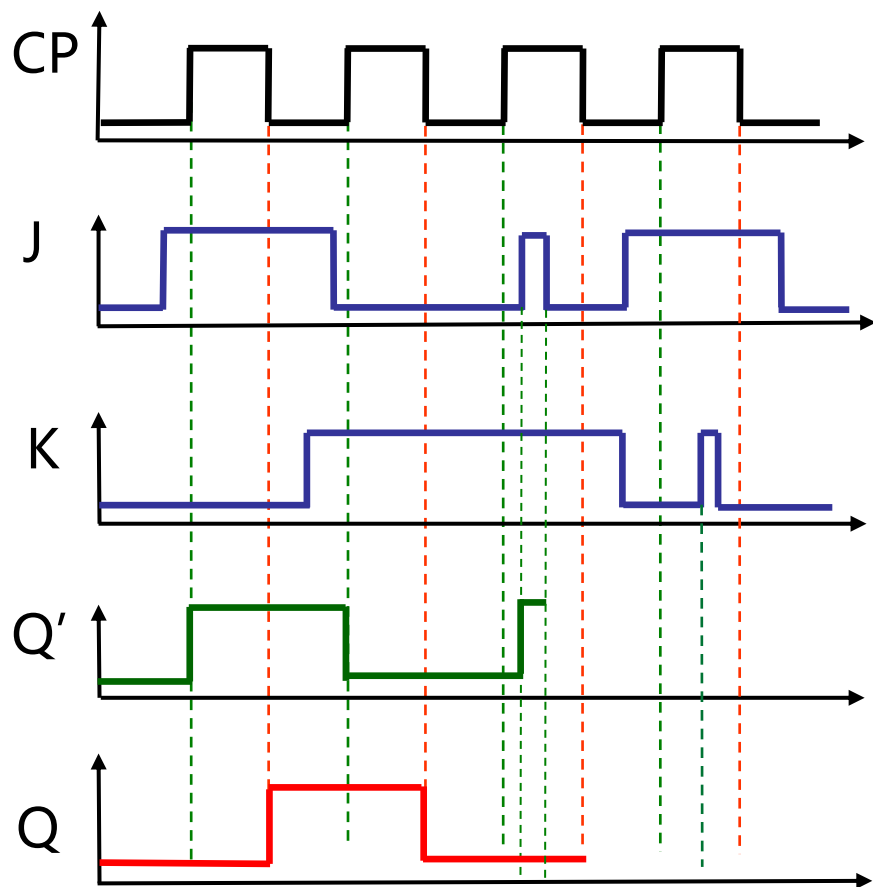
主从J-K触发器



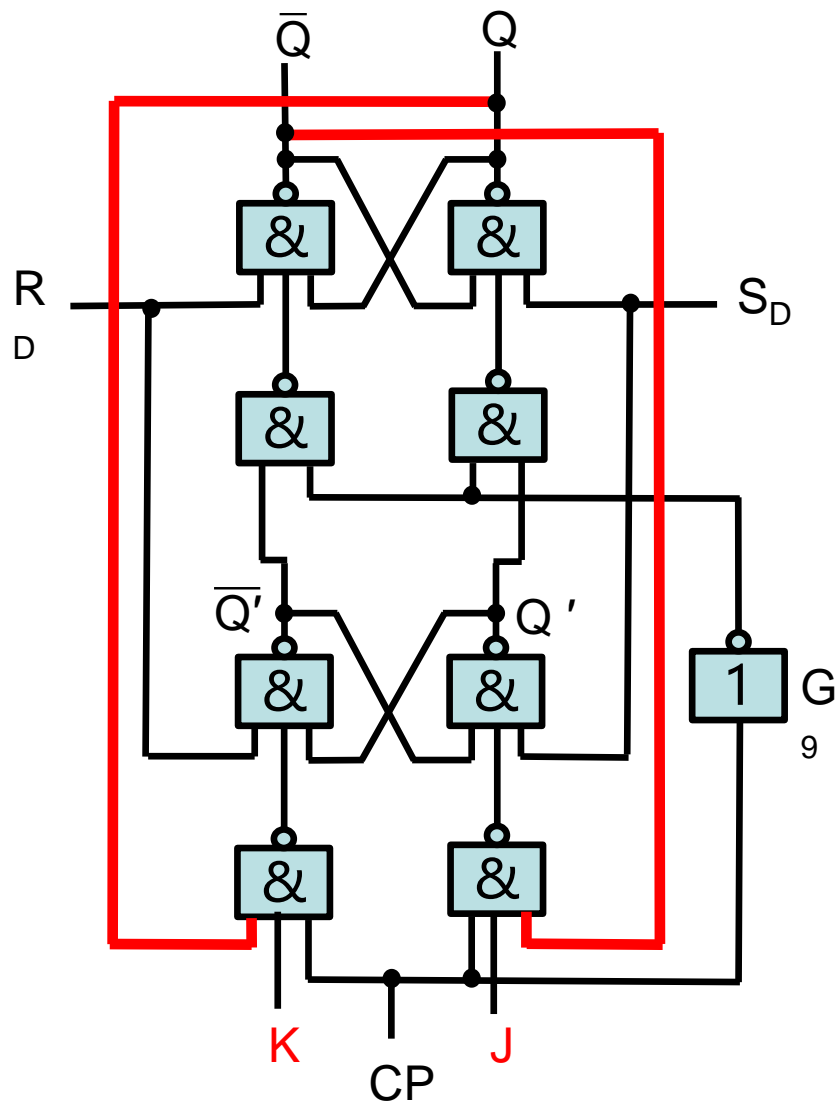
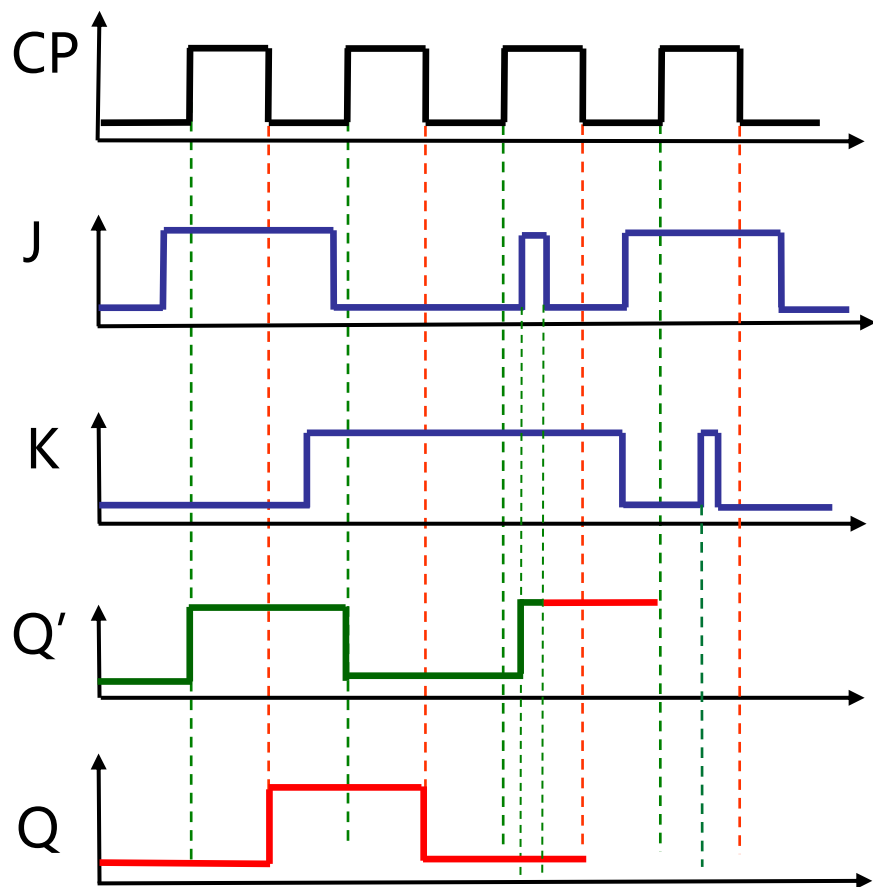
主从J-K触发器



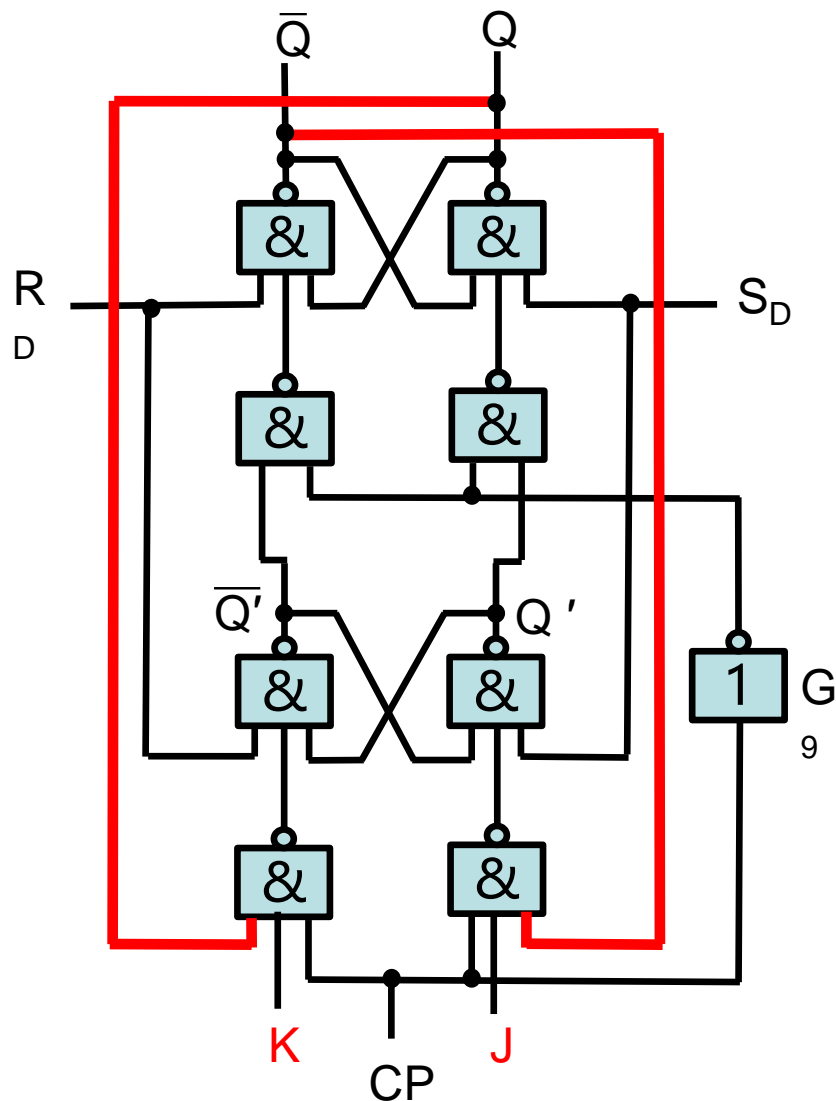
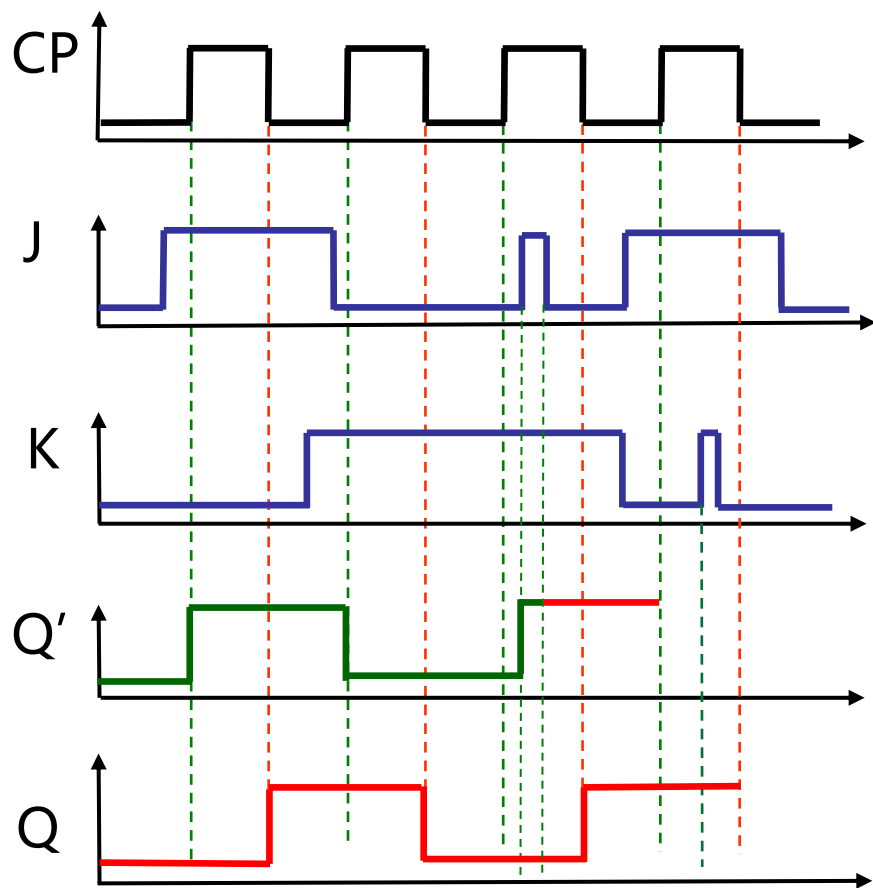
主从J-K触发器



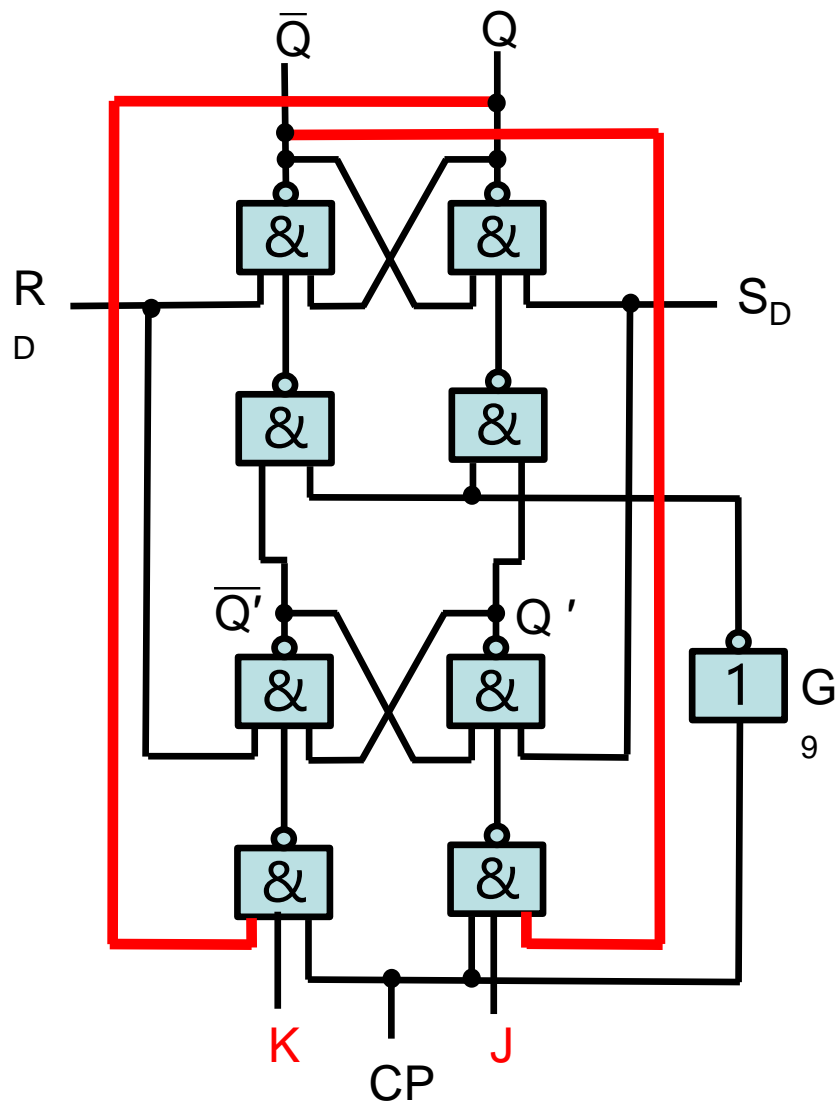
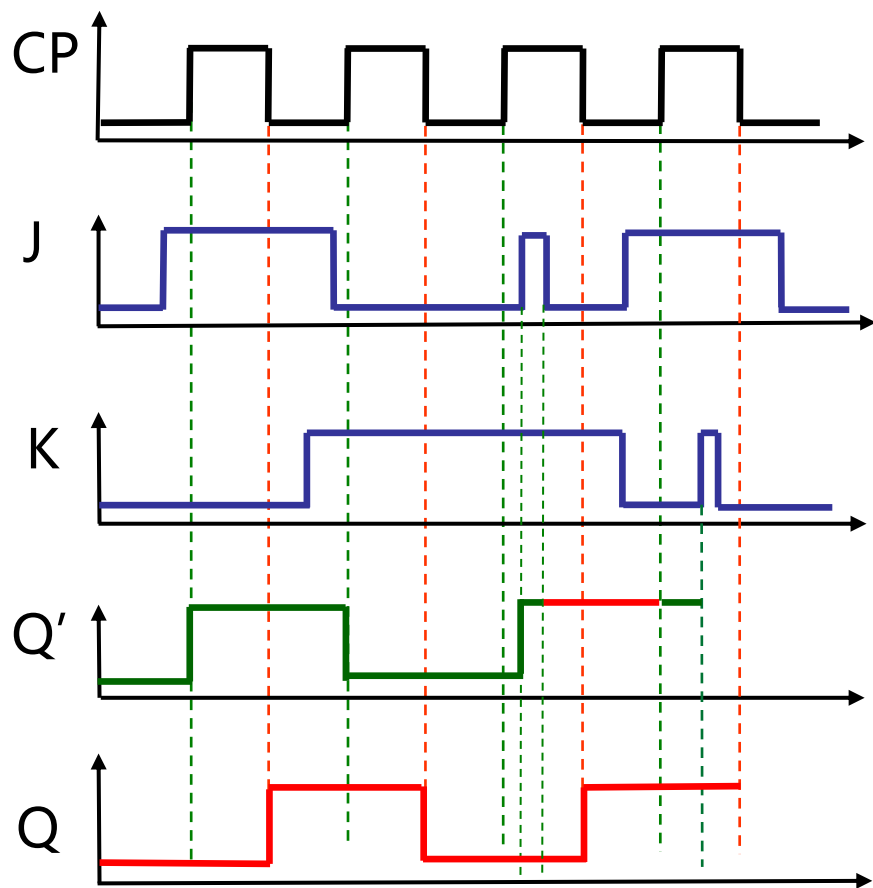
主从J-K触发器



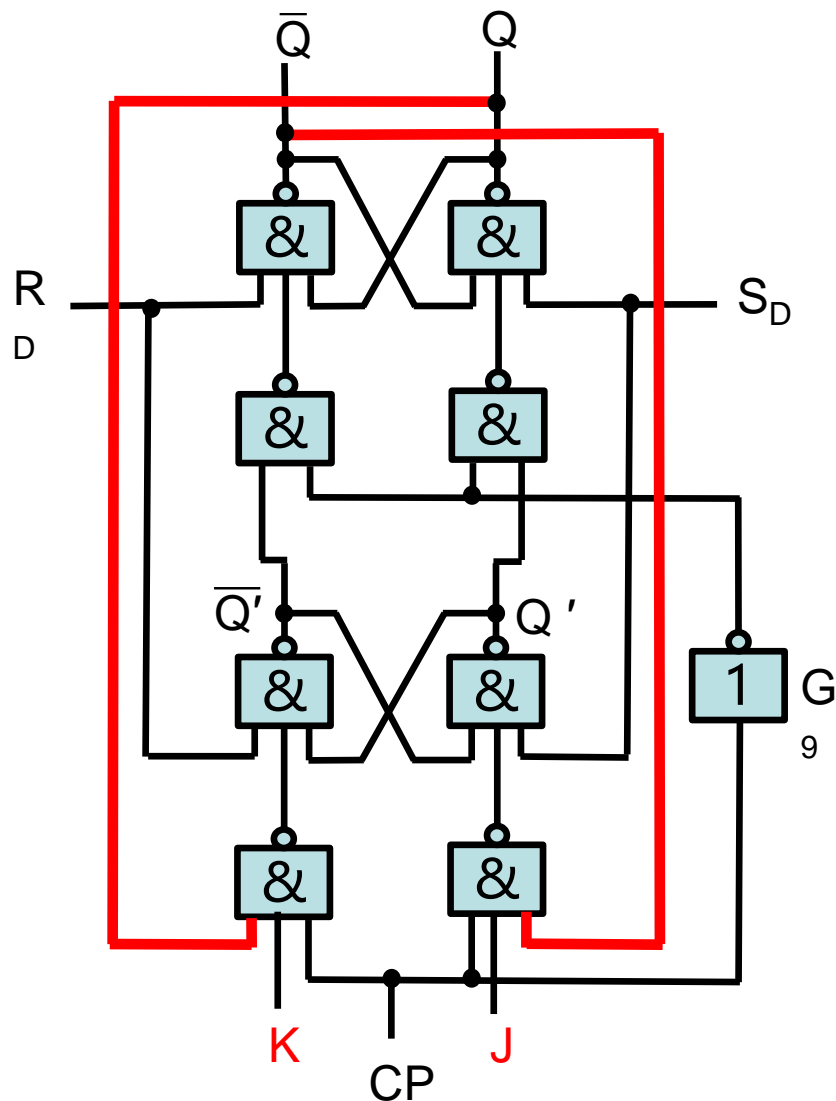
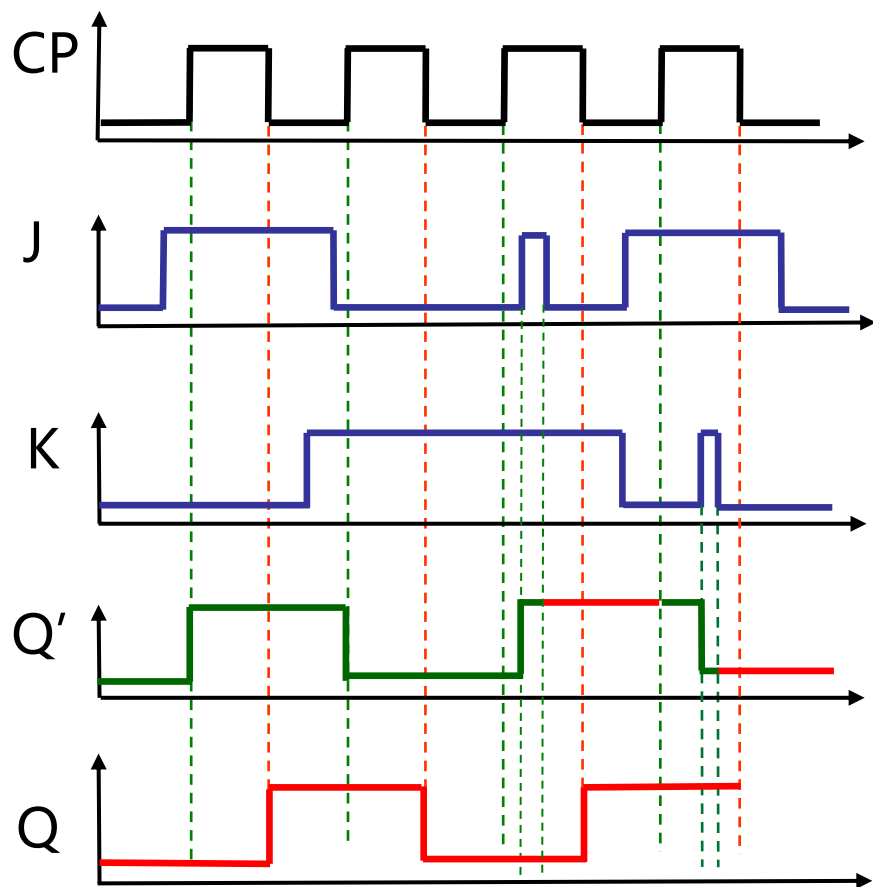
主从J-K触发器



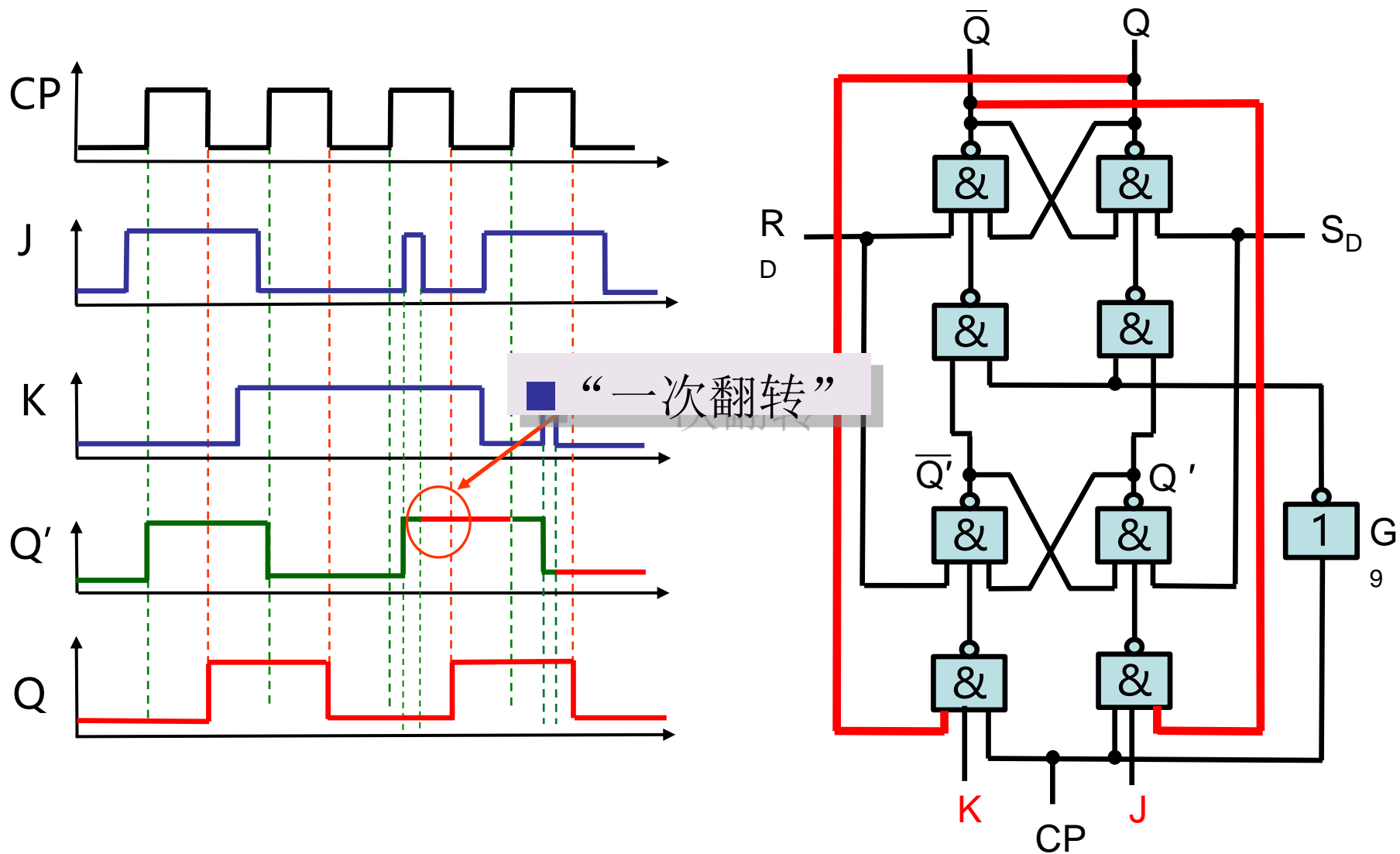
主从J-K触发器



主从J-K触发器



主从J-K触发器



提 纲

1

基本触发器

2

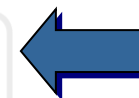
同步触发器

3

主从触发器

4

边沿触发器

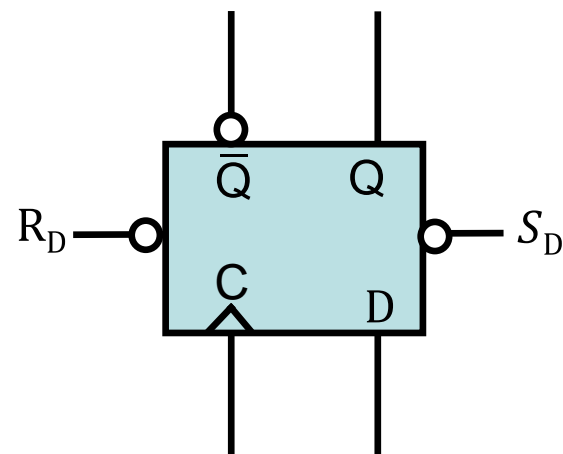
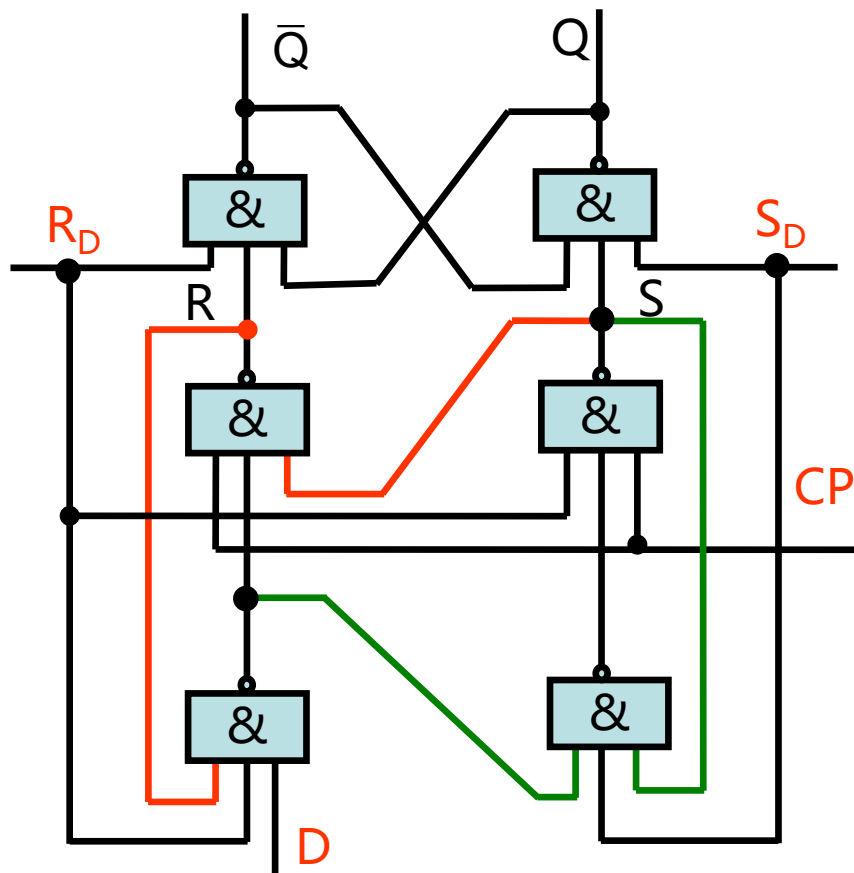


边沿触发器

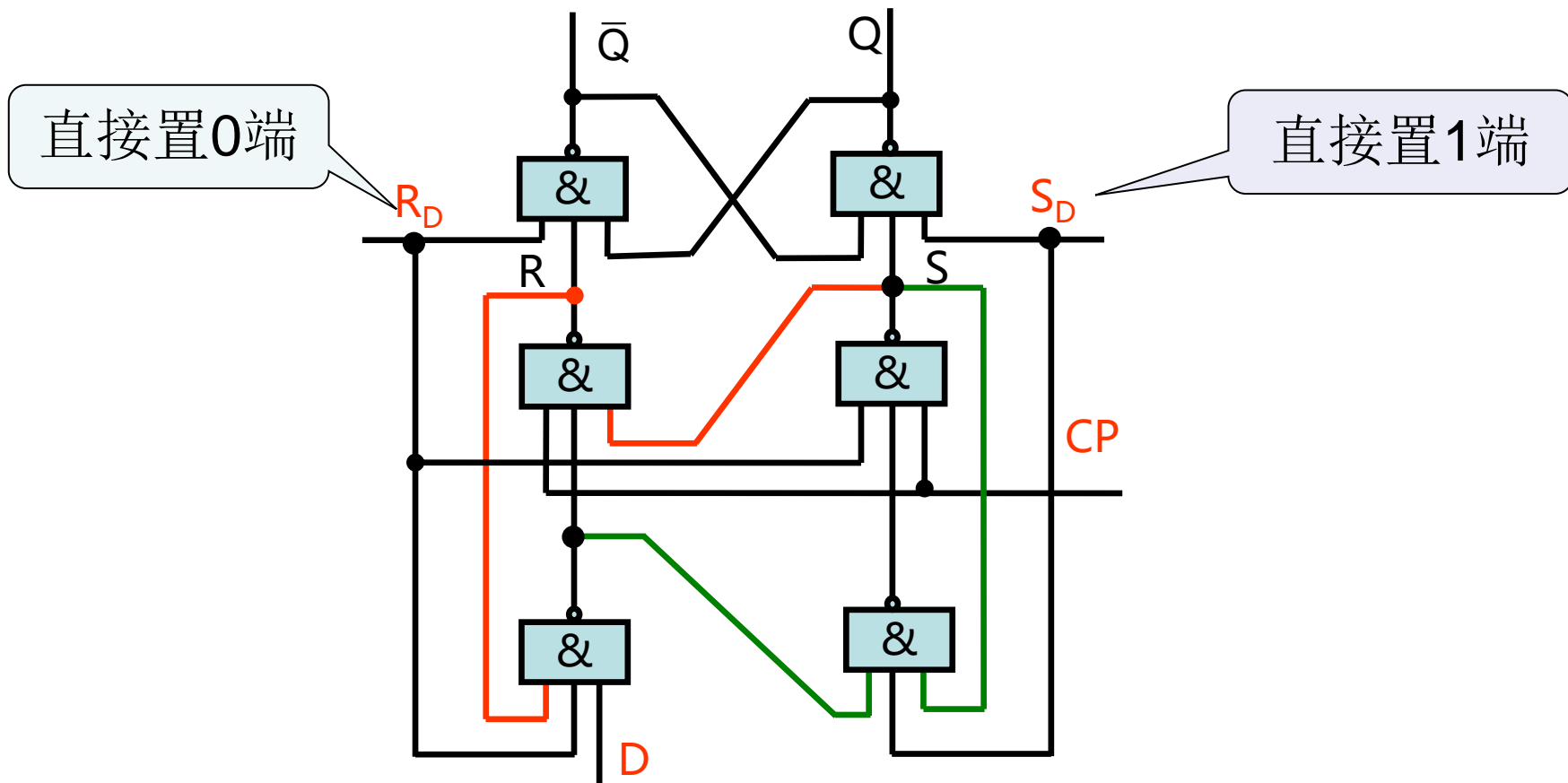
□ 边沿触发器

- 仅在时钟脉冲的上升沿或下降沿时刻相应输入信号
- 大大的提高了触发器的抗干扰能力

典型维持阻塞D触发器



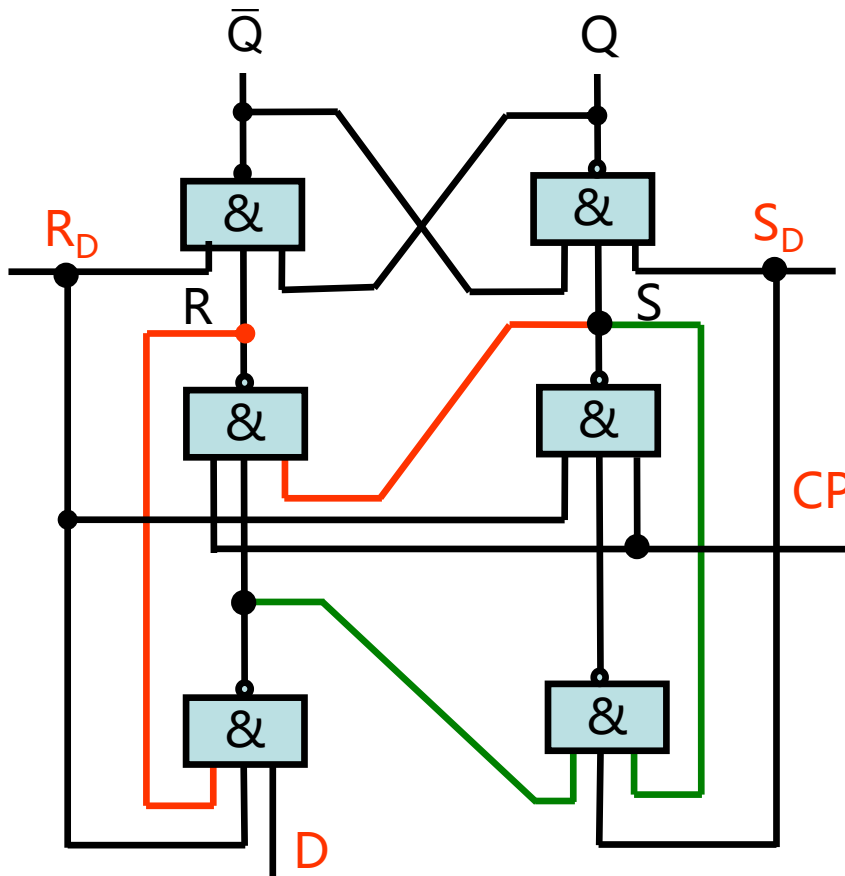
典型维持阻塞D触发器



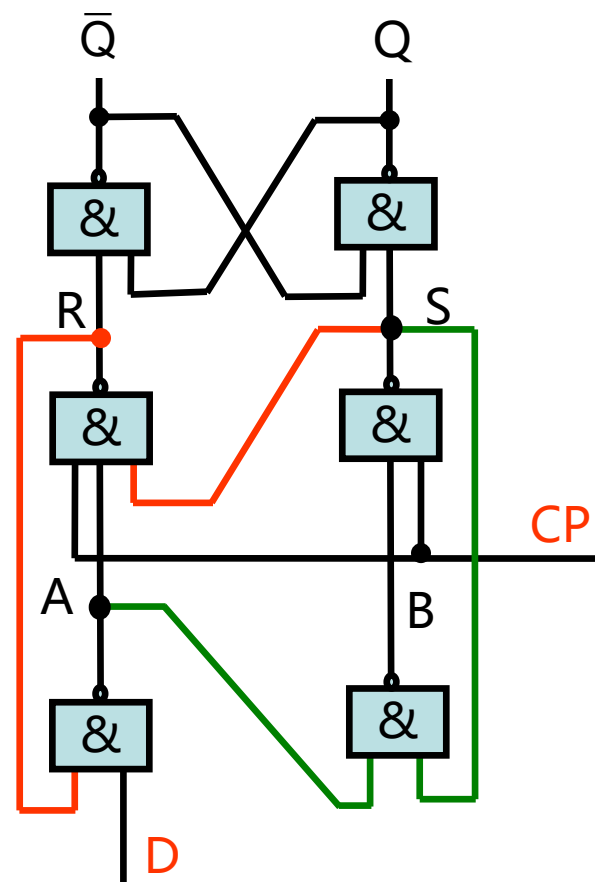
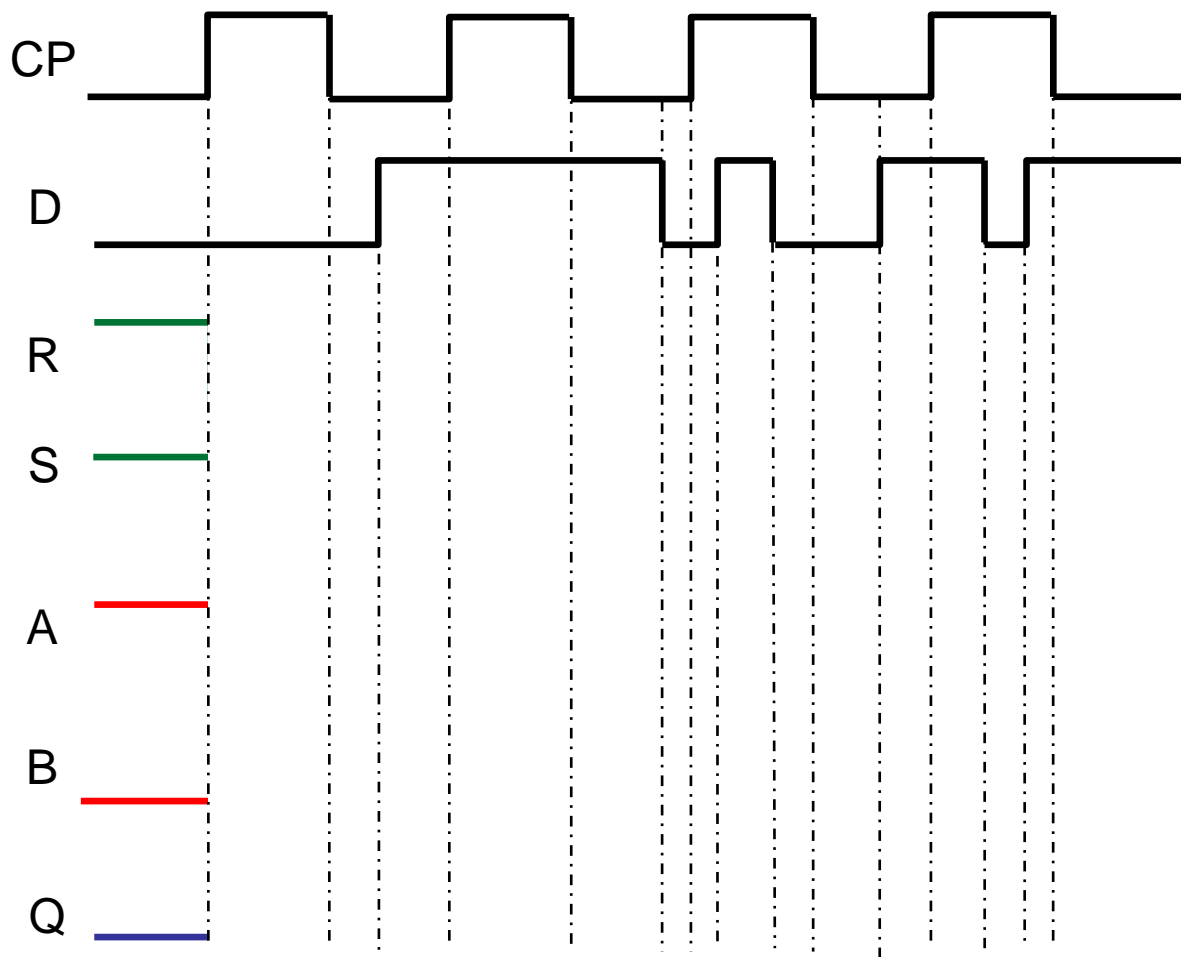
典型维持阻塞D触发器

□分析

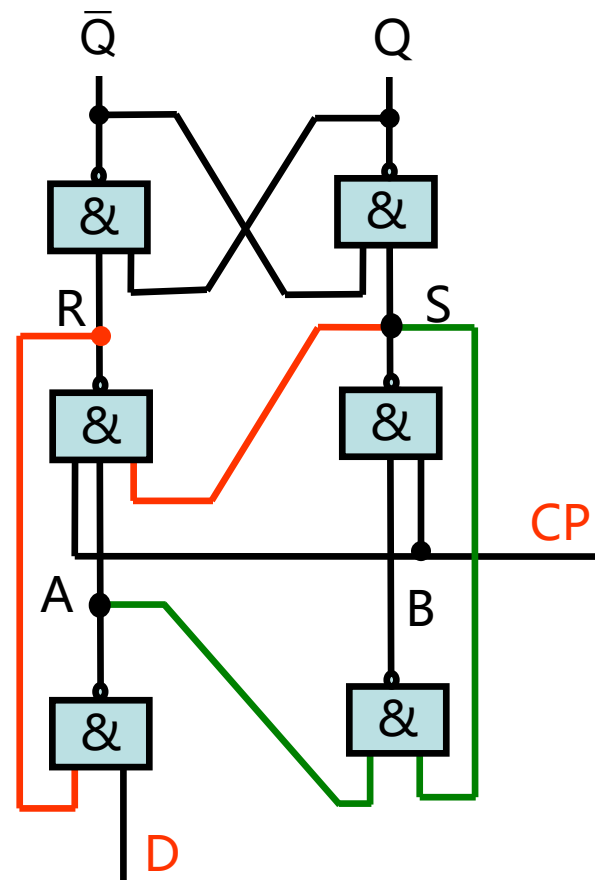
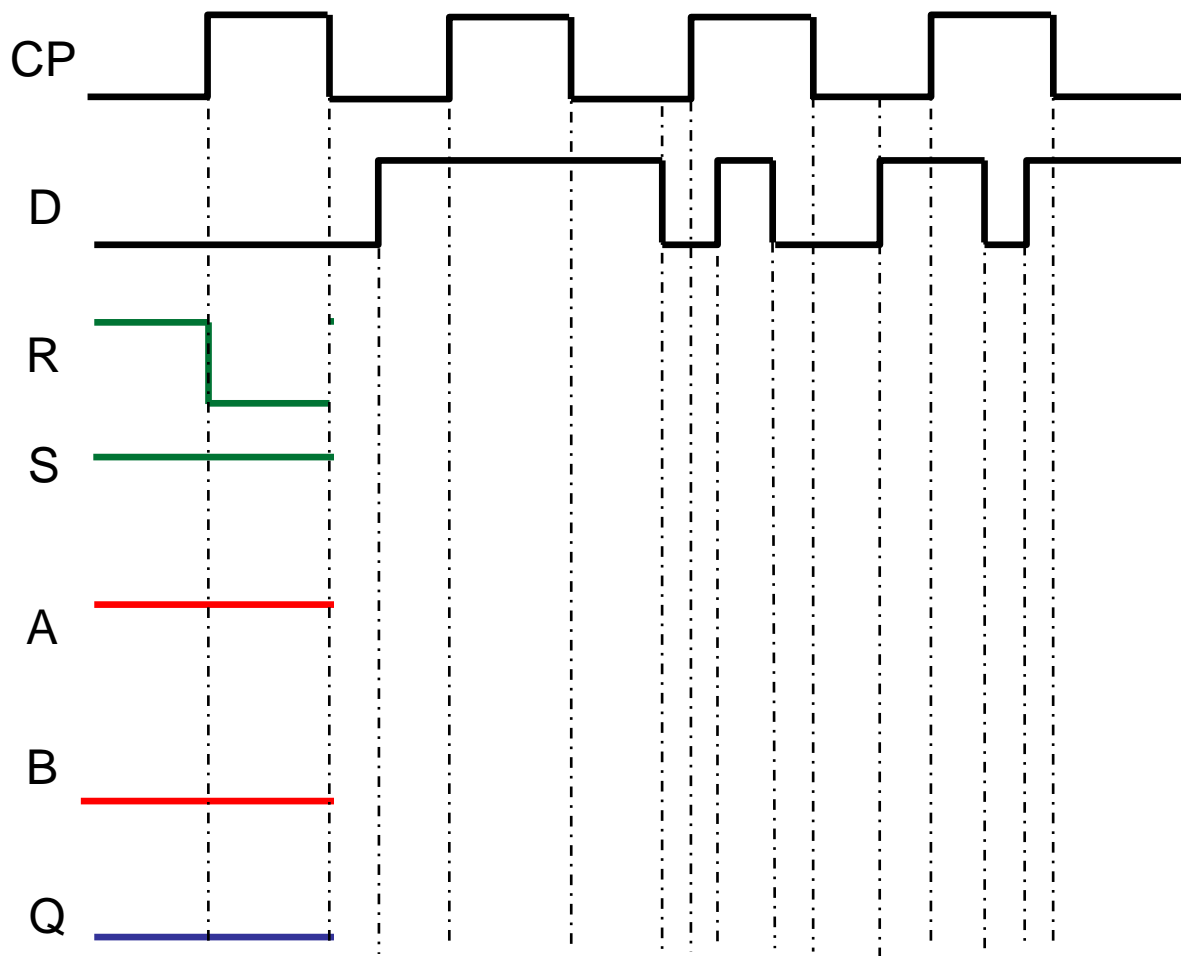
- $CP=0$
 - $RS=11$
 - Q 不变
- $CP=1$
 - ?



典型维持阻塞D触发器



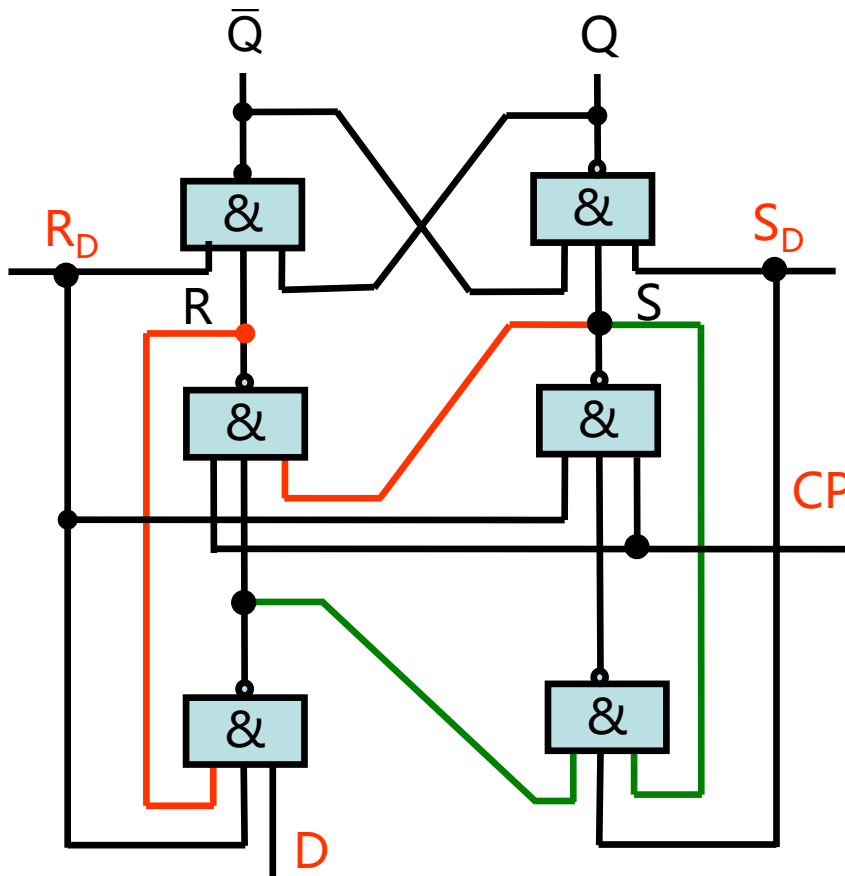
典型维持阻塞D触发器



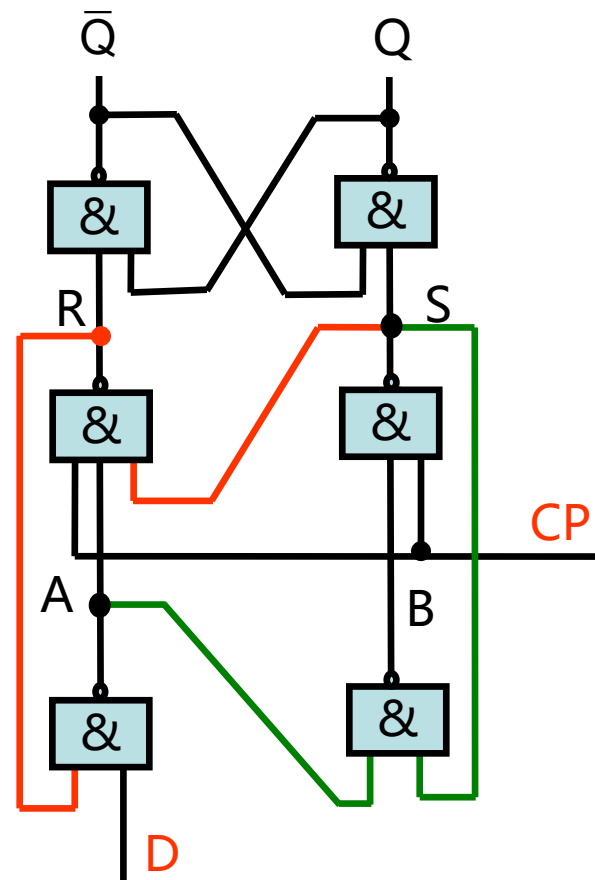
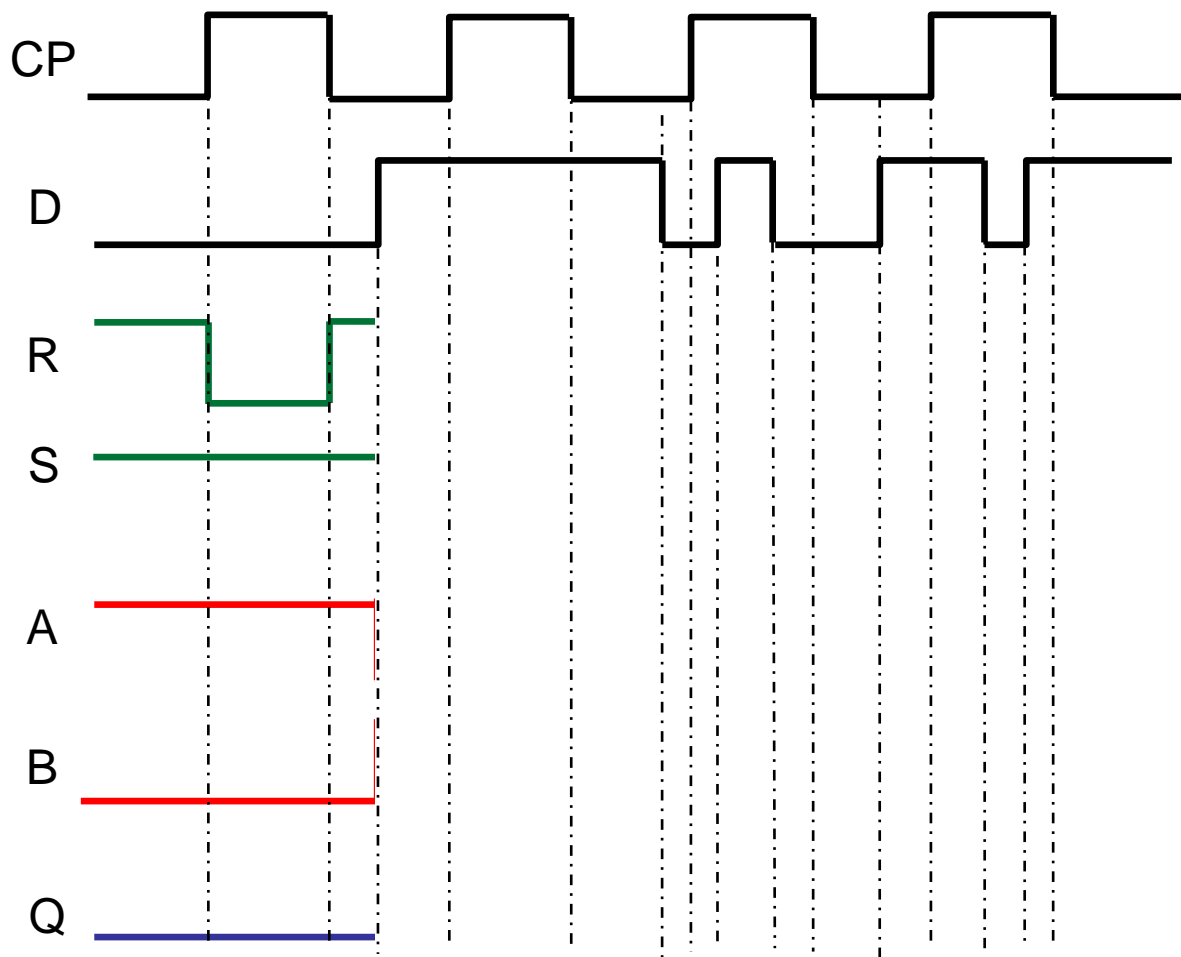
典型维持阻塞D触发器

□分析

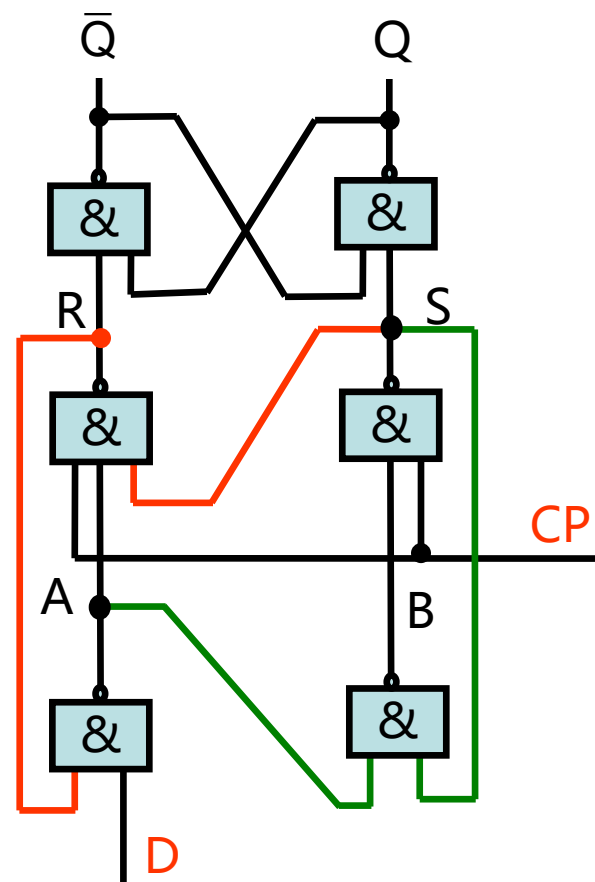
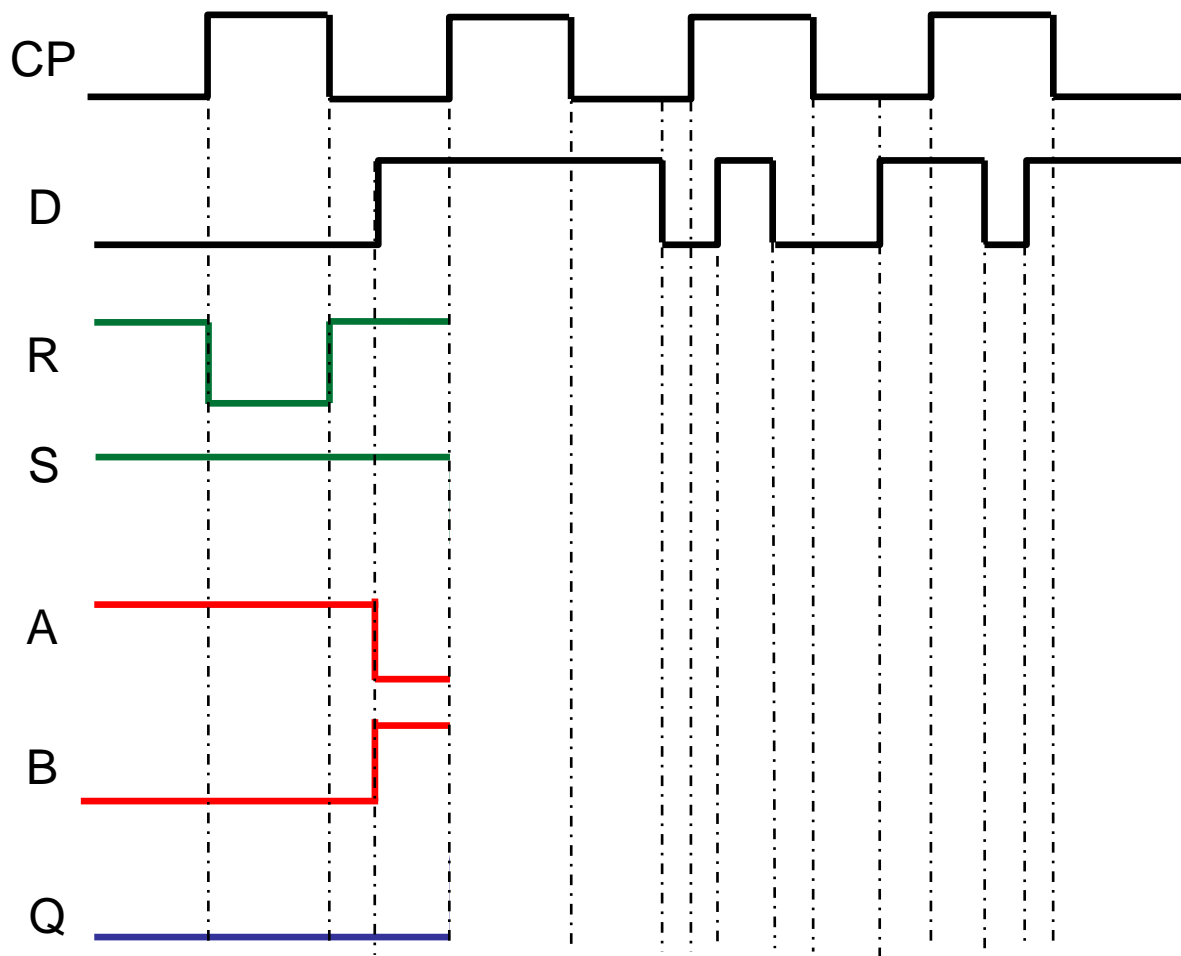
- $CP=0$
 - $RS=11$
 - Q 不变
- $CP=1$
 - $D=0 \quad Q=0$

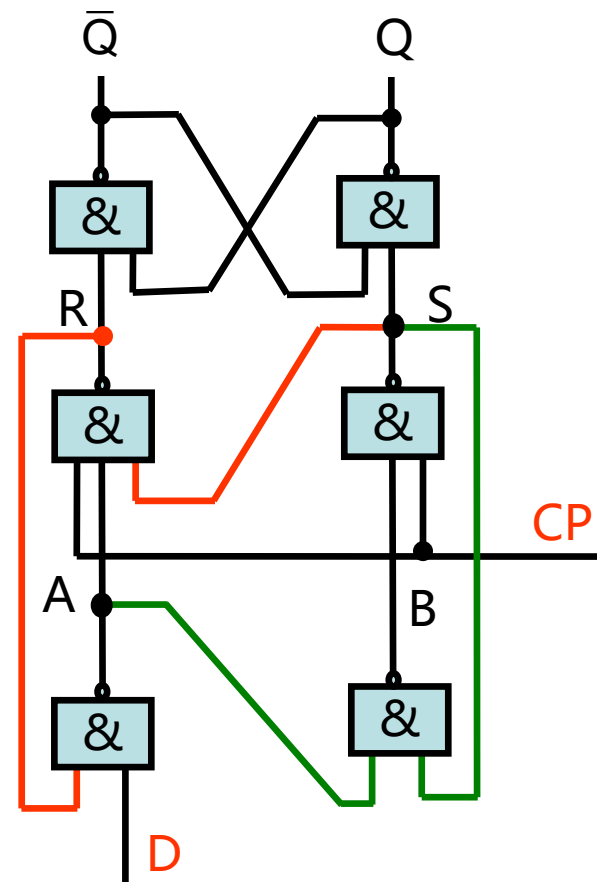


典型维持阻塞D触发器



典型维持阻塞D触发器





典型维持阻塞D触发器

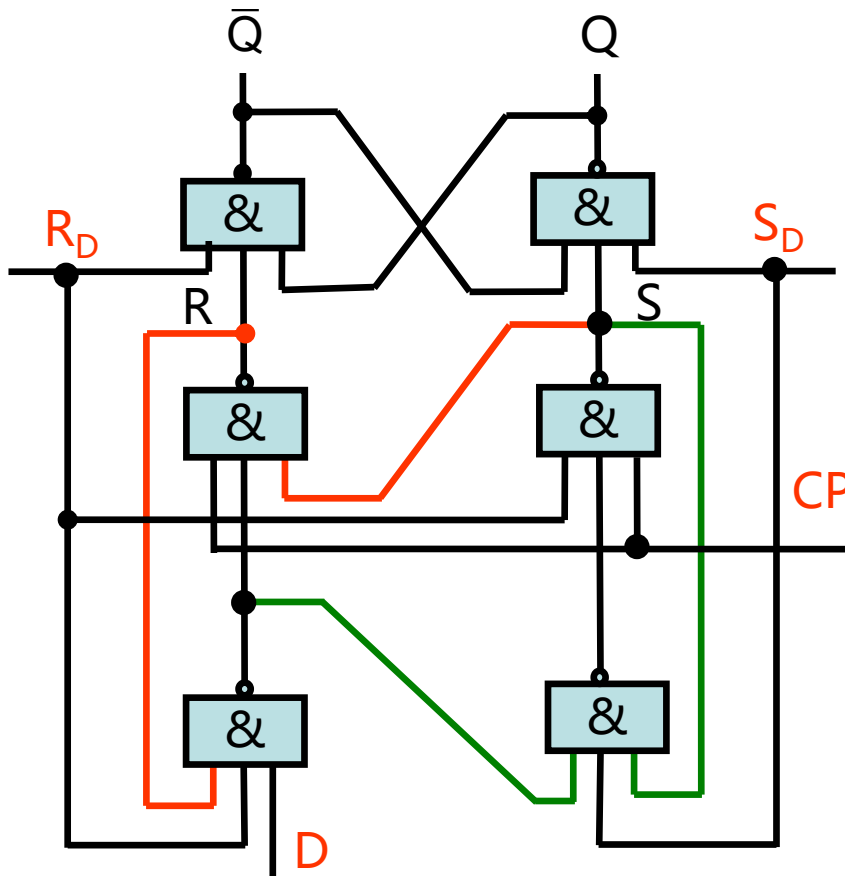
□分析

– $CP=0$

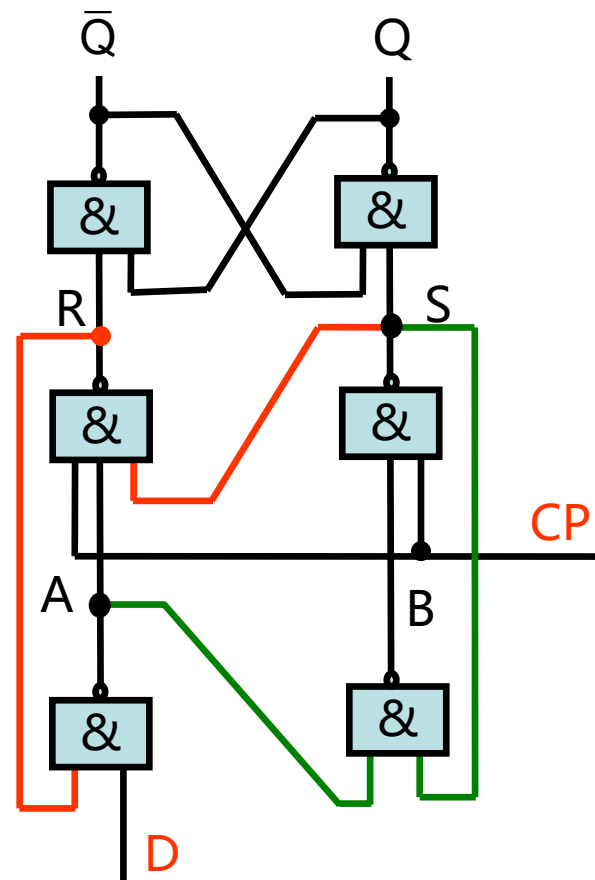
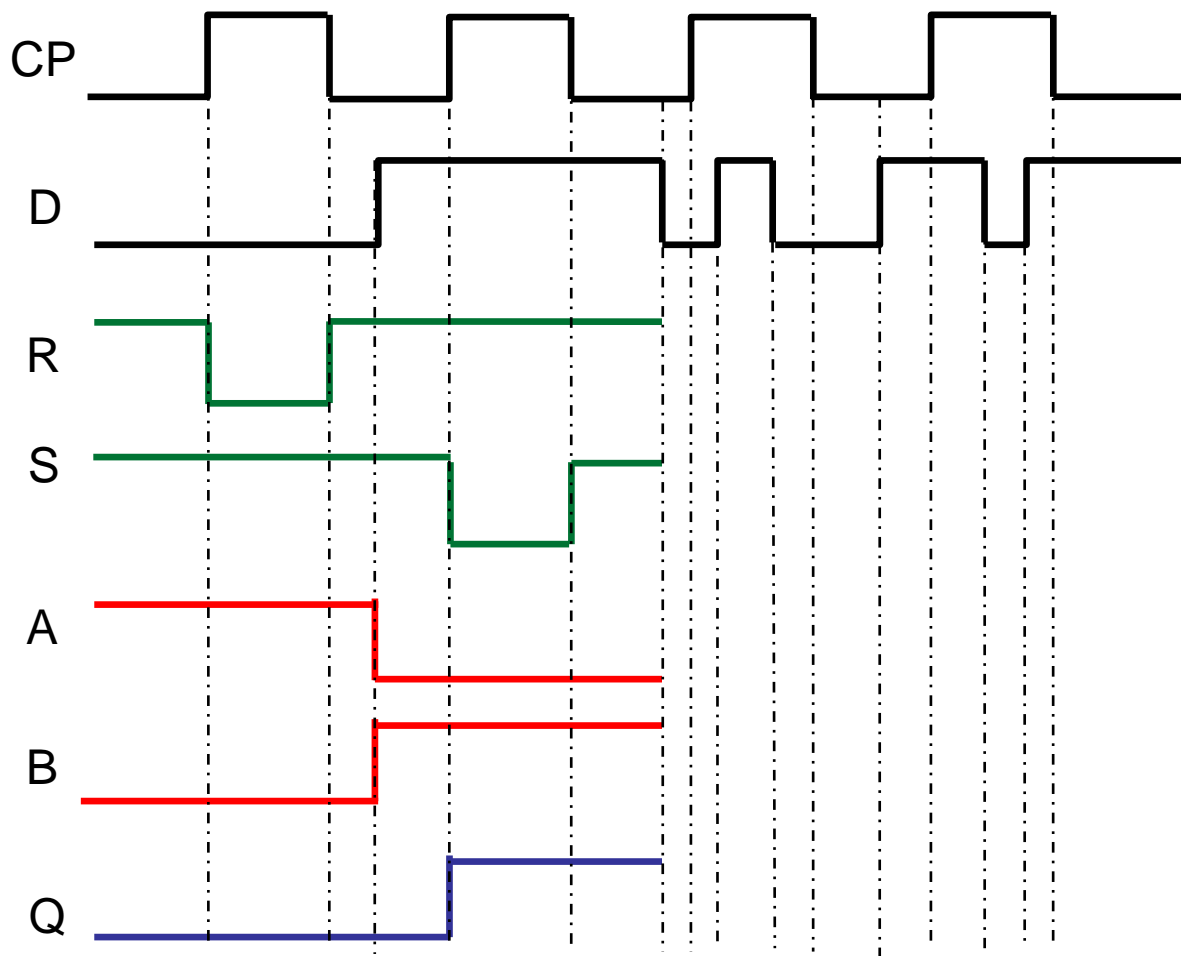
- $RS=11$
- Q 不变

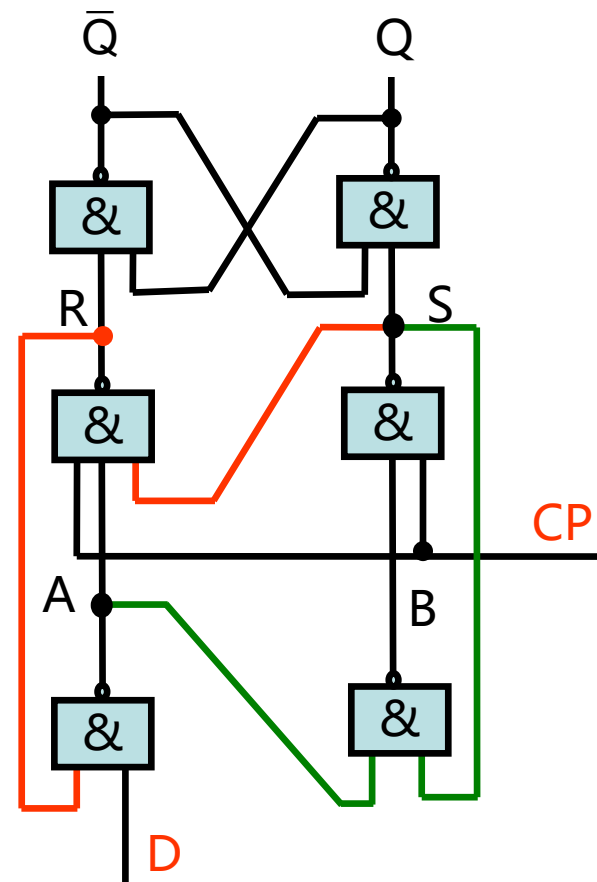
– $CP=1$

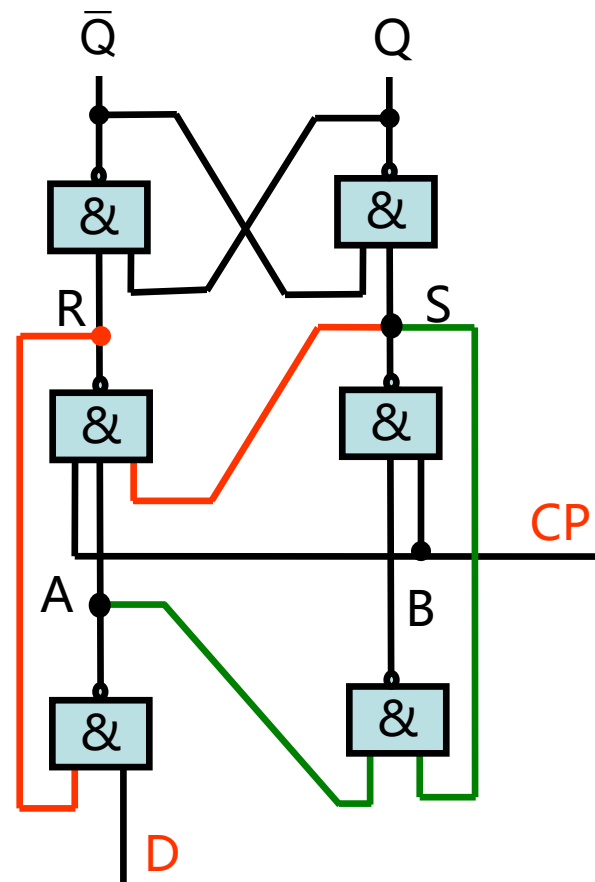
- $D=0 \quad Q=0$
- $D=1 \quad Q=1$



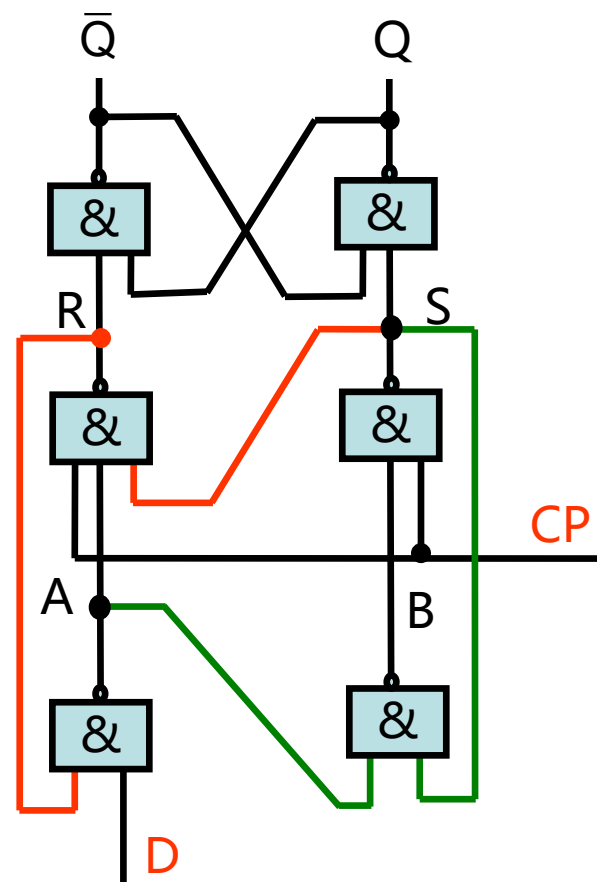
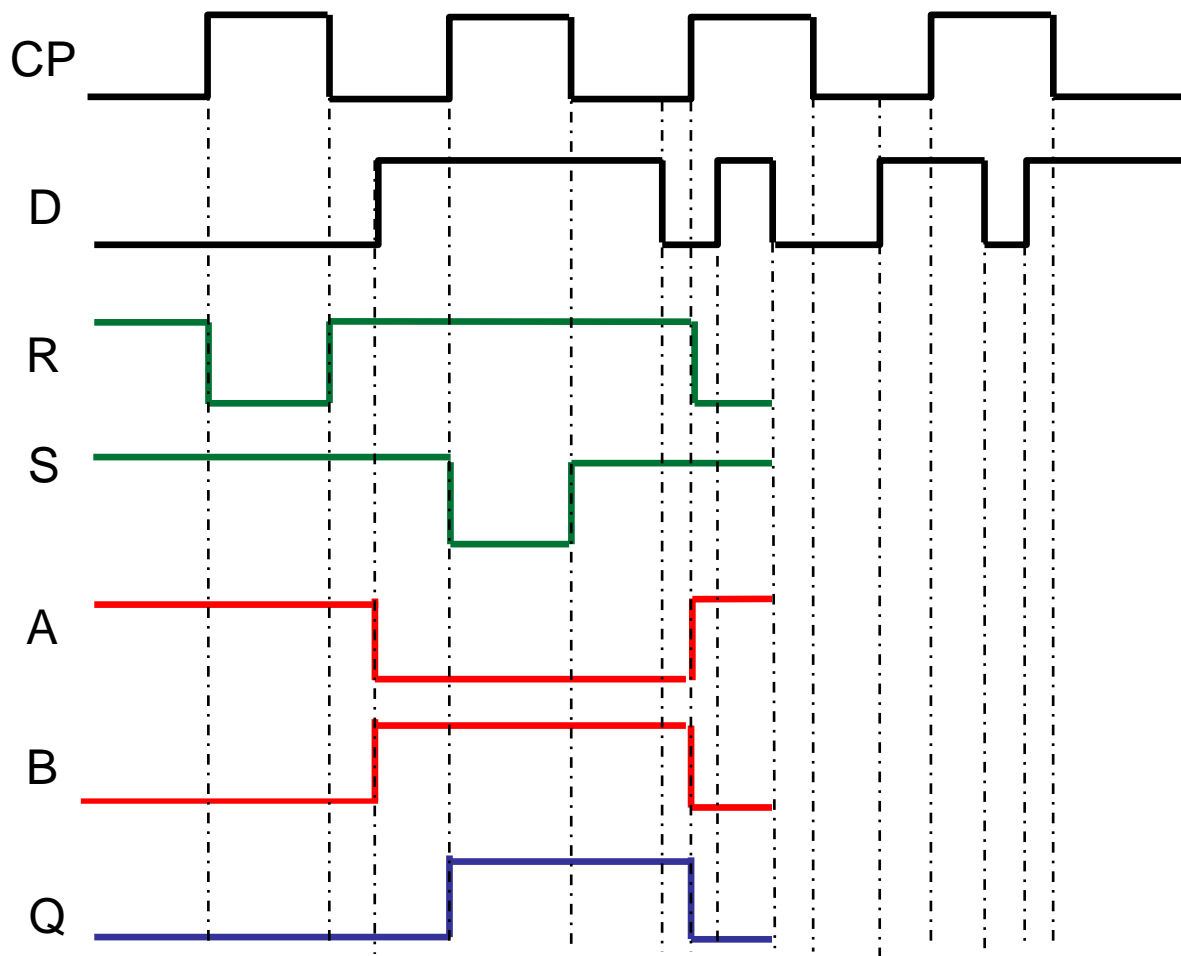
典型维持阻塞D触发器



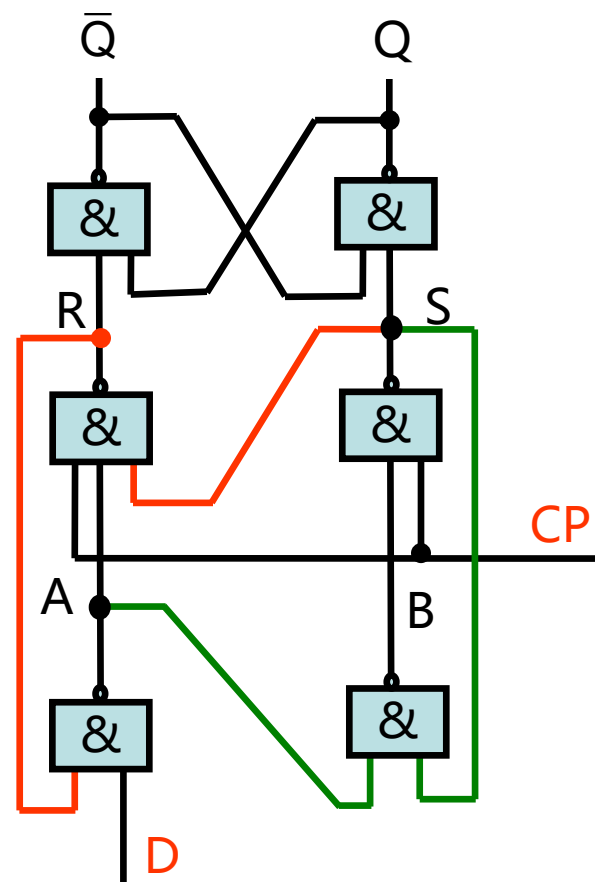
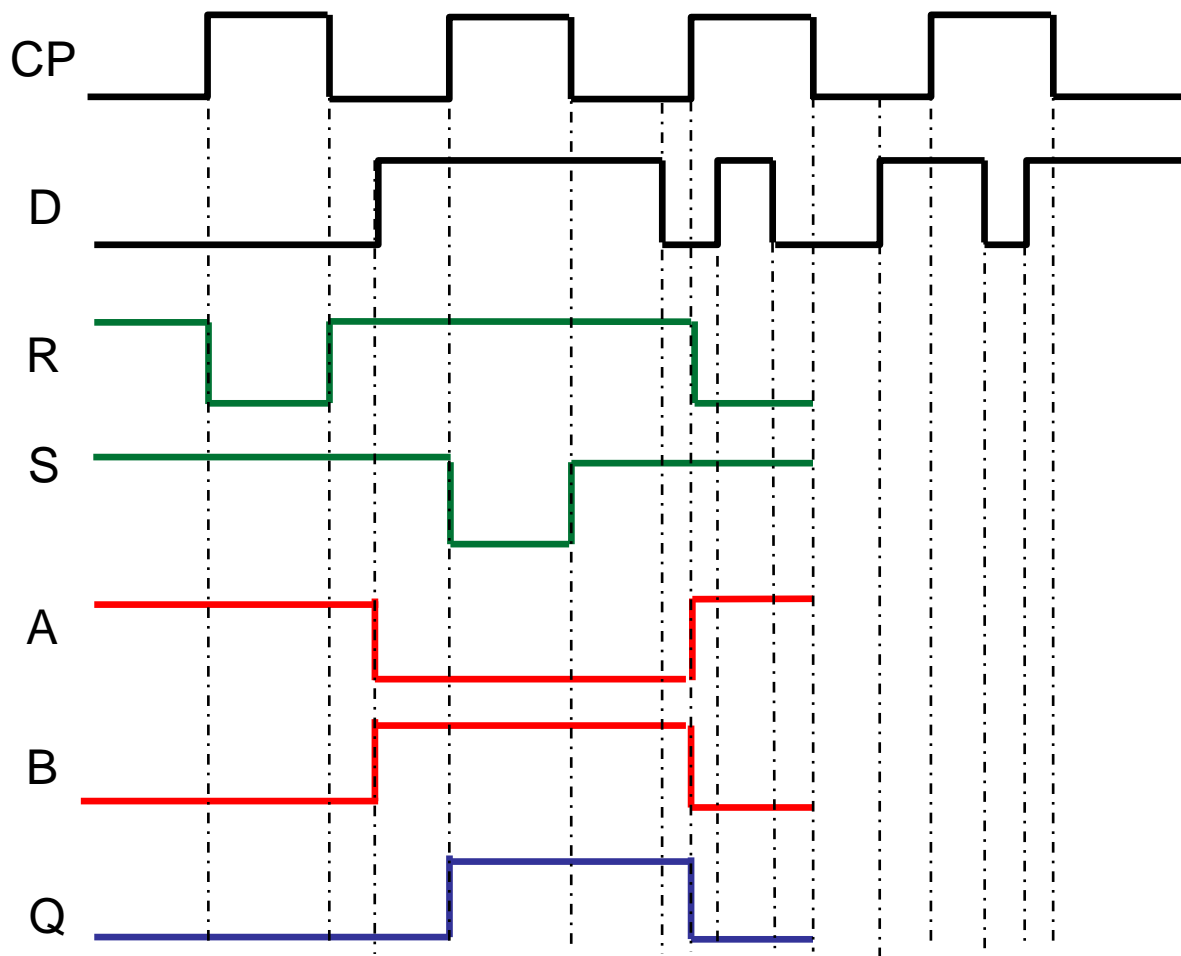




典型维持阻塞D触发器



典型维持阻塞D触发器



典型维持阻塞D触发器

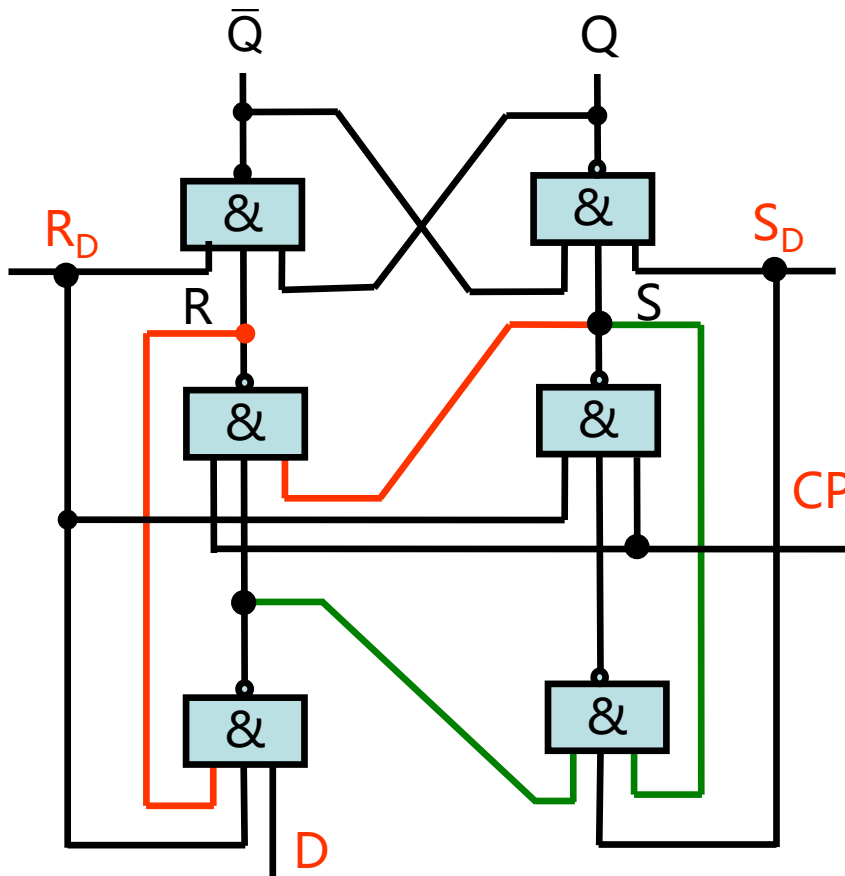
□分析

– CP=0

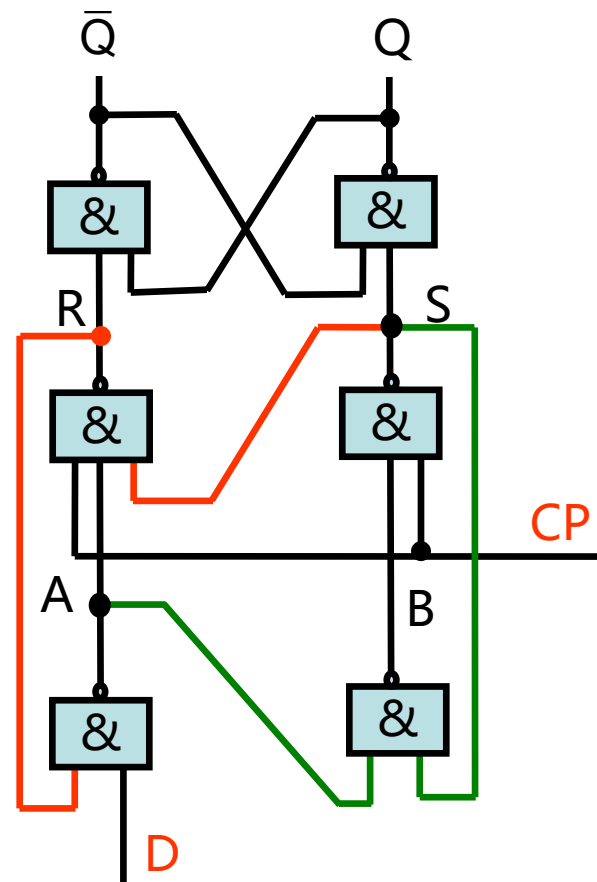
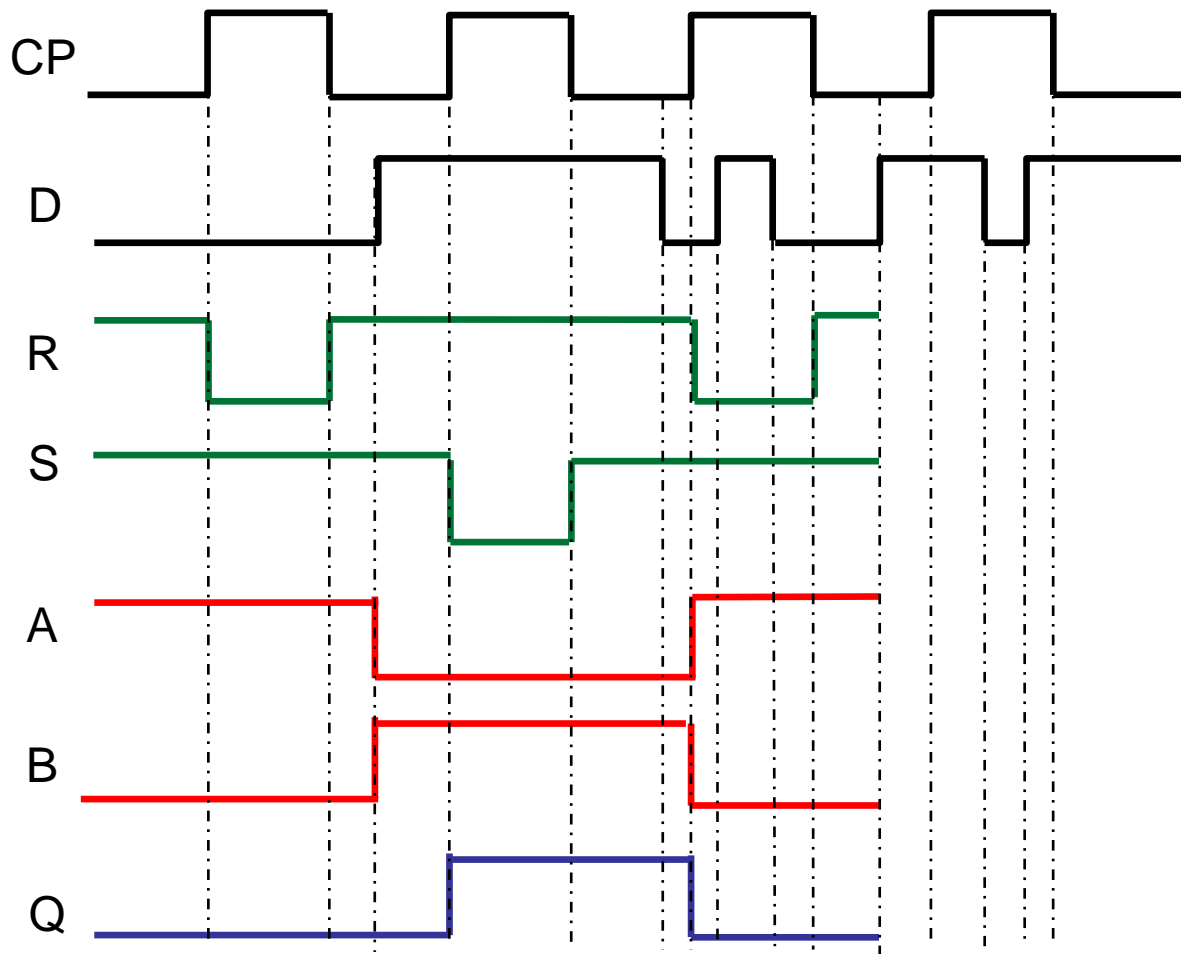
- RS=11
- Q不变

– CP=1

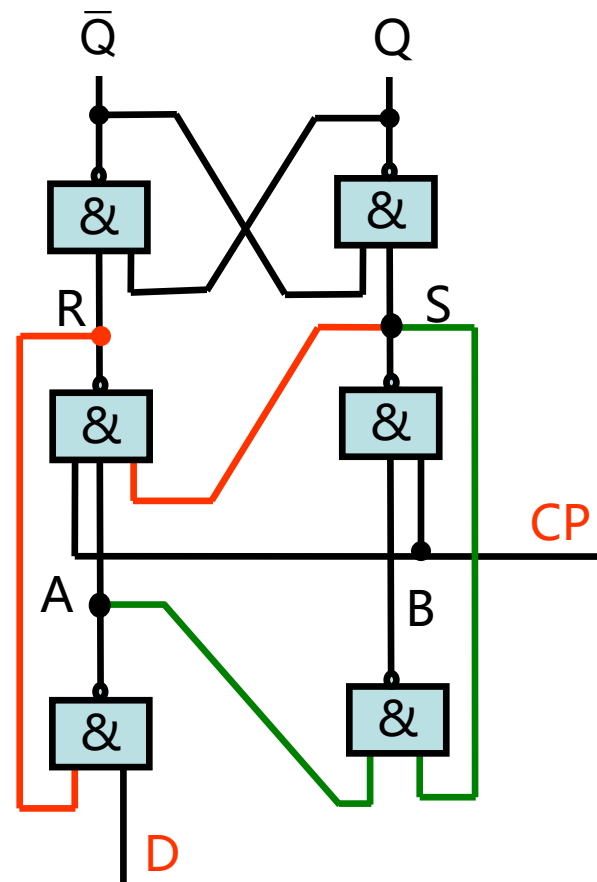
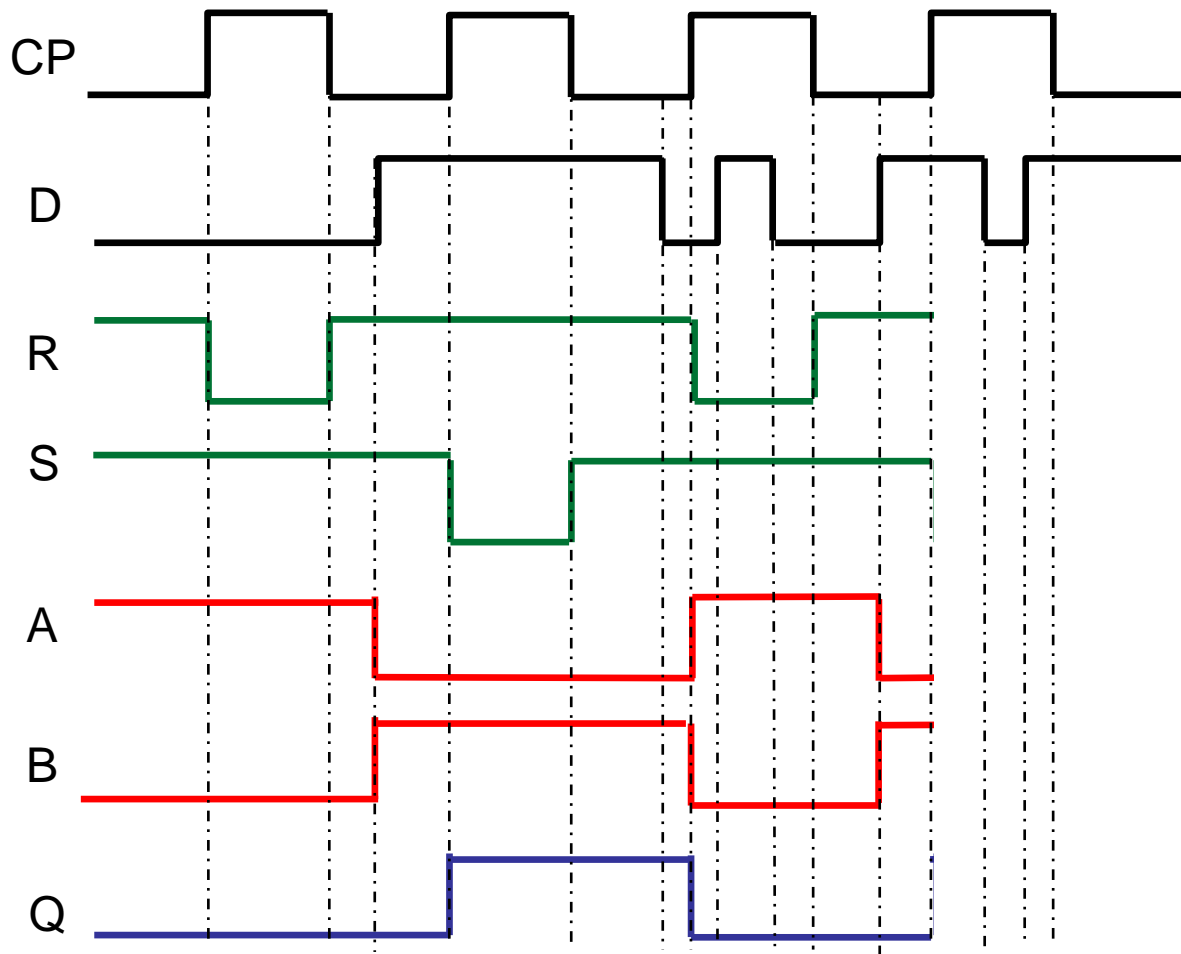
- D=0 Q=0
- D=1 Q=1
- D: 0 → 1 → 0
 - 无空翻



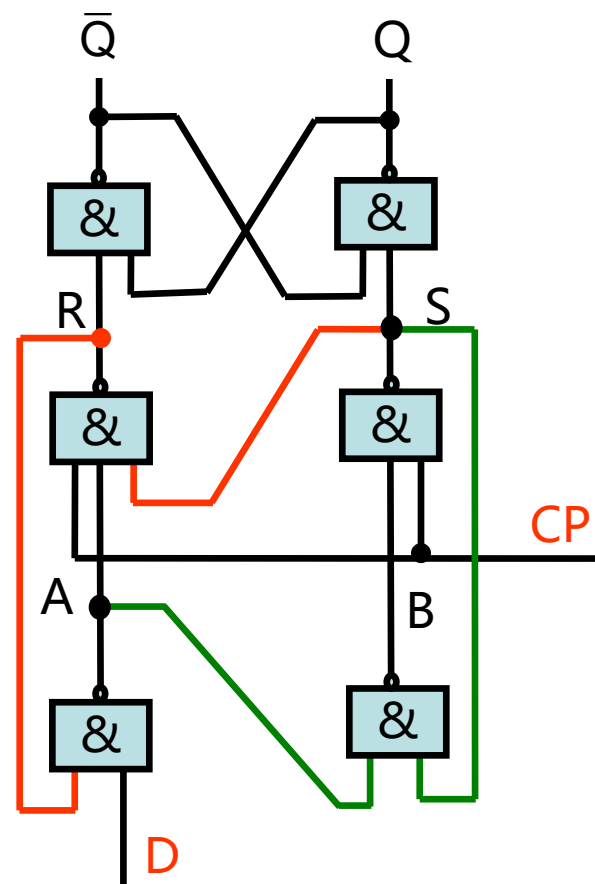
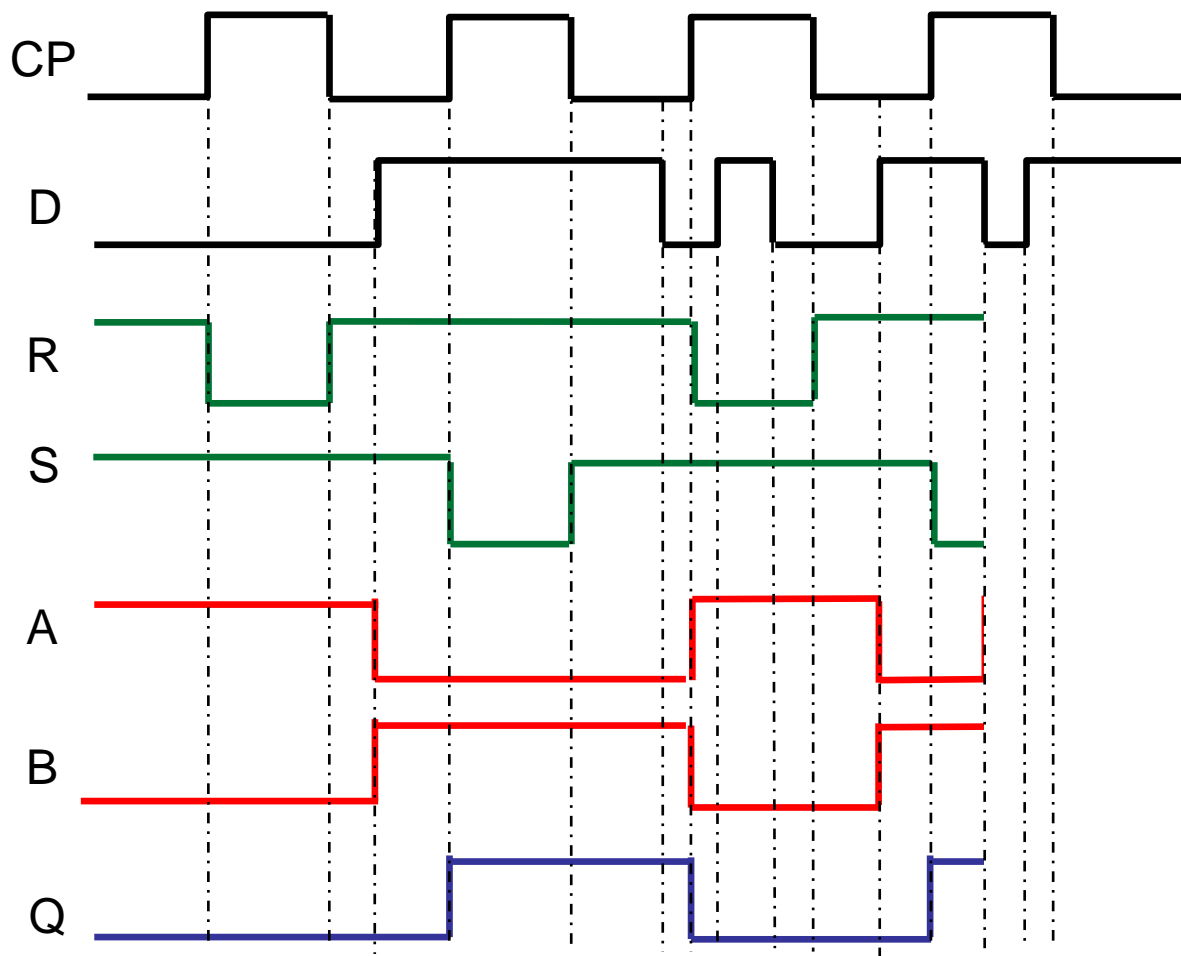
典型维持阻塞D触发器



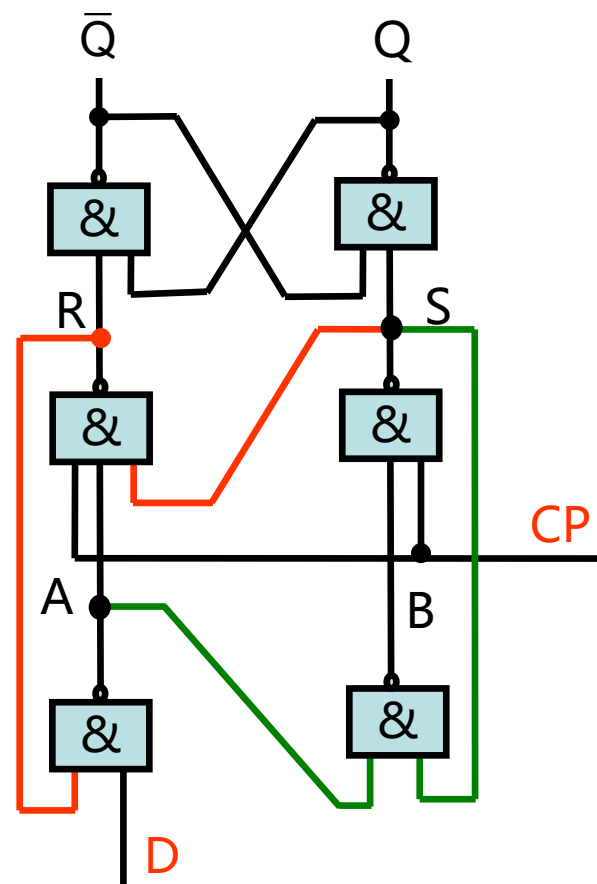
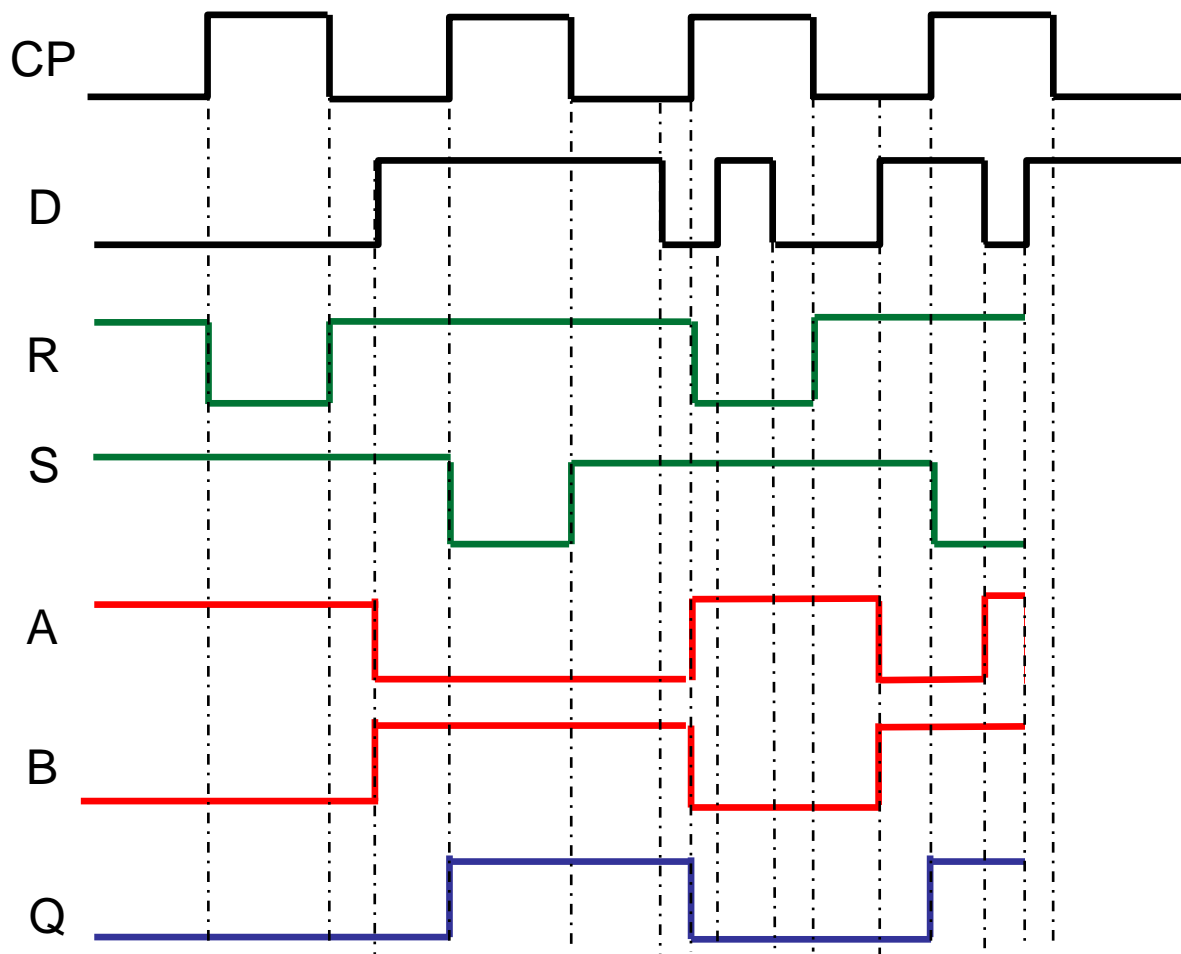
典型维持阻塞D触发器



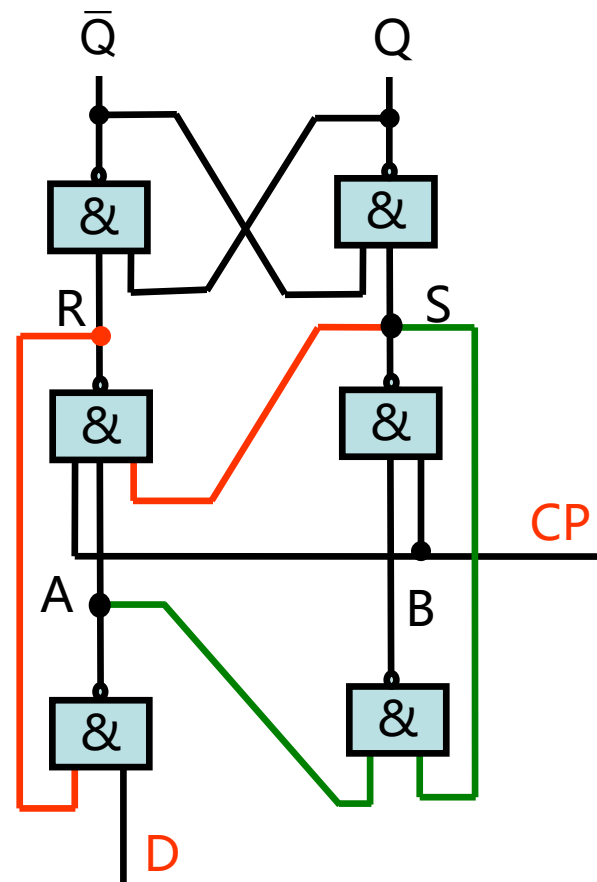
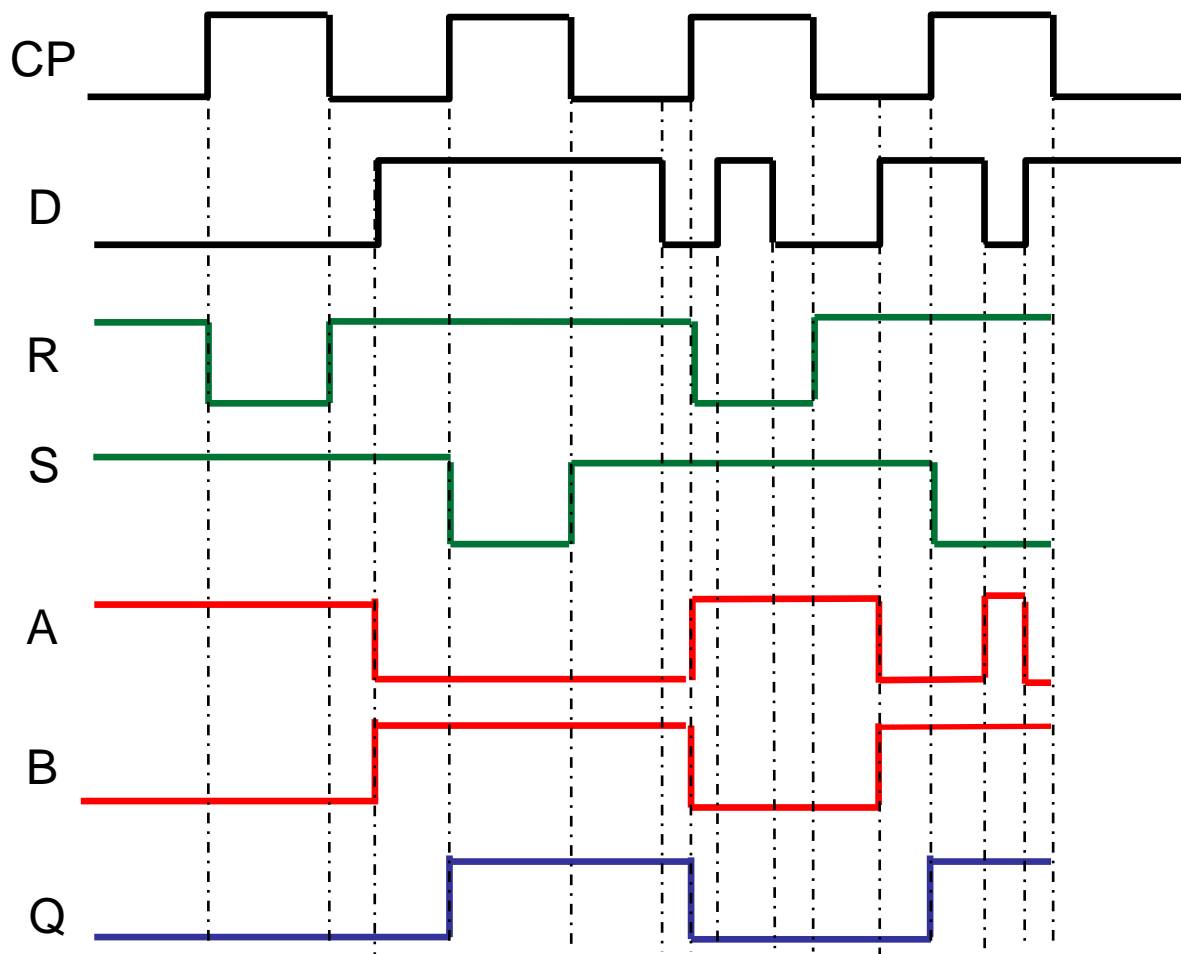
典型维持阻塞D触发器



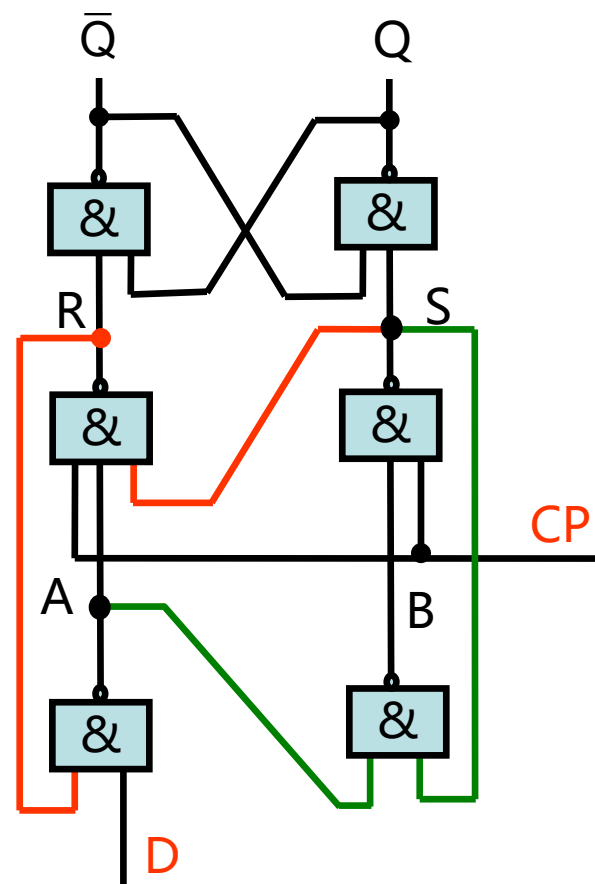
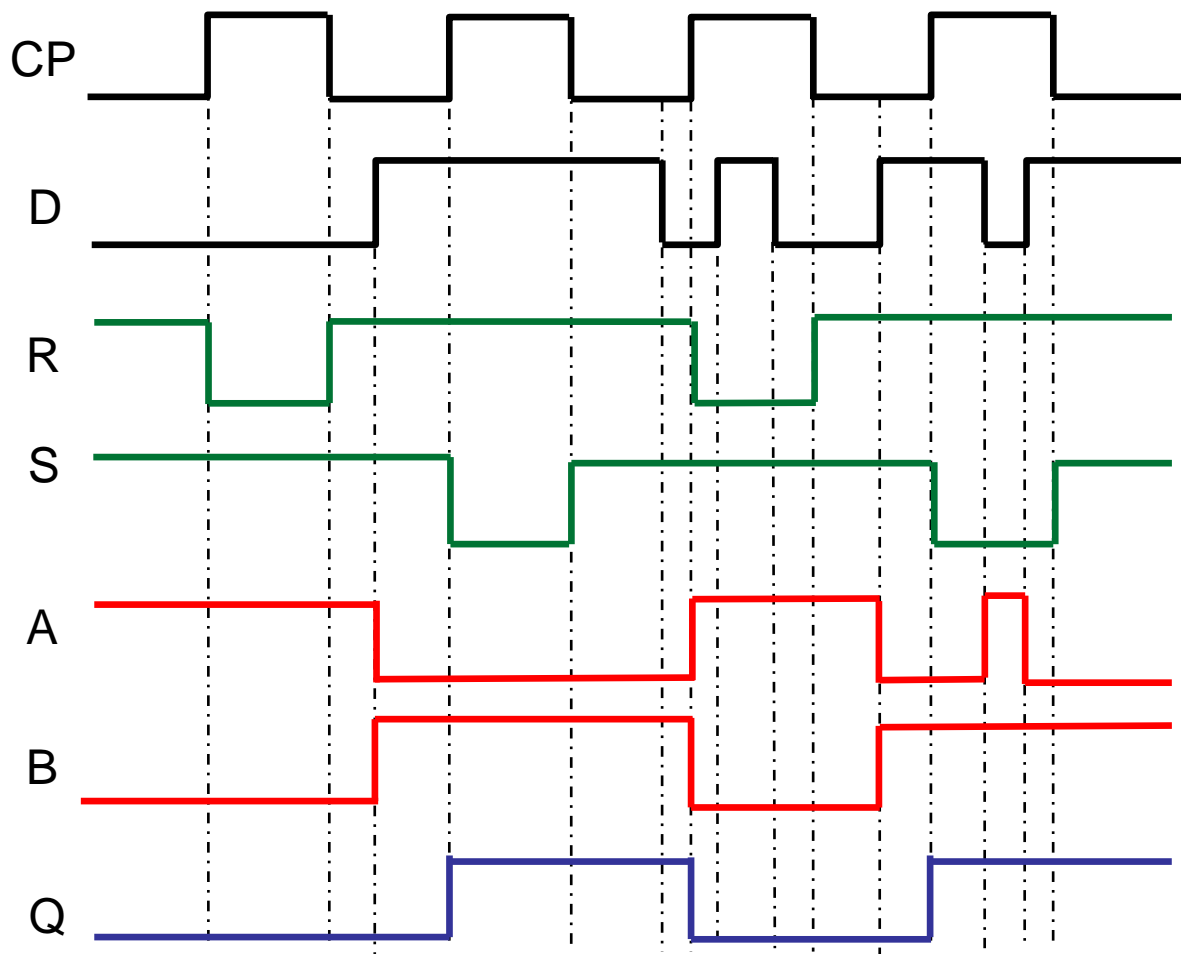
典型维持阻塞D触发器



典型维持阻塞D触发器



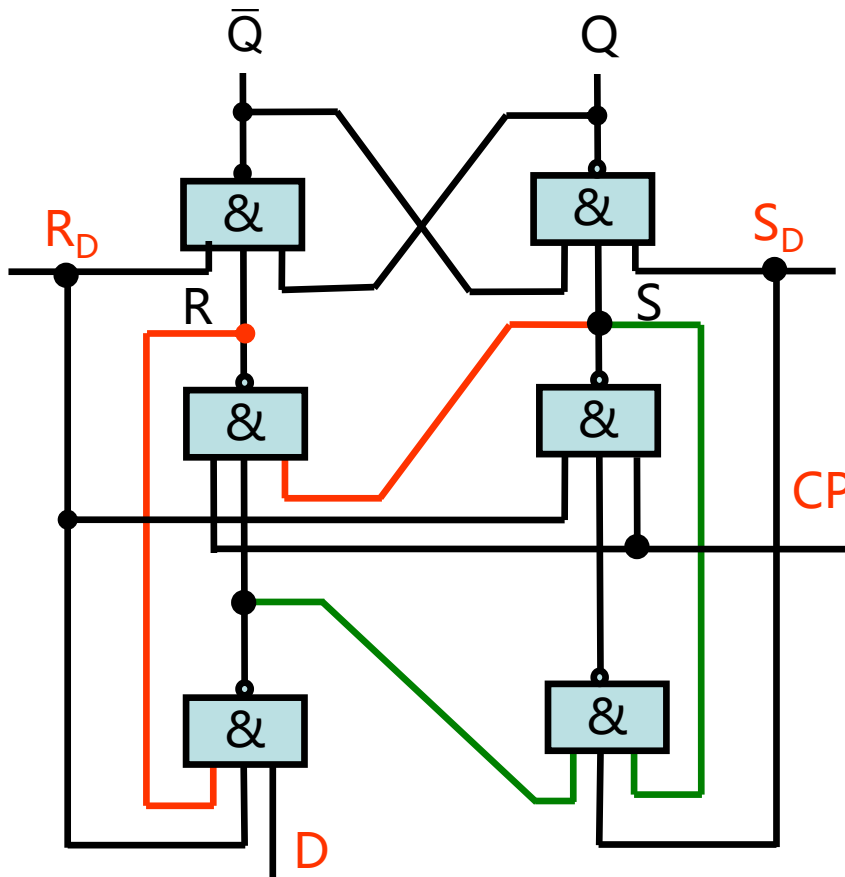
典型维持阻塞D触发器



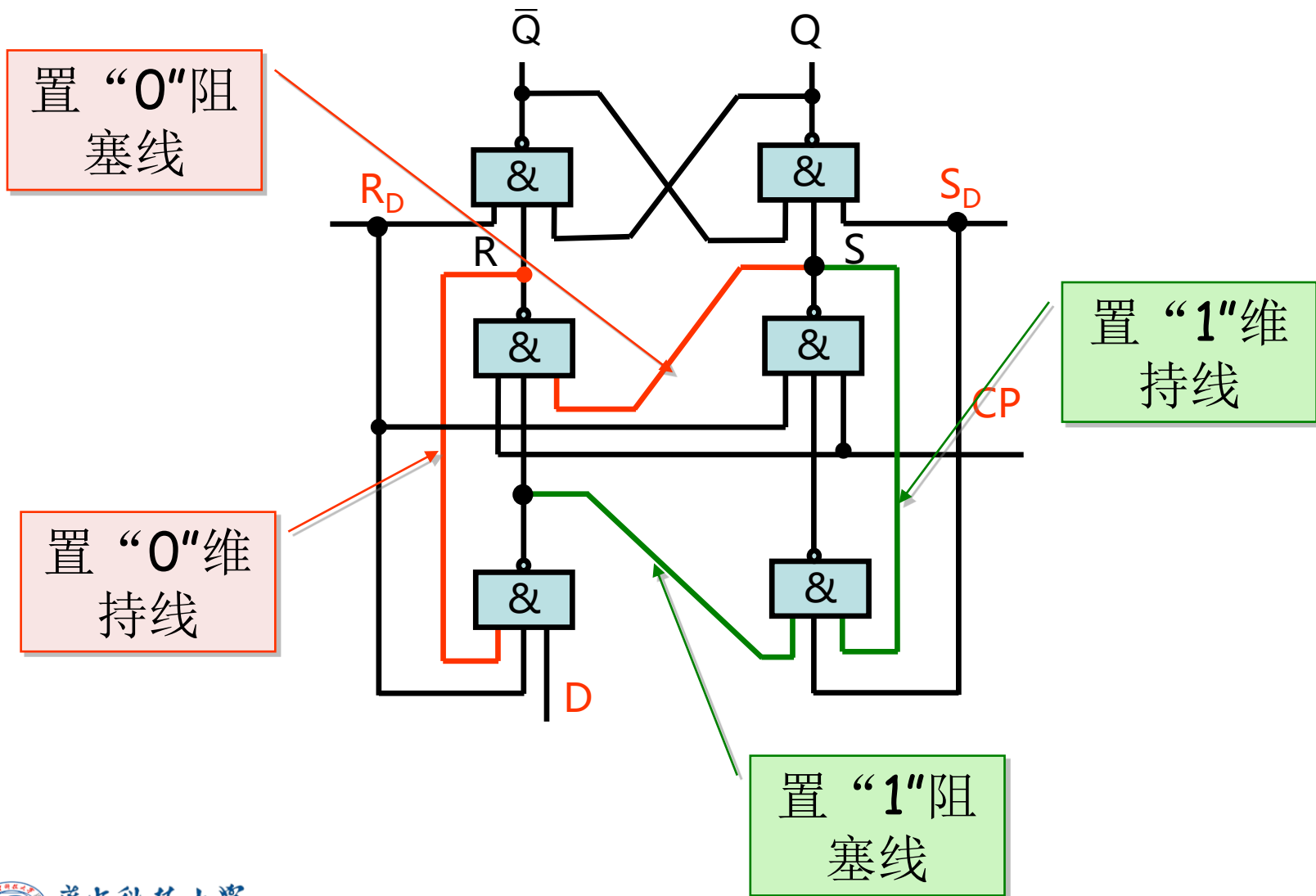
典型维持阻塞D触发器

□ 结论

- $CP=0$
 - Q 不变
- $CP=1$
 - $Q=D$
 - 无空翻



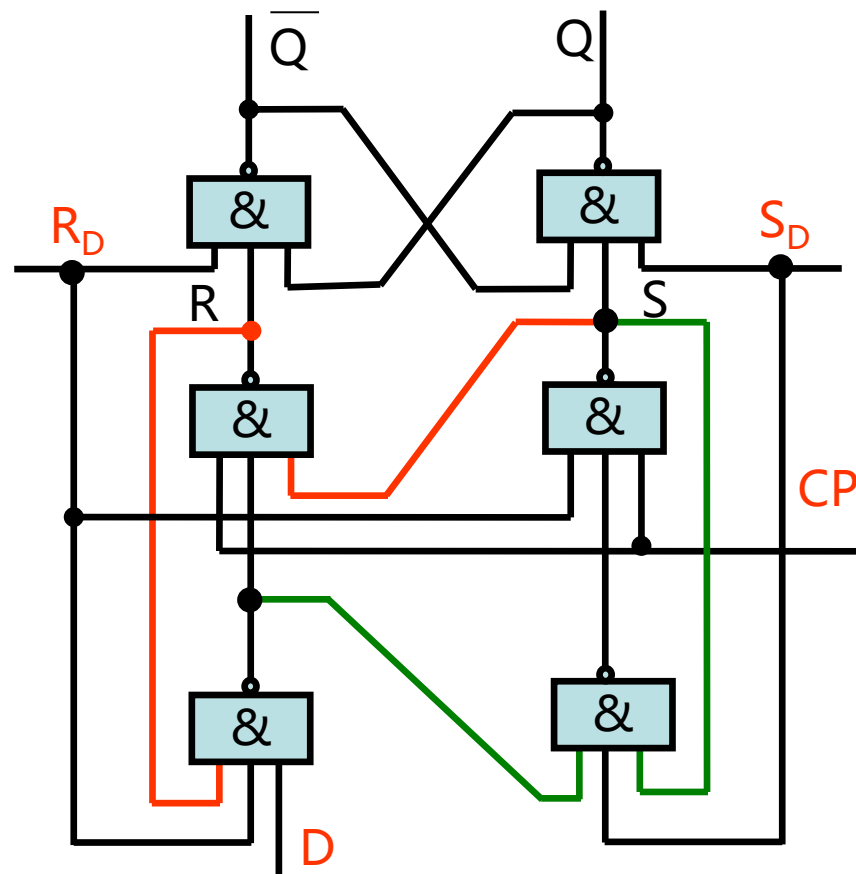
典型维持阻塞D触发器



典型维持阻塞D触发器

□ 优点

- 前沿采样
- 在上升沿过后的时钟脉冲期间，D的值可以随意改变
- 无“空翻”
 - 脉冲的边沿作用
 - 维持阻塞作用



集成触发器的主要参数

- 直流参数

- 开关参数

- 以TTL集成JK触发器为例进行介绍

集成触发器的主要参数

□ 直流参数

— 电源电流 I_E

- 所有输入端和输出端悬空时电源向触发器提供的电流为电源电流 I_E ，
- 表明该电路的空载功耗

— 低电平输入电流 I_{iL}

- 当触发器某输入端接地，其他各输入、输出端悬空时，从接地输入端流向地的电流为低电平输入电流 I_{iL}
- 表明对驱动电路输出为低电平时的加载情况
- J-K触发器的该参数包括J、K端，时钟端和直接置0、置1端的低电平输入电流

集成触发器的主要参数

□ 直流参数

- 高电平输入电流 I_{iH}
 - 将各输入端(R_D 、 S_D 、 J 、 K 、 C 等)分别接电源时, 所测得的电流就是其高电平输入电流 I_{iH}
 - 表明对驱动电路输出为高电平时的加载情况
- 输出高电平 V_{OH} 和输出低电平 V_{OL}
 - V_{OH} : 触发器输出端 Q 或 \bar{Q} 输出高电平时的对地电压值
 - V_{OL} : 输出低电平时的对地电压值

集成触发器的主要参数

□ 开关参数

– 最高时钟频率 f_{\max}

- 最高时钟频率 f_{\max} 是指触发器在计数状态下能正常工作的最高工作频率
- 表明触发器工作速度的一个指标

集成触发器的主要参数

□ 开关参数

– 对时钟信号的延迟时间(t_{CPLH} 和 t_{CPHL})

- t_{CPLH} : 从时钟脉冲的触发沿到触发器输出端由0状态变到1状态的延迟时间
- t_{CPHL} : 从时钟脉冲的触发沿到触发器输出端由1状态变到0状态的延迟时间
- t_{CPHL} 比 t_{CPLH} 约大一级门的延迟时间

集成触发器的主要参数

□ 开关参数

- 对 R_D 或 S_D 端的延迟时间(t_{RLH} 、 t_{RHL} 或 t_{SLH} 、 t_{SHL})
 - t_{RLH} ：从置0脉冲触发沿到输出端由0变为1的延迟时间为
 - t_{RHL} ：输出端由1变为0的延迟时间
 - t_{SLH} ：从置1脉冲触发沿到输出端由0变1的延迟时间
 - t_{SHL} ：输出端由1变0的延迟时间

□ 实际应用中可查阅器件的性能参数表

问题解答



Thank You!

