Lab03: Logic Gates

학번:

이름:

1. [실험2]의 결과를 첨부하고 이 실험이 갖는 의미를 설명하시오 (3점)

(1) 결과 첨부 (1점)

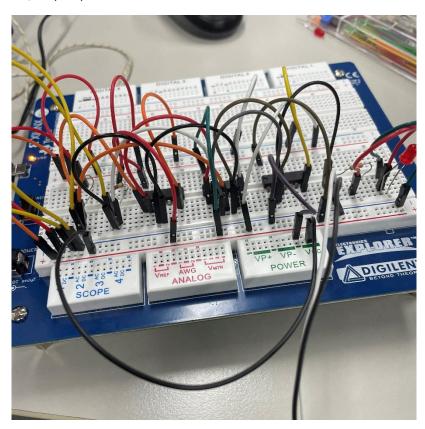
입력 전압 [입력 B]	예상 출력 논리	측정된 출력 전압	측정된 전압으로부터 얻은 논리
[V]	0 or 1?	? V	0 or 1?
0	1	4.15V	1
0.4	1	2.47V	1
0.8	1	0.2V	0
1.2	unknown	0.2V	0
1.6	unknown	0.2V	0
2.0	0	0.2V	0
3.0	0	0.2V	0
4.0	0	0.2V	0
5.0	0	0.2V	0

(2) 위의 실험이 갖는 의미를 설명하라 (V_H 와 V_L 을 개념을 사용하여 설명하라) (2 점) 이 실험은 논리 소자가 입력 전압을 어떻게 해석하는지, 특히 논리 HIGH 와 LOW 의임계값(V_L IH, V_L IL)을 실험적으로 확인하는 데 그 의미가 있다. 74LS00 의 데이터시트에 따르면, 입력 전압이 $0.8V(V_L$ IL(MAX)) 이하이면 LOW 로, $2.0V(V_L$ IH(min)) 이상이면 HIGH 로인식된다. 따라서 $0.8V\sim2.0V$ 의 과도 영역에서는 논리 상태를 예측할 수 없으므로, 이범위를 피해야 한다는 점을 보여준다.

또한, 실험에서 입력 B에 V_IL(MAX)인 0.8V를 인가하면 LOW로 처리되어 출력 논리가 1이 될 것으로 예상했지만, 실제 측정된 출력 전압은 0.2V였고, 이는 논리 0으로 해석되었다. 이는 과도 영역에서 논리적으로 예측하기 어려운 동작이 발생할 수 있음을 의미하며, 안정적인 신호를 보장하기 위해 충분한 전압 마진을 확보해야 함을 시사한다.

2. [실험3]의 회로 구성 사진과 결과 표를 보이시오 (2점)

(1) 회로 구성 사진 (1점)



(2) 실험 결과 표 (1점)

입력	논리	예상 출력 논리	측정된 출력 전압	측정된 전압으로부터 얻은 논리
Α	В	0 or 1?	? V	0 or 1?
0	0	0	0.10mV	0
0	1	1	3.36V	1
1	0	1	3.35V	1
1	1	0	0.10mV	0