ข้อสอบปลายภาค

วิชา 204324 ปฏิบัติการระบบคอมพิวเตอร์

24 พฤศจิกายน 2562

อนุญาตให้นำอุปกรณ์ใดๆก็ได้เข้าห้องสอบ สามารถใช้อินเตอร์เน็ตค้นคว้าได้อย่างเต็มที่ แต่ห้ามสื่อสารกับผู้อื่นที่ ไม่ใช่อาจารย์ผู้สอนโดยเด็ดขาด

แก้ปัญหาด้านล่างต่อไปนี้ (100 คะแนน)

- 1. (40) สร้างฮาร์ดแวร์ใน Logisim ในไฟล์ problem1.circ เพื่อใส่ค่าให้กับ MIPS Register File ดังต่อไปนี้
- เมื่อเริ่มต้นทำงานที่ clock cycle ลูกแรก cycle # 1 เขียนค่า 1 ลงที่ \$1
- ใน cycle # 2 เขียนค่า \$1 + \$0 ลงที่ \$2
- ใน cycle # 3 เขียนค่า \$2 + \$1 ลงที่ \$3
- ให้ฮาร์ดแวร์รันต่อเนื่องไป ใน cycle # i จะเขียนค่า \$(i 1) + \$(i 2) ลงที่ \$i โดย i คือตัวแปรที่แทนเลขจำนวนเต็มบวก
- จบการทำงานที่ cycle # 20 เขียนค่า \$18 + \$19 ลงที่ \$20

ลิงค์ด้านล่างนี้มีรายละเอียดการทำงานของ MIPS Register File (นิสิตควรจะต้องคุ้นเคยกับอุปกรณ์นี้มาอย่างมากแล้วหลังจากที่เราได้ ทำปฏิบัติการสร้าง MIPS CPU)

http://www.cs.cornell.edu/courses/cs3410/2018sp/logisim/components.html

แคปภาพฮาร์ดแวร์ Logisim พร้อมเขียนคำบรรยายประกอบว่าในฮาร์ดแวร์มีอุปกรณ์อะไร ทำงานอย่างไร รายงานสถานะสุดท้ายว่า ฮาร์ดแวร์ที่สร้างขึ้นมาทำงานได้ถูกต้องหรือยังมีความผิดพลาดอะไรอยู่ พยายามอธิบายสาเหตุความผิดพลาดนั้นด้วย

2. (40) สร้างฮาร์ดแวร์แบบ pipeline ใน Logisim ในไฟล์ problem2.circ เพื่อทำการคำนวณต่อไปนี้

ให้มี pipeline ทั้งหมด 4 ขั้น

ขั้นที่ 1 ทำการผลิตค่าจำนวนเต็มในทุกๆ clock cycle เริ่มต้นจาก 0 ไปจนถึง 20 เพื่อส่งไปยังขั้นที่ 2

ขั้นที่ 2 นำค่าที่ได้รับจากขั้นที่ 1 มาบวกกับค่าคงที่คือ 1 แล้วส่งผลลัพธ์ต่อไปยังขั้นที่ 3

ขั้นที่ 3 นำค่าที่ได้รับจากขั้นที่ 2 มาทำการคูณกับค่าคงที่คือ 5 แล้วส่งผลลัพธ์ต่อไปยังขั้นที่ 4

ขั้นที่ 4 นำค่าที่ได้รับจากขั้นที่ 3 ไปเก็บลงใน MIPS Register File โดยเริ่มต้นเก็บค่าที่ \$1 ไปจนถึง \$21

กิจกรรมด้านบนเมื่อทำสมบูรณ์แล้วจะทำให้ค่า MIPS register จาก \$1 ไปจนถึง \$21 มีค่าตาม pseudocode ด้านล่าง

ฮาร์ดแวร์จะต้องทำงานนี้ให้สมบูรณ์ภายในไม่เกิน 4 + 20 = 24 cycle

แคปภาพฮาร์ดแวร์ Logisim พร้อมเขียนคำบรรยายประกอบว่าในฮาร์ดแวร์มีอุปกรณ์อะไร ทำงานอย่างไร รายงานสถานะสุดท้ายว่า ฮาร์ดแวร์ที่สร้างขึ้นมาทำงานได้ถูกต้องหรือยังมีความผิดพลาดอะไรอยู่ พยายามอธิบายสาเหตุความผิดพลาดนั้นด้วย

- 3. (20) ตอบคำถามเกี่ยวกับ cache และ memory ต่อไปนี้ แสดงวิธีทำและให้คำอธิบายประกอบคำตอบด้วย
- (5) กำหนดให้ระบบใช้ address ขนาด 48 บิท และมี cache ขนาด 128 KBytes แบบ direct-Mapped ที่ขนาดของ cache block เท่ากับ 64 bytes จงคำนวณหาจำนวนและตำแหน่งบิทที่ใช้สำหรับ tag index และ offset
- (5) กำหนดให้ระบบใช้ address ขนาด 32 บิท และมี cache ขนาด 256 KBytes แบบ 8-way set associative ที่ขนาดของ cache block เท่ากับ 32 bytes จงคำนวณหาจำนวนและตำแหน่งบิทที่ใช้สำหรับ tag index และ offset
- (10) จงประมาณจำนวน cache miss ของโค้ดการ transpose เมตริกซ์ที่สมาชิกในเมตริกซ์เป็นข้อมูลขนาด 8 bytes (เช่น double ในภาษาซี) แบบไม่ใช้เทคนิค blocking

```
for( i = 0; i < n; i++ )
for( j = 0; j < n; j++ )
dst[j][i] = src[i][j];
```

โดยให้ว่าขนาดของเมตริกซ์ที่เกี่ยวข้องมีขนาดใหญ่กว่าขนาดของ cache มาก และ cache block มีขนาด 16 bytes

สิ่งที่ต้องส่ง:

- ไฟล์ final_answer.pdf ที่ใส่คำตอบ คำบรรยาย รูปภาพ สถานะความสมบูรณ์ สำหรับคำถามแต่ละข้อ
- ไฟล์ problem1.circ ที่มีวงจรฮาร์ดแวร์ที่สร้างโดย Logisim สำหรับปัญหาในข้อ 1
- ไฟล์ problem2.circ ที่มีวงจรฮาร์ดแวร์ที่สร้างโดย Logisim สำหรับปัญหาในข้อ 2

การส่งงาน:

• น้ำงานที่ต้องส่งใส่ไว้ในโฟลเดอร์ชื่อ

studentID_firstname_final

โดย studentID และ firstname คือเลขประจำตัวและชื่อแรกของนิสิต จากนั้น zip โฟลเดอร์นี้แล้วส่ง zip ไฟล์มาที่ Google Classroom ของวิชาก่อนกำหนดส่ง