



热载流子可靠性 sentaurus 软件实训 课程报告

课程名称 电子器件可靠性理论基础与应用
姓名(学号) 张 扬 (06219111)
学 院 电子科学与工程学院
指导教师 刘斯扬
助 教 卢 丽

2022 年 6 月 10 日

一、实验背景

热载流子注入 (Hot carrier injection, HCI) 是固态电子器件中发生一个现象，当电子或空穴获得足够的动能后，它们就能够突破势垒的约束。这里“热”这个术语是指用来对载流子密度进行建模的有效温度，而非器件本身的温度。由于载流子被束缚在金属氧化物半导体场效应管的栅极电介质层中，晶体管的开关性能可以被永久地改变，热载流子注入是一种可能对半导体器件可靠性产生负面影响的机制。

热载流子诱生的 MOS 器件退化是由于高能量的电子和空穴注入栅氧化层引起的，注入的过程中会产生界面态和氧化层陷落电荷，造成氧化层的损伤。随着损伤程度的增加，器件的电流电压特性就会发生改变。当器件参数改变超过一定限度后，器件就会失效，器件损伤的程度和机理取决于器件的工作条件。

当载流子从外界获得了很大能量时，即可成为热载流子。例如在强电场作用下，载流子沿着电场方向不断漂移，不断加速，即可获得很大的动能，从而可成为热载流子。

对于半导体器件，当器件的特征尺寸很小时，即使在不很高的电压下，也可产生很强的电场，从而易于导致出现热载流子。因此，在小尺寸器件以及大规模集成电路中，容易出现热载流子。由于热载流子所造成的一些影响，就称为热载流子效应。

热载流子效应是指器件漏端强电场带来碰撞电离，产生的热载流子向栅氧注入，在界面产生界面态陷阱或形成氧化层陷阱电荷，造成器件电学参数退化，进而影响器件寿命。MOS 器件热载流子效应会造成器件阈值电压、导通电流、击穿电压等电学参数退化，进而导致电路功能紊乱，影响芯片的输出结果，即宏观反映出芯片寿命问题。

LDD 结构即是在沟道中靠近漏极的附近设置一个低掺杂的漏区，让该低掺杂的漏区也承受部分电压，这种结构可防止热电子退化效应。LDD 结构可以降低损伤位置的碰撞电离率，大质量材料和表面非晶态的结合形成的浅结有助于减少源漏间的沟道漏电流效应。

二、实验目的

Sentaurus TCAD 全面继承了 Tsuprem4、Medici 和 ISE-TCAD 的特点和优势，它可以用来模拟半导体器件工艺制程，器件电学和热学物理特性等。

Sentaurus TCAD 提供全面的产品套件，其中包括 Sentaurus Workbench, Ligament, Sentaurus Process, Sentaurus Structure Editor, Mesh Noffset3D, Sentaurus Device, Tecplot SV, Inspect, Advanced Calibration 等等。Sentaurus Process 和 Sentaurus Device 可以支持的仿真器件类型非常广泛，包括 CMOS，功率器件，存储器，图像传感器，太阳能电池，和模拟/射频器件。Sentaurus TCAD 还提供互连建模和参数提取工具，为优化芯片性能提供关键的寄生参数信息，以及射频器件通过学习如何使用 CAD 软件进行电路设计，安装，调试等一系列环节的实施，提高学生的电路设计能力，实际操作能力。

三、实验过程

第一题：比较两种 nMOS 器件在 $V_{gs}=1/2/3/4/5$ V 下的输出特性曲线簇（ V_{ds} 仿到 5V 为止），并对曲线进行比较说明。

设置步骤：

- ① 打开虚拟机后首先进行文件的创建，分别建立 ldd_dwj 和 noldd_dwj 两个文件的创立。
- ② 分别在两个工程内创建 TSUPREM4 工具，导入相关代码并运行。
- ③ 并继续创建 SDE 工具，导入相关代码并运行。
- ④ 最后导入 SDEVICE 工具。
- ⑤ 设置器件 $V_g=1/2/3/4/5$ V 电压大小以及 $V_d=5$ V 电压大小，导入代码并运行程序。如图 1。
- ⑥ 等标黄后进入 inspect(all files) 查看输出特性曲线并读值。

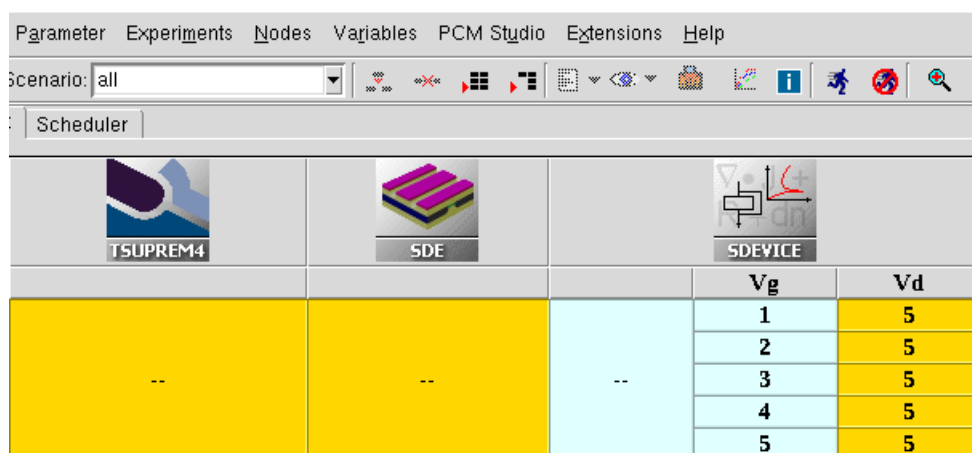


图 1 有 LDD 的 nMOS 器件的软件设置界面

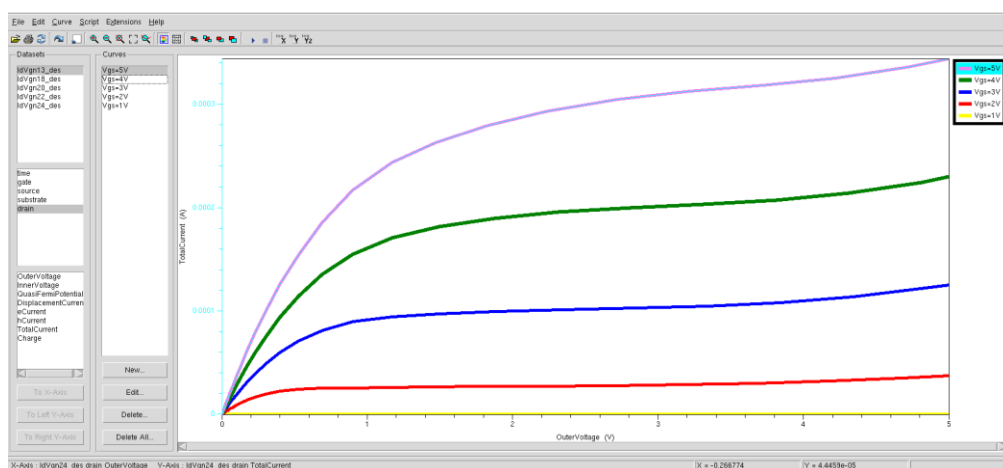


图 2 有 LDD 的 nMOS 器件的输出特性曲线簇

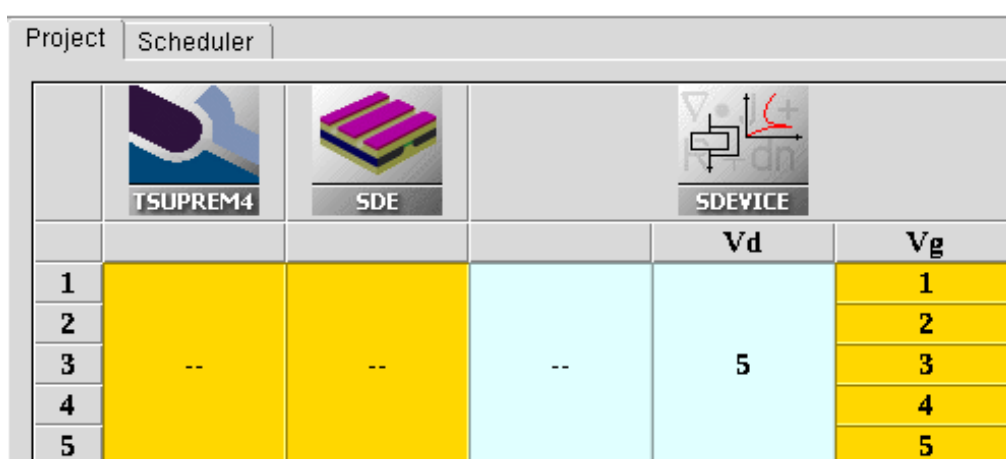


图 3 无 LDD 的 nMOS 器件软件设置界面

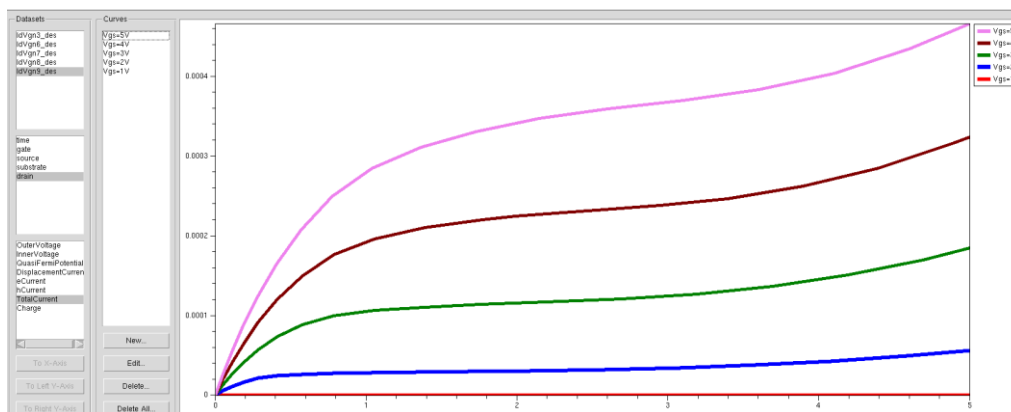


图 4 无 LDD 的 nMOS 器件的输出特性曲线簇

运行结果简述:

- ① 在相同 V_{ds} 的情况下有 LDD 的输出较低，也就是说其导通能力降低。图如图 2。
- ② 在 V_{ds} 较大的情况下，无 LDD 有沟道长度调制效应，输出电流增加，如图 4；但有 LDD 的情况下即使在高 V_{ds} 情况下输出也趋于平缓，如图 2 所示；

运行结果分析:

- ① **LDD 使输出电流降低解释:** LDD 为轻掺杂漏工艺，会降低漏端掺杂浓度以及导通电子浓度，在相同的 V_{ds} 情况下，有 LDD 的输出电流会比较小。另一方面 LDD 阻止热载流子效应，会降低损伤位置的碰撞电离率，因此输出电流也会降低。
- ② **有无 LDD 的沟道调制效应解释:** **无 LDD:** 沟道调制效应指的是 MOS 管的沟道预夹断后，若继续增大 V_{ds} ，夹断点会略向 S 极方向移动。导致夹断点到源极之间的沟道长度略有减小，有效沟道电阻也就略有减小，从而使更多电子自源极漂移到夹断点，导致在耗尽区漂移电子增多，使 I_d 增大的效应，因此后半段产生上升的曲线。对于没有 LDD 保护的器件来说，输出阻抗会变小，导致进入饱和区之后，输出电流仍然会有一个较为明显的提升；**有 LDD:** 在加入 LDD 轻掺杂技术下，掺杂浓度较轻，在较大 V_{ds} 下增长速率不明显。另一方面在 V_{ds} 较大的情况下热载流子效应更加明显，LDD 则减弱了热载流子效应对于器件输出阻抗的影响。综上所述在较高 V_{ds} 情况下，掺入 LDD 输出会趋于平缓。

- ③ **输出电流曲线增加解释：**在可变电阻区和恒流区， V_{gs} 增加，等效导通电阻降低，在相同 V_{ds} 下输出电流越大。

第二题：比较两个器件在 $V_{gs}=3V$ & $V_{ds}=5V$ 下的碰撞电离和电场分布，并对曲线进行比较说明，并预测 HCI 效应优劣。

对代码进行修改：本题需要在上题的基础上对代码进行修改，注释掉后运行 sdevice:

`Plot{ Range = {0 1} Intervals = 1}`

运行程序之后可以得到两种器件的碰撞电离程度如图所示：

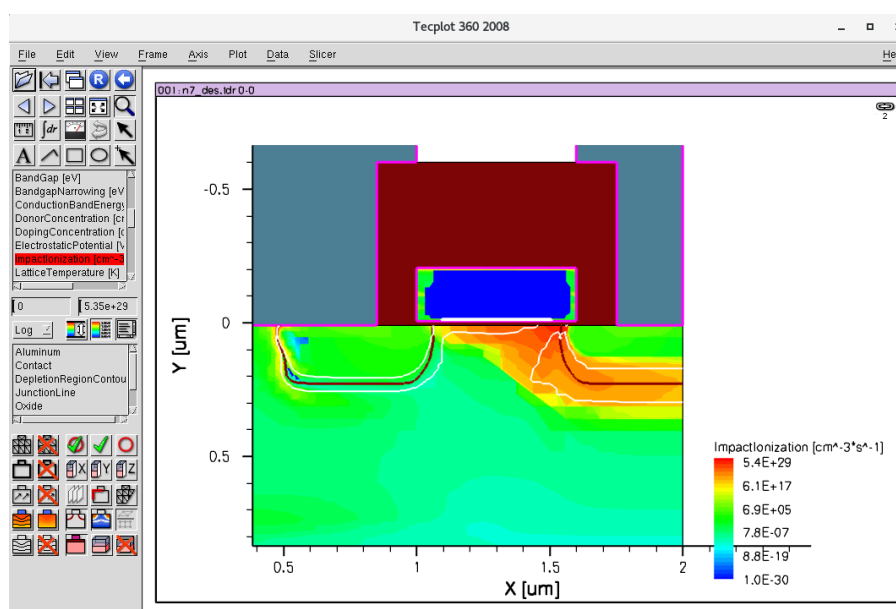


图 5 无 LDD 器件的碰撞电离程度示意图

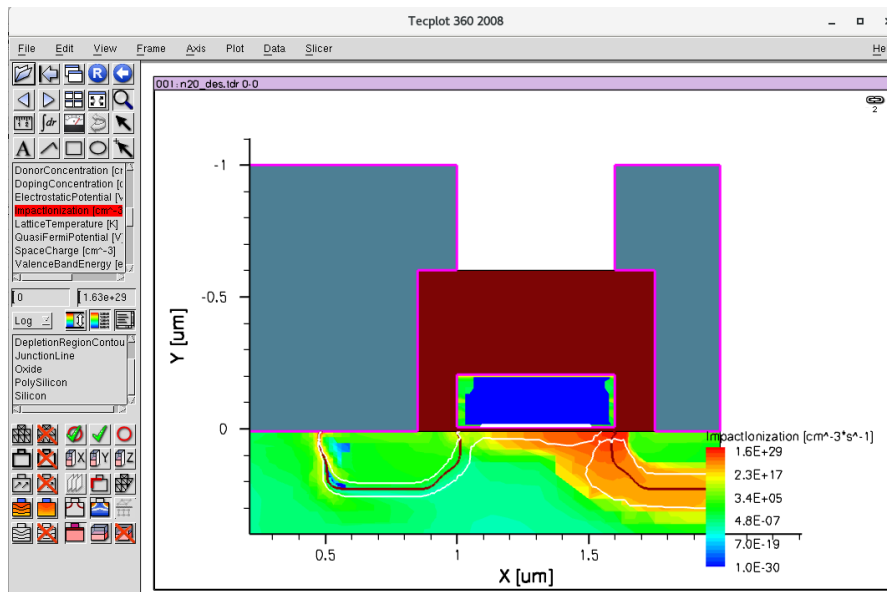


图 6 有 LDD 器件的碰撞电离程度示意图

运行结果分析：

首先通过图例可以看到有 LDD 器件的碰撞电离率在： 1.6×10^{29} ，而无 LDD 器件的碰撞电离率为： 5.4×10^{29} ，无 LDD 器件的碰撞电离更高，在高 V_{ds} 电压下更容易损坏，寿命更短。在耗尽区越靠近漏区电离碰撞强度越大。可以看到 LDD 结构可以有效降低电离程度。

比较两种器件沿 X 方向的碰撞电离率如图所示：

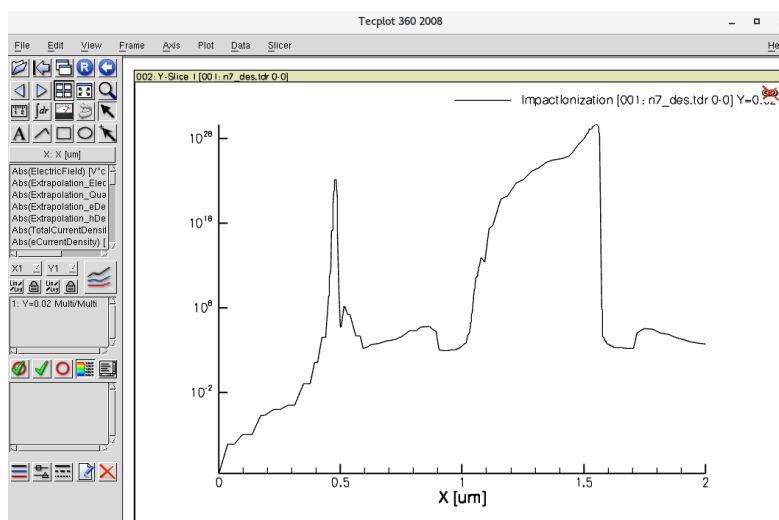


图 7 无 LDD 器件沿 X 方向的碰撞电离率

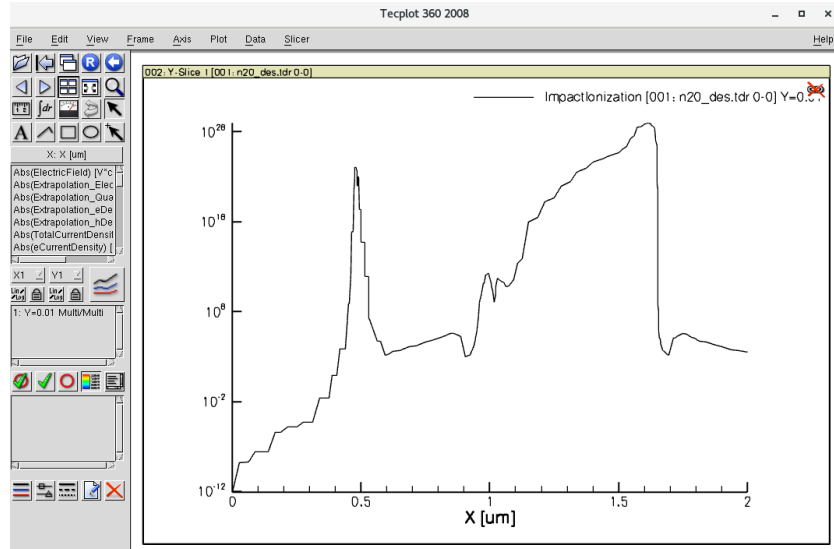


图 8 有 LDD 器件沿 X 方向的碰撞电离率

运行结果分析:

(1) **现象:** 可以看到无 LDD 器件时候在 $x=0.5\mu\text{m}$ 和 $1.5\mu\text{m}$ 处附近碰撞电离发生较为频繁, 在有 LDD 器件时候在 $x=0.5\mu\text{m}$ 和 $1.6\mu\text{m}$ 处附近碰撞电离发生较为频繁。其中 $x=0.5\mu\text{m}$ 为源端的 PN 结处, $x=1.5\text{--}1.6\mu\text{m}$ 附近为漏端的 PN 结处。

(2) **峰值大小:** 通过测量两个器件的峰值, 可以看出, 有 LDD 器件的碰撞电离率较无 LDD 器件的碰撞电离率下降约 2 倍。(图 7 无 LDD 器件峰值在 $3.2\text{E}28$, 图 8 有 LDD 器件峰值在 $1.5\text{E}28$)

(3) **斜率差别:** 在有 LDD 时 $x=1\mu\text{m}$ 左右时, 碰撞电离程度急剧增加, 在无 LDD 时 $x=1\mu\text{m}$ 左右时, 碰撞电离程度增长较缓。

观察两种器件在电场强度方面的不同:

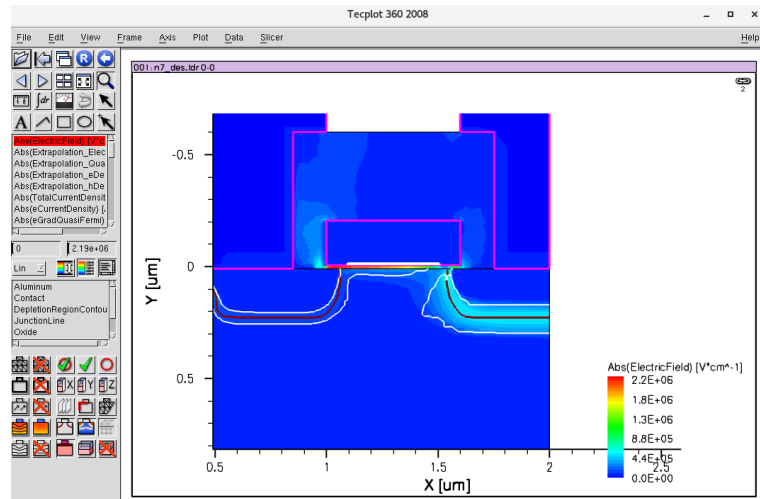


图 9 无 LDD 器件的电场强度

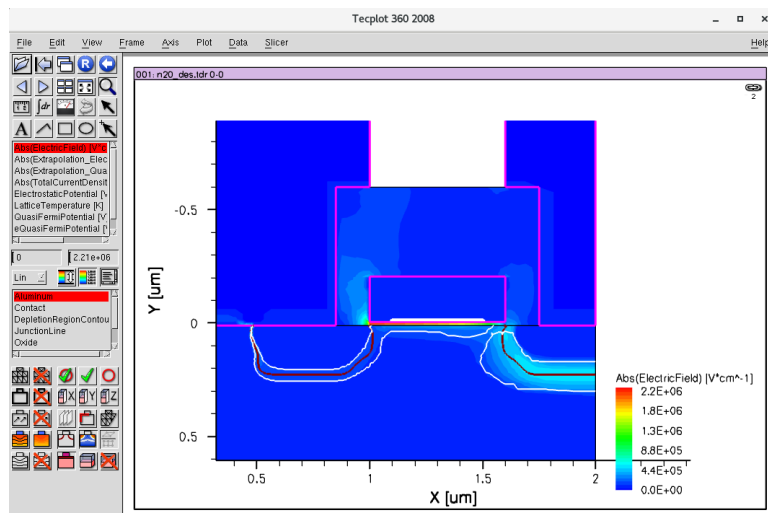


图 10 有 LDD 器件的电场强度

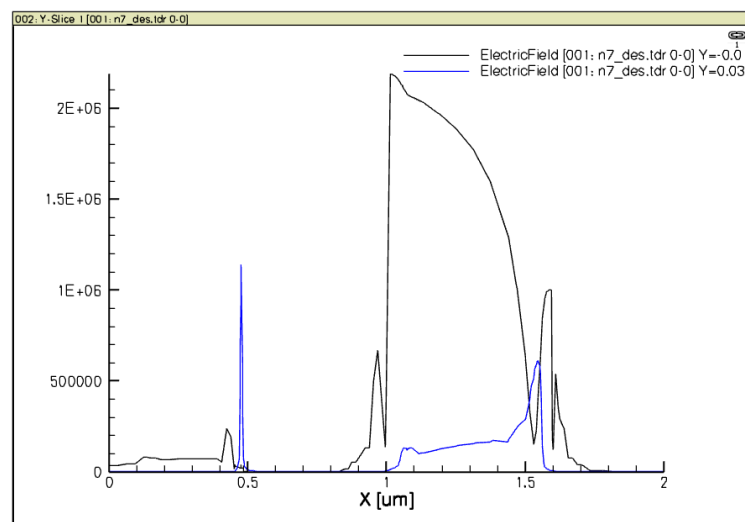


图 11 无 LDD 器件电场强度曲线（蓝色曲线为源漏电场，黑色曲线为栅极电场）

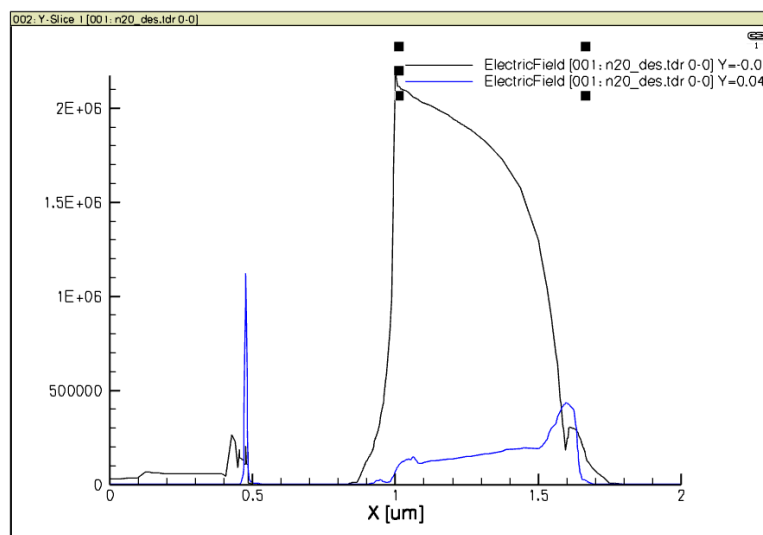


图 12 有 LDD 器件电场强度曲线（蓝色曲线为源漏电场，黑色曲线为栅极电场）

运行结果分析：

（1）**电场强度区别：**在漏区附件两种器件的电场强度都达到了最大值，在其他区域都很小，无 LDD 器件的电场强度图颜色更亮一点，电场强度更大。（蓝色曲线）

（2）**漏端电场峰值：**在 $x=0.5\mu\text{m}$ 和 $x=1.0\mu\text{m}$ 左右有电场强度分布最大值，通过使用软件自带的万能表测量值，通过电场强度曲线可以读出，LDD 器件在漏端的电场强度峰值约为：433125，而无 LDD 器件在漏端的电场强度峰值约为：595627，电场强度下降。

（3）**有无 LDD 对比：**LDD 轻掺杂器件可以十分明显的降低发生在漏端的碰撞电离率及源端附件的电场强度。由于碰撞电离是发生热载流子效应的主要原因，因此可以预测到带 LDD 器件热载流子较少，输出性能较优；而无 LDD 器件的热载流子效应较多，输出性能较差。

第三题：比较两种器件的关态击穿电压大小（ $V_{gs}=0V$ ），假设定义仿真到 $I_{ds}=1e-13A/\mu\text{m}$ 时，器件击穿。

- ① 在软件中设置 $V_{gs}=0V$ ，调节 V_{ds} 电压，得到关态击穿电压。

- ② 首先测量有 LDD 器件. 需要使用二分法测量相应电压, 得到定义的仿真电压。(如果标红则表示超过器件击穿电压)
- ③ 测量无 LDD 器件. 需要使用二分法测量相应电压, 得到定义的仿真电压。

下面是无 LDD 和有 LDD 的器件击穿电压图:

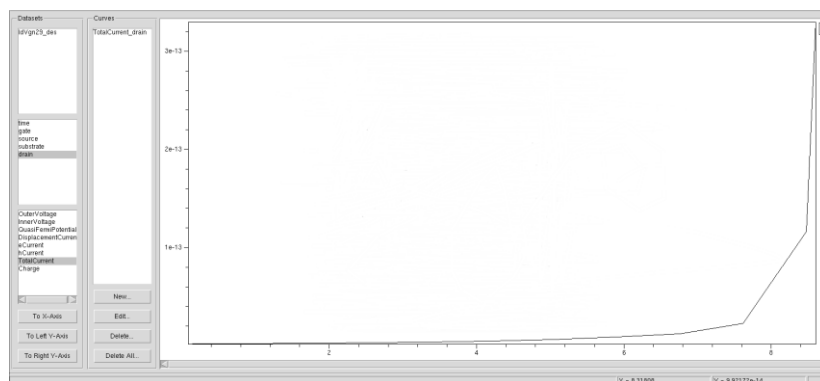


图 13 无 LDD 器件的关态电压击穿图

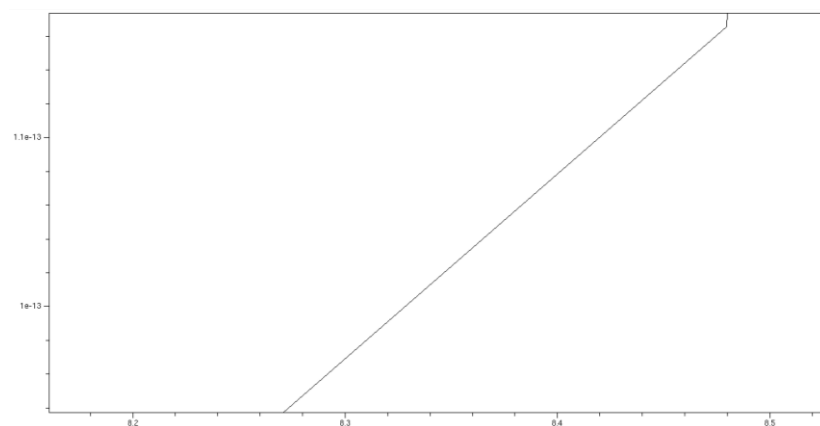


图 14 无 LDD 器件的关态电压击穿图(放大)

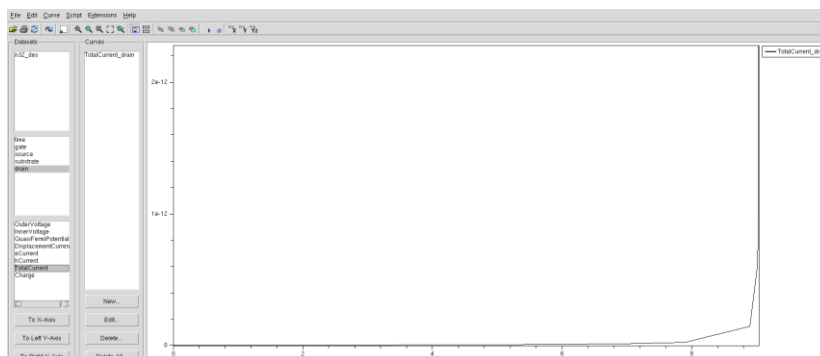


图 15 有 LDD 器件的关态电压击穿图

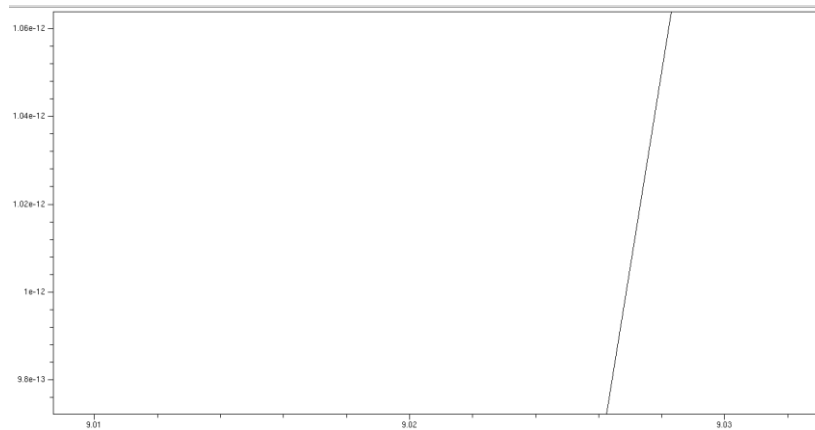


图 16 有 LDD 器件的关态电压击穿图（放大）

运行结果现象：

可以从图 14, 图 15 中得到击穿电压大小：

- （1）有 LDD 器件的击穿电压约为：9.026 V；
- （2）无 LDD 器件的击穿电压约为：8.326 V。

运行结果分析：

（1）从现象可以看出，有 LDD 器件的击穿电压更大，表明有 LDD 器件的抗击穿能力更好一点，击穿电压更大。但是提高率 $(9.026 - 8.326) / 8.326 = 8.407\%$ 较低，LDD 在抑制击穿方面能力有限。

（2）从图中看到击穿电压附近曲线，无 LDD 器件的上升斜率更缓，有 LDD 器件的上升斜率更快，击穿反应速率更快。

第四题：仿真两种器件在 $V_{ds}=0.1/1/3V$ 下的转移特性，（ V_{gs} 仿到 3V 为止），对于阈值电压的变化你发现了什么？如何理解？

设置步骤：

（1）通过对这两种器件的转移特性进行测量，设置器件 $V_g=3V$ 电压大小以及 $V_d=0.1V/1V/3V$ 电压大小，导入代码并运行程序。

（2）等待程序运行完毕后，进入 inspect(all files) 查看输出特性曲线并读值。



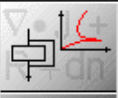
					
	TSUPREM4	SDE	SDEVICE		
				V _g	V _d
1	--	--	--	3	0.1
2					1
3					3

图 17 无 LDD 器件的程序设置图

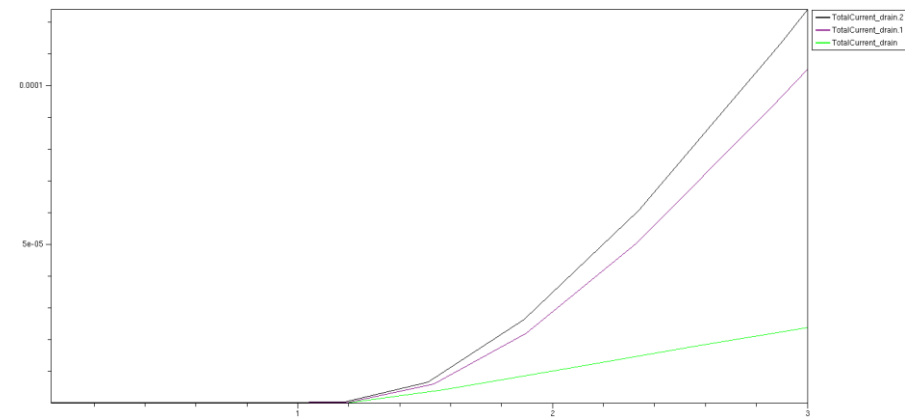


图 18 无 LDD 器件的转移特性曲线图

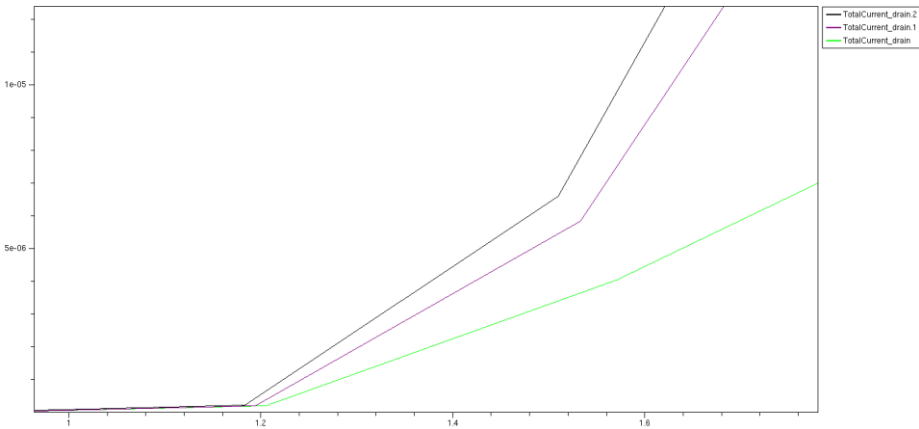


图 19 无 LDD 器件的转移特性曲线图（放大）




	 TSUPREM4	 SDE	 SDEVICE		
				Vd	Vg
1	--	--	--	0.1	3
2				1	3
3				3	3

图 20 有 LDD 器件的程序设置图

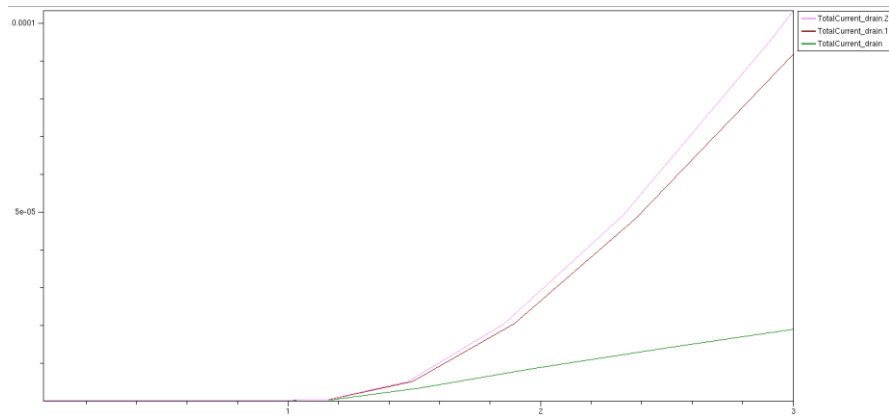


图 21 有 LDD 器件的转移特性曲线图

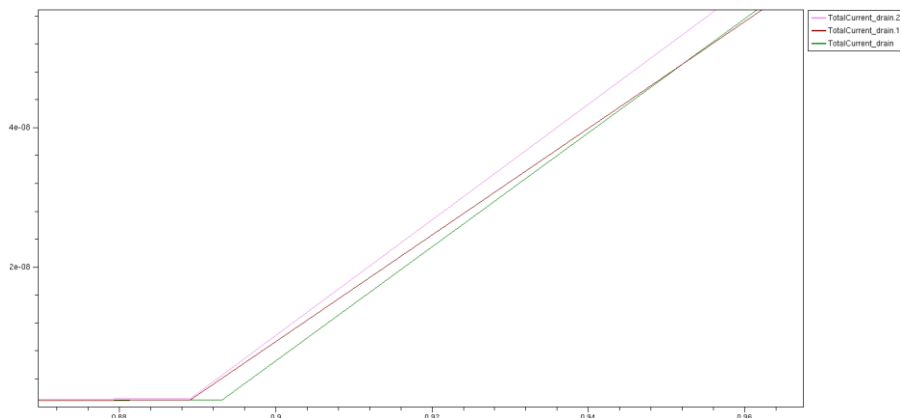


图 22 有 LDD 器件的转移特性曲线图（放大）

运行结果分析与解释：

（1）**阈值电压差别：**无 LDD 器件不同 V_{ds} 情况下的阈值电压相差不大，有 LDD 器件不同 V_{ds} 的阈值电压相差比较大。因此 LDD 对于阈值电压的影响比较大。

（2）**斜率差别：**无 LDD 器件的转移特性曲线在同 V_{ds} 下增长更剧烈，LDD 会影响导通电阻大小，使得电流下降。

（3）有 LDD 的器件中随着 V_{ds} 的减小，阈值电压在逐渐变大。LDD 结构的加入相当于在源漏之间增加了一个串联电阻，显然这个串联电阻对于源漏之间电流的流通有着较为明显的影响。在转移特性曲线上的表示就是阈值电压右移，转移电流降低。

第五题：更改 LDD 注入剂量为原先一半， $V_{gs}=3V$ & $V_{ds}=5V$ 下的碰撞电离和电场分布与之前的 LDD 结构器件相比如何？

步骤设置：

- ① 建立新工程 half1dd。
- ② 通过修改 TSUPREM4 工具内的代码，将 LDD 的浓度降低一半。

原代码：

```
$***** NLDD and PLDD *****  
$*****  
$*****  
extract oxide x=0.5 thickness  
  
$IMPLANT boron DOSE=8E12 ENERGY=40 ROTATION=45  
IMPLANT phosphor DOSE=1E13 ENERGY=45
```

图 23 LDD 代码的原代码

掺杂浓度改为：

```
$***** NLDD and PLDD *****  
$*****  
$*****  
extract oxide x=0.5 thickness  
  
$IMPLANT boron DOSE=4E12 ENERGY=40 ROTATION=45  
IMPLANT phosphor DOSE=0.5E13 ENERGY=45
```

图 24 LDD 代码修改后的代码

运行程序之后可以得到两种器件的掺杂浓度如图所示：

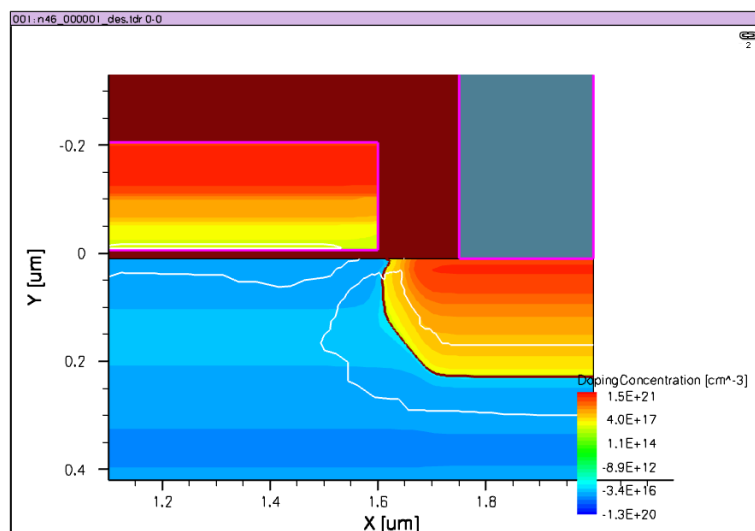


图 25 修改之后的掺杂浓度结构示意图

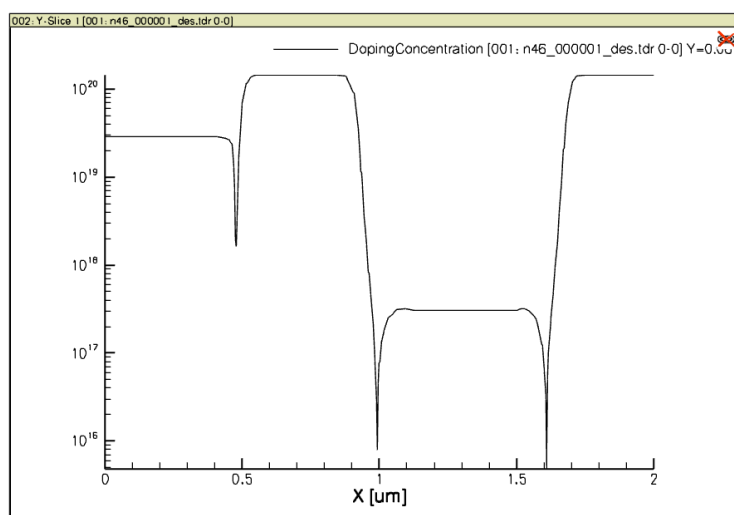


图 26 修改之后的掺杂浓度沿 X 方向示意图

运行程序之后可以得到两种器件的碰撞电离图如图所示：

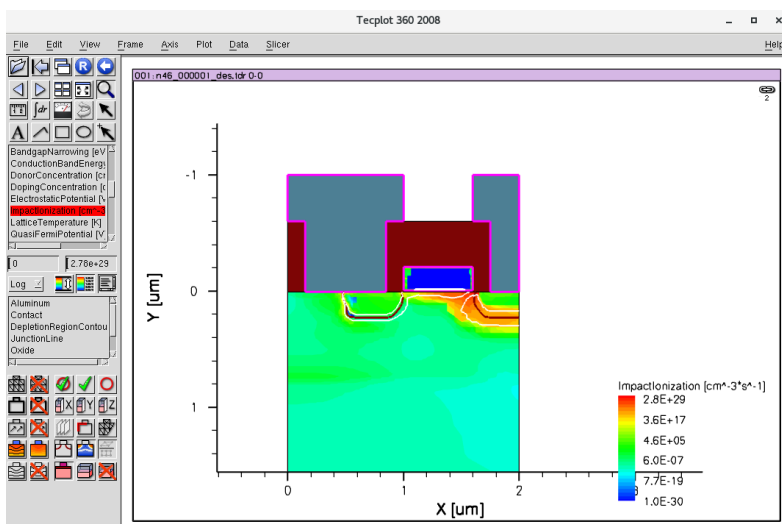


图 27 碰撞电离程度示意图

沿 X 方向的碰撞电离率如图所示：

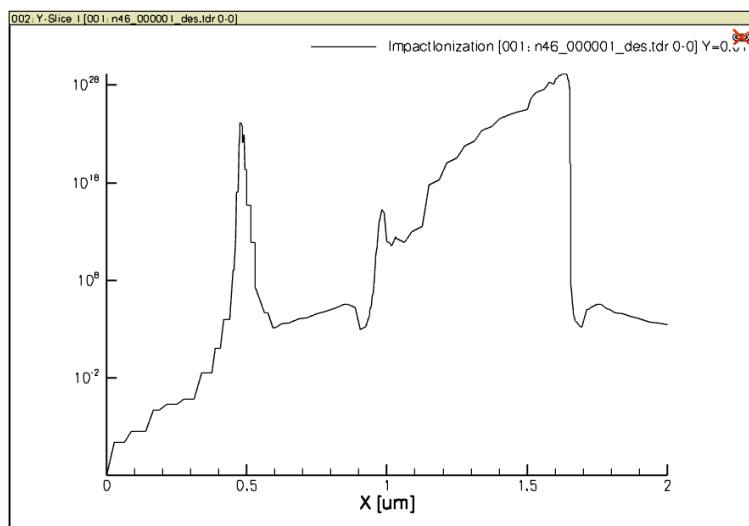


图 28 碰撞电离率曲线图

电场强度方面的分布：

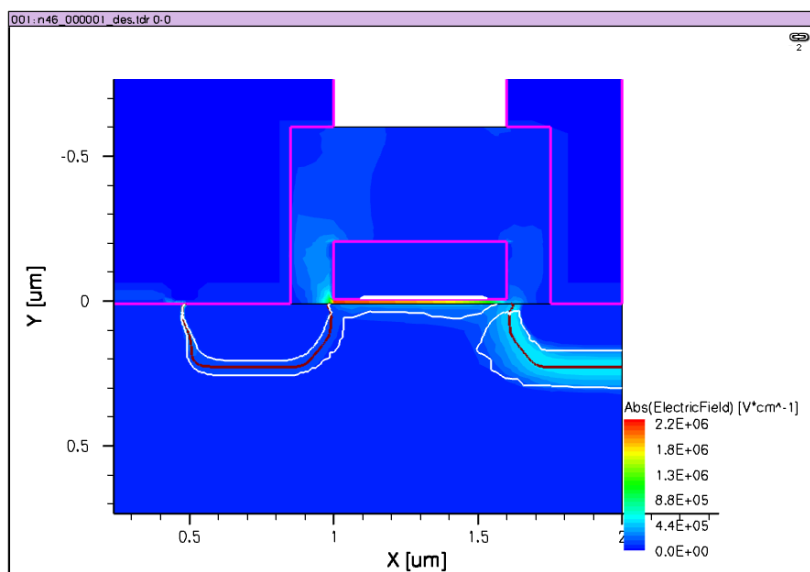


图 29 电场强度程度图

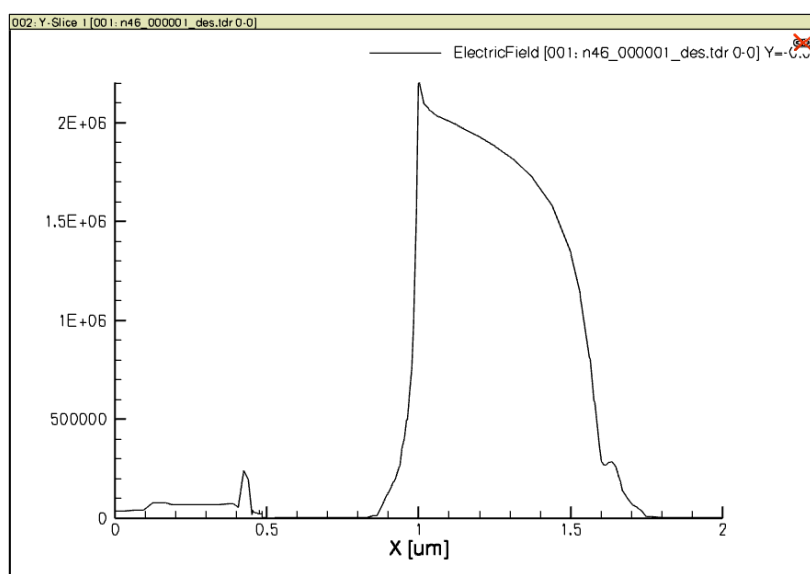
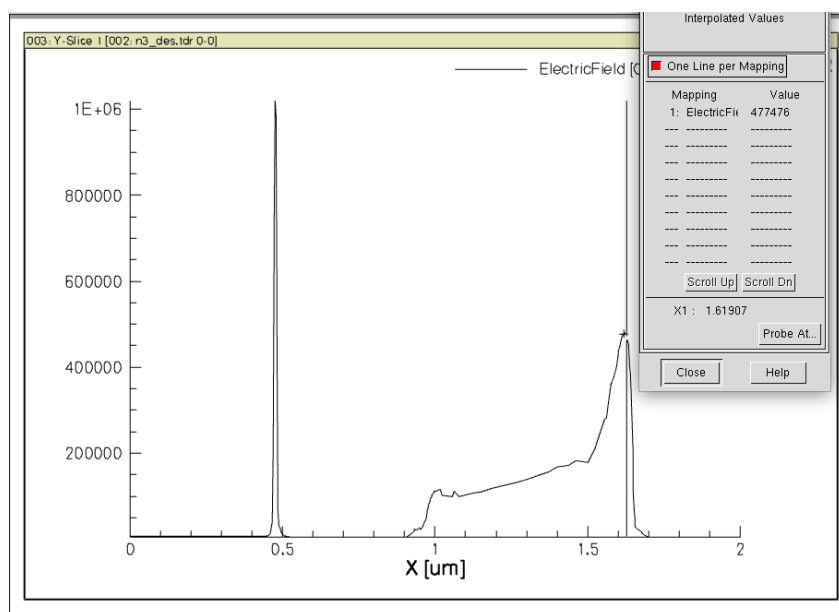


图 30 电场强度曲线图



运行结果分析：

(1) **碰撞电离率峰值比较：**首先通过碰撞电离率曲线和示意图，我们可以读出此时的碰撞电离率为： 1.62×10^{27} ，相比较 LDD 注入的碰撞电离率有所增加。通过读取电场强度曲线，可以读出在漏端附近电场强度的峰值为：477476，相比于 LDD 有所增加，相对无 LDD 情况电场强度有所下降。

(2) **LDD 改善原理：**LDD 可以改善 MOS 管的热载流子效应，但是 LDD 也会降低 MOS 管的导电能力以及转移特性，在不影响性能的情况下可以进行 half LDD 的改善，避免性能过差。

四、实验小结

热载流子是器件可靠性研究的热点之一。特别是对于深亚微米器件来说，热载流子失效是器件失效的一个最主要方面。通过对失效机理以及失效模型的研究，为设计和工艺提供帮助，从而有效降低有热载流子引起的电路失效，提高电路可靠性。热载流子引起的退化已经成为限制 MOS 场效应管尺寸等比例缩小的最重要的可靠性难题之一。轻掺杂漏结构（LDD）与常规 MOSFET 器件相比表现出不同的退化特性。

在实验一与实验四中，我分别测得 LDD 结构的输出特性曲线和转移特性曲线，

得到：①有 LDD 的器件的 I_{ds} 减小，导通能力减弱；②当 V_{ds} 较大时，有 LDD 的器件的输出阻抗变化平缓。LDD 对阈值电压影响较大；③ 阈值电压在一定程度上与 V_{ds} 成反比。

在实验二中，我得到电离碰撞曲线和电场分布曲线，有 LDD 的器件可以明显的降低发生在漏端的碰撞电离程度以及碰撞电离率，以及发生在源端的电场强度程度，所以可以降低热载流子带来的影响。

在实验三中，经过多次实验，我得到了合适的击穿电压大小。所以有 LDD 器件的抗击穿能力更好一点。

在实验五中，我测试了 half LDD 情况下的电离碰撞曲线和电场强度分布曲线，电场强度峰值和电离碰撞率均增加，但差别不大。在特殊情况下可以适当增加 LDD 的注入剂量来改善 MOS 器件的性能。

总之，在本次实验中，我不仅了解了软件的使用，还了解到了热载流子效应的影响，获益良多。感谢刘斯扬老师和卢丽博士的指导。