



Vaga de estágio

O PROJETO SIRIUS

O Laboratório Nacional de Luz Síncrotron (LNLS), integrante do Centro Nacional de Pesquisa em Energia e Materiais (CNPEM), está projetando um complexo de aceleradores de partículas para abrigar a nova fonte de luz síncrotron brasileira, o Sirius. O novo anel de armazenamento, já em construção em Campinas, possuirá circunferência de aproximadamente 500 metros, por onde circulará um feixe de elétrons com energia de 3 GeV viajando a 99,9999% da velocidade da luz. Com uma emitância de 0.28 nm.rad, o Sirius figurará como uma das máquinas do gênero mais competitivas em escala internacional.



Visão artística do novo acelerador de partículas, Sirius.

O Sirius produzirá feixes de fótons de altíssimo brilho, cobrindo uma ampla faixa do espectro eletromagnético, notadamente comprimentos de onda desde radiação infravermelha a raios-X duros. Com tais feixes de fótons, pesquisadores serão capazes de investigar os mais diversos materiais da natureza, como por exemplo estruturas moleculares, materiais biológicos, nanomateriais, além de possibilitar o desenvolvimento de novos fármacos e materiais utilizados para a exploração do petróleo do pré-sal. Inúmeras outras pesquisas podem se valer dos feixes produzidos pelo Sirius, como a investigação de fenômenos climáticos e até mesmo busca de vida fora da Terra. As estações experimentais do Sirius estarão abertas às comunidades científicas brasileira e internacional para a realização de pesquisas científicas competitivas em escala internacional. Trata-se de um projeto prioritário para a ciência brasileira, financiado pelo Ministério de Ciência, Tecnologia e Inovação (MCTI) e outras agências de fomento.

Mantendo a política e tradição do LNLS de desenvolver instrumentação científica com tecnologia brasileira e incentivar a inovação, o projeto Sirius está em busca de talentos que se interessem em participar ativamente das atividades de Pesquisa e Desenvolvimento para o novo acelerador de partículas.

DESCRIÇÃO DE VAGA

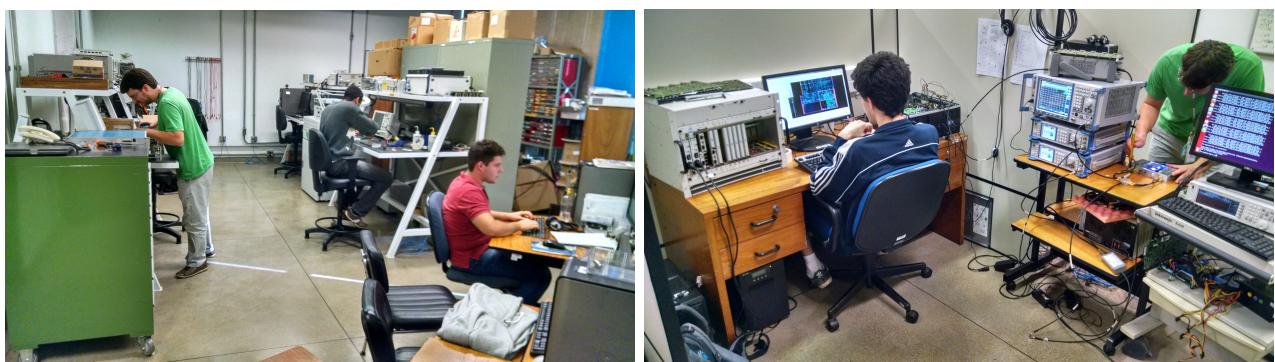
No contexto do projeto Sirius existe a necessidade de se projetar equipamentos eletrônicos para a aquisição de dados e controle em tempo real da órbita do feixe de elétrons dos aceleradores de partículas, mais conhecidos no jargão de sincrotrons por sistemas monitoramento de posição de feixe (beam position monitor – BPM) e correção de órbita (orbit feedback). No Sirius, o sistema de correção de órbita será capaz de atuar a uma taxa superior a 100 mil vezes por segundo com erro de sincronização inferior a 2 ns, sendo alimentado por dados de posição de aproximadamente 200 sensores e enviar comandos sincronizados de atuação a 400 bobinas corretoras capazes de efetuar pequenas deflexões na trajetória do feixe de elétrons. Para se garantir um alto grau de determinismo e minimizar a latência da malha fechada, todo o processamento do algoritmo de controle e distribuição de dados de sensores e atuadores será realizado em hardware programável FPGA (Field Programmable Gate Array). Processadores baseados em arquitetura x86 serão utilizados para realizar a interface das FPGAs com o sistema de controle do acelerador. Esta interface será responsável por tarefas como configuração de parâmetros dos equipamentos, aquisição de dados, monitoramento de variáveis, upgrade de firmware FPGA, pós-processamento de dados adquiridos, entre outros.

Na primeira fase do estágio, o estagiário desenvolverá, em conjunto com a equipe do grupo de diagnóstico de feixe, software embarcado para Linux para o controle do hardware. O desenvolvimento envolverá a utilização de frameworks modernos como o zeroMQ (<http://zeromq.org>), voltado para a construção de sistemas distribuídos, e o EPICS (<http://www.aps.anl.gov/epics>), voltado para a construção de sistemas de controle para aceleradores de partículas e experimentos físicos de larga escala. O software atuará, com o auxílio do firmware FPGA, na interface de múltiplos periféricos (e.g., ADC, sensores de temperatura, geração e distribuição de clock, EEPROM), assim como na aquisição e distribuição de dados rápidos. Com isso, o software deverá ser capaz de atuar em múltiplas placas conectadas ao barramento PCIe do sistema. E, em consequência, cuidados especiais a fim de se evitar problemas de sincronização e concorrência deverão ser tratados.

Na segunda fase do estágio, o estagiário será envolvido com os demais subsistemas de diagnóstico de feixe do projeto Sirius, de acordo com seus interesses. Algumas áreas que apresentam possibilidades de atuação são:

- Desenvolvimento de drivers Linux para aquisição de dados e suporte de módulos de hardware denominados FMC (FPGA Mezzanine Card), através dos frameworks ZIO (<http://www.ohwr.org/projects/zio>) e FMC-BUS (<http://www.ohwr.org/projects/fmc-bus>), ambos suportados pelo kernel oficial do Linux;
- Desenvolvimento de ferramentas para gerenciamento das eletrônicas de BPM;
- Desenvolvimento de firmware FPGA para suporte de funcionalidades avançadas de aquisição e processamento de dados.

O projeto de estágio se desenvolverá em um ambiente aberto a novas ideias e com forte orientação para se alcançar ou ultrapassar sistemas no estado da arte. Haverá forte incentivo a colaborações com laboratórios sincrotron em operação ou em construção ao redor do mundo e à participação ativa nas tomadas de decisão nos sistemas a serem desenvolvidos.



Ambiente de trabalho no Grupo Diagnóstico de Feixe (DIG) do LNLS.

REQUISITOS

1. Graduação em andamento em um das áreas abaixo (ou áreas correlatas):
 - **Engenharia de Computação**
 - **Engenharia Elétrica**
 - **Engenharia de Controle e Automação**
 - **Ciência da Computação**
2. Fluência em linguagem de programação C.
3. Familiaridade em ambientes Linux em nível usuário e programador.
4. Inglês: boa leitura e boa escrita.
5. Desejável estar cursando o penúltimo ou último ano da graduação em 2014.

Além desses, os conhecimentos abaixo serão tratados como diferenciais e ajudarão na escolha das atividades do estagiário:

- Programação de microcontroladores.
- Linguagens de descrição de hardware (VHDL, Verilog).
- Linguagem de programação Python.

CARGA HORÁRIA: 30 horas semanais.

DATA DE INÍCIO: 2º semestre de 2014 (data a combinar).

DURAÇÃO: 1 ano (com possibilidade de extensão por mais 1 ano).

BOLSA-AUXÍLIO e BENEFÍCIOS: compatíveis com o mercado.

PARA PARTICIPAR DO PROCESSO SELETIVO

Enviar currículo e carta de motivação para davi.bufalo@cnpem.br.

Dúvidas a respeito das atividades do estágio, enviar e-mail para luca.russo@lnls.br.

Data limite para envio do currículo: 01/08/2014.

REFERÊNCIAS

Links para notícias sobre o Sirius na imprensa: <http://www.cnpem.br/blog/tag/sirius/>

Matéria e infográfico do Sirius publicados pelo Estado de São Paulo online:

- <http://blogs.estadao.com.br/herton-escobar/sirius-o-maior-projeto-da-ciencia-brasileira-parte-1-de-2/>
- <http://blogs.estadao.com.br/herton-escobar/sirius-o-maior-projeto-da-ciencia-brasileira-parte-2-de-2/>
- <http://www.estadao.com.br/infograficos/projeto-sirius-o-novo-acelerador-de-particulas,199796.htm>

Seleção de artigos publicados em anais de conferência sobre a eletrônica de medida de posição de feixe do Sirius:

- <http://accelconf.web.cern.ch/AccelConf/ICALEPCS2013/papers/wecocb07.pdf>
- <http://accelconf.web.cern.ch/AccelConf/IBIC2013/papers/mopc09.pdf>
- <http://accelconf.web.cern.ch/AccelConf/IBIC2013/papers/wepc07.pdf>