## LAPORAN FINAL EXAM POWER ELECTRONICS (TKE215204)

### TASK 1: MOSFET SWITCHING BEHAVIOR & GATE DRIVER ANALYSIS

**Nama:** Prima Nafisman

**NIU:** 22/493817/TK/54121

**Tanggal:** 7 Desember 2025

**Dosen Pengampu:** Dr.-Ing. Ir. Yohan Fajar Sidik, S.T., M.Eng.

#### 1. Deskripsi Proyek

Tujuan dari tugas ini adalah untuk mengamati dan menganalisis perilaku switching (peralihan) pada Power MOSFET dengan beban resistif. Eksperimen dilakukan menggunakan simulasi LTspice untuk membandingkan dua metode penggerak gerbang (gate driver):

1. **Direct Drive:** Menggunakan sumber tegangan pulsa dengan resistor gate seri ().
2. **Low-Side Totem-Pole Driver:** Menggunakan konfigurasi transistor BJT push-pull untuk memperkuat arus penggerak.

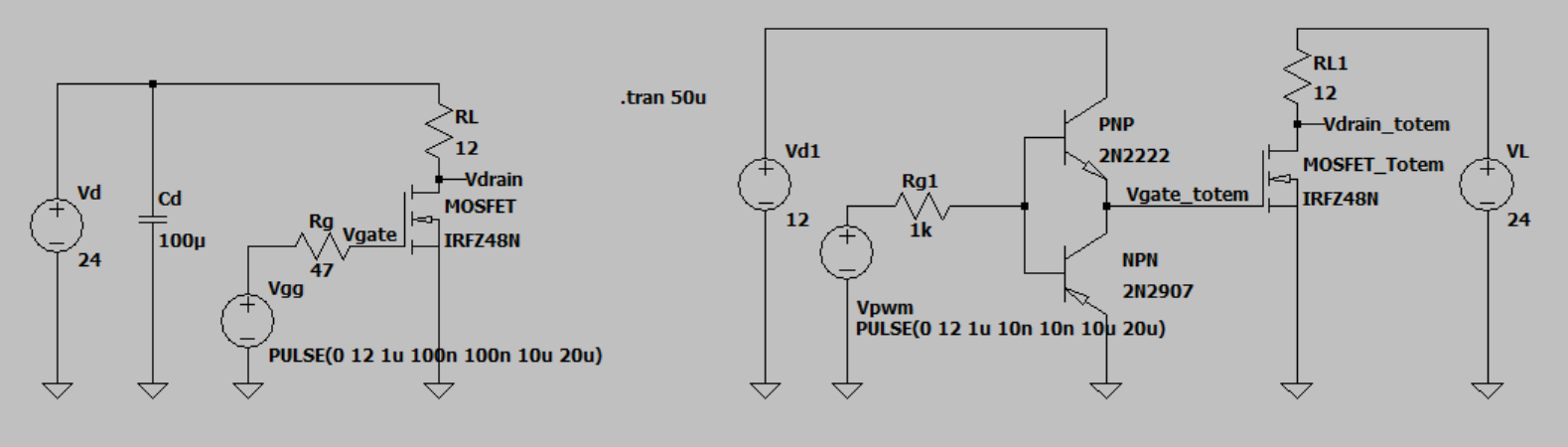
Analisis difokuskan pada parameter transien seperti *delay time*, *rise time*, *fall time*, fenomena *Miller Plateau*, serta pengaruh resistansi gate () terhadap efisiensi dan kecepatan switching.

#### 2. Konfigurasi Simulasi

Simulasi dilakukan menggunakan perangkat lunak **LTspice**. Berikut adalah spesifikasi komponen yang digunakan:

* **MOSFET:** IRFZ48Z (Standard Power MOSFET)
* **Load ():** 12 (Resistif)
* **Supply Voltage ():** 24 V
* **Gate Driver Supply:** 12 V
* **PWM Frequency:** 50 kHz
* **Totem-Pole BJTs:** 2N2222 (NPN) & 2N2907 (PNP)

Skematik Rangkaian:



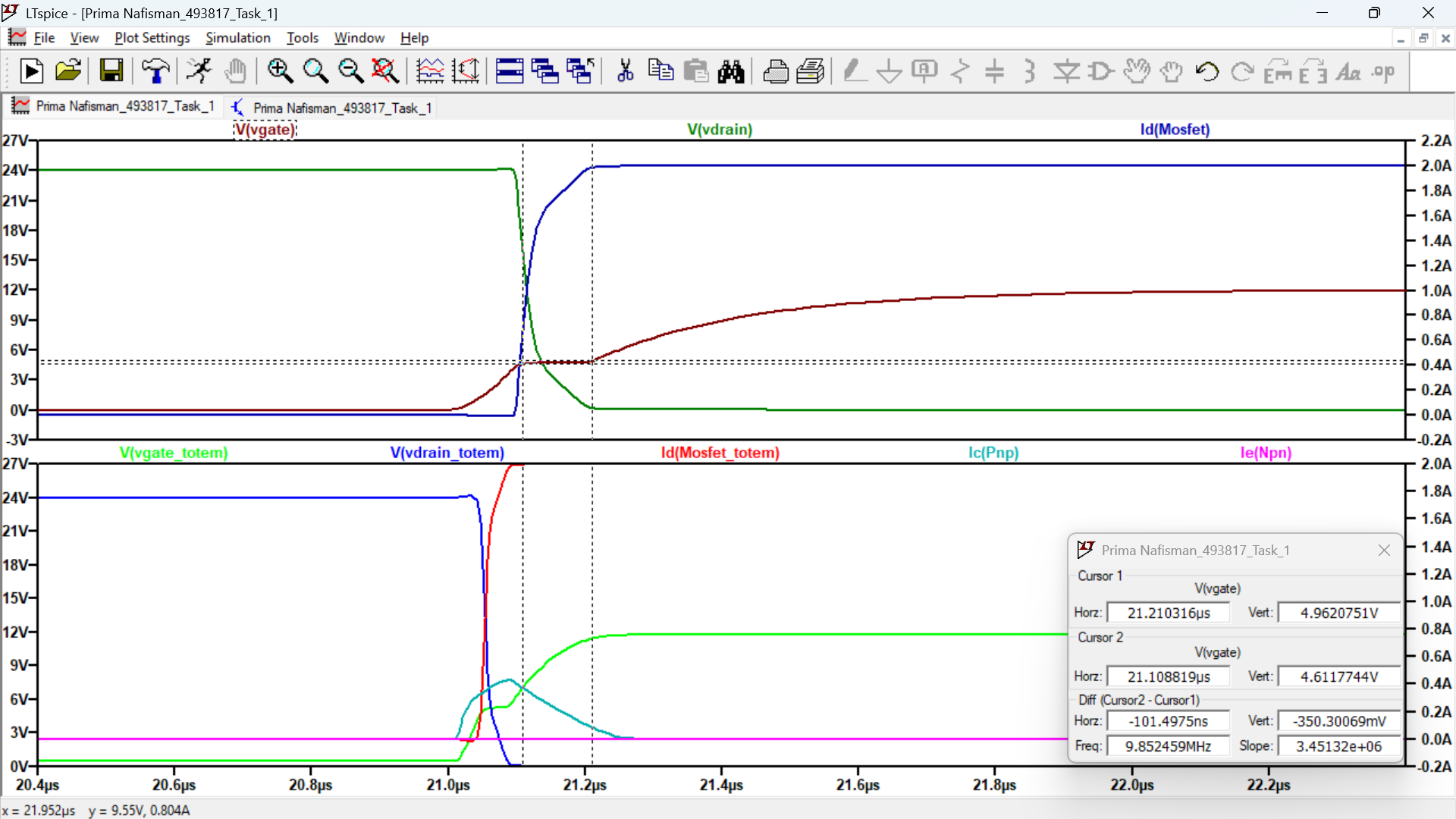
#### 3. Hasil Simulasi

Bagian ini menyajikan bentuk gelombang , , dan untuk mengidentifikasi karakteristik switching.

##### A. Direct Drive (Figure 1)

Pada konfigurasi ini, Gate MOSFET dikendalikan langsung oleh sumber tegangan melalui resistor .

**Gambar 3.1: Grafik Switching Figure 1 (Direct Drive)**

**

Anotasi Parameter Switching:

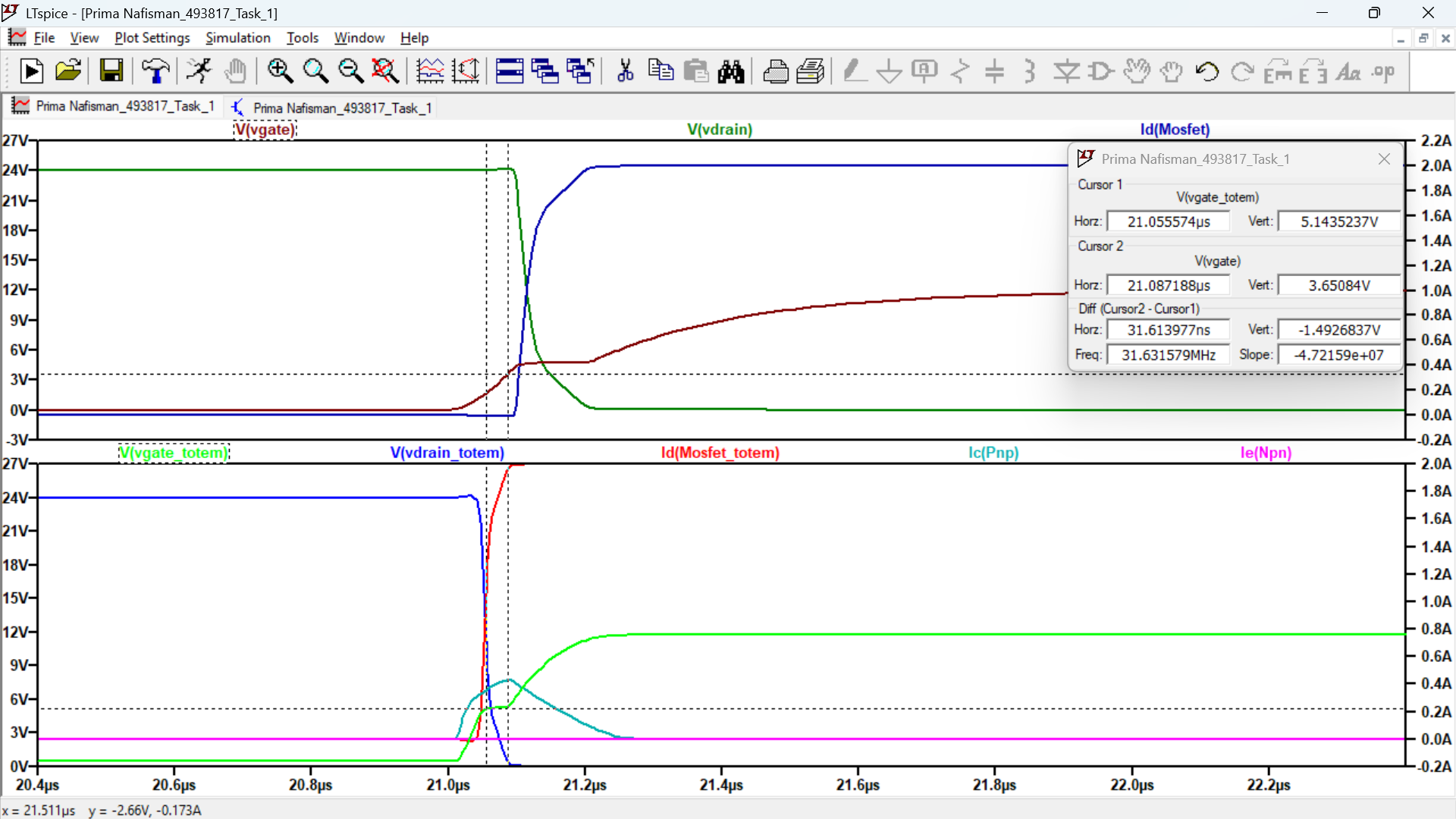
Berdasarkan Gambar 3.1, parameter switching terukur adalah:

* **Delay Time ():** 206.32 ns (Waktu dari naik hingga mulai mengalir)
* **Rise Time ():** 68.71 ns (Waktu naik 10% ke 90%)
* **Miller Plateau:** Terlihat datar pada tegangan Gate sekitar 4.747 V.
* **Fall Time ():** 124.62 ns (Waktu turun 90% ke 10%)

##### B. Totem-Pole Gate Driver (Figure 2)

Pada konfigurasi ini, driver BJT digunakan untuk meningkatkan arus *sourcing* dan *sinking*.

**Gambar 3.2: Grafik Switching Figure 2 (Totem-Pole)**

**

Observasi:

Dibandingkan dengan Direct Drive, rangkaian Totem-Pole menghasilkan transisi yang jauh lebih tajam. Miller plateau menjadi sangat singkat, mengindikasikan pengisian yang sangat cepat.

#### 4. Analisis & Pembahasan

##### 1. Perbandingan Performa: Totem-Pole vs Direct Drive

**Pertanyaan:** *How does the totem-pole driver improve MOSFET switching performance compared to using only a gate resistor and voltage source?*

Analisis:

Rangkaian Totem-Pole meningkatkan performa switching secara signifikan melalui mekanisme Current Buffering (Penyangga Arus).

* **Limitasi Direct Drive:** Pada rangkaian Figure 1, arus pengisian kapasitansi input MOSFET () dibatasi oleh impedansi internal sumber sinyal (PWM generator) dan resistor gate . Hal ini menyebabkan konstanta waktu menjadi besar, sehingga *rise time* dan *fall time* menjadi lambat.
* **Keunggulan Totem-Pole:** Driver Totem-Pole (Figure 2) memiliki impedansi output yang sangat rendah saat transistor NPN atau PNP dalam kondisi ON. Konfigurasi ini mampu menyuplai arus puncak (*peak current*) yang jauh lebih besar daripada sumber PWM biasa. Arus besar ini () memungkinkan pengisian dan pengosongan muatan Gate () terjadi dalam waktu singkat. Akibatnya, durasi transisi berkurang drastis, mengurangi waktu MOSFET berada di *linear region* (zona aktif) yang disipatif.

##### 2. Pengaruh Sourcing dan Sinking Current

**Pertanyaan:** *Explain how the sourcing and sinking currents of the BJTs affect the switching speed.*

Kecepatan switching MOSFET sangat bergantung pada seberapa cepat muatan pada kapasitor parasit ( dan ) dapat dipindahkan.

* **Sourcing Current (Turn-ON):** Transistor NPN pada bagian atas Totem-Pole bertugas mengalirkan arus dari sumber tegangan driver menuju Gate (**Sourcing**). Semakin besar kemampuan *sourcing current*, semakin cepat tegangan gate () mencapai ambang *Miller Plateau* dan melewatinya. Ini secara langsung memperpendek **Rise Time ()**.
* **Sinking Current (Turn-OFF):** Transistor PNP pada bagian bawah bertugas mengalirkan arus dari Gate menuju Ground (**Sinking**). Transistor ini menyediakan jalur resistansi rendah untuk membuang muatan gate dengan cepat. Semakin besar kemampuan *sinking current*, semakin cepat ditarik ke nol, yang secara langsung memperpendek **Fall Time ()**.

##### 3. Analisis Pengaruh Resistansi Gate ()

**Pertanyaan:** *Analyze the effect of gate resistance on switching speed, di/dt, dv/dt, and losses.*

Nilai mengontrol laju arus gate (), yang berdampak langsung pada karakteristik berikut:

(a) Switching Speed

Hubungan antara dan kecepatan switching adalah berbanding terbalik.

* **Tinggi:** Membatasi arus pengisian gate. Konstanta waktu meningkat, menyebabkan *delay time*, *rise time*, dan *fall time* menjadi lebih lama (switching lambat).
* **Rendah:** Memungkinkan arus gate maksimum mengalir, menghasilkan switching yang sangat cepat.

(b) dan

* **Rendah (Cepat):** Menghasilkan perubahan arus () dan tegangan () yang sangat tinggi dalam waktu singkat. Meskipun efisien, nilai yang terlalu tinggi dapat menyebabkan lonjakan tegangan (*voltage overshoot*) akibat induktansi parasit ( ) dan osilasi (*ringing*).
* **Tinggi (Lambat):** Memperhalus transisi dan , mengurangi risiko *ringing* dan EMI (*Electromagnetic Interference*), namun mengorbankan kecepatan.

(c) Switching Energy/Losses ()

Rugi-rugi daya switching terjadi saat tegangan () dan arus () memiliki nilai signifikan secara bersamaan (overlap region) selama transisi.

* **Besar:** Memperlebar area *overlap* karena transisi lambat. Integral daya terhadap waktu () menjadi besar, menghasilkan **High Switching Losses** (Panas berlebih).
* **Kecil:** Mempersempit area *overlap*. Energi yang hilang selama transisi menjadi minimal (**Low Switching Losses**), meningkatkan efisiensi sistem secara keseluruhan.

#### 5. Kesimpulan

Dari percobaan simulasi Task 1, dapat disimpulkan bahwa:

1. Rangkaian Gate Driver Totem-Pole sangat efektif untuk mempercepat waktu switching MOSFET dibandingkan metode *direct drive* karena kemampuannya menyediakan arus *sourcing* dan *sinking* yang besar.
2. Fenomena *Miller Plateau* terlihat jelas pada simulasi beban resistif, di mana tegangan gate tertahan sementara saat tegangan drain jatuh.
3. Resistansi gate () merupakan parameter kompromi (trade-off). Nilai yang kecil meningkatkan efisiensi (mengurangi *switching loss*) tetapi meningkatkan risiko *overshoot* dan *noise* (EMI), sedangkan yang besar mengurangi *noise* tetapi meningkatkan rugi-rugi panas.

TASK 2: MOSFET SWITCHING BEHAVIOR & GATE DRIVER