Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4		>1	2	3	4<																		4	0
P2	2	6				^		1	2	3	4	5	6<												8	2
P3	3	4					>							1	2	3	4<								11	7
P4	6	5								۸								1	2	3	4	5<			13	8
P5	8	2										>											1	2<	13	11
FCFS																									9.8	5.6
Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4		>1	2	3	4<																		4	0
P2	2	6				>													1	2	3	4	5	6<	19	13
P3	3	4					>	1	2	3	4<														5	1
P4	6	5								۸		1	2	3	4	5<									7	2
P5	8	2										>					1	2<							7	5
SJF			Queue	1		2	3			4		5													8.4	4.2
Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4		>1	2	3		4<																	5	1
P2	2	6				>	1			2			3				4				5		6<		18	12
P3	3	4					۸		1		2			3				4<							12	8
P4	6	5								^		1				2				3		4		5<	15	10
P5	8	2										>			1				2<						8	6
RR -TV	Q = 1		Queue	4	4	4	2	4	3	2	3	4	2	3	5	4	2	3	5	4	2	4	2	4	11.6	7.4

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4		>1	2	3	4<																		4	0
P2	2	6				^		1	2	3	4	5	6<												8	2
P3	3	4					>							1	2	3	4<								11	7
P4	6	5								>								1	2	3	4	5<			13	8
P5	8	2										^											1	2<	13	11
RR -TV	Q = 6		Queue	4		2	3	4	5																9.8	5.6
Proceso	Llegada	CPU	Prioridad	0	_	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4		>1	2	3	4<																		4	0
P2	2	6				>													1	2	3	4	5	6<	19	13
P3	3	4					>	1	2	3	4<														5	1
P4	6	5								>				1	2	3	4	5<							9	4
P5	8	2										>1	2<												2	0
SRTF			Queue	1																					7.8	3.6
Proceso	Llegada		Prioridad	0	1	$\vdash$	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4	3	>1	2	3												4<							15	11
P2	2	6	4			>													1	2	3	4	5	6<	19	13
P3	3	4	2				>1	2	3						4<										9	5
P4	6	5	1							>1	2	3	4	5<											5	0
P5	8	2	2									>				1	2<								6	4
Prioridad			Queue1	4																					10.8	6.6
Apropiativ	<b>'</b> O		Queue2	3	3	5																				
			Queue3	4	4																					
			Queue4	2																						

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4	3	>1	2	3	4<																		4	0
P2	2	6	4			^													1	2	3	4	5	6<	19	13
P3	3	4	2				^	1	2	3	4<														5	1
P4	6	5	1							^		1	2	3	4	5<									7	2
P5	8	2	2									>					1	2<							7	5
Prioridad			Queue1	4																					8.4	4,2
No apropi	ativo		Queue2	3	5																					
			Queue3	4													·									
			Queue4	2													·									