Dans le tableau suivant, <operande> peut soit être une valeur immédiate s'il commence par un # ou la valeur stockée dans d'un registre s'il commence par un R.

(ex : #25 est le nombre 25 ; R6 désigne le registre n°6).

Un < label > identifie une adresse en mémoire vive dans le programme assembleur. (ex : fin: HALT).

LDR Rd, <adresse></adresse>	Charge la valeur stockée à l'adresse mémoire <adresse> dans un registre (LoaD Register)</adresse>
STR Rd, <adresse></adresse>	Place la valeur stockée dans le registre d en mémoire vive à l'adresse <adresse> (STore Register)</adresse>
ADD Rd, Rn, <pre><pre><pre><pre></pre></pre></pre></pre>	Additionne <opérande> et le registre n, place le résultat dans le registre d (ADD)</opérande>
SUB Rd, Rn, <pre><pre><pre><pre><pre><pre><pre><pre></pre></pre></pre></pre></pre></pre></pre></pre>	Soustrait <opérande> de la valeur stockée dans le registre n, place le résultat dans le registre d (SUBstract)</opérande>
MOV Rd, <pre></pre>	Copie <opérande> dans le registre d (MOVe)</opérande>
B <label></label>	Branchement inconditionnel vers l'instruction située en mémoire vive à l'adresse identifiée par <label></label>
CMP Rn, <operande></operande>	Compare le registre n et <opérande> (CoMPare). Précède une instruction de branchement conditionnel.</opérande>
B <condition> <label> BEQ <label> BNE <label> BGT <label> BLT <label></label></label></label></label></label></condition>	Branchement conditionnel à l'adresse identifiée par <label> si la dernière comparaison satisfait le critère spécifié par <condition>. Les valeurs possibles de <condition> sont : EQ : égal à (EQual), NE : différente (Not Equal) GT : supérieur (Greater Than), LT : inférieur (Less Than)</condition></condition></label>
AND Rd, Rn, <pre><pre><pre></pre></pre></pre>	ET logique bit à bit entre le registre n et <operande>, place le résultat dans le registre d.</operande>
ORR Rd, Rn, <pre><pre><pre>operande></pre></pre></pre>	OU logique bit à bit entre le registre n et <operande>, place le résultat dans le registre d.</operande>
EOR Rd, Rn, <pre><pre><pre><pre><pre><pre><pre><pre></pre></pre></pre></pre></pre></pre></pre></pre>	OU Exclusif bit à bit entre le registre n et <operande>, place le résultat dans le registre d.</operande>
MVN Rd, <operande></operande>	NON logique de la valeur <operande>, place le résultat dans le registre d.</operande>
LSL Rd, Rn, <pre><pre><pre><pre></pre></pre></pre></pre>	(Logical Shift Left) : décale les bits du registre n vers la gauche en ajoutant un nombre de 0 à droite égal à <operande>, place le résultat dans le registre d.</operande>
LSR Rd, Rn, <pre><pre><pre></pre></pre></pre>	(Logical Shift Right) : décale les bits du registre n vers la droite en ajoutant un nombre de 0 à gauche égal à <operande>, place le résultat dans le registre d.</operande>
INP Rd, 2	Lit un nombre depuis une Entrée et enregistre sa valeur dans le registre d. (INPut)
OUT Rd, <device></device>	Écrit la valeur du registre d dans une sortie. (OUTput). La valeur de <device> indique le type de sortie : 4 : nombre signé 5 : nombre non signé 6 : hexadécimal 7 : caractère ASCII</device>
	†

Exemple de LSL: LSL R2, R1, 3. Si R1 vaut 01110111, R2 devient 10111000. Exemple de LSR: LSR R2, R1, 3. Si R1 vaut 01110111, R2 devient 00001110.