

プロセッサ実験第 1 回

崎山和正 有年亮博

今日やること

- 本実験についての説明
- 班の割り当て、役割分担
- FPGA配布

オリジナルプロセッサを作って動かす。

- 4人1班で役割分担
- 設計、実装は自由
- 毎週進捗報告

理念・意義

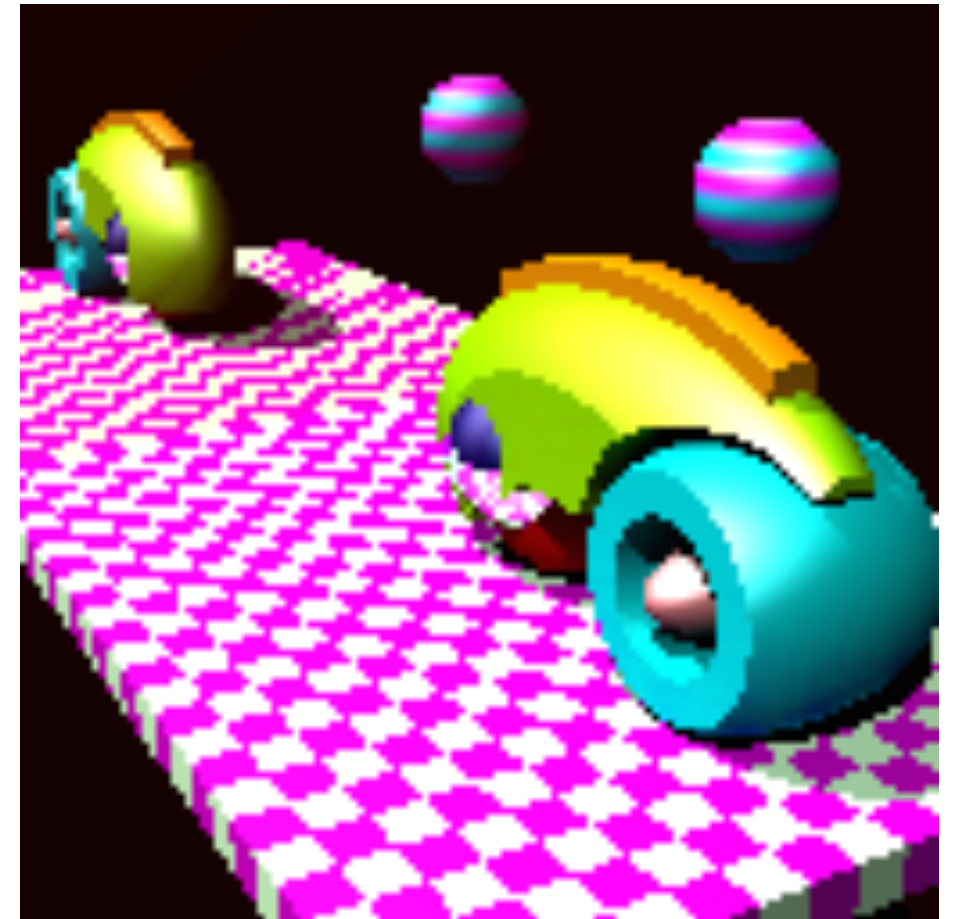
- 計算機を深く理解
 - 自分で1から一通り作成
 - 性能向上のトレードオフを体験
- 計画立ててプロジェクトを進める練習
 - 役割分担、進捗管理
 - 進捗状況のプレゼン

目標

課題プログラム(レイトレーシング)を動かす。

Min-camlコード ➡ 画像出力

- 必要なモジュール
 - ライブラリ
 - コンパイラ
 - アセンブラ
 - CPU(コア, FPU, ...)
 - シリアル通信
- 学期末にコンテスト
 - プレゼンテーション
 - 性能を競争
 - 余興



役割分担

- コンパイラ係
 - Min-camlコードを自作CPUで動かすためのコンパイラを実装
- コア係
 - CPUのコアのRTL実装
- FPU係
 - FADD, FMUL等、FPUのRTL実装及び検証用のソフトウェア実装
- シミュレータ係
 - コアの検証、デバッグ用のソフトウェア実装
- その他
 - I/O係、アセンブラ係

進め方

- 短期目標、長期目標をしっかりと設定
 - 線表の作成
 - 各メンバーの分担と進捗を把握
- 最初はフィボナッチ等簡単な目標を設定
 - 徐々に機能拡張、高速化

次週までに線表を作成

長期目標の例

- phase1: 初期準備
 - フィボナッチを動かせるプロセッサを作る
 - USB、及びシリアル通信ができるようにする
 - 初期ISAを決めてシミュレータを動かす
- phase2: 初期プロセッサ
 - FPUを作る
 - 初期プロセッサで課題プログラムを動かす
- phase3: 改良版プロセッサ
 - マイクロアーキテクチャを決める
 - 追加命令
- phase4: 最適化
 - クリティカルパス最適化
 - 自由課題

単位の条件(コンパイラ係)

- 班のプロセッサ用にコンパイラを作成
- 課題プログラムをコンパイルし、正常な動作を確認
(プロセッサが完成しなければシミュレータ上でも可)
- 出席
- プレゼン
- 学期末にレポート提出
- コンパイラ演習で要求される課題の条件

単位の条件(コンパイラ係以外)

- 設計したプロセッサ上で課題プログラムの動作を確認
(動かない場合は補題)
- 出席
- プレゼン
- 学期末にレポート提出
- **実験器具を無事に返却**

実験リソース

- 課題プログラム、コンテストサーバなど

<http://pf.is.s.u-tokyo.ac.jp/jp/class/cpuex/2017/cpuex2017.zip>

- Pass: katou236
- min-caml付属のmin-rt.mlとは内容が違うので要注意

- 実験器具

- 基板(KCU105 Evaluation Kit)
- 電源



次回までの課題

各班、以下を発表

- 発表は一人が良いが、毎週持ち回りでやること
- 発表の前にメールでスライドを送ること

- 線表
- ISA(命令セット、レジスタ数等)
- その他相談

提出、連絡等は以下まで

cpuex2017@pf.is.s.u-tokyo.ac.jp

junior@is.s.u-tokyo.ac.jpが転送されて来ていない人はメールアドレスを教えてください