

# Podstawy elektroniki cyfrowej

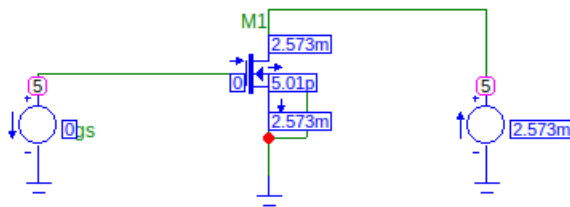
Przemysław Ziaja  
303187

October 20, 2020

## 1 Z poprzednich zajęć

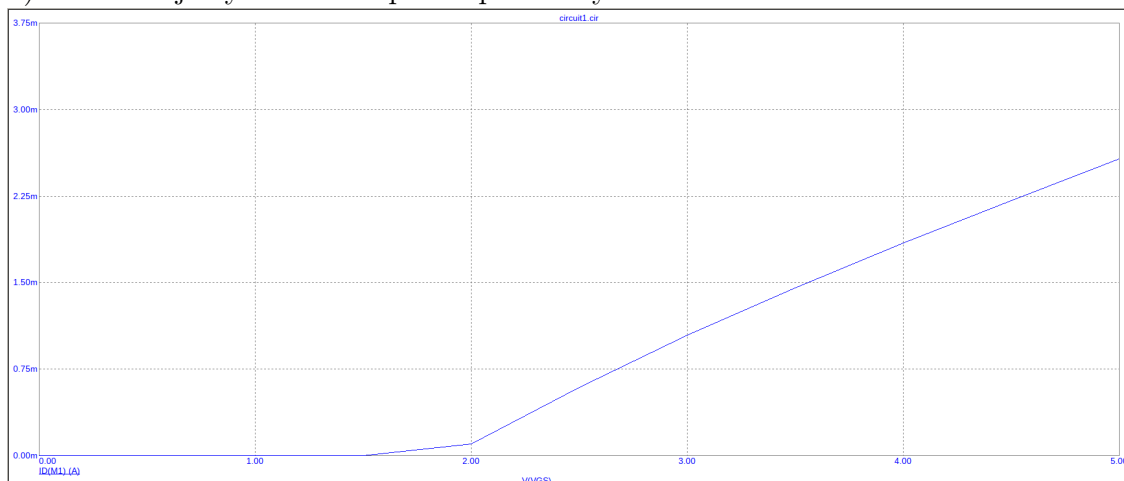
### 1.1 Zadanie 1.

```
.DEFINE VDS 5  
.MODEL NMOS (LEVEL=8, L=0.2U, W=4U)
```



### 1.2 Zadanie 2.

Charakterystyka tranzystora NMOS przy stałym napięciu VDS, tj źródła napięcia z prawej strony schematu z poprzedniego ćwiczenia. Na bramce zmieniamy napięcie (wartość na osi x) i obserwujemy natężenie prądu pomiędzy drenem a źródłem.

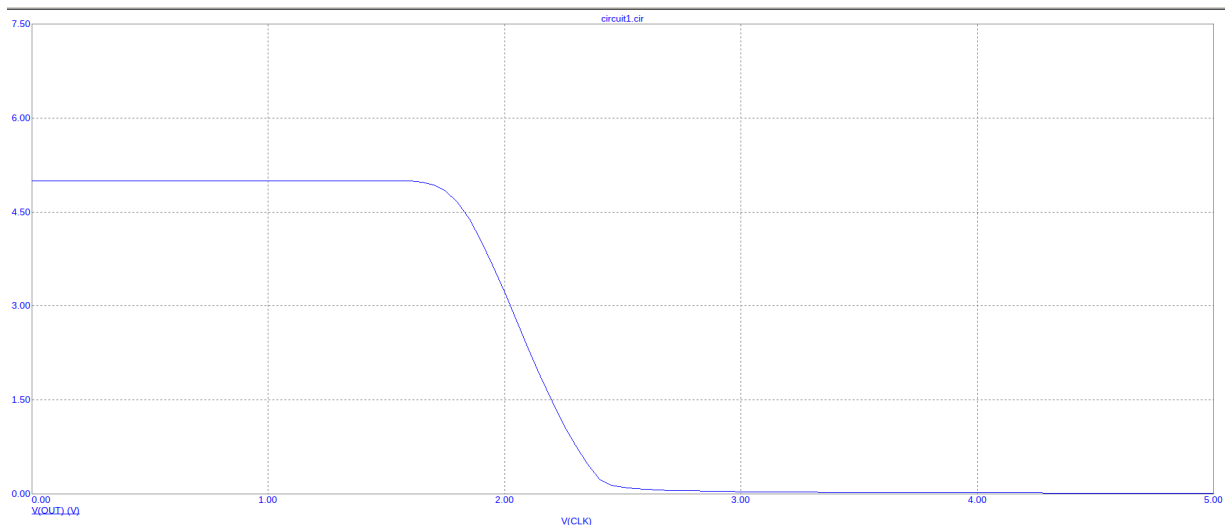
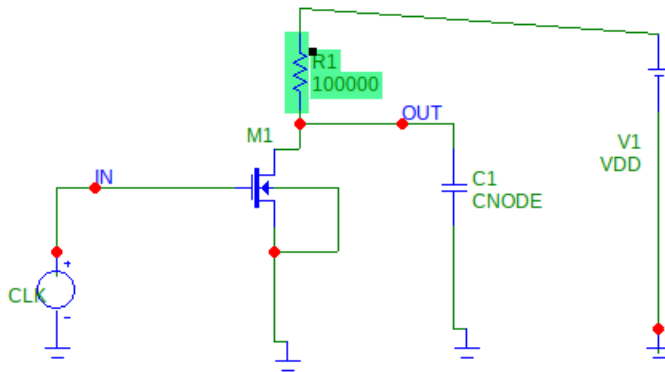


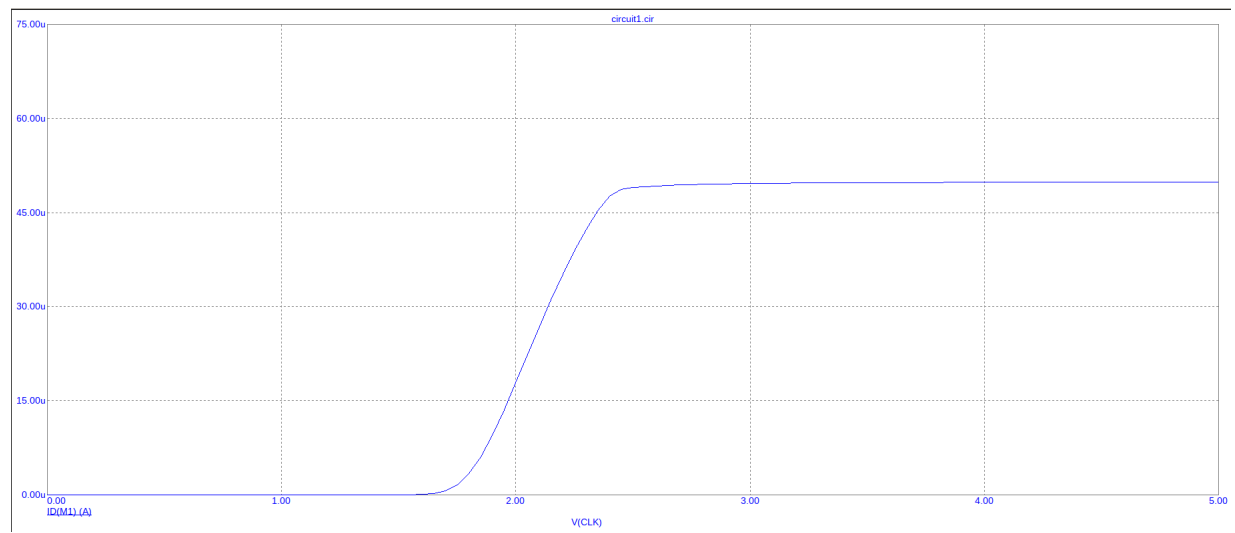
## 2 Zadanie 1.

Pytanie:

”Po lewej stronie przedstawiony jest prąd płynący przez kanał tranzystora. Wartość tego prądu jest bardzo niska w stanie wysokim na wyjściu i dość znaczna w stanie niskim. Wyjaśnij dlaczego (Spr)”

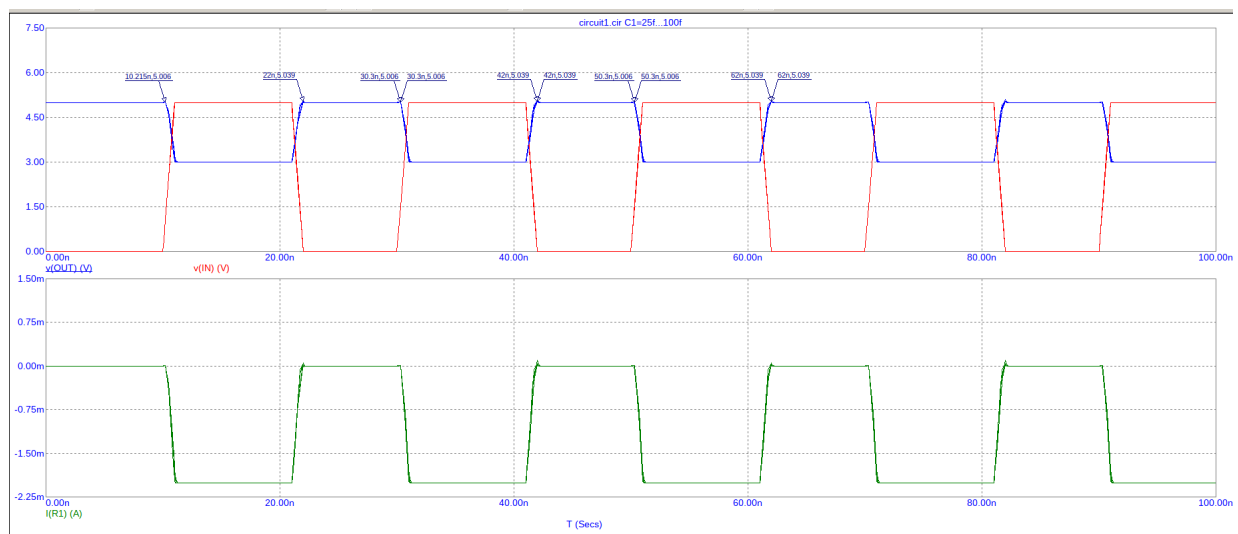
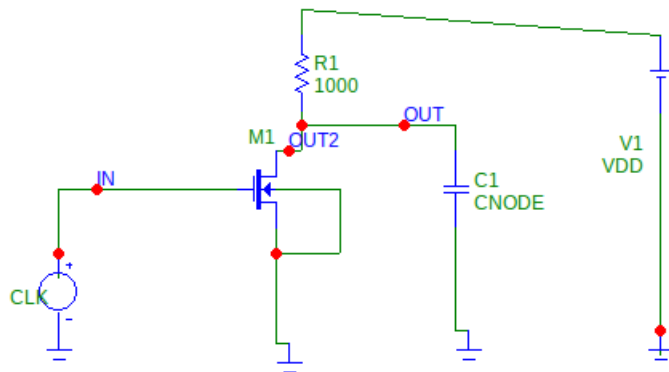
Myślę, że jest tu zawarty błąd, ponieważ wykres ze sprawozdania nie przedstawia prądu tylko napięcie. W dowolnym punkcie pomiędzy opornikiem, tranzystorem i kondensatorem napięcie jest takie samo, ale nie mówi to o tym czy przez tranzystor płynie prąd. Specjalnie zamieściłem fragment zadania z poprzednich laboratoriów we wstępie. Jeżeli napięcie na CLK jest niskie to przez tranzystor nie płynie prąd, zatem prąd wypływa przez wyjście, czyli mamy do czynienia negacją clk. Natomiast jeżeli napięcie na CLK jest wysokie to przez tranzystor płynie prąd i nie wypływa on przez kondensator (skrót myślowy - Wezeł C1) w znacznej ilości (podane na laboratoriach  $V_L$ ) - znowu negacja CLK, czyli mamy inwerter.





### 3 Zadanie 2.

#### 3.1 Opór 1k Ohm



## 3.2 Opór 100k Ohm

