

AGH



Podstawy elektroniki cyfrowej

Lab1



Budowanie logiki cyfrowej na bazie tranzystorów

Tranzystory komplementarne

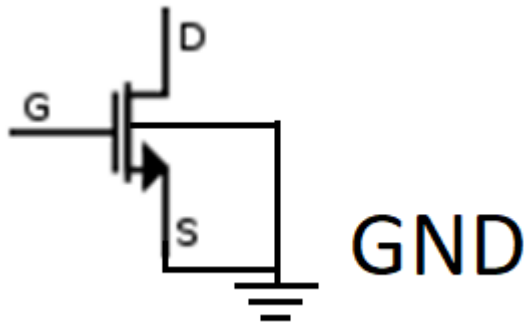
Sieć pull-up PMOS i pull-down NMOS

Przykład budowy inwertera

Oscylator

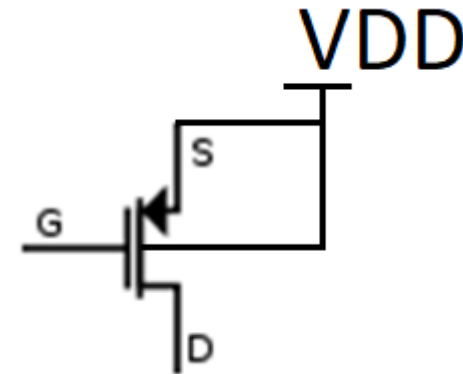
Tranzystory komplementarne jako klucze

NMOS



obwody „pull-down”

PMOS

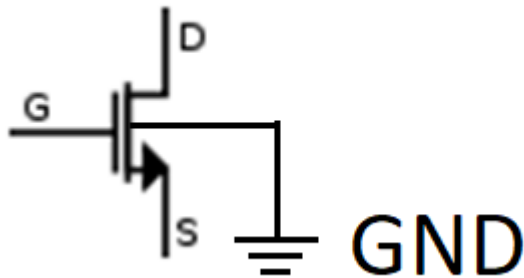


obwody „pull-up”

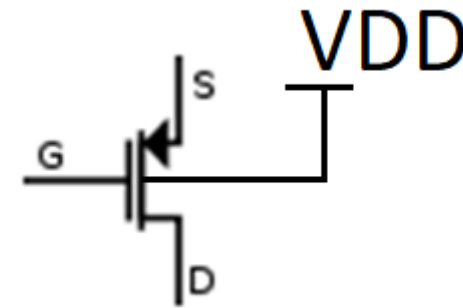
Tranzystory

komplementarne jako klucze

NMOS



PMOS



Założenia: $V_{TH} > 0$

Przewodzi dla 1 na WE
 $V_{GS} \dots V_{TH}$

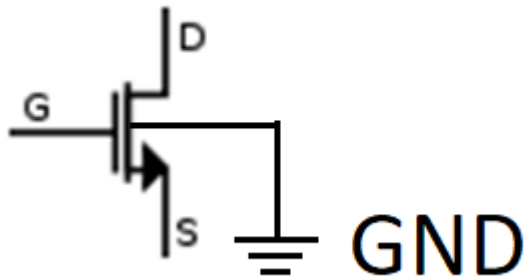
Przewodzi dla 0 na WE
 $V_{GS} \dots V_{TH}$

Nie przewodzi dla 0 na WE
 $V_{GS} \dots V_{TH}$

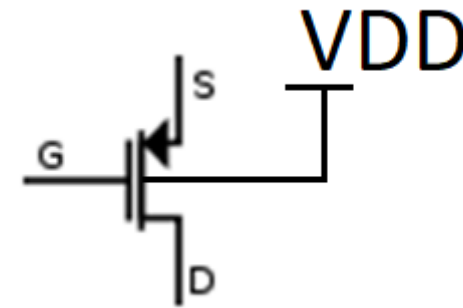
Nie przewodzi dla 1 na WE
 $V_{GS} \dots V_{TH}$

Tranzystory komplementarne jako klucze

NMOS



PMOS



Założenia: $V_{TH} > 0$

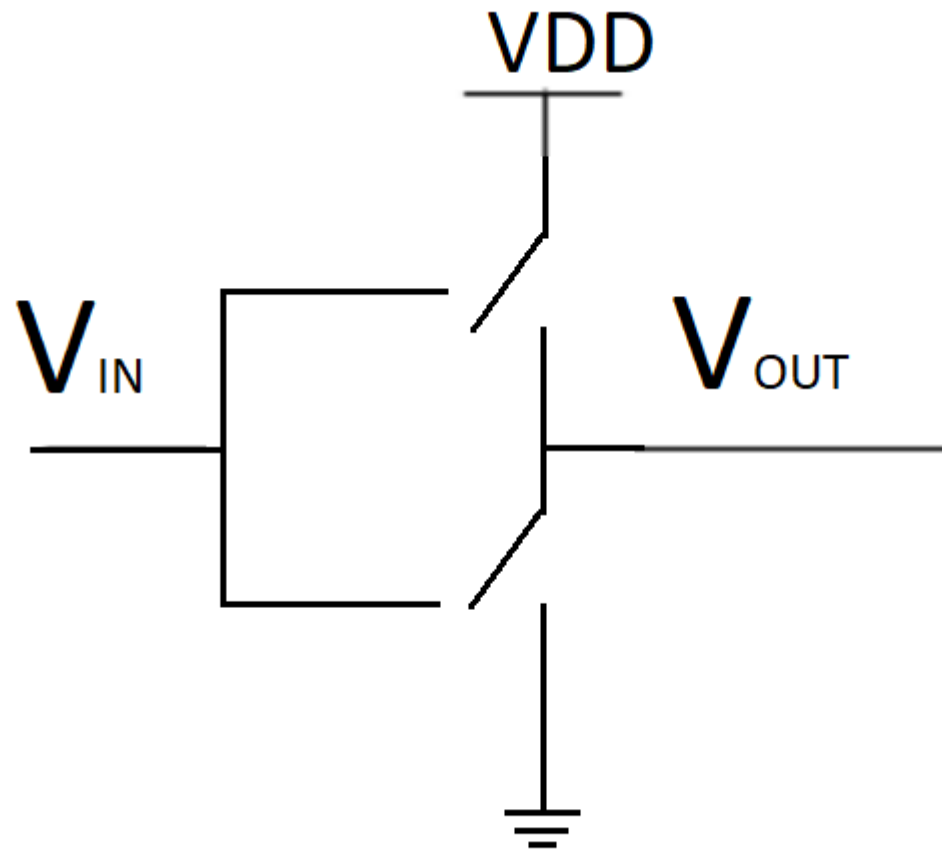
Przewodzi dla 1 na WE
 $V_{GS} > V_{TH}$

Przewodzi dla 0 na WE
 $V_{GS} < -V_{TH}$

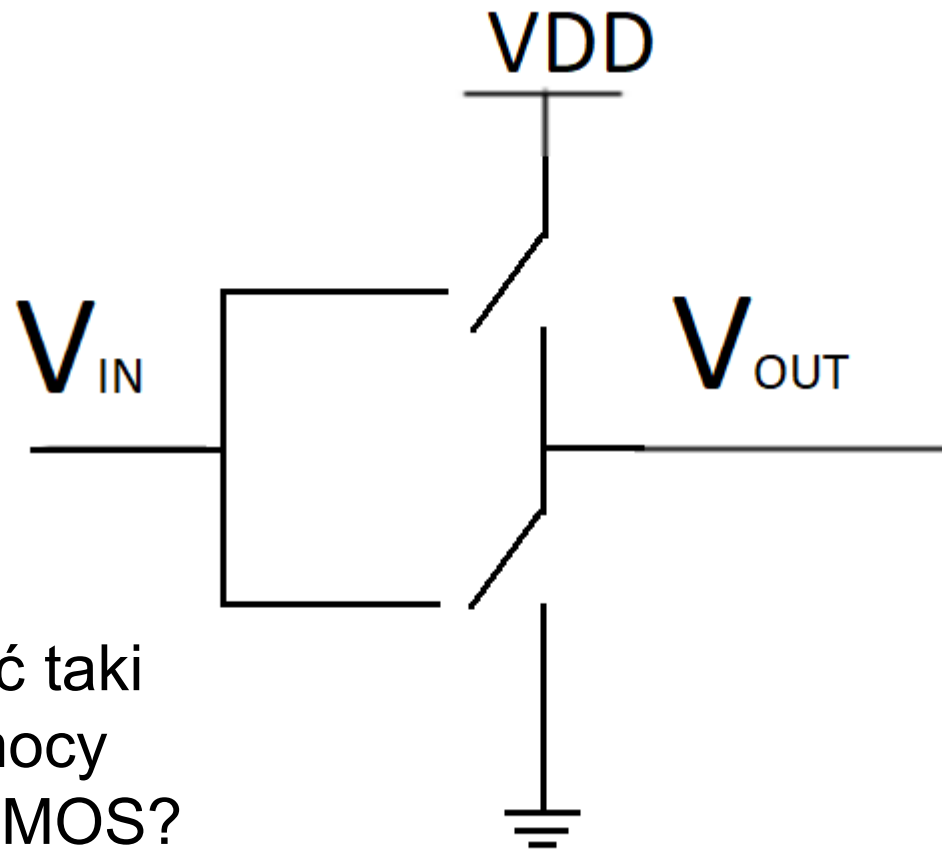
Nie przewodzi dla 0 na WE
 $V_{GS} < V_{TH}$

Nie przewodzi dla 1 na WE
 $V_{GS} > -V_{TH}$

Inverter

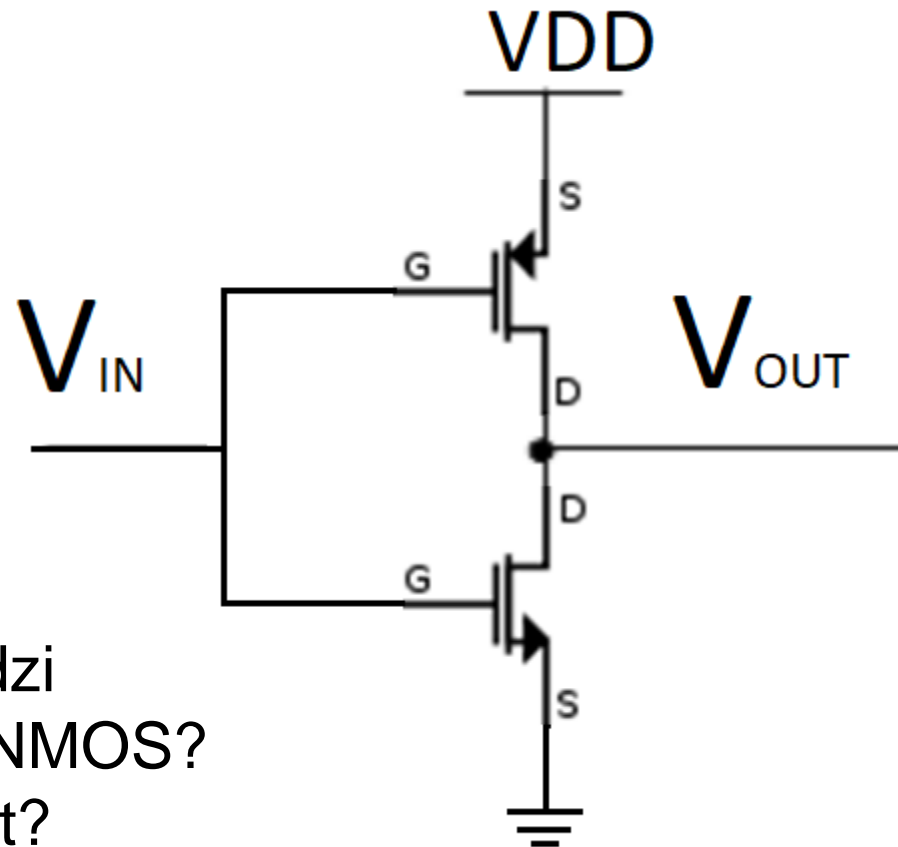


Inverter



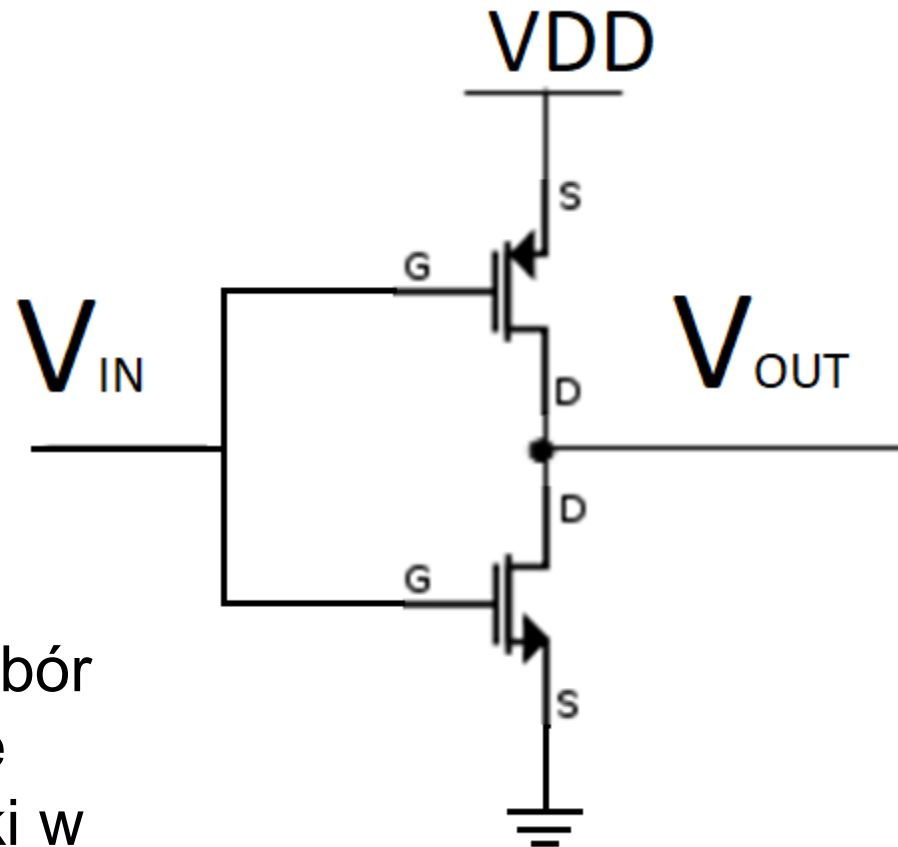
Jak zrealizować taki układ przy pomocy tranzystorów CMOS?

Inwertyer



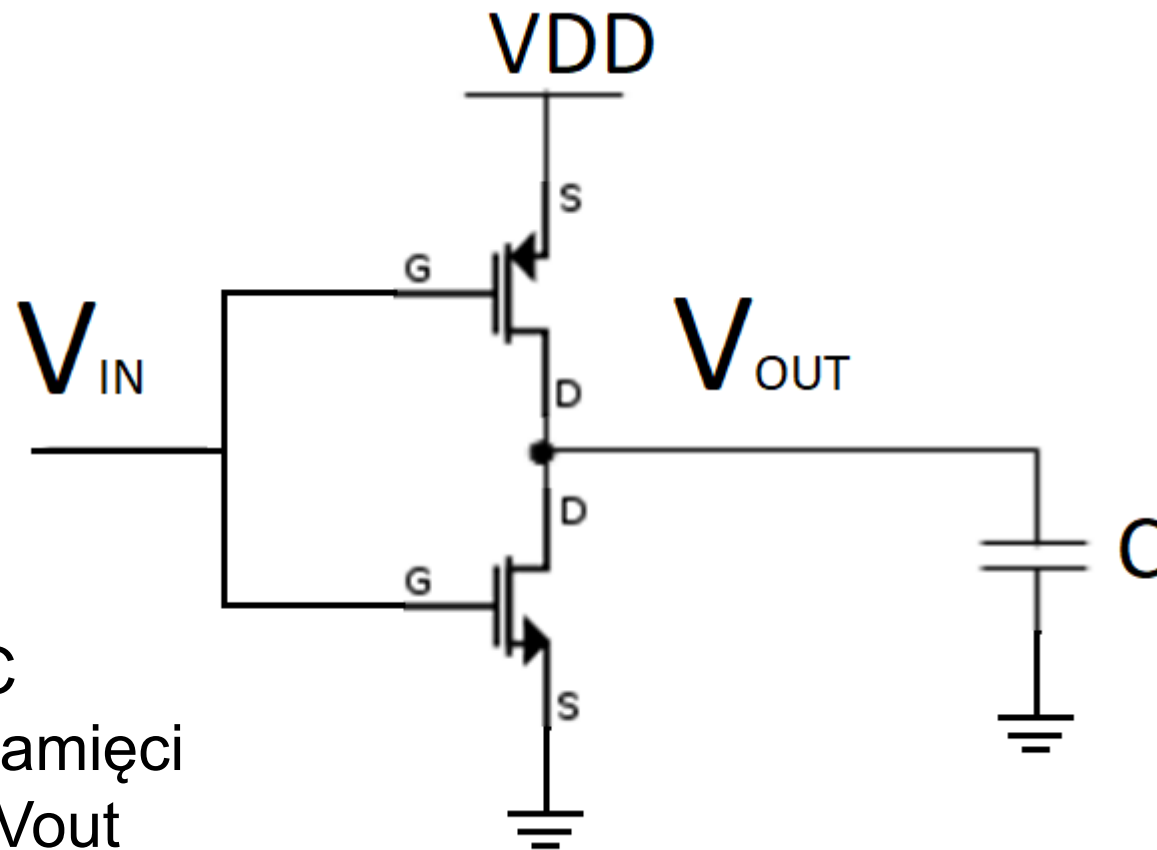
Kiedy przewodzi
PMOS, kiedy NMOS?
Ile wynosi V_{out} ?

Inwertyer



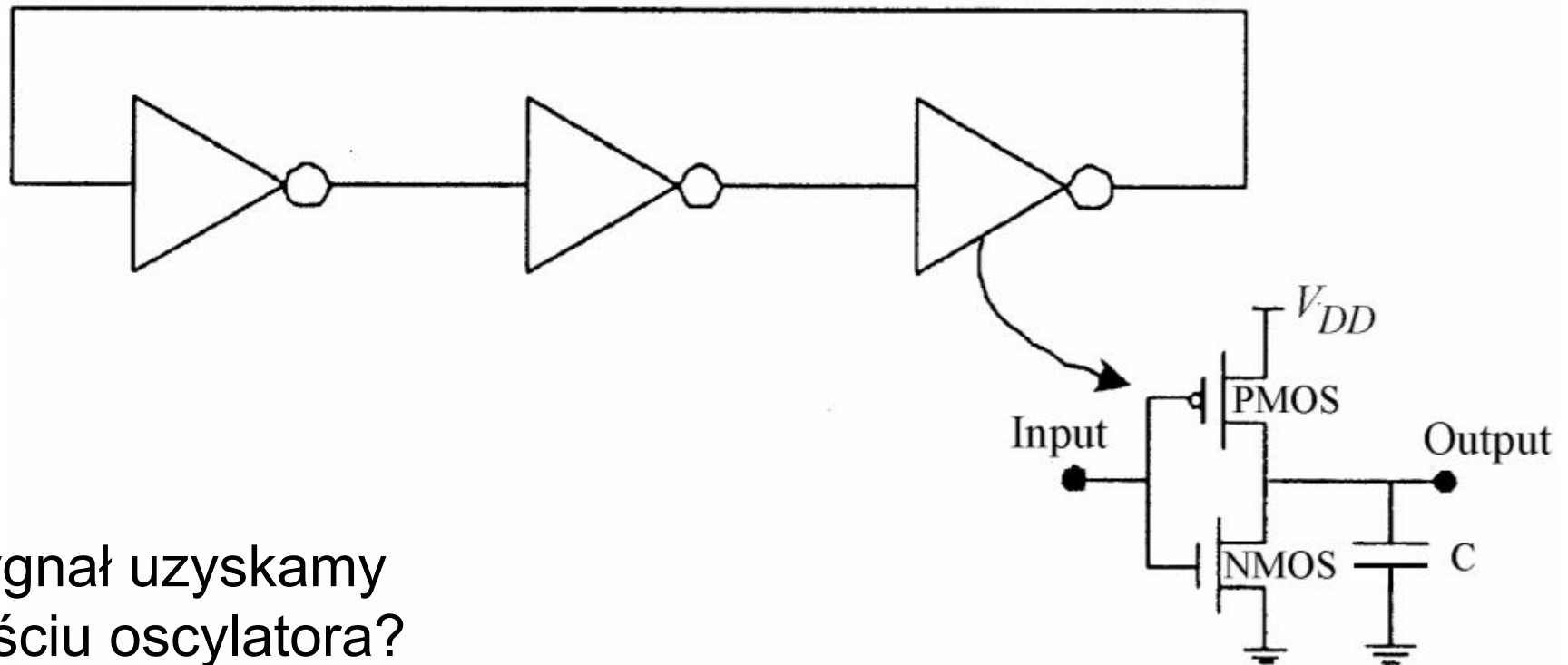
Jaki będzie pobór prądu w stanie wysokim, a jaki w niskim?

Inweter



Kondensator C
pełni funkcję pamięci
- zapamiętuje V_{out}

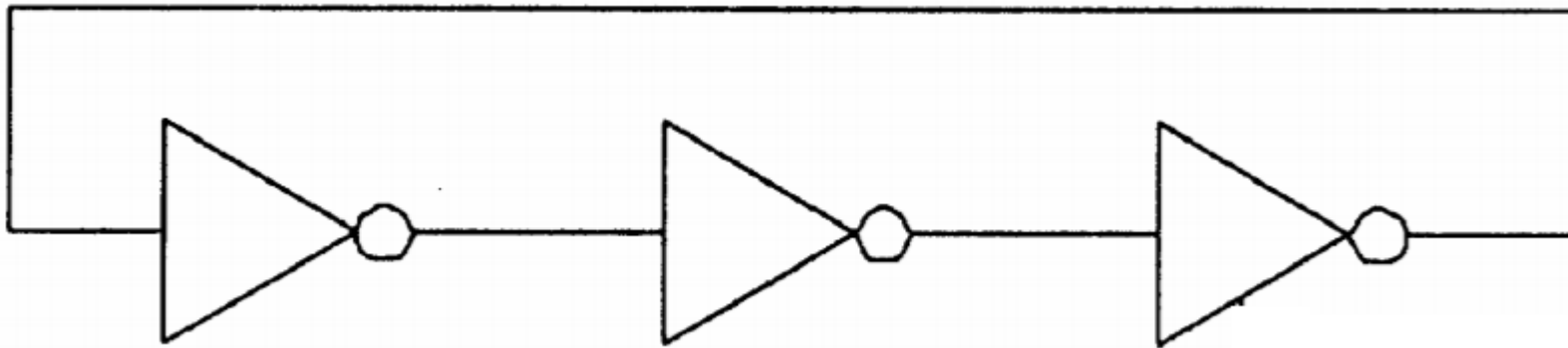
Oscylator pierścieniowy



Jaki sygnał uzyskamy
na wyjściu oscylatora?

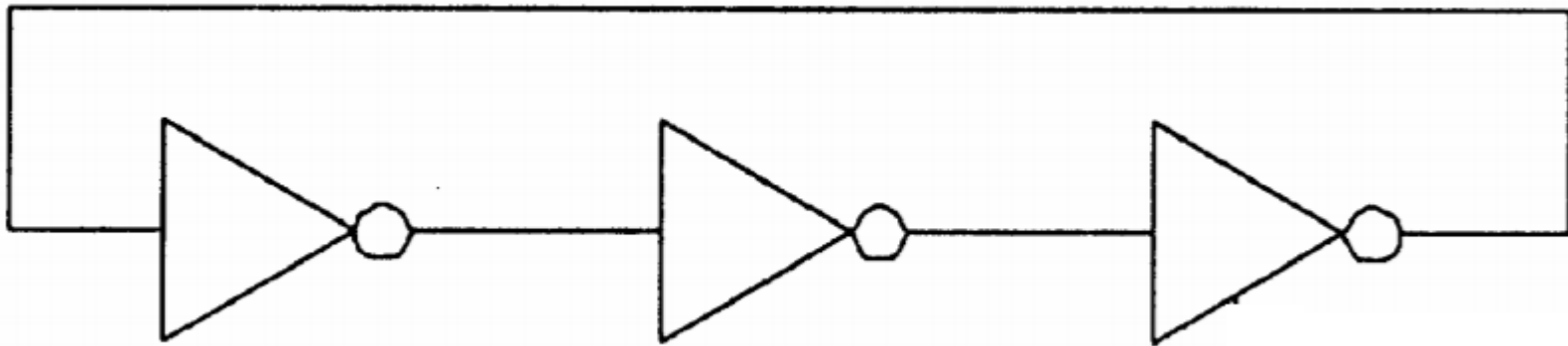
<http://nopr.niscair.res.in/bitstream/123456789/7244/1/IJPAP%2048%282%29%20136-145.pdf>

Oscylator pierścieniowy



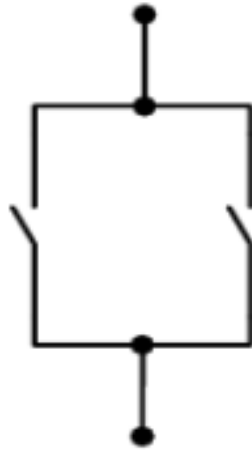
Jak wygląda charakterystyka V_{OUT} pojedynczego inwertera?
Co to jest czas propagacji T_p ? Jaki będzie okres oscylacji T_{osc} ? A jaka częstotliwość oscylacji?

Oscylator pierścieniowy



Jak zmienić częstotliwość oscylacji?

Bramki



Równoległe połączenie kluczy przewodzi prąd, kiedy którykolwiek jest zwarty

- realizowana jest logiczna funkcja **OR**



Szeregowe połączenie kluczy przewodzi prąd, kiedy wszystkie są zwarte

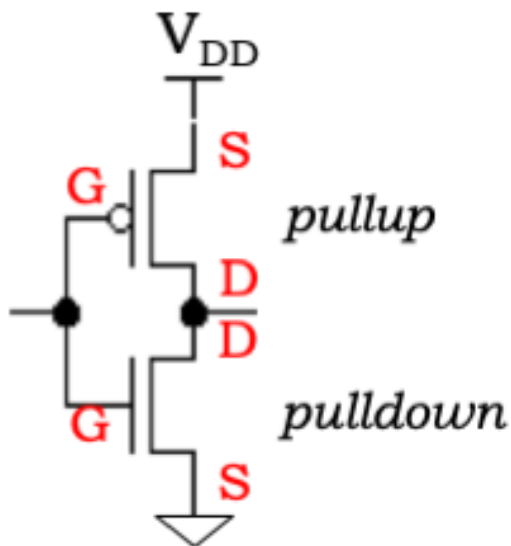
- realizowana jest logiczna funkcja **AND**

źródło: https://eti.pg.edu.pl/documents/176770/35019317/20151130_bramki_logiczne.pdf

Bramki

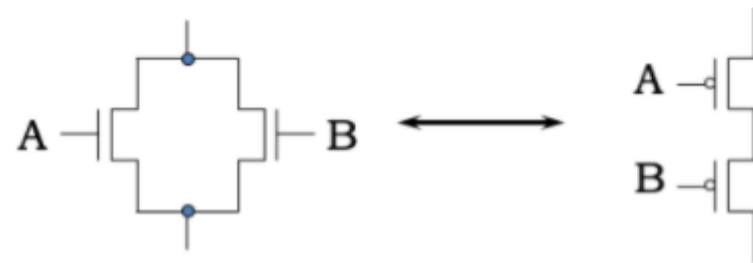
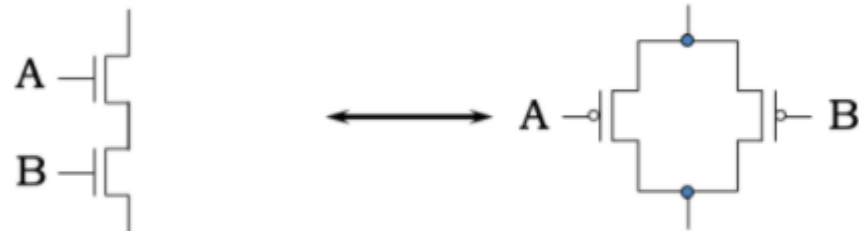
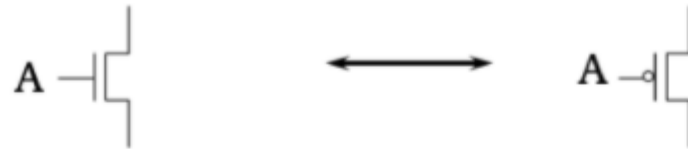


» Zasady budowania logiki cyfrowej
 - układy typu „pull-up” i „pull-down”

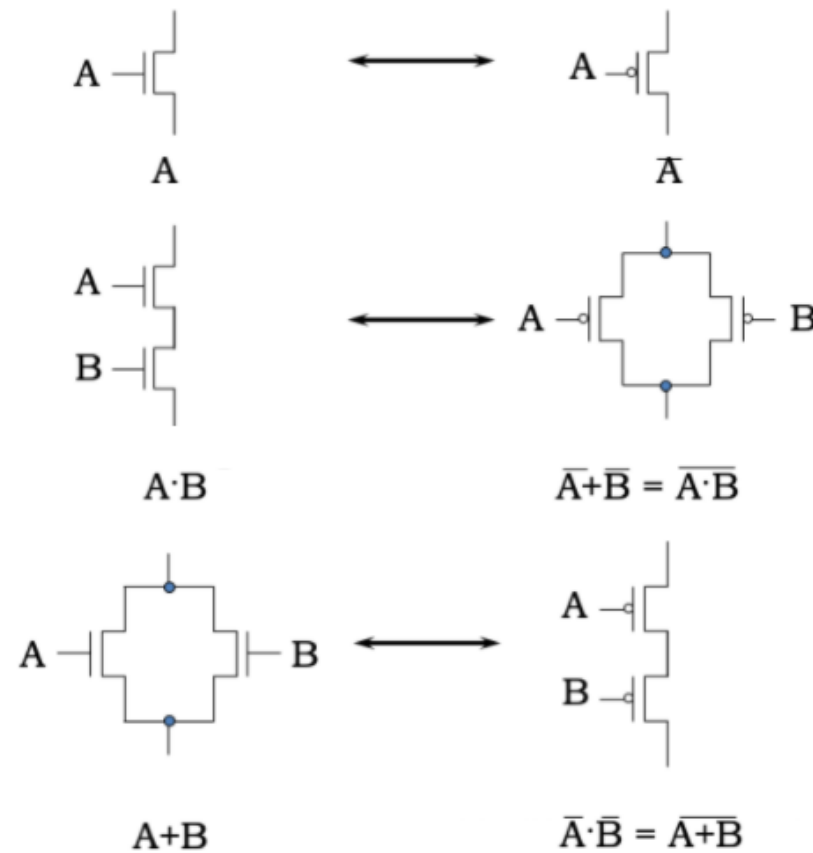


Pull-up	Pull-down	OUT
ON	OFF	
OFF	ON	
ON	ON	
OFF	OFF	

Bramki



Bramki



Bramki

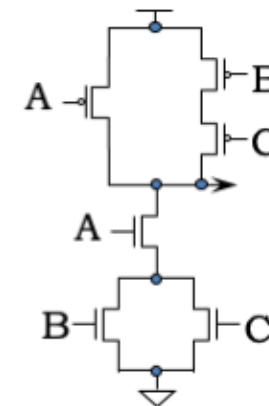
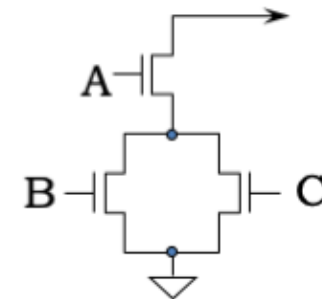
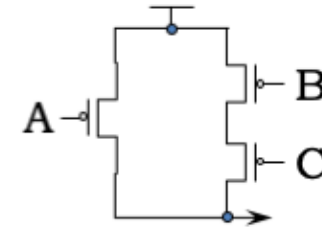


- » Jak konstruować układy komplementarne?
- 1. Zaplanuj sieć „pull-up” (PMOS)
- 2. Stwórz sieć komplementarną „pull-down”
(zamień PMOS na NMOS, poł. szeregowe
na równoległe, równoległe na szeregowe)
- 3. Połącz sieci pull down i pull up.

$$F = \bar{A} + \bar{B} \cdot \bar{C}$$



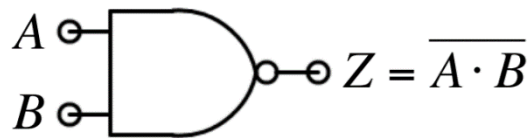
1. Zaplanuj sieć „pull-up” (PMOS)
2. Stwórz sieć komplementarną „pull-down” (zamień PMOS na NMOS, poł. szeregowe na równoległe, równoległe na szeregowe)
3. Połącz sieci pull down i pull up.



Bramki



» NAND2



A	B	Z
0	0	1
0	1	1
1	0	1
1	1	0