

ΨΗΦΙΑΚΑ ΣΥΣΤΗΜΑΤΑ HARDWARE ΣΕ ΧΑΜΗΛΑ ΕΠΙΠΕΔΑ ΛΟΓΙΚΗΣ 1

ΟΘΟΝΗ 7 ΤΜΗΜΑΤΩΝ – 4 ΨΗΦΙΩΝ

ΜΕΡΟΣ Β

ΦΙΛΙΠΠΟΣ ΓΕΡΜΑΝΟΠΟΥΛΟΣ ΑΕΜ:10005

ΣΙΤΑΡΙΔΗΣ ΠΑΝΑΓΙΩΤΗΣ ΑΕΜ:10249

ΣΥΝΟΨΗ ΤΟΥ ΜΕΡΟΥΣ Β ΤΗΣ ΕΡΓΑΣΙΑΣ

Το Μέρος Β της εργασίας αφορά την επικοινωνία ενός πλαισίου δοκιμής με τους Αποστολέα και Δέκτη με σειριακό σύγχρονο πρωτόκολλο επικοινωνίας UART, ώστε να επιτυγχάνεται η ορθή μεταφορά 4^{ων} διαδοχικών λέξεων. Αρχικά ζητήθηκε η υλοποίηση της αυτόνομης λειτουργίας του αποστολέα, ύστερα του δέκτη και τέλος της μεταξύ τους επικοινωνίας σε ένα πλήρες κανάλι UART.

ΠΕΡΙΓΡΑΦΗ

Αποστολέας: Αρχικά για την αποστολή λέξεων απαιτείται ο καθορισμός ενός ρυθμού σύμφωνα με τον οποίο θα λειτουργεί ο αποστολέας. Χρησιμοποιείται εσωτερικά στο κύκλωμα του ο ελεγκτής Baud Rate ο οποίος παρέχει το κατάλληλο σήμα δειγματοληψίας Tx_sample_ENABLE. Για την παραγωγή του σήματος αυτού δέχεται ως εισόδους το ρολόι των 50MHz, το σήμα επανεκκίνησης και την επιλογή του ρυθμού Baud από τις πιθανές τιμές που δόθηκαν. Επίσης χρησιμοποιήθηκε ένας μετρητής κύκλων ρολογιού όπου αριθμεί μέχρι μία μέγιστη τιμή η οποία συμφωνεί με την ποσότητα $T_{sc} = 1 / \text{Baud_Rate}$ και αντιστοιχεί την περίοδο δειγματοληψίας σε αριθμό κύκλων.

Η εισαγωγή της λέξης στον αποστολέα γίνεται παράλληλα σε ένα πακέτο των 8 bit, το Tx_DATA όπου δηλώνεται και η ενεργοποίησή του. Το σήμα Tx_WR σηματοδοτεί ότι όλα τα δεδομένα μεταβιβάστηκαν στον αποστολέα από το σύστημα.

Ύστερα, ανιχνεύονται ξεχωριστά τα bits του πακέτου, ώστε να γνωρίζουμε τον αριθμό των bits από αυτά που ήταν άσσοι. Έτσι, με την δοθείσα σύμβαση, όταν ο αριθμός αυτός είναι ζυγός υπολογίζουμε το parity bit ίσο με 0, ειδάλλως ίσο με 1.

Για την δημιουργία του πακέτου των 11bit που στέλνει ο αποστολέας στον δέκτη, συμπληρώνονται στην προηγούμενη λέξη το bit εκκίνησης στη θέση του λιγότερου σημαντικού ψηφίου, όπως επίσης του bit ισοτιμίας και του τερματικού bit. Να επισημανθεί σε αυτό το σημείο ότι η λέξη θα μεταδοθεί bit προς bit από δεξιά προς τα αριστερά.

Εφόσον λοιπόν το πακέτο είναι έτοιμο προς παράδοση, αποστέλλεται η πληροφορία με την βοήθεια της δειγματοληψίας στο module "Transmission". Κατά τη διάρκεια όλης της διαδικασίας το σήμα Tx_BUSY, το οποίο ενημερώνει το σύστημα για την κατάσταση και διαθεσιμότητα του αποστολέα, παραμένει αναμμένο και έπειτα αποδεσμεύεται.

Δέκτης: Η λειτουργία και δειγματοληψία UART γίνεται σε πολλαπλάσιο της συχνότητας του ρυθμού Baud. Η

επιλεχθείσα συχνότητα δειγματοληψίας είναι x16, δηλαδή το μεταδιδόμενο ψηφίο του αποστολέα εξετάζεται με δεκαεξαπλάσιο ρυθμό από τον δέκτη για την προσυμφωνημένη ταχύτητα. Έτσι, ο δέκτης λειτουργεί σε ταχύτητα Baud Rate x16 με ανάλογο τρόπο με αυτόν του αποστολέα.

Ο δέκτης εφόσον βρεθεί σε ενεργή κατάσταση(Rx_EN), δέχεται την πληροφορία bit προς bit, ανιχνεύοντας την εκκίνηση της λέξης, συγχρονίζοντας τη δειγματοληψία ως προς αυτή(start_bit_sync) και επαληθεύοντας την άφιξη ολόκληρου του πακέτου(packet_completion), το οποίο προορίζεται για την εξαγωγή των επιπρόσθετων bits(packet).

Ως επιπρόσθετα bits θεωρούνται αυτά που δεν ανήκουν στην λέξη, δηλαδή το bit εκκίνησης, το bit ισοτιμίας και το bit τερματισμού. Έτσι διατηρείται και μεταβιβάζεται η αρχική πληροφορία(data), όπως επίσης και το bit ισοτιμίας το οποίο κατέφθασε από τον αποστολέα.

Αυτό γίνεται διότι μία από τις ευθύνες του δέκτη είναι ο εκ νέου υπολογισμός του bit ισοτιμίας και η σύγκριση αυτού με το προηγούμενο(original_parity_bit). Η διαδικασία αυτή αποτελεί δικλείδα ασφαλείας για την ομαλή λειτουργία και επικοινωνία του συστήματος. Προφανώς αν όλα βαίνουν καλώς, τα δύο bit τότε πρέπει να έχουν την ίδια τιμή και γνωστοποιείται η ύπαρξη ή μη σφάλματος(Rx_ERROR).

Η πληροφορία που μεταφέρει το σήμα start_bit_sync ενημερώνει τον δέκτη αν τα δεδομένα έχουν

πλαισιωθεί σωστά. Έτσι, στην περίπτωση που ο δέκτης δεν δειγματοληπτήσει το stop bit στον αναμενόμενο χρόνο, είτε δεν ευθυγραμμιστεί με την μέση του start bit, το σύστημα θα πληροφορείται για το σφάλμα αυτό με το σήμα Rx_FERROR.

Τελικά, στην περίπτωση απουσίας των 2 σφαλμάτων, και την μετάδοση της πλήρους λέξης ο δέκτης είναι έτοιμος να αποστείλει τα δεδομένα με ασφάλεια και να ενημερώσει το σύστημα για την εγκυρότητα της όλης διαδικασίας με το σήμα Rx_VALID, το οποίο θα μείνει και ενεργό για έναν κύκλο ρολογιού.

Συνένωση Αποστολέα και Δέκτη: Τα 2 συστήματα είναι πλέον έτοιμα για σύνδεση και επικοινωνία. Έτσι πραγματοποιείται η πλήρης μεταφορά μιας λέξης. Σημειωτέον, το σήμα TxD του αποστολέα ταυτίζεται με το σήμα RxD του δέκτη και αντιπροσωπεύει το τρέχον bit το οποίο δέχεται ο δέκτης. Για την επίτευξη της μεταφοράς δημιουργήθηκε το κανάλι που συνδέει τα 2 σήματα αυτά.

Ιδιαίτερη αναφορά πρέπει να γίνει στο σχετικό σφάλμα όσον αφορά το Baud Rate. Καταρχάς, η απόλυτη αντιστοίχιση των ρυθμών Baud του αποστολέα και του δέκτη καθίσταται πρακτικά αδύνατη, καθώς ο λόγος των ρυθμών φέρει ως αποτέλεσμα πληθώρα δεκαδικών ψηφίων. Έτσι προκύπτει μια σχετική χρονική διαφορά

των χρόνων δειγματοληψίας μεταξύ αποστολέα και δέκτη. Αυτή γίνεται αντιληπτή με το πέρασμα και την μετάδοση πολλών bit όπου το σφάλμα αυτό μετατοπίζεται και η έλλειψη συγχρονισμού ενισχύεται.

Παρατηρείται λοιπόν από τις κυματομορφές η μη ευθυγράμμιση της δειγματοληψίας και η σύγχυση των bit του πακέτου μακροπρόθεσμα.

ΣΧΟΛΙΑΣΜΟΣ ΛΥΣΗΣ ΚΑΙ ΠΡΟΒΛΗΜΑΤΩΝ

Ένα από τα μεγαλύτερα προβλήματα υπήρξε η επιλογή του bit από την πλευρά του δέκτη. Αναλυτικά, χρησιμοποιούσαμε την γρήγορη δειγματοληψία του, ούτως ώστε να επιλέγαμε στον 8^ο χτύπο την τιμή του εισερχόμενου bit, νομίζοντας έτσι πως έχουμε εξασφαλίσει την ασφαλή μεταβίβασή του. Ωστόσο έπειτα από συζήτηση με τον καθηγητή, μας έγινε ευκρινές πως κάτι τέτοιο ενδέχεται σφάλματος, λόγω θορύβου. Η πιθανότητα ύπαρξής του δεν είχε υποπέσει στην προσοχή μας, διαβάζοντας την εκφώνηση της εργασίας. Για την επίλυση του προβλήματος αυτού ορίστηκαν μεταξύ άλλων και 2 μεταβλητές «ones» και

«zeros», τα οποία μετρούσαν ανά δειγματοληψία την λαμβανόμενη τιμή του πακέτου των 11 bit. Συνεπώς πραγματοποιούνταν στο τέλος μια σύγκριση και η πλειοψηφία κατοχυρωνόταν ως πραγματική τιμή για έκαστο bit.

Ένα 2^ο σημαντικό πρόβλημα αποτέλεσε το FERROR, ειδικά ως προς την κατανόηση του ρόλου του και αυτό γιατί δεν έγιναν αρχικά αντιληπτές οι περιπτώσεις από τις οποίες προκύπτει ή που μπορεί αυτό να γίνει ωφέλιμο. Αυτό σε σύνδεση με το σχετικό σφάλμα του baud rate προκάλεσε αβεβαιότητα για τον χρονισμό των bit. Υπήρξε η ψευδαίσθηση ότι έπρεπε να επεμβαίνουμε χειροκίνητα στο σύστημα με την προσθήκη χρονικών καθυστερήσεων ώστε να καλυφθεί αυτή η διαφορά και να μην παρουσιάζεται το FERROR. Φροντίσαμε, όπως ήταν αναμενόμενο, με την ορθή υλοποίηση των Baud Rate αυτή η διαφορά να είναι τόσο μικρή ώστε να μην επηρεάζει τα αποτελέσματα των δεδομένων μας

Όσον αφορά τον αποστολέα, υπήρξε δυσκολία στην κατανόηση της επικοινωνίας του με το σύστημα αλλά και της κατεύθυνσης των σημάτων ως έξοδοι. Αναλυτικότερα υπήρχε η πεποίθηση ότι η επικοινωνία της ομάδας σημάτων Tx_WR, Data και του Tx_BUSY έπρεπε να υλοποιηθεί μέσω ανάδρασης. Δηλαδή πιστεύαμε ότι έπρεπε το Tx_BUSY να επιστρέφει στην

εκκίνηση του κυκλώματος για την ενημέρωση της διαθεσιμότητάς του. Έγινε αντιληπτό ότι το Tx_BUSY έπρεπε να παραμείνει ενεργό για όλη τη διαδικασία αποστολής και έπειτα να σβήνει.