

ΨΗΦΙΑΚΑ ΣΥΣΤΗΜΑΤΑ HARDWARE ΣΕ ΧΑΜΗΛΑ ΕΠΙΠΕΔΑ ΛΟΓΙΚΗΣ 1

ΟΘΟΝΗ 7 ΤΜΗΜΑΤΩΝ – 4 ΨΗΦΙΩΝ ΜΕΡΟΣ Γ

ΦΙΛΙΠΠΟΣ ΓΕΡΜΑΝΟΠΟΥΛΟΣ ΑΕΜ:10005

ΣΙΤΑΡΙΔΗΣ ΠΑΝΑΓΙΩΤΗΣ ΑΕΜ:10249

ΣΥΝΟΨΗ ΤΟΥ ΜΕΡΟΥΣ Γ ΤΗΣ ΕΡΓΑΣΙΑΣ

Στο Γ μέρος της εργασίας δημιουργήθηκε ένα νέο module,
το Digit_Producer, το οποίο θα συνδέσει τον δέκτη με την οθόνη LED.

ΠΕΡΙΓΡΑΦΗ

Το module που δημιουργήθηκε είχε ως εισόδους το Rx_DATA, το Rx_FERROR και το Rx_PERROR. Ως output στην έξοδο έδινε τα τεσσάρων bit σήματα digit1, digit2, digit3, digit4. Ορίστηκαν επίσης και 4 βοηθητικές μεταβλητές, sub1, sub2, sub3, sub4, οι οποίες αποθηκεύουν προσωρινώς τις τιμές των εισερχόμενων Rx_DATA και τις παραδίδουν έπειτα στα ψηφία. Ο μετρητής rx_data_counter αριθμεί τις αφίξεις των δεδομένων Rx_DATA ώστε κάθε ζεύγος πακέτων των 8 bit να αποστέλλεται συγχρόνως για την εμφάνιση της τελικής λέξης στα led. Αυτός ο μετρητής μηδενίζεται κάθε φορά που το ζευγάρι έχει παρέλθει. Συγχρόνως εξασφαλίζεται η απουσία σφαλμάτων κατά την διαδικασία, με την μεταβλητή error_counter, που λειτουργεί ως δικλείδα ασφαλείας σε περίπτωση εμφάνισης Rx_FERROR ή Rx_PERROR, όπου και θα εμφανίζεται η λέξη 'FFFF' ως ένδειξη σφάλματος. Ειδιάλλως, η μεταβλητή completion ανάβει, και συνεπώς μπορούν πλέον οι μεταβλητές digit να πάρουν διαμέσω των sub τις ανάλογες τιμές.

ΣΧΟΛΙΑΣΜΟΣ ΛΥΣΗΣ ΚΑΙ ΠΡΟΒΛΗΜΑΤΩΝ

Αρχικά αξίζει να αναφερθεί πως το περιβάλλον προσομοίωσης που χρησιμοποιήθηκε κυρίως κατά τη διάρκεια της εργασίας ήταν το EDA_Playground. Ωστόσο, καθώς η πληροφορία που έπρεπε να επεξεργαστεί στο γ' παραδοτέο ήταν μεγάλη, αδυνατούσε να παρουσιάσει τις επιθυμητές κυματομορφές για ικανοποιητικό χρονικό διάστημα. Έτσι καταφύγαμε στην αναζήτηση άλλων εφαρμογών ή περιβαλλόντων προσομοίωσης, αντιμετωπίζοντας διάφορα τεχνικά προβλήματα. Λύση αυτών αποτέλεσε το Icarus Verilog for Windows και έτσι εξηγείται η οπτική διαφορά στην μορφή της προσομοίωσης του γ' μέρους, σε σχέση με των υπολοίπων.

Ακόμη, εφόσον στο α' παραδοτέο δεν είχαμε πλήρη εικόνα της λειτουργίας του συστήματος, δεν είχαμε κάποια καθυστέρηση κατά τη αποστολή των δεδομένων και έτσι δεν ήταν δύσκολος ο συγχρονισμός των ανόδων. Σε τούτη την περίπτωση όμως, χρειάστηκε να γίνουν οι

σωστές διορθωτικές κινήσεις , ούτως ώστε οι άνοδοι να ανάβουν σωστά αφού έχουν έρθει τα δεδομένα από το σύστημα UART.

Οποιαδήποτε άλλο εμπόδιο παρουσιάστηκε ήταν μικρότερης δυσκολίας και δεν επέφερε ισχυρή επιβάρυνση στην λογική της εργασίας. Αυτό οφείλεται στην σωστή οργάνωση και υλοποίηση του ζητούμενου κατά τη διάρκεια των παραδοτέων α' και β', τα οποία μας φάνηκαν αρκετά πιο απαιτητικά.