

CPU

Đề 2 D18

c. So sánh 2 phương pháp trên?

Câu 4 (3 điểm): Cho đoạn chương trình sau (R1, R2 là các thanh ghi và các lệnh quy ước theo dạng LỆNH <ĐÍCH> <GÓC>):

- (1) LOAD R2, #400
- (2) LOAD R1, #1200
- (3) STORE (R1), R2
- (4) SUBSTRACT R2, #20
- (5) ADD 1200, #10
- (6) ADD R2, (R1)

a. Xác định chế độ địa chỉ và ý nghĩa của từng lệnh;

b. Xác định giá trị của thanh ghi R2 sau khi thực hiện xong lệnh số (6)

Đề 1 D14

Câu 4 (3 điểm) Cho đoạn chương trình sau (R1, R2 là các thanh ghi và các lệnh quy ước theo dạng LỆNH <ĐÍCH><GÓC>):

- (1) LOAD R2, #1500
- (2) LOAD R1, #2000
- (3) MOVE (R1), R2
- (4) ADD 2000, #30
- (5) SUBSTRACT R2, #10
- (6) ADD R2, (R1)
- (7) SUBSTRACT R1, R2
- (8) MOVE (1000), R1

a. Xác định chế độ địa chỉ và ý nghĩa của từng lệnh;

b. Xác định giá trị của thanh ghi R1 và R2 sau khi thực hiện xong lệnh số (7).

ĐỀ 1 2013

Câu 4 (3 điểm): Cho đoạn chương trình sau (R1, R2 là các thanh ghi và các lệnh quy ước theo dạng LỆNH <ĐÍCH> <GÓC>):

- (1) LOAD R2, #500
- (2) LOAD R1, #2000
- (3) STORE (R1), R2
- (4) .ADD 2000, #30
- (5) SUBSTRACT R2, #15
- (6) ADD R2, (R1)

a. Xác định chế độ địa chỉ và ý nghĩa của từng lệnh;

b. Xác định giá trị của thanh ghi R2 sau khi thực hiện xong lệnh số (6).

PINELINE XUNG ĐỘT

- **Bài 1:** Cơ chế ống lệnh (pipeline) của CPU thường gặp phải những vấn đề gì? Nêu một hướng giải quyết xung đột dữ liệu trong pipeline khi thực hiện đoạn chương trình sau:

```
ADD R1, R2, R3 ;      R1 <== R2+R3
ADD R4, R4, #300 ;    R4 <== R4+300
CMP R1, #100 ;        so sánh R1 với 100
SUB R5, #2000 ;       R5 <== R5 + 2000
```

- Niết rằng mỗi lệnh được chia thành 5 giai đoạn trong pipeline: Đọc lệnh (IF), giải mã & đọc toán hạng (ID), truy nhập bộ nhớ (MEM), thực hiện (EX) và lưu kết quả (WB).

- **Bài 2:** Cơ chế ống lệnh (pipeline) của CPU thường gặp phải những vấn đề gì? Nêu một hướng giải quyết xung đột dữ liệu trong pipeline khi thực hiện đoạn chương trình sau:

```
ADD R4, R4, #300 ;      R4 <== R4+300
ADD R1, R1, R3 ;        R1 <== R1+R3
SUB R5, #2000 ;         R5 <== R5 + 2000
SUB R1, R1, #100 ;      R1 <== R1 - 100
```

- biết rằng mỗi lệnh được chia thành 5 giai đoạn trong pipeline: Đọc lệnh (IF), giải mã & đọc toán hạng (ID), truy nhập bộ nhớ (MEM), thực hiện (EX) và lưu kết quả (WB).

Đề 1 D20

- **D20 – Đề 1:** Cho đoạn chương trình sau (R1, R2 là các thanh ghi và lệnh quy ước theo dạng LỆNH <ĐÍCH> <GỐC>):

```
(1)    MOVE R0, #400
(2)    LOAD R1, #2000
(3)    STORE (R1), R0
(4)    SUBTRACT R0, #20
(5)    ADD 2000, #10
(6)    ADD R0, (R1)
```

1. Nêu ý nghĩa của từng lệnh và xác định giá trị R0 sau khi thực hiện xong lệnh số (6)
2. Nêu một hướng giải quyết xung đột dữ liệu trong pipeline khi thực hiện đoạn chương trình trên biết rằng mỗi lệnh được chia thành 5 giai đoạn trong pipeline: Đọc lệnh (IF), giải mã & đọc toán hạng (ID), truy nhập bộ nhớ (MEM), thực hiện (EX) và lưu kết quả (WB).

Đề 2 D20

- **D20 – Đề 2:** Cho đoạn chương trình sau (R1, R2 là các thanh ghi và lệnh quy ước theo dạng LỆNH <ĐÍCH> <GỐC>):

```
(1)      STORE -100(R2), R1
(2)      LOAD R1, (00FF)
(3)      COMPARE R3, R4
(4)      JUMP-IF-EQUAL Label
(5)      ADD R3, R4
(6)      ADD R2, 2
(7) Label:
```

1. Xác định chế độ địa chỉ và ý nghĩa của từng lệnh;
2. Nêu hướng giải quyết xung đột dữ liệu trong pipeline khi thực hiện đoạn chương trình trên biết mỗi lệnh được chia thành 5 giai đoạn.
3. Giả thiết R3 != R4 và mỗi giai đoạn thực hiện lệnh đều thực hiện trong thời gian là 0.1ns, so sánh thời gian CPU chạy hết 6 lệnh đầu tiên trong trường hợp không sử dụng cơ chế pipeline và có sử dụng cơ chế pipeline trong ý 2.

Đề 5 D20

- **D20 – Đề 5:** Cho đoạn chương trình sau (R1, R2 là các thanh ghi và lệnh quy ước theo dạng LỆNH <ĐÍCH> <GỐC>):

```
(1) LOAD R2, #400
(2) LOAD R1, #1200
(3) STORE (R1), R2
(4) SUBTRACT R2, #20
(5) ADD 1200, #10
(6) ADD R2, (R1)
```

1. Nêu ý nghĩa của từng lệnh;
2. Xác định giá trị của thanh ghi R2 sau khi thực hiện xong lệnh số (6)
3. Nêu một hướng giải quyết xung đột dữ liệu trong pipeline khi thực hiện đoạn chương trình trên biết rằng mỗi lệnh được chia thành 5 giai đoạn trong pipeline: Đọc lệnh (IF), giải mã & đọc toán hạng (ID), truy nhập bộ nhớ (MEM), thực hiện (EX) và lưu kết quả (WB).

Đề 4 D14CN

Câu 4 (3 điểm): Cơ chế ống lệnh (pipeline) của CPU thường gặp phải những vấn đề gì? Nêu 1 phương pháp giải quyết xung đột dữ liệu trong pipeline khi thực hiện đoạn chương trình sau:

```
MOVE R1, (2000)
MOVE R2, 2000
ADD R2, R1
SUBTRACT R2, #2000
MOVE (R2), R1
```

biết rằng mỗi lệnh được chia thành 5 giai đoạn trong pipeline: Đọc lệnh (IF), giải mã & đọc toán hạng (ID), truy nhập bộ nhớ (MEM), thực hiện (EX) và lưu kết quả (ĐO)

Ghi chú: Sinh viên không được tham khảo tài liệu

ĐỀ 2 D14

Câu 4 (3 điểm) Cơ chế ống lệnh (pipeline) của CPU thường gặp phải những vấn đề gì? Nêu một hướng giải quyết xung đột dữ liệu trong pipeline khi thực hiện đoạn chương trình sau:

```
MOVE R1, 1000
MOVE R2, (1000)
ADD R1, R2
SUBTRACT R2, 1000
ADD 1000, R1
```

biết rằng mỗi lệnh được chia thành 5 giai đoạn trong pipeline: Đọc lệnh (IF), giải mã & đọc toán hạng (ID), truy nhập bộ nhớ (MEM), thực hiện (EX) và lưu kết quả (WB).

ĐỀ 2 D16:

Câu 6 (3 điểm): Cơ chế ống lệnh (pipeline) của CPU thường gặp phải những vấn đề gì? Nêu một hướng giải quyết xung đột dữ liệu trong pipeline khi thực hiện đoạn chương trình sau:

```
ADD R1, R2, R3      ; R1 == R2+R3
ADD R4, R4, #300     ; R4 <== R4+300
CMP R1, #100         ; so sánh R1 với 10
SUB R5, #2000        ; R5 <== R5 + 2000
```

biết rằng mỗi lệnh được chia thành 5 giai đoạn trong pipeline: Đọc lệnh (IF), giải mã & đọc toán hạng (ID), truy nhập bộ nhớ (MEM), thực hiện (EX) và lưu kết quả (WB).

CACHE

Đề 3 D20

- ▶ **Bài 1: Đề 3 – D20: Câu 2 (2 điểm):** Cho máy có dung lượng bộ nhớ chính: 64KB, dòng cache 8 Bytes, bộ nhớ cache được gồm 32 dòng (lines) được tổ chức ánh xạ trực tiếp.
 1. Xác định số bit các thành phần địa chỉ của ô nhớ.
 2. Ô nhớ có địa chỉ 0D20H trong bộ nhớ chính được nạp vào dòng (lines) nào của cache

Đề 2 2018

- ▶ **Bài 2: Câu 3 -Đề 2 - 2018:** Giả sử kiến trúc máy tính 32 bit. Tính kích thước dung lượng của bộ nhớ cache có thể chứa 64Kbyte data, và mỗi khối trong bộ nhớ chứa 8 word data với phương pháp ánh xạ sau:
 1. Ánh xạ trực tiếp
 2. Ánh xạ tập kết hợp 4 đường (4 way set-associative)
 3. So sánh hai phương pháp trên?

- **Bài 3:** Giả thiết rằng máy tính có 128KiB cache tổ chức theo kiểu ánh xạ liên kết tập hợp 4 way. Cache có tất cả là 1024 Set từ S0 đến S1023. Địa chỉ bộ nhớ chính là 32 bit và đánh địa chỉ cho từng byte.

1. Tính số bit cho các trường địa chỉ khi truy nhập cache ?
2. Xác định byte nhớ có địa chỉ D202023A(H) được ánh xạ vào Set nào của cache ?

- **Bài 4:** Máy tính dùng 32 bit địa chỉ để đánh địa chỉ cho bộ nhớ theo byte; bus dữ liệu để kết nối với bộ nhớ chính là 32 bit. Hãy cho biết:

1. Số byte nhớ tối đa được đánh địa chỉ? Địa chỉ đầu và địa chỉ cuối dưới dạng Hexa?
2. Hãy cho biết các byte nhớ có địa chỉ sau đây 0FE12C3D(H), 10ABCD06(H) được bố trí ở dòng nhớ (line) nào?

- **Bài 5:** Cho máy tính với 64Kbytes bộ nhớ chính được đánh địa chỉ theo byte, bộ nhớ cache gồm 32 lines được tổ chức ánh xạ trực tiếp, kích thước mỗi line là 8 bytes.

1. Xác định số bit của các trường địa chỉ: Tag, Line, Word
2. Chỉ ra mỗi byte nhớ của bộ nhớ chính có địa chỉ cho dưới đây được nạp vào line nào của cache:

0001 0001 0001 1011
1100 0011 0011 0100
1101 0000 1101 1101
1010 1010 1010 1010

3. Giả thiết byte nhớ có địa chỉ 0001 1010 0001 1010 được nạp vào cache, hãy chỉ ra địa chỉ theo dạng nhị phân của những byte nhớ khác cùng được nạp với byte nhớ đó trong cùng line.

Đề 3 D17

Câu 4 (3 điểm):

Cho một máy tính có độ rộng bus dữ liệu là 64 bit, quản lý được bộ nhớ có dung lượng tối đa là 32GB, bộ nhớ cache có dung lượng 4MB có 4 đường cache với dòng cache 16KB. Hãy xác định các thành phần địa chỉ của bộ nhớ khi sử dụng phương pháp ánh xạ tập kết hợp (Yêu cầu giải thích rõ cách làm ra đáp số).

Đề 2 D17

Câu 4 (3 điểm):

Cho một máy tính có độ rộng bus dữ liệu là 32 bit, quản lý được bộ nhớ có dung lượng tối đa là 16GB, bộ nhớ cache có dung lượng 4MB với dòng cache 16KB. Hãy xác định các thành phần địa chỉ của bộ nhớ khi sử dụng phương pháp ánh xạ trực tiếp (Yêu cầu giải thích rõ cách làm ra đáp số).

Đề 2 D18

Câu 3 (3 điểm): Giả sử kiến trúc máy tính 32 bit, Tính kích thước dung lượng bộ nhớ cache có thể chứa 64KByte data, và mỗi khối (block) trong bộ nhớ cache chứa 8 word data với phương pháp ánh xạ:

- a. Ánh xạ **trực tiếp (direct-mapped cache)**
- b. Ánh xạ **tập kết hợp 4 đường (4-way set-associative cache)**
- c. So sánh 2 phương pháp trên?

ĐỀ 4 D17

Câu 4 (3 điểm):

Cho một máy tính có độ rộng bus dữ liệu là 32 bit, quản lý được bộ nhớ có dung lượng tối đa là 16GB, bộ nhớ cache có dung lượng 4MB có 2 đường cache với dòng cache 16KB. Hãy xác định các thành phần địa chỉ của bộ nhớ khi sử dụng phương pháp ánh xạ tập kết hợp (Yêu cầu giải thích rõ cách làm ra đáp số).

Tính toán số bit trong bộ đệm:

- ▶ **1.** Tính tổng số bit cần thiết cho một bộ nhớ cache tổ chức theo ánh xạ trực tiếp có kích thước là 64 KByte và một dòng cache có kích thước là 1 từ nhớ, giả sử bus địa chỉ 32 bit?
- ▶ **2.** Tổng số bit sẽ cần là bao nhiêu cho bộ **nhớ** cache sử dụng tập kết hợp được thiết lập 4 way có kích thước là 64 KByte và một dòng cache có kích thước là 1 từ nhớ, giả sử bus địa chỉ 32 bit?
- ▶ **3.** Tính tổng số bit cần thiết cho một bộ nhớ cache tổ chức theo ánh xạ trực tiếp kích thước là 64 KB và một dòng cache có kích thước là 8 từ nhớ, giả sử bus địa chỉ 32 bit?

LED, NHIỆT KẾ - BẾP

Đề 5 D20

.Câu 4 (3 điểm): Cho mạch điều khiển 8 đèn LED (D_0 - D_7) được nối với hệ vi xử lý 8086 tại cổng ra 2C0H. Biết rằng đèn được bật sáng nếu bit điều khiển tương ứng nhận giá trị 0. Ngược lại khi bit điều khiển bằng 1 thì đèn sẽ tắt. Vẽ lưu đồ và viết chương trình hợp ngữ tạo các hiệu ứng sau:

1. Tắt cả các đèn đều cùng bật tắt liên tục với khoảng trễ giữa hai lần bật tắt là 250 chu kỳ lệnh NOP.
2. Tạo hiệu ứng một đèn sáng chạy từng bước từ trái sang phải, bắt đầu từ đèn D_5 , mỗi bước dịch chuyển tương ứng với 1 đèn, với khoảng nghỉ của 1 bước dịch chuyển là 550 chu kỳ lệnh NOP.

Đề 4 D20

Câu 4 (3 điểm): Cho mạch điều khiển 8 đèn LED (D_0 - D_7) được nối với hệ vi xử lý 8086 tại cổng ra 1F0H. Biết rằng đèn được bật sáng nếu bit điều khiển tương ứng nhận giá trị 0. Ngược lại khi bit điều khiển bằng 1 thì đèn sẽ tắt. Vẽ lưu đồ và viết chương trình hợp ngữ tạo các hiệu ứng sau:

1. Tắt cả các đèn đều cùng bật tắt liên tục với khoảng trễ giữa hai lần bật tắt là 150 chu kỳ lệnh NOP.
2. Tạo hiệu ứng một đèn sáng chạy từng bước từ trái sang phải, bắt đầu từ đèn D_2 , mỗi bước dịch chuyển tương ứng với 1 đèn, với khoảng nghỉ của 1 bước dịch chuyển là 350 chu kỳ lệnh NOP.

Đề 3 D20

Câu 4 (3 điểm): Cho mạch điều khiển 8 đèn LED (D_0 - D_7) được nối với hệ vi xử lý 8086 tại cổng ra 1F0H. Biết rằng đèn được bật sáng nếu bit điều khiển tương ứng nhận giá trị 0. Ngược lại khi bit điều khiển bằng 1 thì đèn sẽ tắt. Vẽ lưu đồ và viết chương trình hợp ngữ tạo các hiệu ứng sau:

1. Tắt cả các đèn đều cùng bật tắt liên tục với khoảng trễ giữa hai lần bật tắt là 200 chu kỳ lệnh NOP.
2. Tạo hiệu ứng một đèn sáng chạy từng bước từ trái sang phải, bắt đầu từ đèn D_4 , mỗi bước dịch chuyển tương ứng với 1 đèn, với khoảng nghỉ của 1 bước dịch chuyển là 300 chu kỳ lệnh NOP.

Đề 2 D20

Câu 4 (3 điểm): Cho mạch điều khiển 8 đèn LED (D_0 - D_7) được nối với hệ vi xử lý 8086 tại cổng ra 100. Biết rằng đèn được bật sáng nếu bit điều khiển tương ứng nhận giá trị 0. Ngược lại khi bit điều khiển bằng 1 thì đèn sẽ tắt. Vẽ lưu đồ và viết chương trình hợp ngữ tạo các hiệu ứng sau:

1. Tắt cả các đèn đều cùng bật tắt liên tục với khoảng trễ giữa hai lần bật tắt là 100 chu kỳ lệnh NOP.
2. Tạo hiệu ứng một đèn sáng chạy từng bước từ trái sang phải, bắt đầu từ đèn D_4 , mỗi bước dịch chuyển tương ứng với 1 đèn, với khoảng nghỉ của 1 bước dịch chuyển là 400 chu kỳ lệnh NOP.

Đề 1 D20

Câu 4 (3 điểm): Cho mạch điều khiển 8 đèn LED (D_0 - D_7) được nối với hệ vi xử lý 8086 tại cổng ra 110. Biết rằng đèn được bật sáng nếu bit điều khiển tương ứng nhận giá trị 1. Ngược lại khi bit điều khiển bằng 0 thì đèn sẽ tắt. Vẽ lưu đồ và viết chương trình hợp ngữ tạo các hiệu ứng sau:

1. Tắt cả các đèn đều cùng bật tắt liên tục với khoảng trễ giữa hai lần bật tắt là 180 chu kỳ lệnh NOP.
2. Tạo hiệu ứng một đèn sáng chạy từng bước từ trái sang phải, bắt đầu từ đèn D_1 , mỗi bước dịch chuyển tương ứng với 1 đèn, với khoảng nghỉ của 1 bước dịch chuyển là 240 chu kỳ lệnh NOP.

Ví dụ: Vẽ lưu đồ và viết chương trình điều khiển bếp sao cho nhiệt độ bếp luôn ổn định trong khoảng nhiệt độ 70-100 độ C. Biết hệ thống được nối với vi xử lý 8086, trong đó: cổng đọc nhiệt độ là 100, giá trị nhiệt độ là một số 8 bit có dấu tương ứng với giá trị nhiệt độ thực tế. Cổng điều khiển bếp là 105H, khi đưa giá trị 0 ra cổng thì bếp tắt, còn đưa giá trị 1 thì bếp sẽ được đốt.

Chương trình điều khiển LED sáng:

Bài tập tương tự: Viết giải thuật và chương trình để 8 LED nối với cổng ra 2C0H sáng tắt. Đèn được bật sáng nếu bit điều khiển tương ứng nhận giá trị 0. Ngược lại khi bit điều khiển bằng 1 thì đèn sẽ tắt. Minh họa trong hình phía dưới đây, biết tất cả các đèn đều cùng bật tắt liên tục với khoảng trễ giữa hai lần bật tắt là 64 chu kỳ lệnh NOP

1. Đèn sáng tắt dần ⊗ ● ● ● ● ● ● ●
2. Sâu bò tới ⊗ ● ● ● ● ⊗ ⊗ ⊗
3. Sáng lần lượt ⊗ ⊗ ⊗ ⊗ ⊗ ● ⊗ ⊗

XÂY DỰNG MẠCH GIẢI MÃ

Đề 6 D20

Câu 3 (3 điểm): Hãy xây dựng mạch giải mã địa chỉ cho 1 bộ nhớ ROM có dung lượng 64KB bằng phương pháp sử dụng mạch lô gic cơ bản; biết rằng kích thước 1 vi mạch nhớ là 32KB và địa chỉ cơ sở là 3F000H;

Câu 3 (3 điểm): Hãy xây dựng mạch giải mã địa chỉ cho 1 bộ nhớ ROM có dung lượng 32KB bằng phương pháp sử dụng mạch tích hợp 74LS138; biết rằng kích thước 1 vi mạch nhớ là 8KB và địa chỉ cơ sở là 58000H;

Đề 3 – D20

Câu 3 (3 điểm): Hãy xây dựng mạch giải mã địa chỉ cho 1 bộ nhớ ROM có dung lượng 64KB bằng phương pháp sử dụng mạch lô gic cơ bản; biết rằng kích thước 1 vi mạch nhớ là 16KB và địa chỉ cơ sở là 5C000H;

Đề 2 – D 20

Câu 3 (3 điểm): Hãy xây dựng mạch giải mã địa chỉ cho 1 bộ nhớ ROM có dung lượng 128 KB bằng phương pháp sử dụng mạch tích hợp 78LS138; biết rằng kích thước 1 vi mạch nhớ là 32KB và địa chỉ cơ sở là 58000H;

Chương trình kiểm tra một phím

Đoạn chương trình kiểm tra xem phím C (hàng D0, cột D3) có được bấm hay không. Biết địa chỉ cổng hàng là 0Ah và địa chỉ cổng cột là 0Bh.

```
1  HANG EQU 0AH    ; Địa chỉ Cổng hàng
2  COT EQU 0BH     ; Địa chỉ Cổng cột
3      MOV AL, 1111 1110 ; Chỉ có D0 = 0 - hàng thu nhất
4      OUT HANG, AL
5  KIEMTRA: IN AL, COT ; Đọc tín hiệu cột
6      AND AL, 0000 1000B ; Giữ lại bit D3 tương ứng với bàn phím C
7  JNZ KIEMTRA     ; Không bấm
8      ...         ; Phím C được bấm
```


Ghép nối bàn phím

