## 华中科技大学考试卷(A卷)

课程:微机原理与接口技术(闭卷) 2015.01.26下午

专业班级姓名学号

题号	一 ( <b>16</b> 分)	二 ( <b>24</b> 分)	三 ( <b>14</b> 分)	四 ( <b>17</b> 分)	五 ( <b>8</b> 分)	六 ( <b>21</b> 分)	总分
得分							

# 一、 单项选择题,要求将答案写在横线上 (每小题 1 分,共 16 分)。

得分

- 1.计算机从应用角度可以分为三类,不包括下面哪一种
  - A. 服务器B.计算器C.桌面机 D.嵌入式计算机
- 2.ALU 是算术逻辑运算单元的简称,主要用于完成。
  - A.算术与逻辑运算 B.指令译码 C.虚拟地址与物理地址变换
- 3.为简化运算器的设计,现代计算机常采用表示有符号数。
  - **A**.原码 **B**.反码 **C**.补码 **D**.移码
- 4.指令寄存器寄存的是。
  - A.下一条要执行的指令 B.已执行完了的指令
  - C.正在执行的指令 D.要转移的指令
- 5.设存储器的地址线为 20 条,存储单元为字节,使用全译码方式组成存储器,该系统构成最大存储器容量需要 64K×1 位的存储器芯片的数量是片。
  - A.32 B.64 C.128D. 256
- 6.Cache 和主存之间的信息交换通过实现。
  - **A.** 软件 **B.** 硬件 **C.**软硬件协同 **D.**操作系统
- 7.下面关于高速缓冲存储器(Cache)的描述中,错误的是\_\_\_\_。
  - A. 高速缓冲存储器设置在主存和CPU之间
  - B. 高速缓冲存储器由系统程序员编程管理
  - C. 高速缓冲存储器访问速度高于主存储器
  - D. 高速缓冲存储器以块为单位和主存交换数据
- 8.下面不属于虚拟存储器基本原理的是
  - A. 将程序的一部分放入内存后就启动程序
  - B. 根据进程大小比例分配程序内存
  - C. 当访问的信息不在内存时,由操作系统将所需要的部分调入内存
  - D. 将内存中暂时不使用的内容换出到外存上腾出空间
- 9.下面属于异步串行总线的是
  - A.  $I^2C$ ; B. SPI; C. RS232; D. PCI
- **10**. 若异步通信时,每个字符对应 **1** 个奇偶校验位,**7** 个数据位和一个停止位,系统传送的 波特率为 **2400**,则每秒实际传送的字符数为。
  - A. 200 B. 240 C. 480 D. 960

- 11.锁存器不能用作输入接口,是因为它。
  - A. 没有数据保持能力
- B.没有通断控制能力
- C. 既无数据保持又无通断控制能力
- 12.主机与 I/O 设备间采用程序查询方式传递数据时,I/O 接口必须引入,通过它来判断 I/O 设备是否准备就绪。
  - A.数据缓冲寄存器 B.控制寄存器 C.状态寄存器 D.地址寄存器
- 13.在 I/O 端口的寻址方式中,标准 I/O 寻址方式比存储器映像寻址方式具有的优点。
  - A.端口地址译码简单,程序清晰易懂
  - B.I/O 操作指令丰富,端口地址译码简单
  - C.编程灵活,程序清晰易懂
  - D.外设占用了内存单元,使内存容量减小
- 14.在 ADC 与 CPU 的各种接口电路中,无需使用转换结束信号 EOC 的是接口。

A.查询式 B.DMA 式 C.延时等待式 D.中断式

15.DMA 控制传送方式是在什么之间建立直接的数据通路。

**A.CPU** 与外设 **B.**主存与 **Cache C.**主存与外设 **D. CPU** 与主存 **16.CPU** 响应中断的时间是。

**A**. 中断源提出请求 **B**. 取指周期结束 **C**. 执行周期结束 **D**. 间址周期结束

#### 二、 填空题: (每空1分,24分)

得分

- 1.现代计算机结构大都基于存储程序原理设计,它的表达为:程序和数据都是以进制的形式存放在中,计算机可自动从存储器中逐条读出加以执行。
- 2.冯.诺伊曼提出的计算机框架中,、和是构成现代 CPU 的主要部分。
- 3.总线由数据总线、地址总线和构成,其中,可以是双向的。
- 4.机器指令一般由 和 两部分组成。
- 5.指令的执行过程可以简单地分为两个操作阶段:取指和。*CPU*与存储器或者输入/输出端口进行一次数据传输所花费的时间称为一个,执行一条指令所需要的时间称为。
- **6.**在 **I/O** 系统中,不设置专门的输入输出指令就可以实现对外设的数据传送操作,是因为其采用了编址方式。
- **7.**通常 **SRAM** 的读写速度比 **DRAM**\_\_\_\_\_\_,常用于实现高速缓存; **DRAM** 集成度高,单元功耗 ,常用做内存。
- 8.计算机内部通常用补码表示有符号整数。若有符号整数用 8 位二进制数表示时,那么可表示的最大数为,最小数为。
- 10.栈的数据进出方式为,微处理器通常采用寄存器\$SP 指示栈的地址。
- 11.中断向量是指,

中断类型码用来表示。

#### 三、 MIPS 汇编程序(14分)

1. 阅读下列程序,回答下面问题:

loop :slt \$t2,\$0,\$t1 bne \$t2,\$0,else

```
j done
else :addi $$2,$$2,2
addi, $†1,$†1,-1
j loop
done:
```

- 1) 若指令执行前**\$†1=10,\$s2=0**,那么在分别执行以上指令序列后,**\$s2** 的十进制值为。 (2分)
- 2) 假设**\$s1,\$s2,\$t1,\$t2** 分别对应变量 **A**, **B**, **i** 和 **temp**,试写出以上述汇编指令序列所对应的 **C** 程序。(**3** 分)

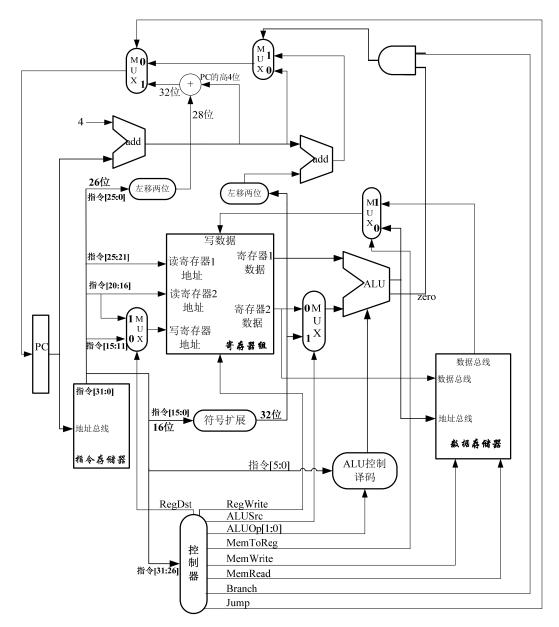
2. 补充完善 MIPS 汇编语言程序,实现以下 C 语言程序功能,要求每行仅添加一条汇编语言指令或伪指令。 $(每空 1 \, 分,9 \, 分)$ 

```
.data
                                                    void main()
    a: <u>.</u>
    b1: <u>.</u>
                                                        int a=0;
    D: <u>.</u>
                                                        intb1=10;
.text
                                                        int D[10];
main: la $s0,a
                                                         while(a<10){
      la $s1,b1
                                                             D[a]=a+b1;
      la $s2,D
                                                             a+=1;
                                                             }
det: slti $t0,$a0,10
                                                             C语言程序源码
      add $t1,$a0,$a1
      add $t2,$s2,$t2
      addi $a0,$a0,1
return: li $v0,10
      syscall
```

#### 四、 单周期微处理器设计(17分)

得分

已知某单周期 MIPS 微处理器内部逻辑结构如下图所示,所有控制信号有效电平都是高电平。



假设**指令存储器**从**地址 0** 开始存放以下汇编语言指令所对应的机器码,**数据存储器**所有存储单元(以字为单位)都初始化为 **0xa5**。当微处理器复位时,所有寄存器初始化为 **0**.

main: lw \$7,0(\$8) bran: beq \$7,\$0,bran sw \$9,0(\$8) j main

**指令存储器**中存放的机器指令对应的汇编程序

1)根据下表中给出的指令操作码编码,针对上述汇编程序写出相应汇编指令对应的机器码 (填写在表格最右边的一栏)(**8**分)

汇编指令	操作码编码	完整的机器码(采用 2 进制表示)
lw \$7,0(\$8)	100011	
beq \$7,\$0,bran	000100	
sw \$9,0(\$8)	101011	
j main	000010	

2)根据上述汇编指令,在下表中填写执行 lw 和 sw 指令时各个控制信号的值(**1**表示高电平,**0**表示低电平, x表示任意值)(6分)

指令	RegDst	RegWrite	ALUSrc MemToReg		MemRead	MemWrite	
lw							
SW							

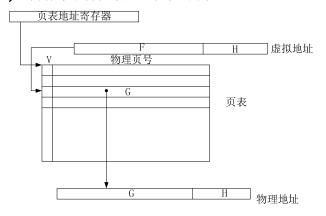
3) 说明上述汇编程序指令执行的过程,并指出分支转移原因。(3分)

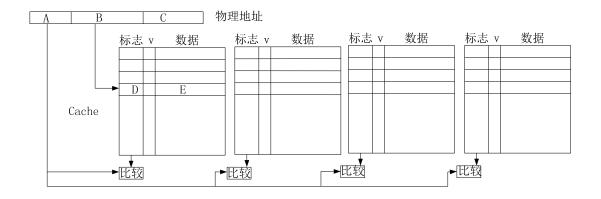
### 五、 计算机存储系统(8分)

某计算机存储器系统参数如下:



- a) 16KB 的数据 cache, cache 块(行)大小为 64Byte,组织方式是 4 路组相连;
- b) 虚拟地址 32 位, 物理地址 30 位;
- c) 内存采取分页管理,页大小为 1MB。



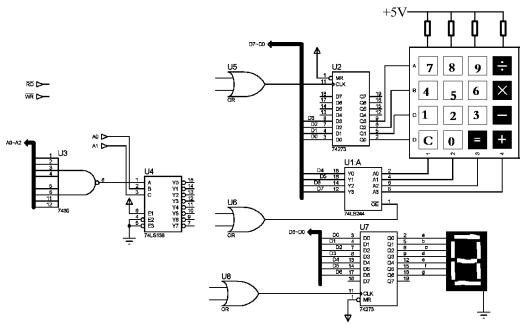


分别计算其中各字段 A、B、C、D、E、F、G、H 所占的位数,给出计算过程。

#### 六、 IO 接口设计(21分)

试针对 8 位数据总线和 10 位地址总线的计算机系统完善下图所示接口 电路(仅连线,不增加任何器件)和控制程序设计:要求矩阵键盘输出端口地址为 0x3fc,矩阵键盘输入端口地址为 0x3fd,数码管段码输出地址为 0x3fe。当用户按下键盘上的数字键时,在数码管上显示按下键所代表的数字;当键入其他键时,显示大写的 E。

1) 完善下图电路连接。(3分)



2) 试根据上述电路连接图填充下表:采用一个字节表示按键的扫描码,指出所有数字按键的扫描码(输出 0 检测按键)以及数码管显示相应数字的段码,要求程序不进行移位运算(用 16 进制数值表示)(10 分)。

数字	0	1	2	3	4	5	6	7	8	9
扫描码										
段码										

3) 采用 Xilinx C 语言, 完善以下查询方式的接口控制程序段设计(8分)

int index, AddressPort=0x3fc;
int DataPort=0x3fd;
int SegPort=0x3fe;
char col, scancode, row=0xf7;
char segcode[11]={};
char scancode[10]={};

while(1){