

第四章习题解答

1. 计算机存储系统由哪几部分构成，各有什么特点？

解答：3 级存储器结构，即高速缓冲存储器（Cache）、内存储器和辅助存储器。

用 Cache 临时存放 CPU 最近一直在使用的指令和数据，以提高信息的处理速度。与 CPU 速度相当的静态随机存储器(SRAM)芯片组成，和内存相比，它存取速度快，但价格高，故容量较小。

内存用来存放计算机运行期间的大量程序和数据，多由 MOS 动态随机存储器(DRAM)芯片组成。

辅存是计算机最常用的输入输出设备，通常用来存放系统程序、大型文件及数据库等。

辅存目前主要使用的是磁盘存储器、磁带存储器和光盘存储器。

存储器类型	CPU 寄存器	Cache	主存储器	硬盘等外部存储器
访问速度	ns 级	ns 级	≤70 ns	ms 级
	→自左至右速率逐层下降→			
存储容量	→自左至右容量逐层增加→			
	数十数百个	≤2 MB	数 100 MB	≥1 GB

2. 针对某 intel 32 位 CPU，若其存储地址空间为 0x00000~0x1ffff，那么该 CPU 访问地址为 0x03ff3 的字型数据以及地址为 0x03456 的半字数据，分别需要多少个总线周期？

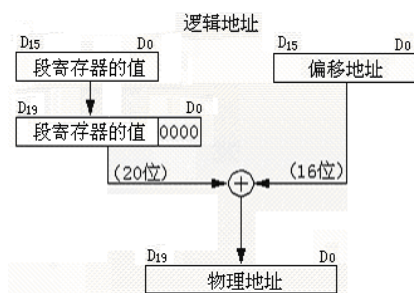
解答：intel 32 位 CPU 存储地址空间分为 4 块，总线低 2 位地址信号无效。

0x03FF3 对应 bank3（低两位地址为 11），则对该地址进行字型类型数据访问需要 2 个总线周期：地址 0x03ff0 一次，此时 BE3 有效，得到字型数据的最低字节；地址 0x03ff4 一次，此时 BE0，BE1，BE2 有效，得到字型数据的高 3 个字节。由 0x3FF3，0x3FF4，0x3FF5，0x3FF6 地址处的 4 个字节构成一个字

0x03456 对应 bank2（低两位地址为 10），则对该地址进行半字类型数据访问只需要 1 个总线周期，即地址为 0x03454 时，BE2，BE3 有效，一个总线周期得到半字数据。

3. 在 intel cpu 的实地址模式下，假设程序代码段地址为 0x0234,代码段中的某个标号偏移地址为 0x23，请问该标号的物理地址为多少？

解答：实地址模式物理地址的行程过程：



因此该标号的物理地址为：0x02340+0x23=0x02363

4. 已知某 32 位 intel 微处理器的段描述符为 0x3453002312890103，试指出该段描述符对应的段的起始地址与结束地址。

解答：

段描述的构成结构如：

字节7	段地址字节3	G	D	0	AV	界限高4位	字节6
字节5	访问权限	段地址字节2					字节4
字节3	段地址字节1	段地址字节0					字节2
字节1	界限字节1	界限字节0					字节0

段起始地址由字节 7，字节 4，字节 3，字节 2 构成，因此为：0x34231289

段结束地址=段起始地址+段界限*段界限粒度-1

段界限为由字节 6 的低 4 位，字节，字节 0 构成，为 0x30103

G=0，因此段界限粒度为 1B，由此可得到段的结束地址为：

0x34231289+0x30103-1=0x3426138C

5. 采用分段方式描述一个从 0x30000000 开始到 0x5fffffff 结束的段，试指出该段描述符的段地址，界限以及 G 分别为多少？

解答：段地址为 0x3000 0000

段长度为：0x5FFF FFFF-0x3000 0000+1=0x3000 0000

段描述符的段界限为 20 位，段界限即取段长度的高 20 位，因此为：0x30000，由于此时段长度还剩余低 12 位，由此可知段界限描述的粒度为 4KB，因此 G=1

6. 如果微处理器将逻辑地址 0x00200000 按分页机制处理，则会访问哪个页目录项以及哪个页表项？

D31	D22 D21	D12 D11	D0
页目录索引	页表索引	页偏移地址	

解答：0x00200000 的高 10 位为 0，因此访问第 0 个页目录项(页表描述符)；中间 10 位为 0x200，因此访问第 512 个页表项（页描述符）

7. 页目录中可以存放多少个 32 位地址？

解答：逻辑地址仅给出 10 位作为页目录的索引，因此仅可以存放 $2^{10}=1K$ 个 32 位地址

8. 页目录中每一项可把一个多大的线性存储空间转换为物理存储器空间？

解答：每一个页目录项指示一个页表的首地址，而一个页表可存储 1K 个页描述符，每个页描述符可访问 4KB 的地址空间，因此页目录中每一项可把一个 4MB 的线性存储空间转换为物理存储器空间。

9. 高速缓存有哪几种映射策略，它们分别具有什么优缺点？

解答：

地址映象方法有：直接映像（Direct Mapped）、全相联（Full Associative）与组相联(Set Associative)。

直接映射：由于主存中某页的一块存入缓存时只能存入缓存中块号相同的位置，因此当访问主存时，可以直接根据 cache 块索引，检查页号是否相等即可，因而可以得到比较快的访问速度，硬件设备简单。但当对多个不同的页中处于同样块位置的数据访问比较频繁时就存在一个问题：需要不停的更换同一个 cache 行的内容，因此 cache 替换操作频繁，命中率比较低。

全相联映射：由于可以实现任意映像，因此其优点是 cache 块的利用率高，块冲突的概率低，命中率高。但是当 CPU 访问内存时，每次都要与 cache 中的全部标志比较，使得访问速度低，硬件成本高。

组相联映像：cache 的访问部分采用地址直接映像——根据内存地址中的组号可以直接获得对应到 cache 中的组，再结合比较高位地址标志，从而使得这种查找仅限定在相应的组内，相比全相联映像方式加快了 cache 的访问速度。但是仍然需要进行查找，因此实现难度比直接映像要高，但是块的利用率、命中率要比直接映像高。

10. 采用直接映射方式为一个 1GB 的内存空间设计一个高速缓存，要求高速缓存的每一块可以存储 128 个字节，共具有 64 块，试写出该高速缓存每一块的结构，并计算系统分别需要多少位地址线寻址高速缓存块内字节、块索引以及块匹配？

解答：系统地址总线位数：1GB 的内存空间共需要 30 位地址信号才能访问到各个字节地址

字节索引：高速缓存每块 128 字节，则需要 7 位地址信号才能访问到该块的各个字节，因此寻址块内字节需 7 位地址线

块索引：高速缓存共 64 块，则需要 6 位地址信号才能进行块索引

块匹配：30 位地址除去块内字节索引，块索引地址信号剩余的地址信号即为块匹配的地址信号，因此为 $30-7-6=17$ 位

因此高速缓存一块的结构为如下：

V (1 位)	TAG (17 位)	数据 (128*8 位)
---------	------------	--------------

内存地址划分如下：

TAG (A29~A13)	块索引 (A12~A7)	字节索引 (A6~A0)
---------------	--------------	--------------

11. 已知某cache 具有16 块，每块存储32 个字节数据（8 个字），试说明在直接映射，4 路组相联，全相联映射方式下CPU 访问以下连续内存地址空间时：0，23，48，34，86，389，786，1024，789. 各种 cache 未命中的次数。并说明 cache 的填充过程。

解答：直接映射内存地址由三部分构成：

A31	A9	A8	A5	A4	A0
TAG		块索引		字节索引	

直接映射 cache 填充过程

访问内存	块索引	命中否	块 0	块 1	块 2	块 8	块 12
0	0	否	0~31				
23	0	中	0~31				
48	1	否	0~31	32~63			
34	1	中	0~31	32~63			
86	2	否	0~31	32~63	64~95		
389	12	否	0~31	32~63	64~95		384~425
786	8	否	0~31	32~63	64~95	768~799	384~425
1024	0	否	1024~1055	32~63	64~95	768~799	384~425
789	8	是	1024~1055	32~63	64~95	768~799	384~425

全相联 cache 内存地址由二部分构成

A31	A5	A4	A0
TAG		字节索引	

全相联 cache 填充过程

访问内存	块索引	命中否	块 0	块 1	块 2	块 3	块 4	块 5
0	0	否	0~31					
23	0	中	0~31					
48	1	否	0~31	32~63				
34	1	中	0~31	32~63				
86	2	否	0~31	32~63	64~95			
389	3	否	0~31	32~63	64~95	384~425		
786	4	否	0~31	32~63	64~95	384~425	768~799	768~799
1024	5	否	0~31	32~63	64~95	384~425	768~799	1024~1055
789	4	中	0~31	32~63	64~95	384~425	768~799	1024~1055

4 路组相联内存地址由三部分构成

A31	A7	A6	A5	A4	A0
TAG		组索引			字节索引

4 路组相联 cache 填充过程

访问内存	组索引	命中否	组 0				组 1	组 2
0	0	否	0~31					
23	0	中	0~31					
48	1	否	0~31				32~63	
34	1	中	0~31				32~63	
86	2	否	0~31				32~63	64~95
389	0	否	0~31	384~425			32~63	64~95
786	0	否	0~31	384~425	768~799		32~63	64~95
1024	0	否	0~31	384~425	768~799	1024~1055	32~63	64~95
789	0	中	0~31	384~425	768~799	1024~1055	32~63	64~95

都是 6 次未命中