

Positive Edge Trigger T Flip flop

ให้นักศึกษาวงจร Positive Edge Trigger T Flip flop ที่มี Input คือ T, Clock, \Clear ขนาด 1 Bit และ Output คือ Q, \Q ขนาด 1 บิต โดยให้สร้างวงจรจาก RS Latch แบบ Nor Gate ซึ่งมี Clock คือสัญญาณนาฬิกาของระบบ, \Clear เป็น synchronous input เมื่อ \Clear มีค่าเป็น 1 ให้เปลี่ยนค่า Q เป็น 0 และ \Q เป็น 1

Input	Outputs	
	Present State	Next State
T	Q_n	Q_{n+1}
0	0	0
0	1	1
1	0	1
1	1	0

รูปที่ 1 ตารางค่าความจริงของวงจร T Flip Flop

ข้อมูลนำเข้า

- T ขนาด 1 Bit
- Clock ขนาด 1 Bit
- \Clear ขนาด 1 Bit

ข้อมูลส่งออก

- Q ขนาด 1 Bit
- \Q ขนาด 1 Bit

ชุดข้อมูลทดสอบ

- 100% โปรแกรมทำงานถูกต้องตาม Input ทุกรูปแบบ