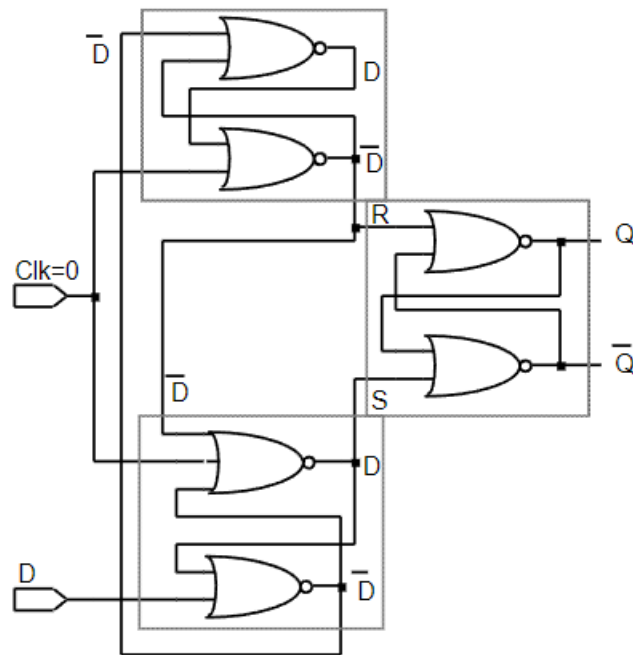


Positive Edge Trigger D Flip-flop

ให้นิสิตสร้างวงจร Positive Edge Trigger D Flip-Flop ที่มี Input คือ D, Clock, \Clear ขนาด 1 Bit และ Output คือ Q, \Q ขนาด 1 บิต โดยให้สร้างวงจรจาก RS Latch แบบ Nor Gate ซึ่งมี Clock คือสัญญาณนาฬิกาของระบบ, \Clear เป็น synchronous input เมื่อ \Clear มีค่าเป็น 1 ให้เปลี่ยนค่า Q เป็น 0 และ \Q เป็น 1



รูปที่ 1 Negative Edge Trigger D Flip-flop

ข้อมูลนำเข้า

- D ขนาด 1 Bit
- Clock ขนาด 1 Bit
- \Clear ขนาด 1 Bit

ข้อมูลส่งออก

- Q ขนาด 1 Bit
- \Q ขนาด 1 Bit

ชุดข้อมูลทดสอบ

- 100% โปรแกรมทำงานถูกต้องตาม Input ทุกรูปแบบ