

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ  
РОССИЙСКОЙ ФЕДЕРАЦИИ

Федеральное государственное автономное образовательное учреждение  
высшего образования «Санкт-Петербургский политехнический  
университет  
Петра Великого»

Институт компьютерных наук и кибербезопасности

Направление: 02.03.01 Математика и компьютерные науки

Основы архитектуры ЦВМ

**Отчет о выполнении лабораторной работы №5**

**Кодирующие и декодирующие  
преобразователи.**

Студент,

группы 5130201/30002

\_\_\_\_\_ Путята М. А.

Руководитель

\_\_\_\_\_ Вербова Н. М.

Санкт-Петербург - 2024 г.

## Цель работы:

Изучение принципов действия цифро-аналоговых и аналого-цифровых преобразователей.

## Методика:

### Часть I.

В первой части лабораторной работы был синтезирован АЦП параллельного преобразования на 2 разряда.

Метод параллельного или мгновенного преобразования подразумевает сравнение входного сигнала одновременно со всеми пороговыми уровнями с помощью компараторов, смещённых по уровню опорного сигнала на один младший значащий разряд относительно друг друга. Смещение обеспечивается за счёт использования прецизионного резистивного делителя.

При подаче аналогового сигнала на вход АЦП компараторы, смещённые выше уровня входного сигнала, имеют на выходе логический ноль, а смещённые ниже этого уровня – логическую единицу.

Сигналы с выходов компараторов через D триггеры подаются на комбинационную схему - приоритетный дешифратор. По таблице 1 были составлены переключательные функции для состояний приоритетного дешифратора:

Увх	Десятичный эквивалент	Двоичное число	Состояние компараторов
0	0	00	000
1	1	01	001
2	2	10	011
3	3	11	111

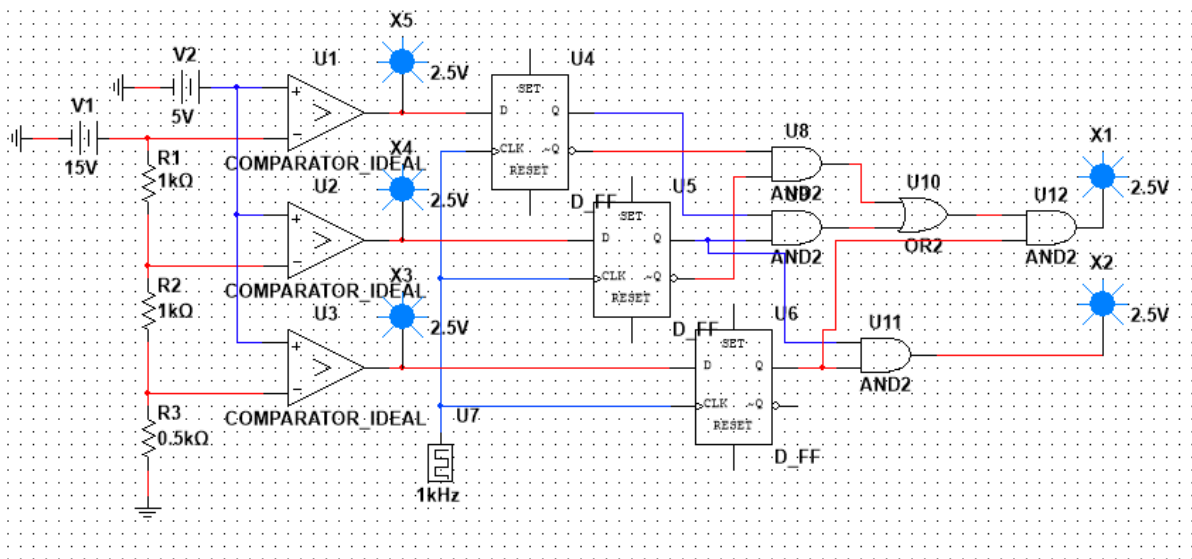
Таблица 1. Состояния приоритетного дешифратора.

Поразрядный выход:

$$Y_0 = x_0 x'_1 x'_2 \vee x_0 x_1 x_2 = x_0 (x'_1 x'_2 \vee x_1 x_2);$$

$$Y_1 = x'_0 x_1 x_2 \vee x_0 x_1 x'_2 = (x'_0 \vee x_0) x_1 x_2 = x_1 x_2.$$

Схема АЦП параллельного преобразования:



## Часть II.

В первой части лабораторной работы был синтезирован АЦП последовательного приближения на 2 разряда.

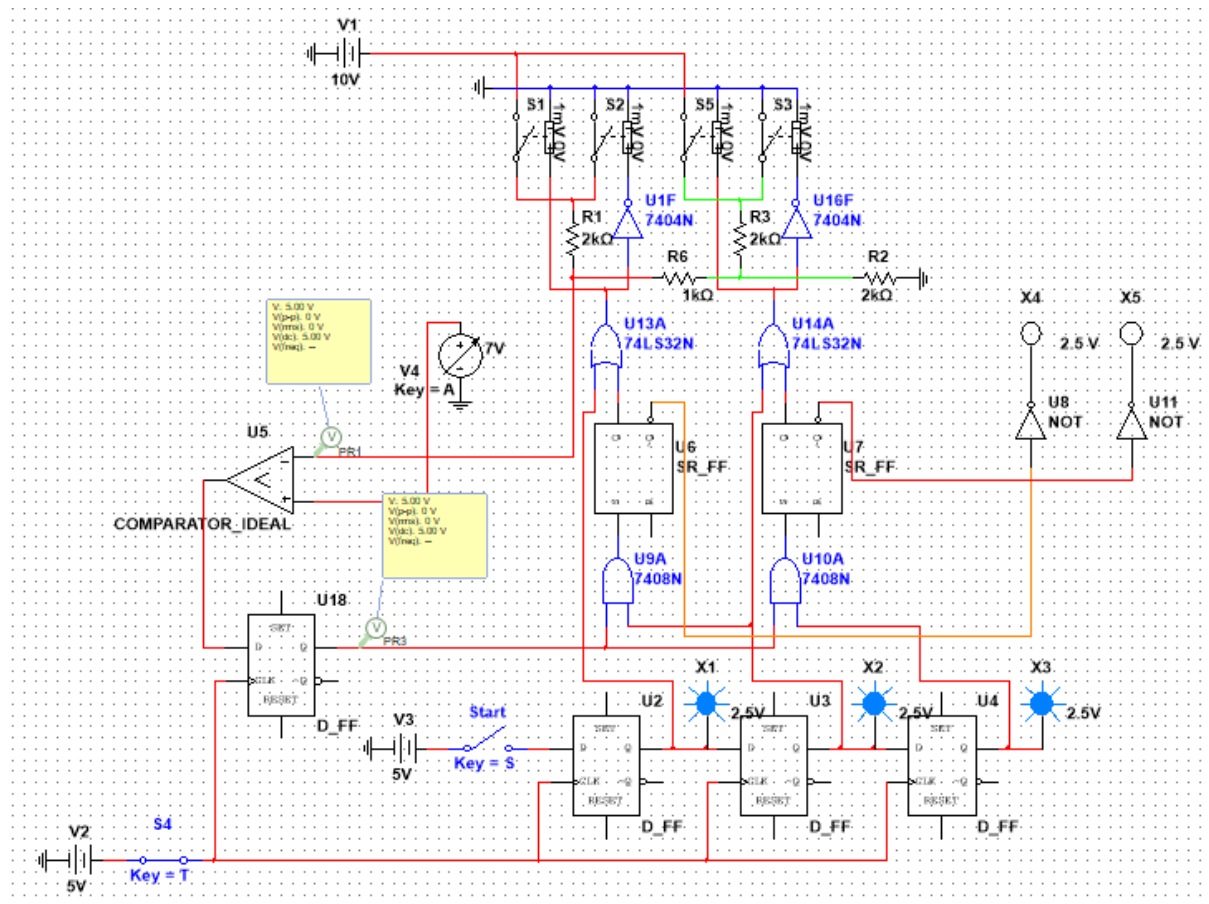
Метод последовательного приближения — это метод, основанный на аппроксимации входного сигнала двоичным кодом и последующей проверке правильности этой аппроксимации для каждого разряда кода до тех пор, пока не будет достигнуто наилучшее приближение.

На каждом этапе наиболее хорошо аппроксимированное значение хранится в регистре последовательного приближения. Компаратор сравнивает выходной сигнал ЦАП с входным напряжением и выдает контроллеру команду сброса значения СЗР, если первоначальная оценка превышает величину входного сигнала, если же это условие не выполняется, то остается установленное значение. В следующем такте контроллер устанавливает в единичное значение следующий разряд, и снова, исходя из уровня входного сигнала, компаратор сбрасывает или оставляет установленным данный разряд.

В случае n-разрядного ЦАП значение напряжения  $e$  в такой схеме определяется как

$$e = (1/3) \cdot (1/2)^{n-1} \cdot E_{ref} \cdot \sum_{i=0}^{n-1} X_i \cdot 2^{-i}$$

Схема АЦП последовательного приближения с ЦАП в которой используется так называемая R-2R резисторная матрица лестничного типа:



**Вывод:** в ходе выполнения лабораторной работы были изучены принципы работы цифро-аналогового преобразования и аналого-цифровое преобразования. Также были синтезированы схемы АЦП параллельного преобразования и АЦП последовательного приближения.